



저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

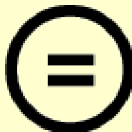
다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

공 학 석 사 학 위 논 문

저전압 대전류 인버터 방식의 정류기 설계



2010년 1월

부 경 대 학 교 대 학 원

전 기 공 학 과

김 형 운

공 학 석 사 학 위 논 문

저전압 대전류 인버터 방식의 정류기 설계

지도교수 김 인 동

이 논문을 공학석사 학위논문으로 제출함.



2010년 1월

부 경 대 학 교 대 학 원

전 기 공 학 과

김 형 운

김형운의 공학석사 학위논문을 인준함.

2010년 1월



주 심 공학박사 노 의 철 (인)

위 원 공학박사 김 인 동 (인)

위 원 공학박사 장 윤 석 (인)

목 차

그림목차	ii,iii
표 목 차	iv
Abstract	1
1. 서 론	2
2. 정류기 설계	6
2-1. 정류기 전력회로	6
2-2. 정류기 제어부 소프트웨어 구성	23
2-3. 정류기 제어보드 하드웨어 구성	31
2-4. 정류기 제어보드 설정 내용	41
3. 시뮬레이션 결과	48
3-1. 초기 기동 (Soft start) 파형	48
3-2. 고/저주파 인버터 제어 파형	50
3-3. 정류기 부하 변동에 따른 출력 전압/전류 파형	53
3-4. 정류기 전압/부하 변동에 따른 출력 전압/전류 파형	55
4. 결 론	58
참 고 문 헌	60
감사의 글	62

그 립 목 차

그림 1-1. 밸러스트 수 순환 과정	2
그림 1-2. 60Hz 변압기 + 3상 위상제어 정류기 방식	3
그림 1-3. 60Hz 변압기 + 3상 전파정류기 초과 방식	4
그림 1-4. 3상 전파정류기 + 고주파 인버터 방식	4
그림 2-1. 부하 전류의 일정 제어 시 부하변동과 전원전압변동에 따른 듀티 사이클(d)과 출력전압(V_o)	6
그림 2-2. 입력 단 LC 필터의 등가회로	7
그림 2-3. 3상 전파 다이오드 정류 회로	11
그림 2-4. 3상 전파 다이오드 정류 회로의 등가 회로	12
그림 2-5. R-L-C회로 응답 곡선	15
그림 2-6. 고주파 센터 탭 변압기 및 정류회로	18
그림 2-7. 차권선의 전압 V_2 및 전류 I_2	19
그림 2-8. 출력 전압 V_o 및 전류 I_o	21
그림 2-9. 정류기의 전체 회로도	23
그림 2-10. 정류기의 기동/정지 시퀀스	25
그림 2-11. 정류기의 전류제어 블록다이어그램	26
그림 2-12. 정류기의 전달 함수	27
그림 2-13. 제어기를 제외한 정류기의 보드선도	28
그림 2-14. OP증폭 회로로 구현한 PI제어기	28
그림 2-15. PI제어기를 포함한 정류기 보드선도	30
그림 2-16. DSP를 중심으로 구성된 디지털 제어기	31
그림 2-17. DSP의 내부 구성	32
그림 2-18. 제어 전원의 구성	34

그림 2-19. 온도/AC/전류 인터페이스 회로	34
그림 2-20. 1차 DC Link 전류 인터페이스 회로	35
그림 2-21. 1차 DC Link 전류 인터페이스 회로	35
그림 2-22. 고주파 인버터 IGBT Drive 회로	36
그림 2-23. 저주파 인버터 MOSFET Drive 회로	37
그림 2-24. 정류기 제어소프트웨어의 타이밍다이아그램	38
그림 2-25. 정류기 제어부의 Task Control function	38
그림 2-26. 정류기 제어 소프트웨어의 모니터부	39
그림 2-27. 정류기 출력전류 제어 연산부	40
그림 2-28. Time Base 및 인터럽트 발생	41
그림 2-29. 고주파 인버터의 Phase-Shifted PWM 발생	42
그림 2-30. 저주파 인버터의 극성 반전 제어 알고리즘	43
그림 2-31. 시스템 고장 회복 블럭도	46
그림 3-1. 소프트 스타트 구동 시 MC1,2 신호 파형	48,49
그림 3-3. Soft Start 기동 시 Cf의 전류 파형	49
그림 3-4. 고주파 인버터의 Phase Shift PWM	50
그림 3-5. 고주파 인버터 출력 파형	51~52
그림 3-8. 저주파 인버터 ZCS 파형	53
그림 3-9. 해수 염분도 변화에 따른 출력 전압/전류 파형	54~55
그림 3-12. 입력 전원이 10% 변동시 파형	56
그림 3-14. 입력 전원이 10% 증가변동 및 부하 10%~30% 변동시 파형	57

표 목 차

표 1-1. 정류기 종류별 특성	5
표 2-1. 대전류 정류기의 설계 파라미터 값	22
표 2-2. DSP 2808의 사용된 출력 핀	46



Design of Low-voltage High-current

Inverter-type Rectifier

Hyung Woon Kim

Department of Electrical Engineering, The Graduate School,
Pukyong National University

Abstract

In ships the ballast water treatment system (BWTS) of using electrolytic disinfection needs low-voltage high-current rectifiers with such good performance as high efficiency, galvanic isolation between electric source and electrolysis module unit, light weight and small volume. Several rectifier schemes are reviewed as a kind of good rectifier candidate for BWTS and their comparison results are summarized. The most suitable rectifier scheme for BWTS is composed of 3 phase diode bridge, high frequency inverter, and high frequency transformer. The paper analyzes the rectifier scheme and suggests the practical design guideline thoroughly in terms of both power circuit and control circuit, and finally verifies it by simulation and experimental results.

1. 서론

최근 선박 물동량 증가로 인한 밸러스트 수에 의한 해수오염이 날로 증가하고 있다. 밸러스트 수는 선박의 평형을 유지하기 위해 밸러스트 탱크에 채워지는 해양수를 의미한다. 일반적으로 그림 1-1과 같이 선박 하역시 화물의 무게만큼 채웠다가 화물 적재시 바다로 배출 되는 순환 과정을 거치게 된다. 배출된 밸러스트수로 인한 다양한 해양생물에 의한 먹이사슬 파괴, 전염병 등이 해양생태계를 교란시키는 문제를 발생시키고 있다.

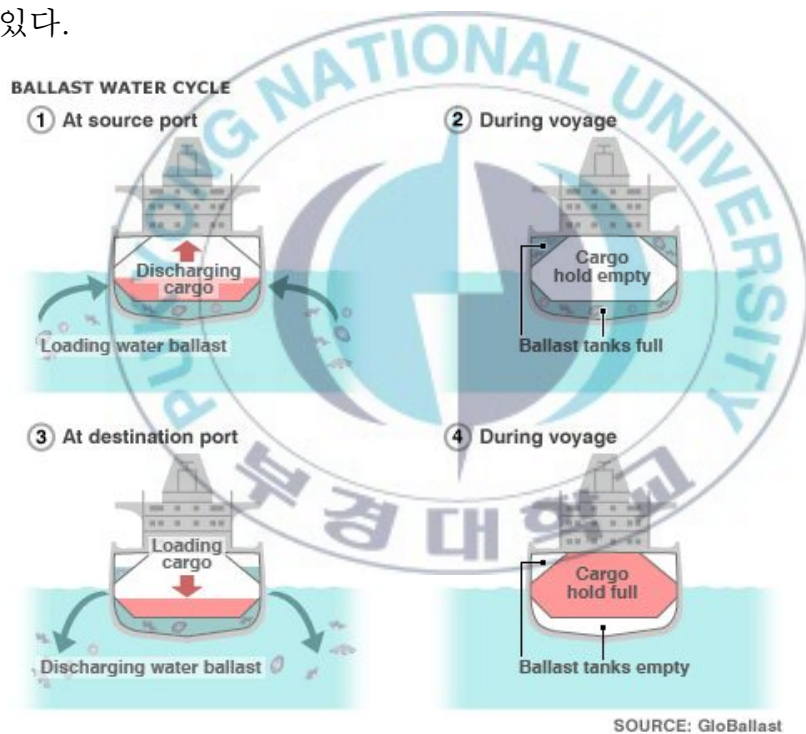


그림 1-1 밸러스트 수 순환 과정

이에 따라 국제해사기구(IMO)는 2012년부터 인도되는 선박에 밸러스트 수 처리 시스템을 의무화하고 2017년에는 기존의 모든 선박까지 확대할 예정이다. 해수 살균을 위한 다양한 방법 중 선박 전원을 이용한 전기해수분해 살균기에 원활한 목적을 달성하기 위해서는 성능이 우수한 저전압 대전류 정류기가 필요로 하다. 이와 같은 정류기를 구성하는 방법은 다음의 표 1-1과 같이 크게 3가지 방식을 고려 할 수 있다.

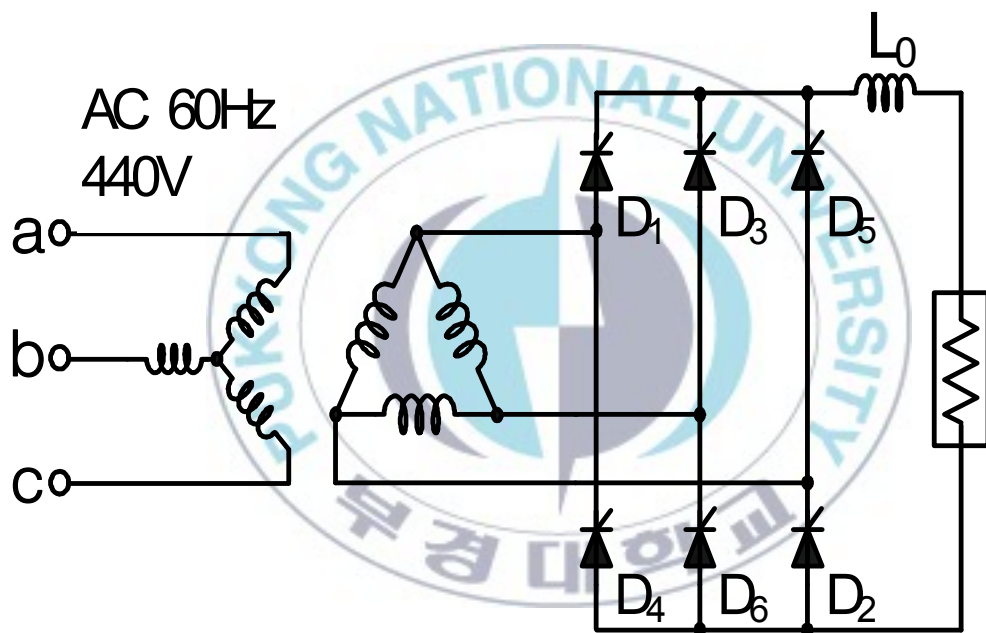


그림 1-2 60Hz 변압기 + 3상 위상제어 정류기 방식

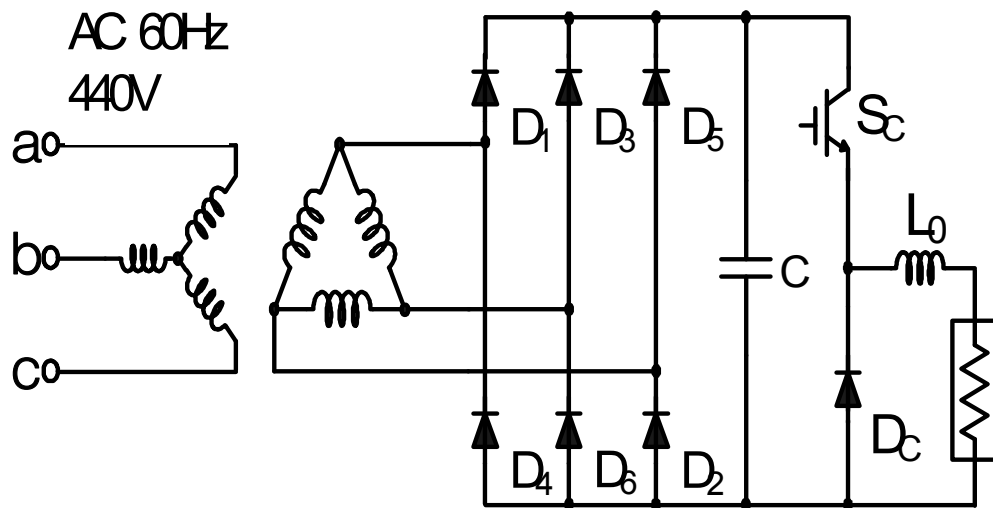


그림 1-3 60Hz 변압기 + 3상 전파정류기 초퍼 방식

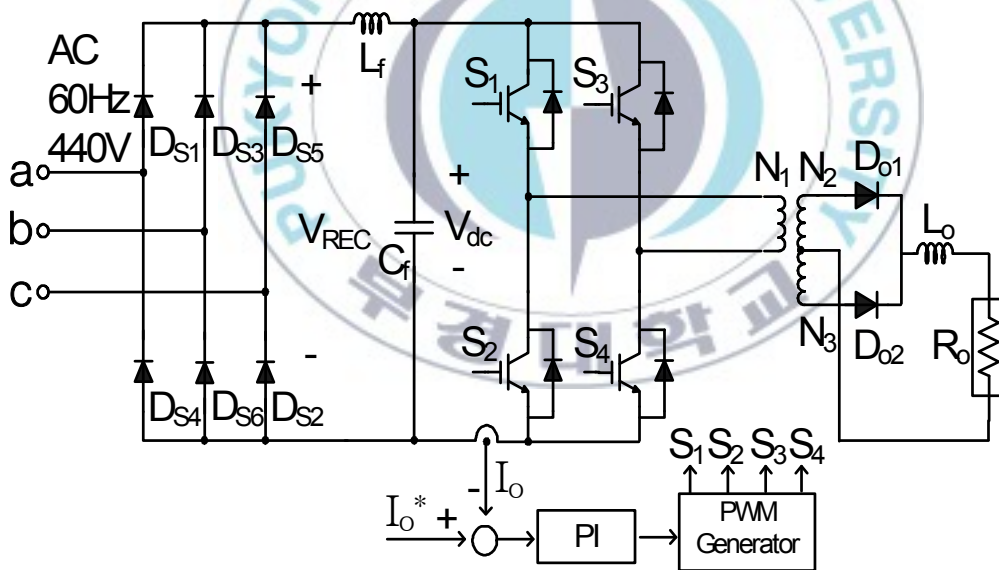


그림 1-4 3상전파정류기 + 고주파 인버터 방식

표 1-1 정류기 특성

종류	특성	적합도
(1) 60Hz 변압기 + 3상 위상제어정류기 방식	-부피가 큰 60Hz 변압기 사용 -큰 출력전류가 싸이리스터와 변압기에 흐름 -큰 전류용량의 싸이리스터 필요 -낮은 입력단 역률과 많은 고조파성분 포함 -제어가 다소 복잡함 (입력단 전압과 동기)	소
(2) 60Hz 변압기+ 3상전파정류기+ 초퍼 방식	-부피가 큰 60Hz 변압기 사용 -초퍼는 큰 전류용량의 스위칭소자를 필요 -제어가 용이	중
(3) 3상전파정류기+ 고주파인버터+ 고주파 변압기	-고주파인버터 및 고주파 변압기를 사용하므로 무게 및 부피 감소 -출력단 다이오드만 출력전류와 같은 전류용량의 소자 필요 -제어가 용이	대

표 1-1과 같이 정류기의 특성을 비교한 결과 그림 1-4와 같이 3상 전파 정류기 + 고주파 인버터 + 고주파 변압기 방식이 저전압 대전류 정류기 방식으로 가장 적합한 것으로 판단되며 이 방식의 14.4 kW급 밸러스트수 해수 분해를 위한 저전압 대전류 정류기를 설계하고 시뮬레이션을 통하여 제안한 정류기의 타당성을 검증 하였다.

2. 정류기 설계

2-1. 정류기 전력회로

그림 2-1은 부하변동과 입력 전원전압 변동에 관계없이 출력전류를 일정하게 제어하기 위한 듀티 사이클 d 와 이때의 출력전압 V_o 를 나타낸다. 그림에서 보는 바와 같이 전기분해 부하의 경우 해수의 염분도에 따라 부하저항이 변동하며, 전기분해량을 제어하기 위해 일정 전류제어를 행한다. 이를 위해 정류기 내의 고주파 DC/DC 컨버터의 듀티 사이클을 적절하게 제어해야 한다.

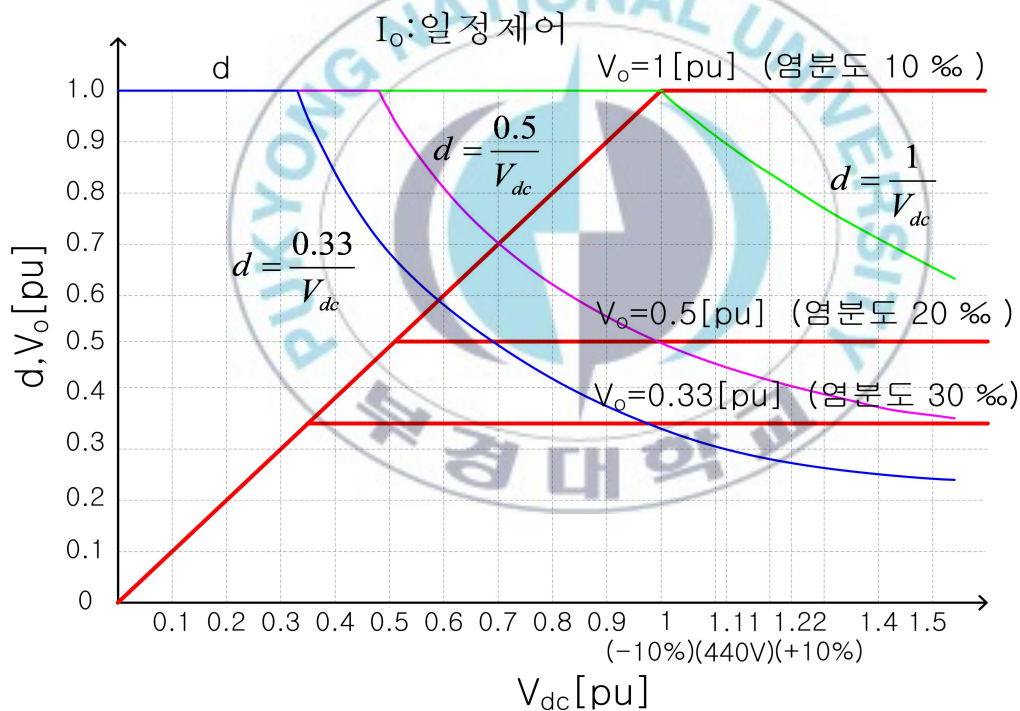


그림 2-1 부하 전류의 일정 제어시 부하변동과 전원전압변동에 따른 듀티 사이클(d)과 출력전압(V_o)

본 정류기의 정격전류는 $I_o=1200[A]$, 정격 출력전압은 $V_o=12[V]$ 이며, 정격 출력은 $P_L=14.4[kW]$, 과부하내량은 150% 1분간이다. 본 설계의 주요한 설계 동작 점은 그림 2-1에서의 입력전압 $440+10\%[V]$ 와 염분도가 10%인 점으로서 이때의 듀티 사이클은 $d=0.82$ 이다.

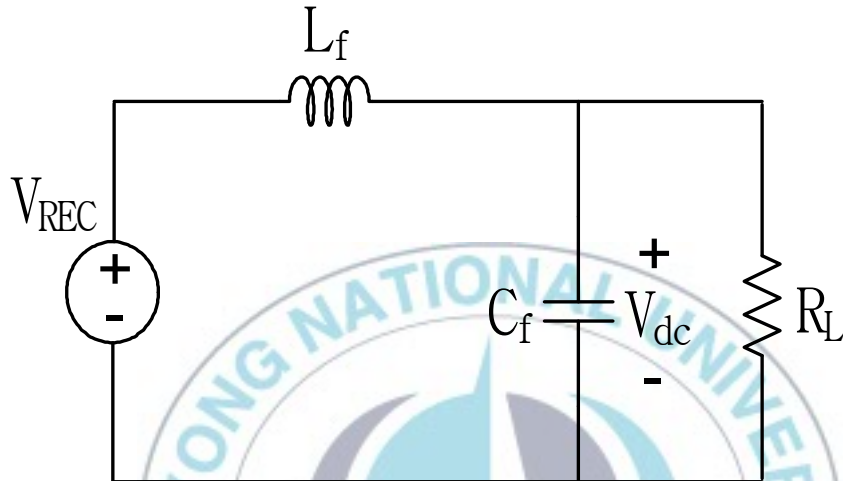


그림 2-2 입력단 LC 필터의 등가회로

그림 1-4와 그림 2-2로 부터 입력단의 다이오드 정류기 브리지의 출력전압 V_{REC} 를 푸리에 시리즈로 전개 하면,

$$V_{REC} = 1.35 V_{L-L} \left(1 + \frac{2}{35} \cos 6\omega t - \frac{2}{143} \cos 12\omega t + \dots \right) \dots\dots\dots (1)$$

이며, 일반적으로 고조파성분 전류가 필터 커패시터로 흐르게 해야

하므로

$$\frac{1}{n\omega C_f} \ll R_L \dots\dots\dots (2)$$

필터 인덕터 전류에서 가장 낮은 고조파 성분은 n=6 이며,

$$R_L = \frac{V_{dc}^2}{P_o/\eta} = \frac{594^2}{14.4[kW]/0.75} = 18.4[\Omega] \dots\dots\dots (2)$$

이므로

$$C_f \gg \frac{1}{n\omega R_L} = \frac{1}{6 \times 2\pi \times 60 \times 18.45} \doteq 24[\mu F] \dots\dots\dots (3)$$

위의 값보다 150배 큰 Cf을 고려하면

$$C_f = 150 \times 24[\mu F] = 3600[\mu F] \dots\dots\dots (4)$$

출력단의 n차 고조파성분은 Lf과 Cf의 임피던스 전압분배에 의해 결정되므로

$$V_{on} = \left| \frac{-1/(n\omega C_f)}{n\omega L_f - 1/(n\omega C_f)} \right| V_{nh} = \frac{1}{|(n\omega)^2 L_f C_f - 1|} V_{nh} \dots\dots\dots (5)$$

리플전압의 대부분은 최저고조파인 6고조파 성분이므로 리플율(Ripple factor : RF)은

$$RF = \frac{V_{ac}}{V_{dc}} = \frac{V_{6h}}{V_{dc}} \cdot \frac{1}{|(12\pi f)^2 L_f C_f - 1|} \dots\dots\dots (6)$$

리플율을 RF = 0.01로 정하면

$$(12\pi f)^2 L_f C_f - 1 = \frac{V_{6h}/\sqrt{2}}{RF \cdot V_{dc}} = \frac{\sqrt{2}}{35} \cdot \frac{1}{0.01} = 4.04 \dots\dots\dots (7)$$

$$L_f = \frac{1+4.04}{(12\pi f)^2 C_f} = 274 [\mu H] \dots\dots\dots (8)$$

한편 3상 전파 다이오드 정류기에서 출력 전류 연속을 위한 출력필터의 임계 인덕턴스 값 L_C 는 20% 부하에서

$$L_C = \frac{R_L}{3\pi k(k^2 - 1)f} = \frac{18.4/(0.2)}{3\pi 6(6^2 - 1)60} = 774 [\mu H] \dots\dots\dots (9)$$

여기서 3상 전파 정류기의 경우 $k=6$ 이다. 따라서 식(8)와 (9)으로부터 정류기 출력 필터의 인덕턴스 L_f 로 1[mH]를 선정한다.

정격부하에서 필터 인덕터의 평균전류 I_{dc} 는 정류기의 효율을 $\eta=0.75$ 로 가정하면

$$I_{L_f, \omega} = \frac{P_o/n}{V_{dc}} = \frac{14.4[kW]/0.75}{594[V]} = 32[A] \quad \dots\dots\dots (10)$$

과부하 내량 150%와 전류 리플성분 최대 10%를 고려하면 인덕터의 포화 전류값 $I_{L_f, sat}$ 는

$$I_{L_f, sat} = I_{L_f, \omega} \times 1.5 \times 1.1 = 52.8[A] \quad \dots\dots\dots (11)$$

DC link 전압 V_{dc} 와 V_o 의 관계는 다음과 같다.

$$V_o + 2V_{ON.SCR} + V_{F.SCH} = \frac{N_2}{N_1} d \frac{V_{dc}}{m} \quad \dots\dots\dots (12)$$

여기서 m 은 변압기의 개수로서 본 설계에서는 $m=3$ 이며, 변압기의 입력단은 직렬, 출력 단은 병렬 연결한다.

V_{dc} 전압의 최소값은 $V_{dc, min}=523[V]$ 이고 듀티 사이클 d 가 최대값 $d_{max}=0.98$ 일 때 최대 $V_{o, max}=12[V]$ 를 얻기 위한 변압기의 권선비 $N1/N2$ 는

$$\frac{N_1}{N_2} = \frac{d_{\max} \cdot (V_{dc.\min}/m)}{V_{o.\max} + 2V_{ON.SCR} + V_{F.SCH}}$$

$$= \frac{0.98 \times 532/3}{12[V] + 2 \times 1 + 1.3} = 11.35 \dots\dots\dots (13)$$

변압기 2차측 권선에는 대전류가 흐르므로 권선수를 복수로 하기
어려우므로 N2=1로 정하며, 변압기의 권선 비는 N1/N2=11로 한다.

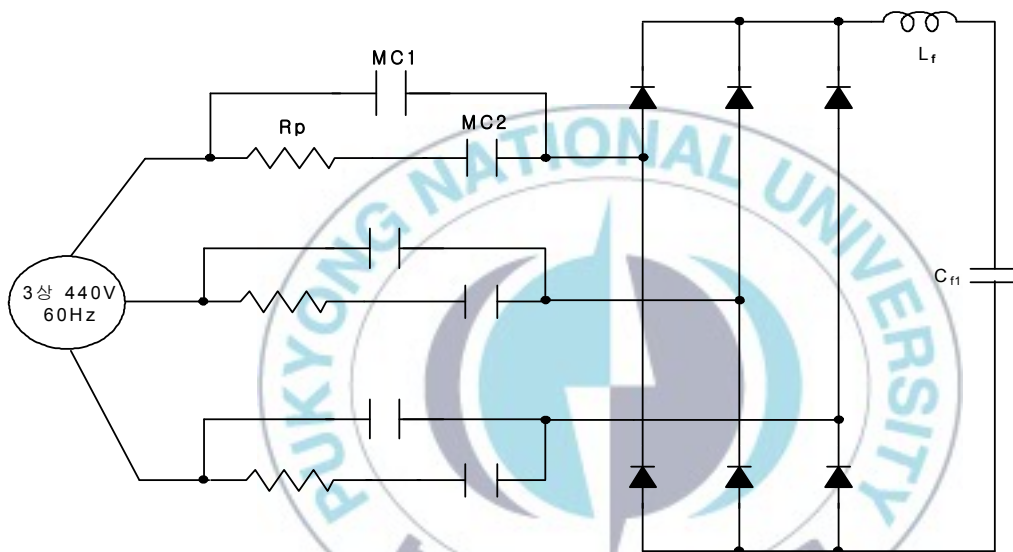


그림 2-3 3상 전파 다이오드 정류 회로

시스템의 최초 구동시 전원이 공급됨과 동시에 인버터가 동작하게
되면 커패시터 C_f에 충분한 전압이 Charging 되어 있지 않을뿐더러
고주파 인버터가 정상동작을 하지 못하여 안정된 출력을 얻기가
힘들다. 따라서 시스템 최초 구동시 Soft Start가 필요하다 먼저

MC2를 ON하여 R_p 를 통해 갑작스런 돌입전류를 억제하여 커패시터 C_f 에 오버슈트가 없이 안정되게 충전된다. 커패시터 C_f 가 충분히 충전되면 MC1이 ON이 되고 약간의 지연시간을 가진 후 MC2가 OFF되며 고주파인버터가 동작하게 된다.

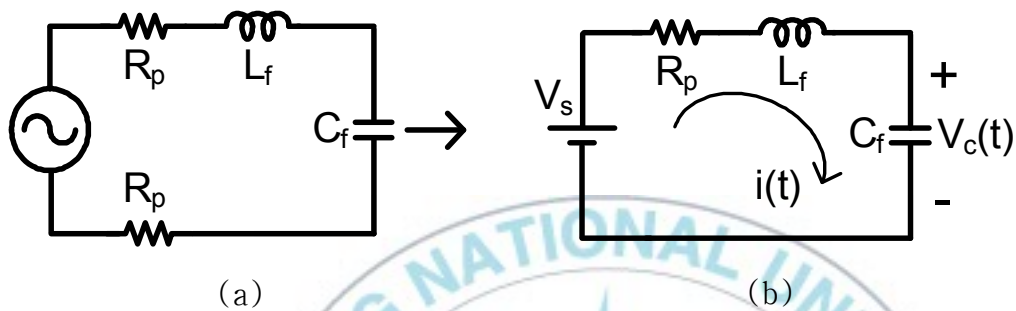


그림 2-4 전파 정류 등가회로

먼저 등가회로를 그리면 그림 2-4-(a)가 되고 교류전압원은 정류기에 의해 평균 전압 값을 가지는 직류 전압 원으로 대체 가능하므로 그림 2-4-(b)가 된다.

이때 $V_s = 594[V]$, $R_s = 2R_p$, $L_f = 1[mH]$, $C_f = 720[uF]$ 되며

$$V_s = Ri(t) + L \frac{di(t)}{dt} + \frac{1}{C} \int i(t) \cdot dt \quad (i(0)=0, V_c(0)=0) \quad \dots\dots\dots (13)$$

된다.

위의 소자값을 이용하여 임계제동으로 차징되는 $V_c(t)$ 를 구하고

R_p 값을 선정한다.

$V_c(t)$, R_p 선정 $V_c(t) : (t \rightarrow 0)$

$V_c(t) = V_{ct}(t) + V_{cs}(t)$ ($V_{ct}(t)$: 자연응답, $V_{cs}(t)$: 강제응답)

1) $V_c(t) : (t \rightarrow \infty)$

$\langle V_c \rangle = 594[V]$ 이므로 $V_{cs}(t) = 594[V]$ 이다.

2) $V_{ct}(t) : (t \rightarrow 0)$

$$L \frac{di(t)}{dt} + Ri(t) + \frac{1}{C} \int i(t) dt = V_s \quad (t \rightarrow 0 \text{ 일때 } V_s = 0) \dots\dots\dots (14)$$

$$L \frac{d^2 i(t)}{dt^2} + R \frac{di(t)}{dt} + \frac{1}{C} i(t) = 0 \quad (\text{양변 } I(t) \text{ 미분})$$

$$\frac{d^2 i(t)}{dt^2} + \frac{R}{L} \frac{di(t)}{dt} + \frac{1}{LC} i(t) = 0$$

$$LC \frac{d^2 V_c(t)}{dt^2} + RC \frac{dV_c(t)}{dt} + V_c(t) = 0 \quad (i(t) = C \cdot \frac{dV_c(t)}{dt} \text{ 대입})$$

$$\frac{d^2 V_c(t)}{dt^2} + \frac{R}{L} \frac{dV_c(t)}{dt} + \frac{1}{LC} V_c(t) = 0 \dots\dots\dots (15)$$

$$V_c(t) = k \cdot e^{st} \text{로 두면 } \left(\frac{dV_c(t)}{dt} = s \cdot k \cdot e^{st}, \frac{d^2 V_c(t)}{dt^2} = s^2 \cdot k \cdot e^{st} \text{ 대입} \right)$$

$$s^2 \cdot k \cdot e^{st} + \frac{R}{L} s \cdot k \cdot e^{st} + \frac{1}{LC} k \cdot e^{st} = 0 \dots\dots\dots (16)$$

$$k \cdot e^{st} \left(s^2 + \frac{R}{L} s + \frac{1}{LC} \right) = 0 \quad (k \cdot e^{st} \neq 0 \text{ 이므로}) \dots\dots\dots (17)$$

$$\therefore s^2 + \frac{R}{L} s + \frac{1}{LC} = 0 \quad (\text{R-L-C 회로 특성 방정식}) \dots\dots\dots (18)$$

두 근을 S_1, S_2 로 가정하면 $V_1 = k_1 \cdot e^{s_1 t}, V_2 = k_2 \cdot e^{s_2 t}$ 가 되며

$$V_{ct}(t) = V_1 + V_2 = k_1 \cdot e^{s_1 t} + k_2 \cdot e^{s_2 t} \dots\dots\dots (19)$$

$$S_1 = -\frac{R}{2L} + \sqrt{\left(\frac{R}{L}\right)^2 - \frac{1}{LC}}$$

$$S_2 = -\frac{R}{2L} - \sqrt{\left(\frac{R}{L}\right)^2 - \frac{1}{LC}} \quad \alpha = \frac{R}{2L}, \omega_0 = \frac{1}{\sqrt{LC}} \text{ 치환 } (\alpha \geq 0, \omega_0 > 0)$$

$$S_1 = -\alpha + \sqrt{\alpha^2 - \omega_0^2}, \quad S_2 = -\alpha - \sqrt{\alpha^2 - \omega_0^2} \dots\dots\dots (20)$$

이 된다.

$D = \alpha^2 - \omega_0^2$ 에서 α 와 ω_0 값에 의해 지연응답은 4가지로 분류

$$\left(\frac{R}{2L}\right)^2 - \frac{1}{LC} > 0, \left(\frac{R}{2L}\right)^2 > \frac{1}{LC}, \frac{R}{2L} > \frac{1}{\sqrt{LC}}, R > 2\sqrt{\frac{L}{C}}$$

$$\alpha > \omega_0 (R > 2\sqrt{\frac{L}{C}}) \rightarrow \text{과제동 (Overdamping)}$$

$$\alpha = \omega_0 (R = 2\sqrt{\frac{L}{C}}) \rightarrow \text{임계제동 (Critical damping)}$$

$$\alpha < \omega_0 (R < 2\sqrt{\frac{L}{C}}) \rightarrow \text{부족제동 (underdamping)}$$

$$\alpha = 0 (R = 0) \rightarrow \text{무손실 회로}$$

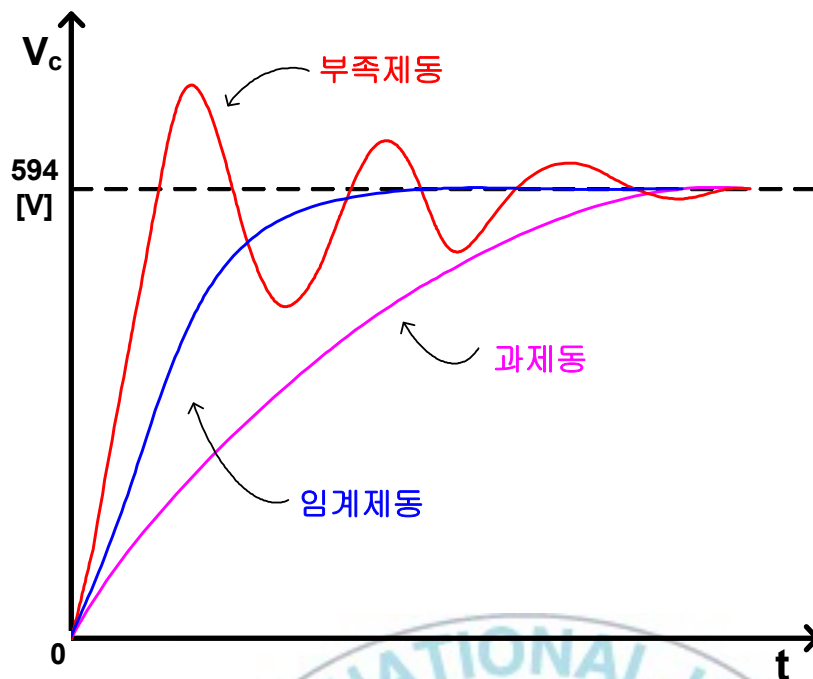


그림 2-5 R-L-C회로 응답 곡선

임계제동 제어를 목표로 하므로

$\alpha = \omega_0 (R = 2\sqrt{\frac{L}{C}}) \rightarrow$ 임계제동 (*Critical damping*) 이 되어야 한다.

$$S_1 = -\alpha + \sqrt{\alpha^2 - \omega_0^2} = -\alpha,$$

$$S_2 = -\alpha - \sqrt{\alpha^2 - \omega_0^2} = -\alpha$$

$$V_{ct}(t) = k_1 \cdot e^{s_1 t} + k_2 \cdot e^{s_2 t} = k_1 \cdot e^{-\alpha t} + k_2 \cdot e^{-\alpha t} = (k_1 + k_2) \cdot e^{-\alpha t}$$

$= k \cdot e^{-\alpha t}$ $V_{ct}(t) = (k_1 + k_2)e^{-\alpha t} = K \cdot e^{-\alpha t}$ 이 형태는 완전해가 될 수

없으므로 특성근이 중근인 경우에 해당한다.

따라서 $V_c(t) = (K_1 + K_2 \cdot t) \cdot e^{-\alpha t}$ 가 된다.

$$V_c(t) = V_c(t) + V_{cs}(t) = (k_1 + k_2 \cdot t) \cdot e^{-\alpha t} + 594 \dots\dots\dots (21)$$

$$1) V_c(0) = 0$$

$$V_c(0) = (k_1 + k_2 \cdot 0) \cdot 1 + 594 = 0 \quad \therefore k_1 = -594 \dots\dots\dots (22)$$

$$2) V_c(t) = \frac{1}{C} \int i(t) \cdot dt$$

$$\frac{dV_c(t)}{dt} = \frac{1}{C} \cdot i(t) \quad (t=0 \text{ 일 때 } i(0)=0 \text{ 이므로})$$

$$\frac{dV_c(t)}{dt} = \frac{1}{C} \cdot i(t) = 0$$

$$V_c(t) = (k_1 + k_2 \cdot t) \cdot e^{-\alpha t} + 594 \text{ (양변미분)} \dots\dots\dots (23)$$

$$\frac{dV_c(t)}{dt} = k_1 \cdot (-\alpha) \cdot e^{-\alpha t} + k_2 \cdot e^{-\alpha t} - k_2 \cdot \alpha \cdot e^{-\alpha t}$$

$$\frac{dV_c(t)}{dt} = k_1 \cdot (-\alpha) \cdot 1 + k_2 \cdot 1 - 0 = 0$$

$$k_2 = k_1 \cdot \alpha = -594 \cdot \alpha \quad (k_1 = -594)$$

$$V_c(t) = V_c(t) + V_{cs}(t)$$

$$= (-594 - 594 \cdot \alpha \cdot t) \cdot e^{-\alpha t} + 594$$

$$= 594(1 - (1 + \alpha \cdot t) \cdot e^{-\alpha t}) \dots\dots\dots (24)$$

$$R = 2\sqrt{\frac{L}{C}} = 2\sqrt{\frac{1 \times 10^{-3}}{720 \times 10^{-6}}} = 2.357$$

$$R_p = \frac{R}{2} \text{ 이므로 } R_p = 1.1785$$

$$\alpha = \frac{R}{2L} = \frac{2.357}{2 \times 1 \times 10^{-3}} = 1178.511$$

$$\therefore V_c(t) = 594(1 - (1 + 1178.511t)e^{-1178.511t}) \dots\dots\dots (25)$$

$$R_p = 1.1785[\Omega]$$

실제 해수 전기분해 정류기의 기동에 있어 빈번한 온/오프와 수초 이내의 빠른 응답을 요구 하지 않는다. 또한 출력 단에 대전류가 흐르므로 안전을 위하여 과제동하여 수초 이상의 기동시간을 가지더라도 문제가 되지 않으므로 상용저항의 값을 고려하여 10[Ω]으로 한다.

변압기의 출력 $P_{o,TR}$ 은 부하출력(P_o)과 SCR에서의 손실(P_{SCR}), Schottky 다이오드에서의 손실(P_{sch})의 합이므로 100% 부하 일 때는

$$\begin{aligned} P_{o,TR} &= P_o + P_{SCR} + P_{SCH} \\ &= 14.4 + 2.160 + 1.440 = 17[kW] \dots\dots\dots (26) \end{aligned}$$

150% 부하에서는

$$P_{o.TR150\%} = 21.6 + 3.60 + 2.34 = 27.5 [kW] \dots\dots\dots (27)$$

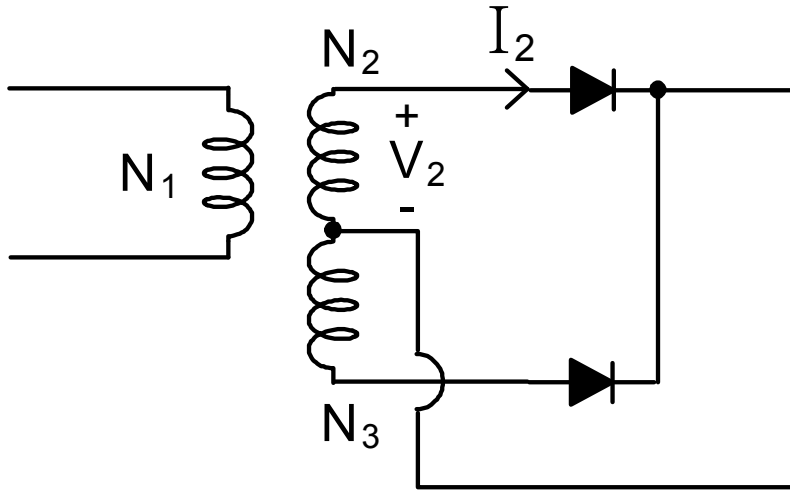


그림 2-6 고주파 센터 탭 변압기 및 정류회로

그림 2-6에서 2차 권선에서 한 상의 전압 실효치는

$$\begin{aligned} V_{2,rms} &= (V_o + 2V_{ON.SCR} + V_{F.SCH}) / \sqrt{d} \\ &= (12 + 2 \times 1 + 1.3) / \sqrt{0.82} = 16.9 [V] \dots\dots\dots (28) \end{aligned}$$

전류 실효치는

$$I_{2s} = \sqrt{\left(\frac{I_o}{m}\right)^2 \frac{d}{2} + \left(\frac{I_o}{2m}\right)^2 \left(\frac{1}{2} - \frac{d}{2}\right) \times 2}$$

$$= \frac{I_o \sqrt{1+d}}{2m} = 268 [A] \dots\dots\dots (29)$$

2차권선 한상의 전력 용량 P_2 는

$$\begin{aligned} P_2 &= V_{2.rms} I_{2.rms} \\ &= \frac{(V_o + 2V_{ON.SCR} + V_{ON.SCH}) I_o \sqrt{1+d}}{2m \sqrt{d}} \\ &= \frac{(12 + 2 + 1.3) 1200 \sqrt{1.82}}{2 \times 3 \times \sqrt{0.82}} = 4.6 [KVA] \dots\dots\dots (30) \end{aligned}$$

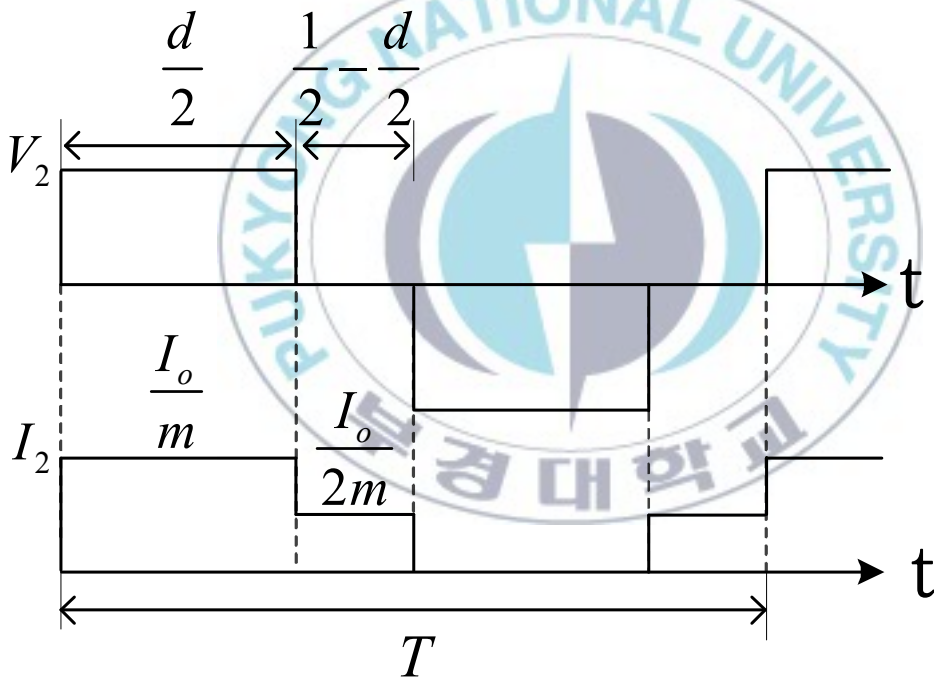


그림 2-7 차권선의 전압 V_2 및 전류 I_2

변압기 1차 권선에서의 전압 실효치는

$$V_{1.rms} = \frac{N_1}{N_2} (V_o + 2V_{ON.SCR} + V_{ON.SCH}) / \sqrt{d}$$

$$= 11 \times 16.9 [V] = 185.9 [V] \dots\dots\dots (31)$$

1차 권선에서의 전류 실효치는

$$I_{1.rms} = \sqrt{\left(\frac{N_2}{N_1} \cdot \frac{I_o}{m} \right)^2 \frac{T_{on}}{T}}$$

$$= \frac{N_2}{N_1} \frac{I_o}{m} \sqrt{d} = \frac{1}{11} \times \frac{1200}{3} \cdot \sqrt{0.82} = 32.9 [A] \dots\dots\dots (32)$$

$$P_1 = V_{1.rms} I_{1.rms} = (V_o + V_{ON.SCR} + V_{ON.SCH}) \times \frac{I_o}{m}$$

$$= 15.3 \times 400 = 6.1 [KVA] \dots\dots\dots (33)$$

그림 2-8로부터 출력단의 필터 인덕터는 $d = 0.5$ 일 때 출력전류 I_o 의 Peak-to-Peak 리플을 정격전류의 5%로 가정하면, 출력 단

인덕터의 전압식 $L_o \frac{\Delta I}{\Delta t} = 0.5 \times V_{o.rat}$ 로부터

$$L_o = \frac{\Delta t \times 0.5 \times V_{o.rat}}{\Delta I}$$

$$= \frac{12.5[\mu sec] \times 0.5 \times 12[V]}{1200[A] \times 0.05} = 1.25[\mu H] \quad \dots\dots\dots (34)$$

실제 결선에서 정류기의 출력단자와 전극까지의 거리를 2[m]이상으로 가정하면 선로의 기생 인덕턴스가 4[μH] 이상 예상되므로 별도의 추가 인덕턴스는 필요하지 않다.

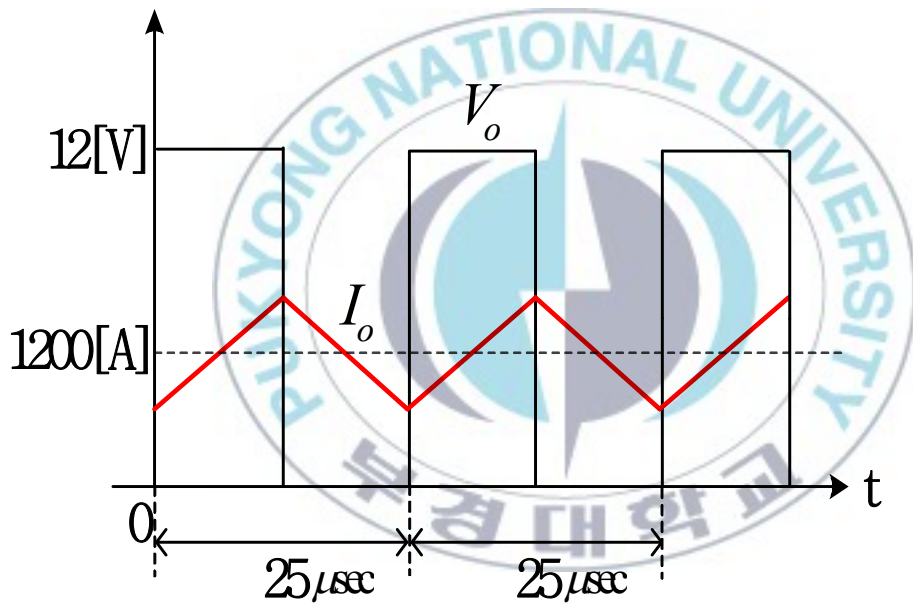


그림 2-8 출력 전압 V_o 및 전류 I_o

표2-1 대전류 정류기의 설계 파라미터 값

구 분	설계 값	비 고
DC link 필터 L_f	$L_f=1[\text{mH}]$ $I_{f,\text{SAT}}=60[\text{A}]$	150%부하, 2% 필터 커패시터 리플 전압(다이오드 브리지 출력전압), 10%필터 인덕터 리플 전류
DC link 필터 C_f	$C_f=750[\mu\text{F}]$ $U_N=840[\text{V}]$ (20% margin) $I_R=60[\text{Arms}]$	150%부하 $d=0.5$
Transformer (100% 정격부하)	1차권선: 5.5 kVA $V_1=165[\text{Vrms}]$ $I_1=33.5[\text{Arms}]$ 2차권선: 4.1 kVA $V_2=15[\text{Vrms}]$ $I_2=272[\text{Arms}]$ 권선비 $N_1:N_2=11$	주의: 100%정격부하, $d=0.85$ 에서 변압기 동작 전압 및 전류를 단지 표시, 설계 시 전압은 $V_{dc}680[\text{V}]$, $d=1$ 일 때도 포화 되지 않고 정상 동작하게 설계 해야한다
출력단 필터 L_o	5[uH], 1800[A]	150%부하, 5% Peak to Peak 전류리플, $d=0.5$ 전극과 거리 2[m] 이상시 불필요하나 안정적인 동작을 위해 5[uH] 별도추가
블로킹 커패시터 C_B	$C_B=20[\mu\text{F}]$, 200[V] $I_B=70[\text{A}]$	150%부하, Peak to Peak 전압 변동분 $\Delta V_B:10\%$ $d=1$

2-2. 정류기 제어부 소프트웨어 구성

2-2-1 기동 및 정지 시퀀스 제어

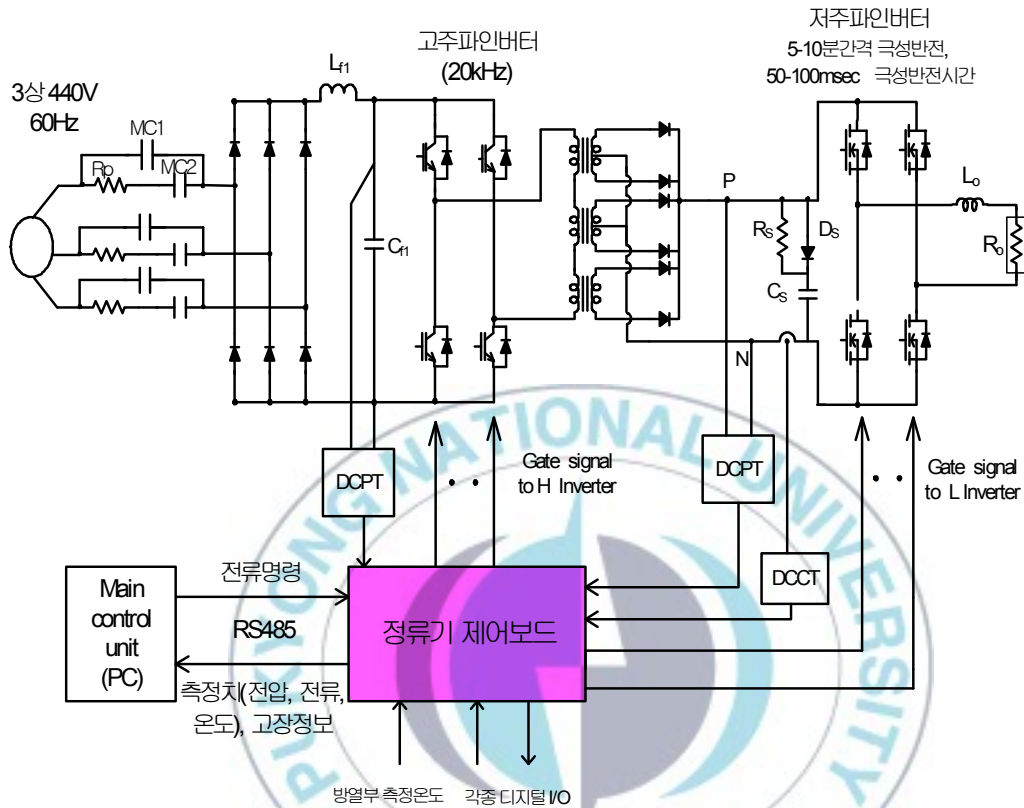


그림 2-9 정류기의 전체 회로도

해수분해용 정류기 전체회로도에는 그림 2-9와 같다. 이를 제어하기 위한 기동 및 정지 시퀀스제어의 타이밍 다이어그램은 그림 2-10 과 같다. 그림2-9에서 보는 것처럼 주제어부의 PC는 RS-485 통신을

통해 정류기 제어보드로 기동신호(Start)를 보낸다. 정류기 제어보드는 이 기동신호로부터 정류기를 기동시키기 위해 DC Link 커패시터 충전용 접촉기 MC2를 ON한다. MC2가 ON됨에 따라 MC2와 직렬로 연결된 충전저항 R_p 와 AC/DC컨버터의 역 병렬 다이오드를 통해 DC Link 커패시터가 충전된다. 충전전압이 충분히 전원의 전파정류전압의 피크 값에 도달하도록 6sec간 지연시간을 가진 후, 주접촉기 MC1이 ON된다. 이로부터 0.6sec의 지연시간 후 MC2는 OFF되고, 동시에 저주파 인버터 (LF-INV: MOSFET 인버터)의 MOSFET가 극성반전을 위한 스위칭동작을 개시하며, 0.5초의 시간지연 후 고주파 인버터 (HF-INV: IGBT 인버터) ON지령에 의해 DC/DC 컨버터가 PWM 동작을 개시하며, 전체 시스템이 해수 전기분해용 정류기로 작동한다.

해수 전기분해용 정류기의 정지동작은 앞에서 설명한 기동동작과 거의 반대 순서이다. 먼저 PC에서의 정지신호에 의해 정류기제어보드는 고주파 인버터 OFF지령에 의해 IGBT 인버터가 OFF되며, 이어서 저주파 인버터 Stop 지령에 의해 IGBT가 OFF됨에 따라 입력단 인덕터의 전류가 영으로 감쇄되며, IGBT가 OFF된 후 120msec 후에 주접촉기 MC1이 OFF됨에 따라서 해수 전기분해용 정류기는 전원에서부터 분리되며 정지하게 된다.

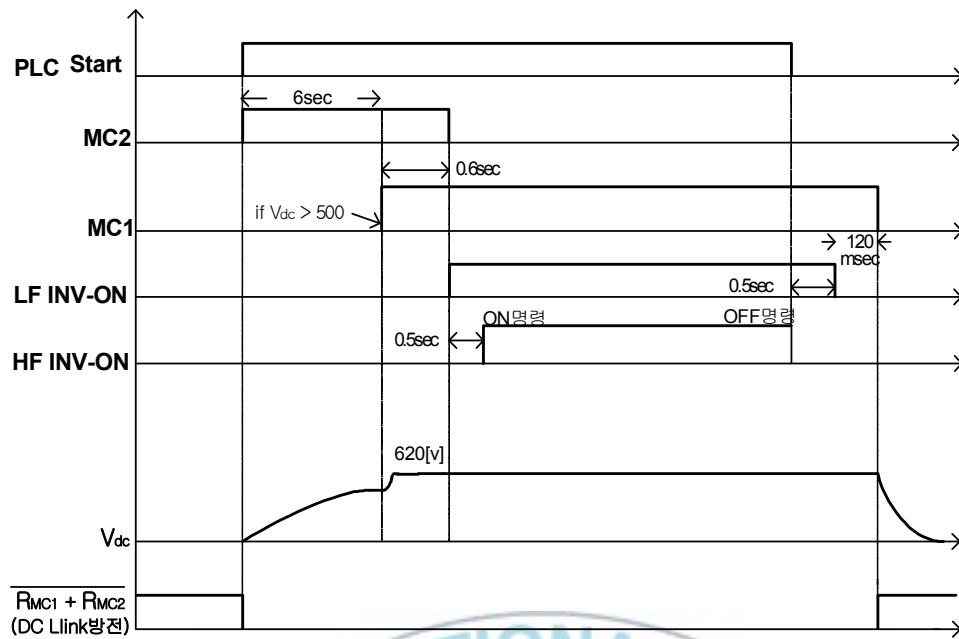


그림 2-10 정류기의 기동/정지 시퀀스

2-2-2 정류기의 전류제어 블록다이어그램

정류기를 제어하기 위한 제어 블록다이어그램은 그림 2-11과 같이 다이오드 정류부, 절연형 DC/DC 컨버터부, 저주파 인버터로 구성되어 있다. 그림 2-11에서 보는 것처럼 정류기의 제어는 기본적으로 전류 제어모드로 되어 있다. 전류 제어 모드는 출력단의 전류를 원하는 값으로 제어하는 Closed-loop 방식으로 제어하는 방식이다. 전류제어모드는 출력단에 설치한 전류 측정 센서로부터 측정된 전류 값을 규정된 값으로 유지하도록 정류기의 DC/DC 컨버터부를 PWM제어하는 모드이다. 그림 2-11은 PI 제어기를 사용하여 전류제어모드에서 전류

를 페루프로 제어하는 방식을 보이고 있다. 그러나 필요시 정류기는 전압모드로 작동시켜 출력단의 전압을 원하는 값으로 Open-loop 방식으로 제어하는 것이 가능하다. 전압제어모드는 DC/DC 컨버터부의 출력전압을 직접 제어하는 모드이다. 전압제어모드는 피드백루프를 제거한 상태와 같다.

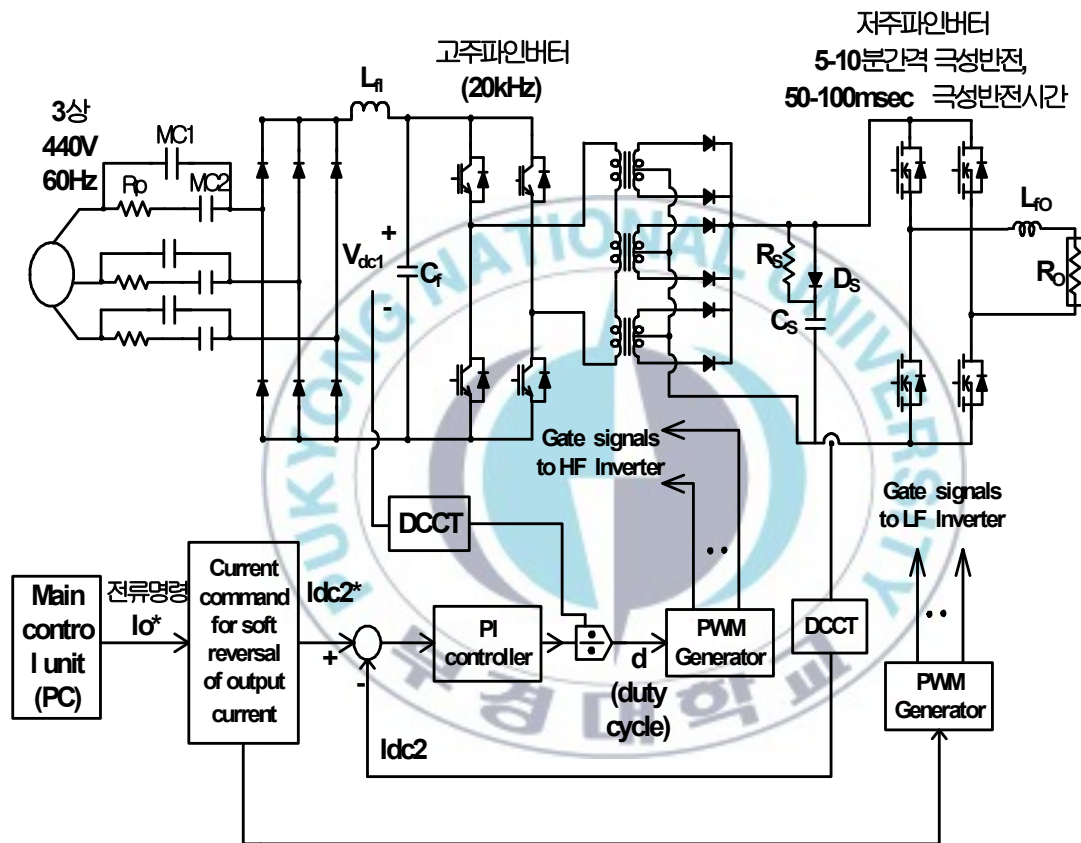


그림 2-11 정류기의 전류제어 블록다이어그램

2-2-3 제어기 설계

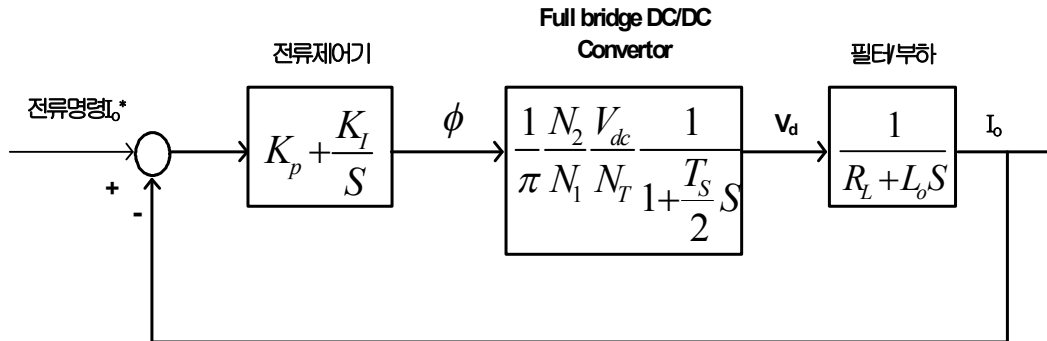


그림 2-12 정류기의 전달 함수

정류기의 전달 함수는 그림2-12 와 같이 결정 된다. 먼저 전류제어기를 제외한 정류기에 보드 선도를 그려 보면 그림 2-13과 같이 나타난다. 이때 안정한 위상여유를 얻기 위하여 0dB 통과 이득의 기울기는 -20dB/dec가 되어야 한다. 교차 주파수를 f_c 스위칭 주파수를 f_s 라 하면 0dB 통과 주파수가 $f_c > f_s/2$ 일 때 입출력이 전달되지 못하고 $f_c > f_s/2\pi D$ 일 때는 시스템이 불안정해진다. 그러므로 교차주파수 f_c 는 스위칭 주파수 f_s 의 1/4~1/5를 선택 한다.

또한 좋은 과도 특성을 얻기 위해 위상여유는 45~60° 정도가 되게 한다. 정류기의 $f_s=40\text{kHz}$ 이므로 1/5인 8kHz를 f_c 로 결정하면 제어기를 제외한 정류기 전달함수의 보드선도에서 8kHz에서 25.7dB를 가진다.

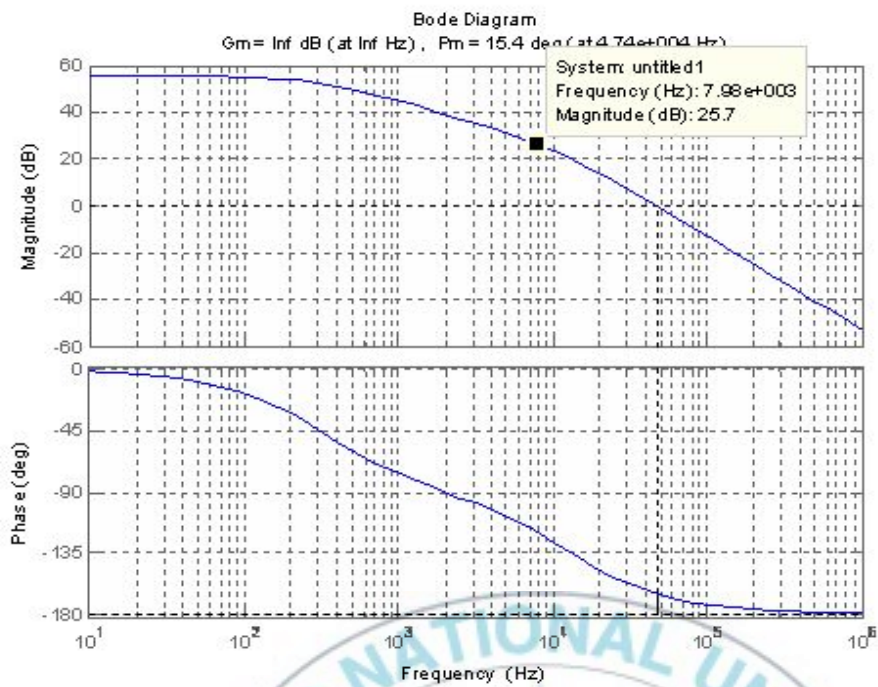


그림 2-13 제어기를 제외한 정류기의 보드선도

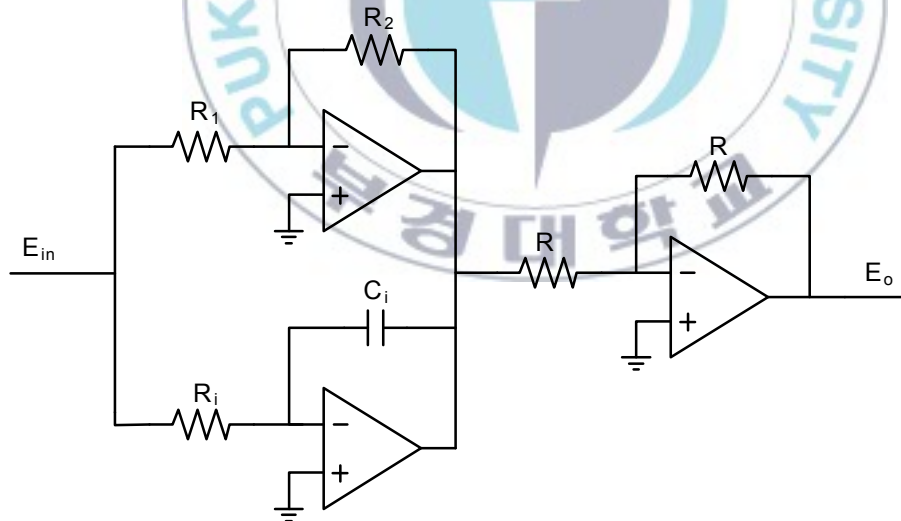


그림 2-14 op증폭 회로로 구현한 PI제어기

PI제어기 전달함수는

$$G_c(s) = K_p + \frac{K_I}{s} \text{ 이고 } \dots\dots\dots (35)$$

$$G_c(s) = \frac{E_o(s)}{E_{in}(s)} = \frac{R_2}{R_1} + \frac{1}{R_i C_i s} \text{ 가 된다. } \dots\dots\dots (36)$$

이때

$$K_P = \frac{R_2}{R_1} K_I = \frac{1}{R_i C_i} \dots\dots\dots (37)$$

새 이득 교차 주파수 f_c 에서 0dB로 내려 보내기위해 크기폭선의 이득과 동일한 감쇠를 마련해야한다.

$$|G_p(jf'_c)|_{dB} = -20 \log_{10} K_p dB \quad (K_p < 1)$$

$$K_P = 10^{-|G_p(jf'_c)|_{dB}/20} \quad (K_P < 1) \text{ 이 된다. } \dots\dots\dots (38)$$

새 교차 주파수인 8kHz에서 25.7dB이므로 $K_p=0.052$ 가 된다.

K_I/K_P 값을 너무 작게 하면 계통의 대역폭이 너무 낮게 되어 상승시간과 정정시간이 너무 길어지게 되는 원인이 된다. 그러므로 K_I/K_P 을 f_c 아래 최소 10~20 정도의 주파수에 대응하도록 한다.

그러므로

$$K_I \text{는 } \frac{K_I}{K_P} = \frac{f'c}{10} \text{ rad/sec로 } K_I=41.6^\circ \text{ 이 된다.} \dots\dots\dots (35)$$

보상된 제어기에 보드 선도를 그려 보면 그림 2-15와 같이 나타난다.
 이때 f_c 는 8kHz가 이며 -20dB에 기울기를 가지고 59.2°에 위상여유를
 가지며 안정함을 알 수 있다.

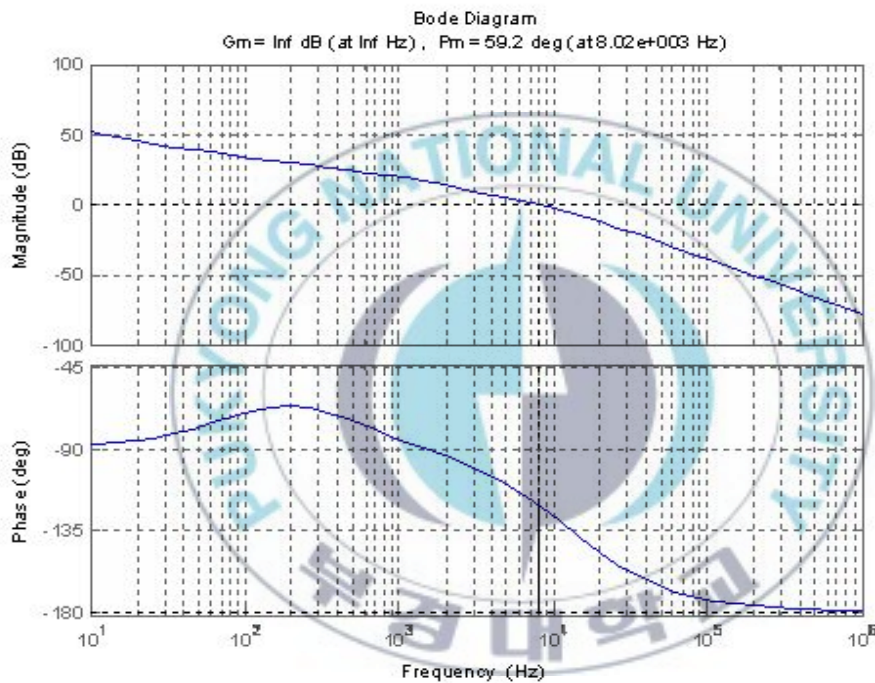


그림 2-15 PI제어기를 포함한 정류기 보드선도

2-3 정류기 제어보드 하드웨어 구성

2-3-1 제어보드의 전체 구성

제어부는 DSP(TMS320F2808)을 중심으로 그림 2-16과 같이 구성된다.

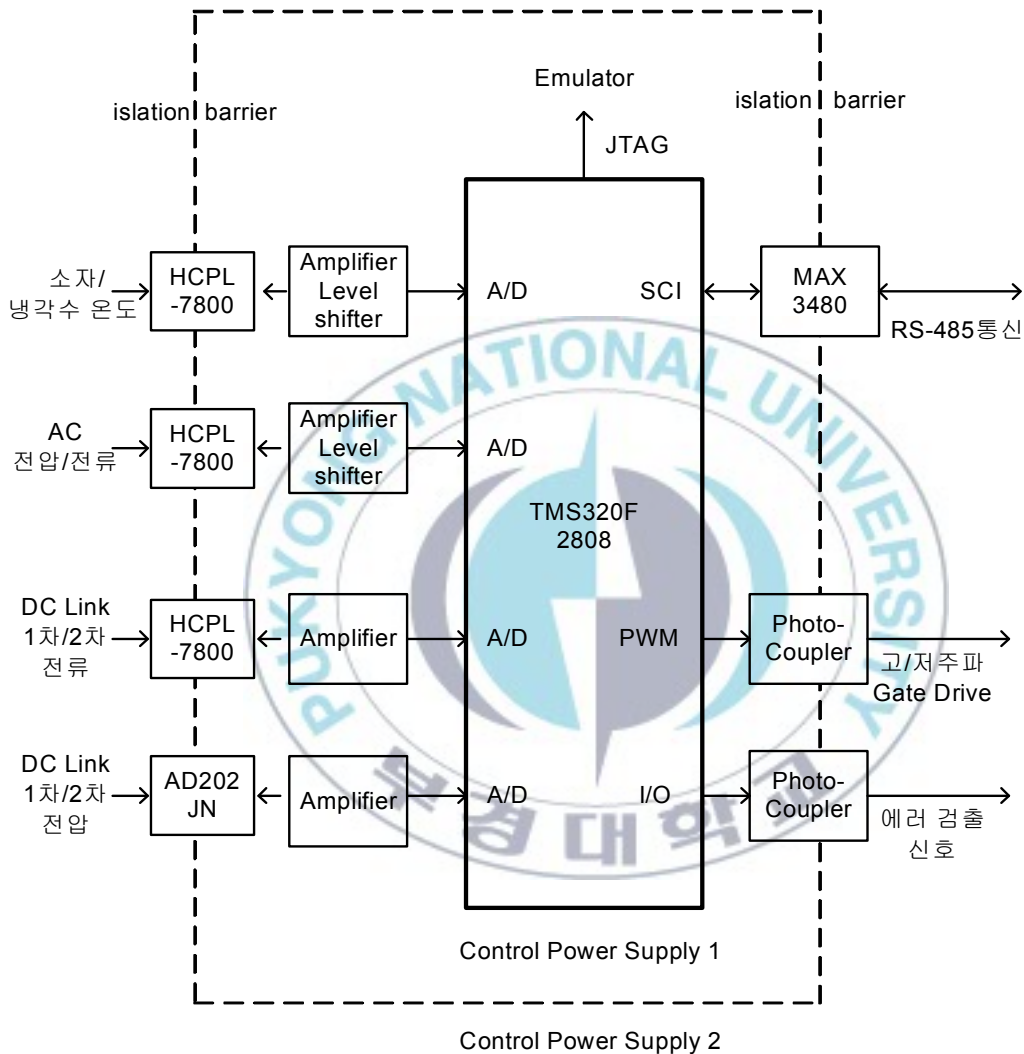


그림 2-16 DSP를 중심으로 구성된 디지털 제어기

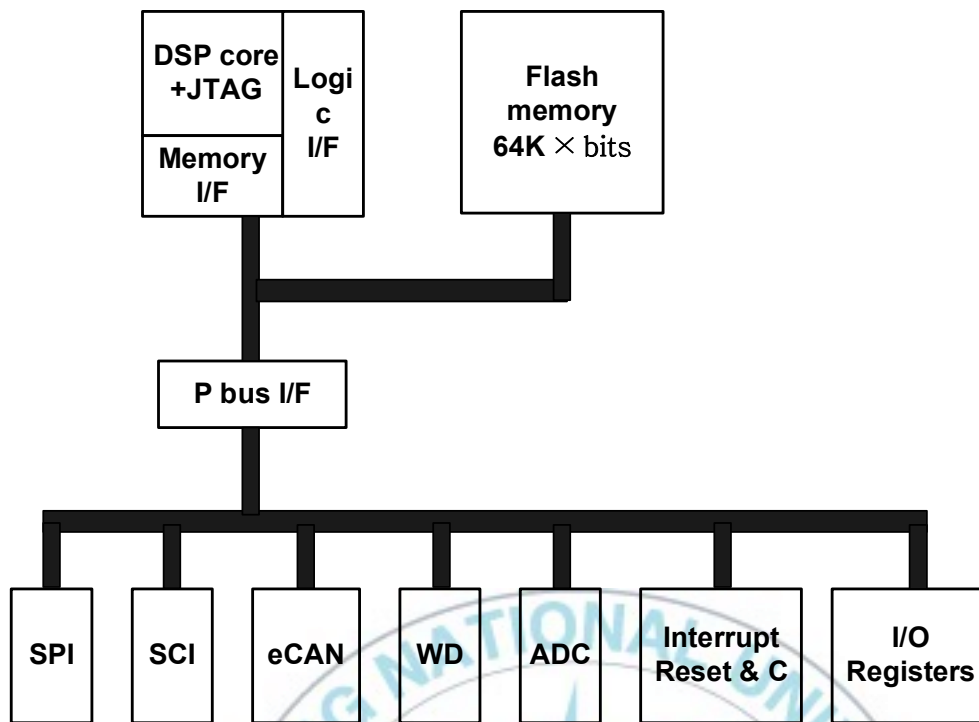


그림 2-17 DSP의 내부 구성

TMS320F2808은 Microcontroller 형식의 DSP 칩으로서 그림 2-17에서 보는 것처럼 제어부에 필요한 대부분의 기능을 칩 내부에 포함 하고 있어 매우 간단하게 제어기를 구성할 수 있다. TMS320F2808은 32-bit 연산의 고정 소수점 방식의 연산을 하며 100MIPS의 연산속도로 프로그램을 실행하고 있다. A/D 컨버터로는 12-bit 16채널의 A/D 컨버터(A/D Converter)를 가지고 있으며, 본 논문에서는 DC 링크전압(V_{dc}), 출력 전류(I_o), SCR과 스위칭 소자온도 및 냉각수 온도를 A/D변환에 사용하고 있으며, 디지털로 변환된 값은 DSP 내에서 제어 알고리즘 연산에 사용

된다. 위에서 언급한 아날로그 신호는 잡음 대책으로 입력 단에 삽입되어 있는 절연증폭기(Isolation Amplifier HCPL-7800)를 통과하여 A/D 컨버터에 입력되고 있다.

디지털 I/O는 35개의 핀을 가지고 있으며, 본 논문에서는 29개의 핀을 사용하고 있으며, 이들 신호는 포토커플러(Photocoupler)를 통하여 외부와 전기적으로 절연되어 있다. 고주파/저주파 인버터를 제어하기 위한 PWM신호는 DSP내에 내장되어 있는 PWM 발생기에 의해 만들어지며, 이 PWM 신호는 포토커플러(Photocoupler)를 통해 게이트 드라이버(Gate Driver)를 구동하는 신호로 사용된다.

DSP Core에는 IEEE1149.1 규격의 JTAG(Joint Test Action Group)신호판들이 있어 JTAG로 스캔 베이스 에뮬레이터(scan-based emulator)와 통신을 하여 프로그램 개발이 용이하도록 되어 있다. SCI(Serial Communication Interface)는 상위에 있는 컴퓨터와의 통신채널로 쓰이고 있다. SCI 입/출력 신호는 RS485 통신을 위해 RS-485 칩을 통과하도록 설계 되어 있다. 제어기를 사용하고 있는 전원은 그림 2-18에서 보는 것과 같이 제어보드에서 DSP를 중심으로 한 부분은 제어전원 1 (CPS1)을 사용하였으며, 제어보드에서 주변회로부분과 CT, 게이트 드라이버 (Gate driver) 부분은 제어전원2(CPS 2)를 사용하였다.

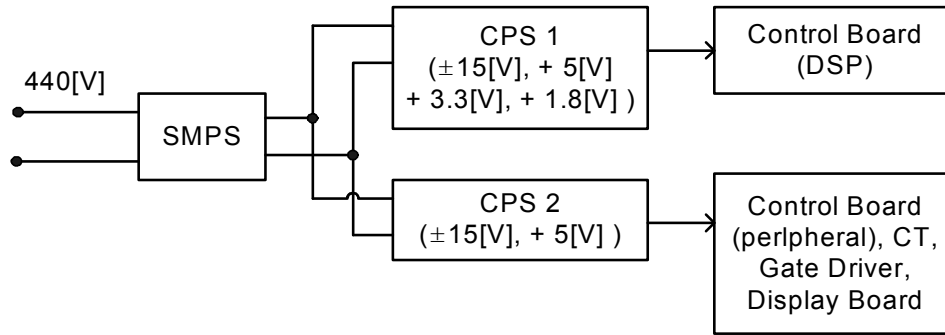


그림 2-18 제어 전원의 구성

3-2-2 인터페이스부

그림2-19은 SCR과 MOSFET온도, 입력 전류와 출력 전류/전압을 센싱하기 위한 인터페이스 회로 이다. 전류 센서는 모두 노이즈에 강한 전류형을 사용하였다. 입력측 Acct1,2는 Seri2b사의 SCC-UU4-100E05-12D를 이용하였고 출력전류가 1200A 매우 높기 때문에 3000A까지 측정 가능한 ABB사의 EC2000C를 이용하였다.

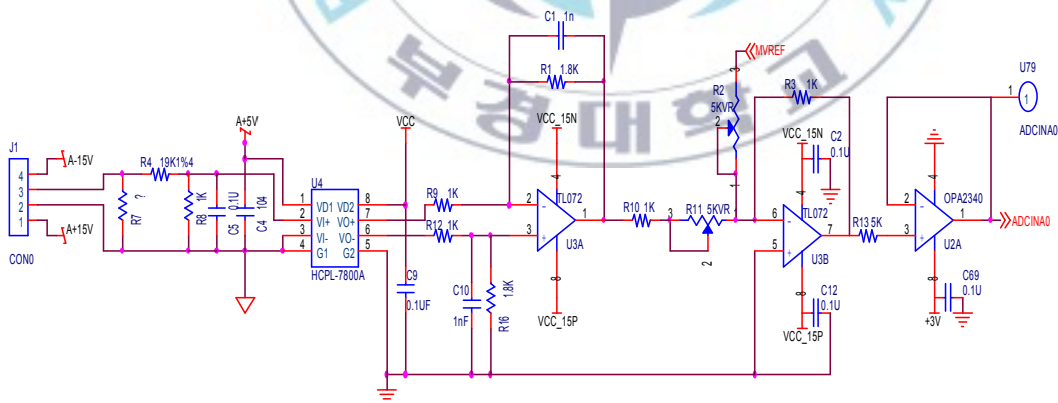


그림 2-19 온도/AC/전류 인터페이스 회로

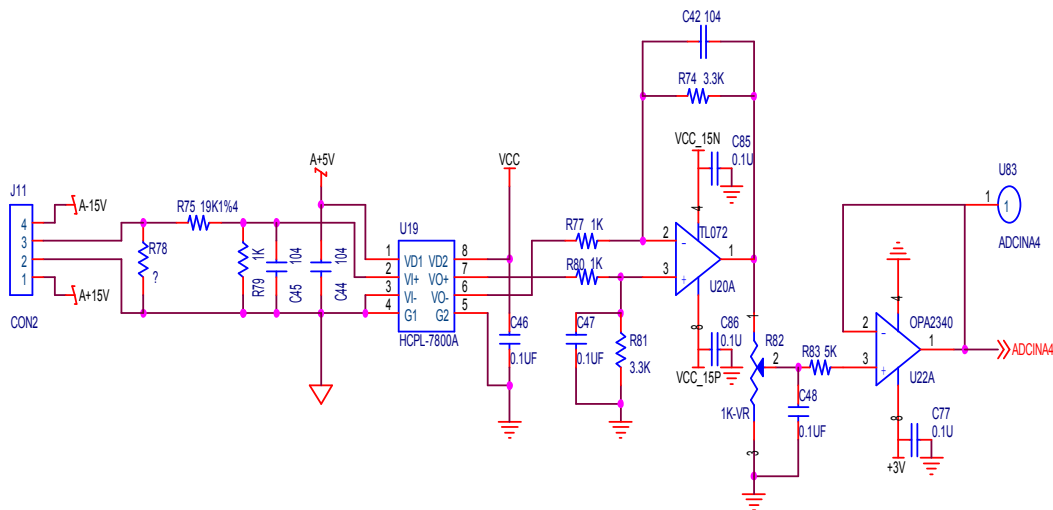


그림 2-20 1차 DC Link 전류 인터페이스 회로

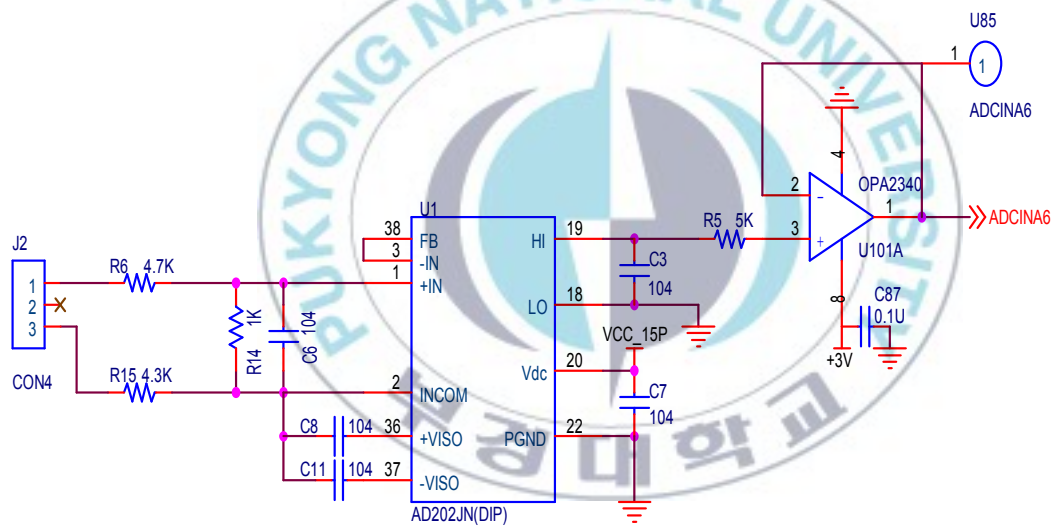


그림 2-21 DC Link 전압 인터페이스 회로

고주파 인버터의 IGBT 구동 드라이브 회로는 하드웨어적으로 데드타임을 2 μ s 주었으며 다음과 같이 구성 하였다. 각 폴에 그림 2-22와 같은 구동드라이브가 하나씩 연결된 상태이다. IGBT 스위칭 신호는 DSP에서 I/O Port에서 나오게 된다. 이 때 IGBT Gate Driver는 SEMICRON사의 SKHI 22A를 이용하였고 IGBT는 SKM300GB125D를 이용하였다.

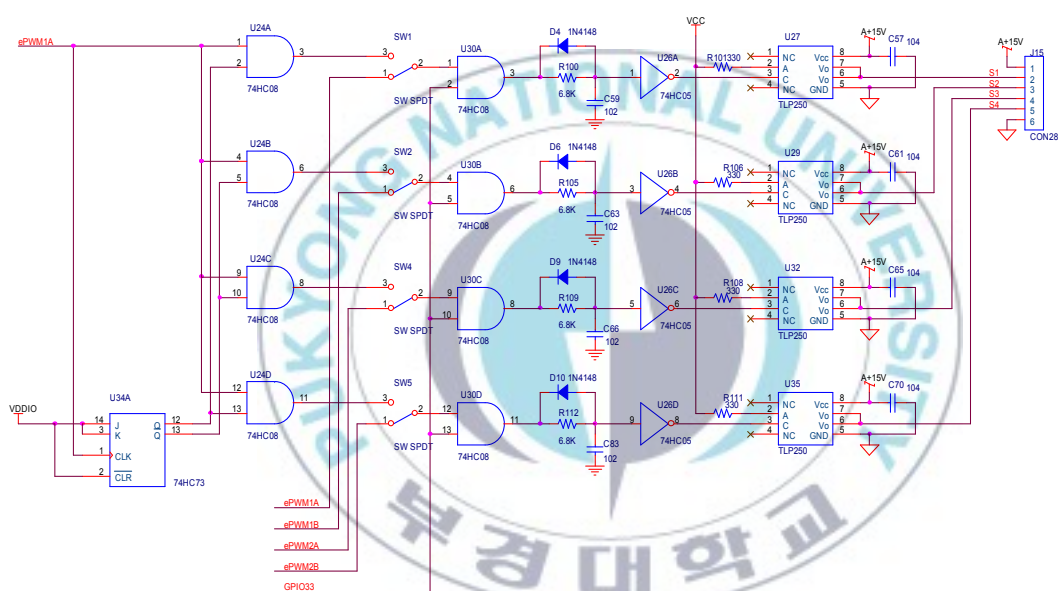


그림 2-22 고주파 인버터 IGBT Drive 회로

저주파 인버터부 또한 DSP의 I/O Port에서 나오게 되어 5~10분 간격으로 극성을 반전하게 된다. MOSFET Gate Driver는 SEMICRON사의 SKHI 21A를 이용하였고 MOSFET은 IXYS사의 VMM 1500-0075X2를 이용하였다.

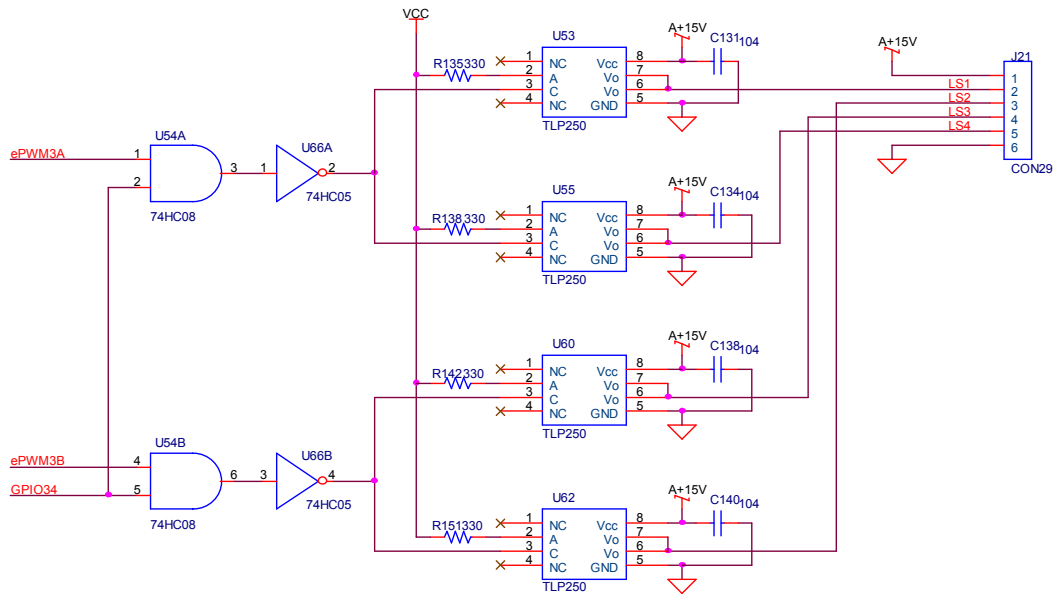


그림 2-23 저주파 인버터 MOSFET Drive 회로

3-3-4 소프트웨어 구조와 타이밍

DSP가 Main Function과 Rectifier_Controller Function을 수행하는 타이밍 다이어그램을 그리면 그림 4와 같으며, 이와 같은 타이밍 다이어그램을 확보하게 하는 제어 프로그램의 flow chart는 그림 2-23과 같다. 이 함수는 스위칭주기 50usec마다 발생하는 TB counter의 Zero count interrupt의 2배인 100usec 주기에 의해 기동된다.

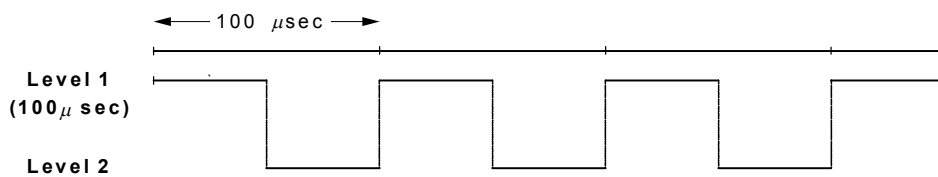


그림 2-24 정류기 제어소프트웨어의 타이밍다이어그램

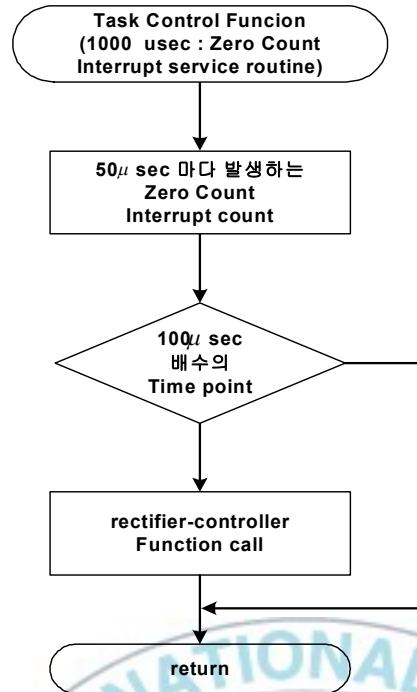


그림 2-25 정류기 제어부의 Task Control function

소프트웨어 구성은 크게 보아 Sampling Time에 따라 2개의 레벨, 즉, 메인함수인 모니터부(그림 2-26, Level 2)와 출력전류 제어 연산부(그림 2-27, Level 1)로 구성되어있다. 모니터부는 실행에 있어서 시간적으로 빠른 연산을 필요로 하지 않는 연산 혹은 출력 등을 다루고 있는 레벨로서 시스템 초기화, 기동 정지 시퀀스제어, 수신데이터 확인 및 송신 데이터 준비, LED 디스플레이 등을 포함하고 있으며, 이 레벨의 flow chart는 그림 2-26과 같다.

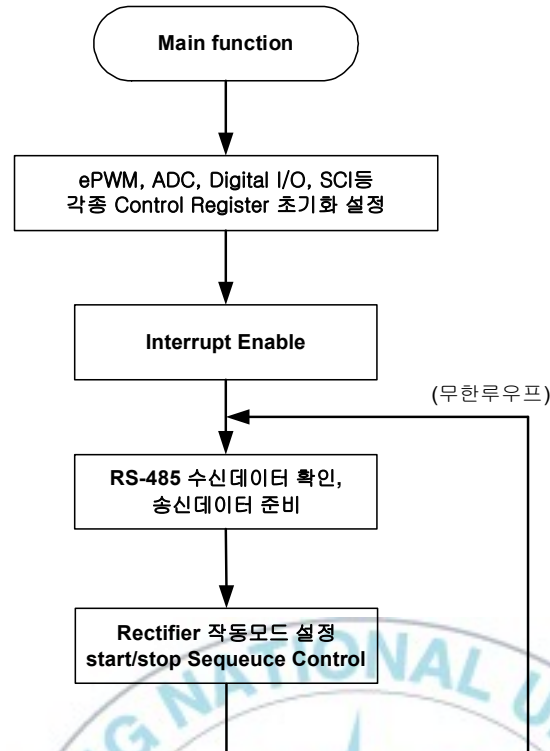


그림 2-26 정류기 제어 소프트웨어의 모니터부

Level I는 Sampling Time이 100μsec인 제어 연산부이다. 이 레벨에서는 출력전류/출력전압 제어를 위해 Delay Time count 연산, I_{dc} 명령치 설정계산, V_f/I_{dc} 측정, 전류제어기인 PI 제어기 연산, Duty cycle 연산 등을 포함하고 있다. 이 레벨의 프로그램의 flow chart는 그림 2-27과 같다.

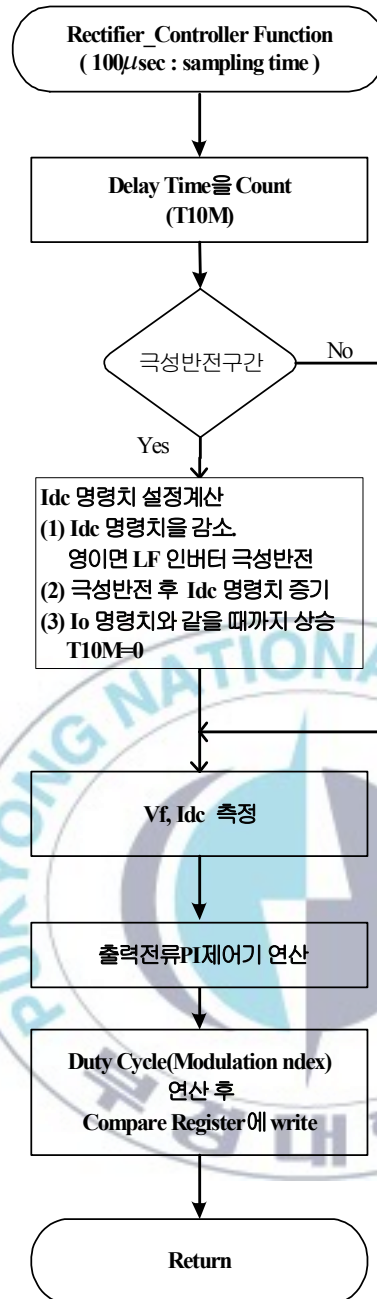


그림 2-27 정류기의 출력전류 제어 연 산부

2-4 정류기 제어보드 설정 내용

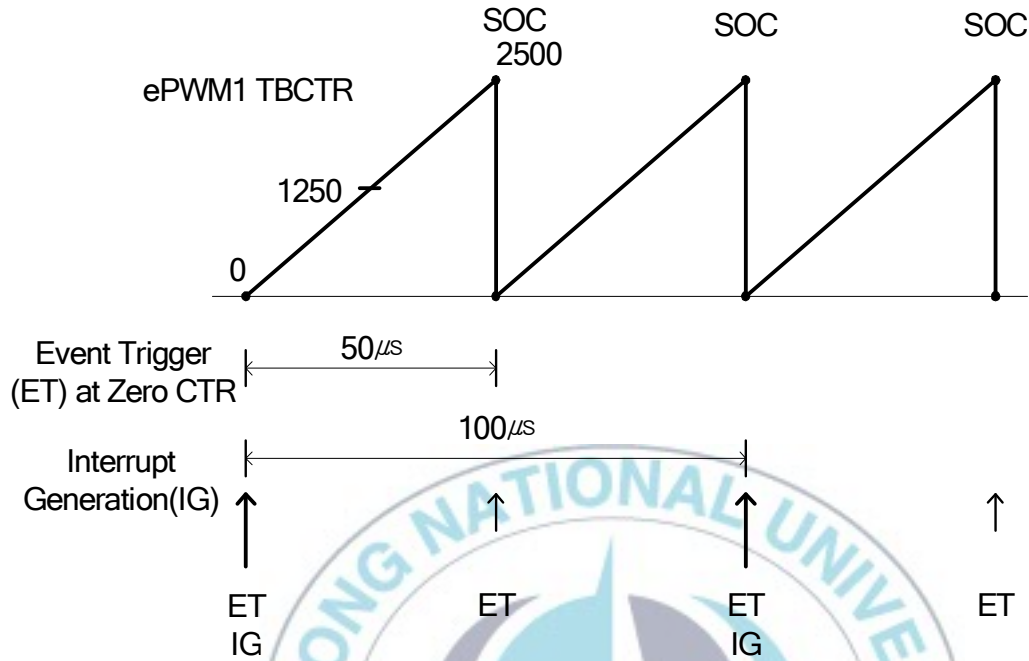


그림 2-28 Time Base 및 인터럽트 발생

- (1) Event Trigger(ET) : Counter = Zero일 때마다 발생(50usec 마다 발생)
- (2) Interrupt Generation(IG): 2번의 Zero Event마다 한 번 발생.
100usec마다 인터럽트발생 .제어루프의 sampling time으로 사용됨.
- (3) Synchronization : CTR = Zero일 때 일어남
- (4) CPU CLOCK, SYSCLKOUT : 100 MHz
- (5) Crystal Frequency : 20 MHz (내장 PLL 회로 : 주파수 5배 체배)
- (6) SYSCLKOUT = 5*Crystal Frequency =5*20MHz =100MHz

(7) AD 컨버터의 변환 시작 신호(SOC)는 ePWM1 모듈의 Time-Base Counter(TBCTR)의 값이 TBPRD와 같을 때 발생하도록 설정

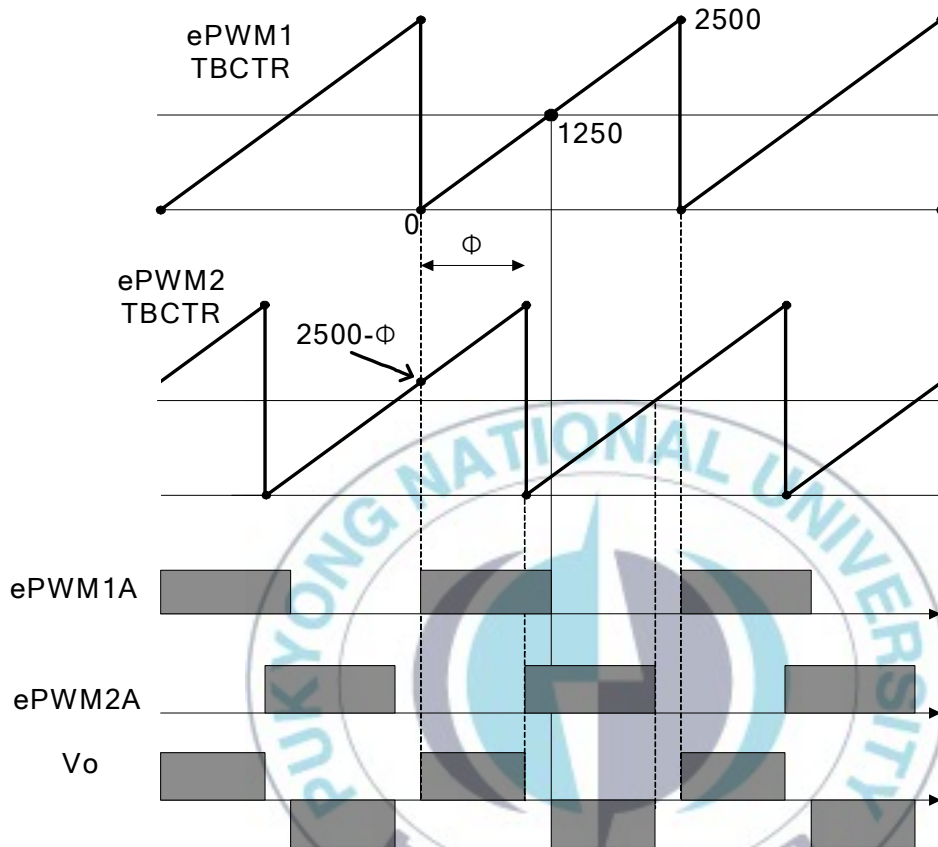


그림 2-29 고주파 인버터의 Phase-Shifted PWM 발생

고주파 인버터의 PWM 발생

- (1) Phase-Shifted PWM 방식을 사용
- (2) 스위칭 주파수는 20kHz로 설정 : 변압기 크기 감소 및 소음 제거
- (3) ZVS 스위칭 : Switching loss 감소

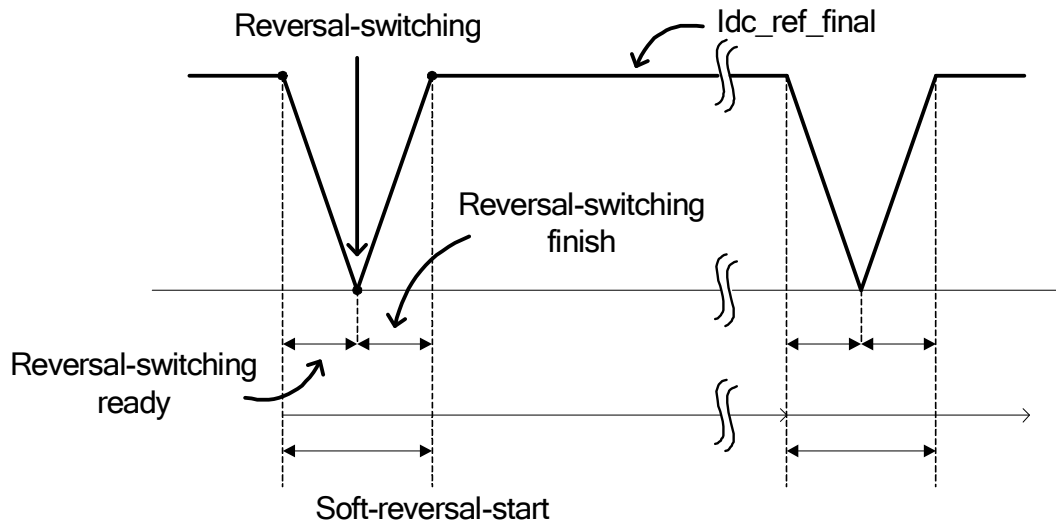


그림 2-30 저주파 인버터의 극성 반전 제어 알고리즘

- (1) 출력전압의 극성반전 : 10분마다 극성 반전
- (2) 극성반전 동작시간 : 100msec
- (3) 전류 명령치를 50msec 동안 감소시킨 후 극성반전 동작 실행
극성 반전 후 50msec동안 전류 명령치 상승시킴
- (4) ePWM3을 ePWM1보다 약 90도 뒤지게 설정 후
⇒ One-time software force event

ADC Module의 설정

- | | | |
|----------------------------|---------|---------|
| (1) ADCAIN, ADCBIN에 PIN 배치 | ADCINA0 | ADCINB0 |
| | ADCINA1 | ADCINB1 |
| | ADCINA2 | ADCINB2 |

되게 배치해야 Simultaneous sampling mode 가능하나 본 논문에서 설계한 제어회로는 A group 입력핀 만을 사용하므로 Simultaneous sampling mode를 사용하지 않음

(2) Dual Sequencer mode와 Sequential sampling mode를 사용하도록 설정

(3) ePWM1 SOCA 신호가 (TBCTR=TBPRD)일 때 발생되도록 ePWM1의event trigger 모듈설정

(4) 2차전류, 2차전압, 1차전류, 1차전압 : 아날로그 입력신호의 변환순서

(5) 변환 종료 확인을 위한 Interrupt 사용 안함

Trip Zone Module 설정

(1) 고장 발생(FAULT)시 DSP의 TZ1 단자에 Trip Signal 인가

(2) TZ1에 인가된 Trip Signal 에 의해

ePWM1

ePWM2

ePWM3

⇒ Force Outputs Low되도록 설정

(3) ePWM1 모듈에 의해서만 CPU에 인터럽트 신호 발생하도록 설정

고장처리 인터럽트 서비스 루틴이 실행됨

Protection Scheme

- TZINT1 발생 (Fault 발생과 동시) ⇒ Fault Detection ⇒ Protection
(Hardware ⇒ Main protection, Software ⇒ Auxiliay protection)

- Fault Interrupt Service Routine

- (1) First Action(Cutoff)

Trip Zone Module에 의한 Hardware Protection

- IGBT Gate off, SCR Gate off, MC1 off

Interrupt Service Routine에 의한 Software Protection

- GPIO를 통한 Off signal 출력

- (2) Second Action(Reset)

- Fault 종류, 판정

- Heavy Fault - Arm Short(과전류) ⇒ 전원 off 후 재기동
(A/S 요원에 의한 재기동)

- Light Fault

- 과전압(1차 DC전압), 과온(HS1, HS2), 과부하(2차 DC 전류)
⇒ 회복 후 Auto 재가동 (Software에 의한 재기동)

- (3) Second Fault 발생

- all off

- power off ⇒ A/S 요인, 전원 off 후 재기동

- 현재의 제어보드는 아래와 같이 결선, DSP의 TRIP Zone을 사용하며,
고장으로부터 회복 후 Software에 의한 재기동 처리

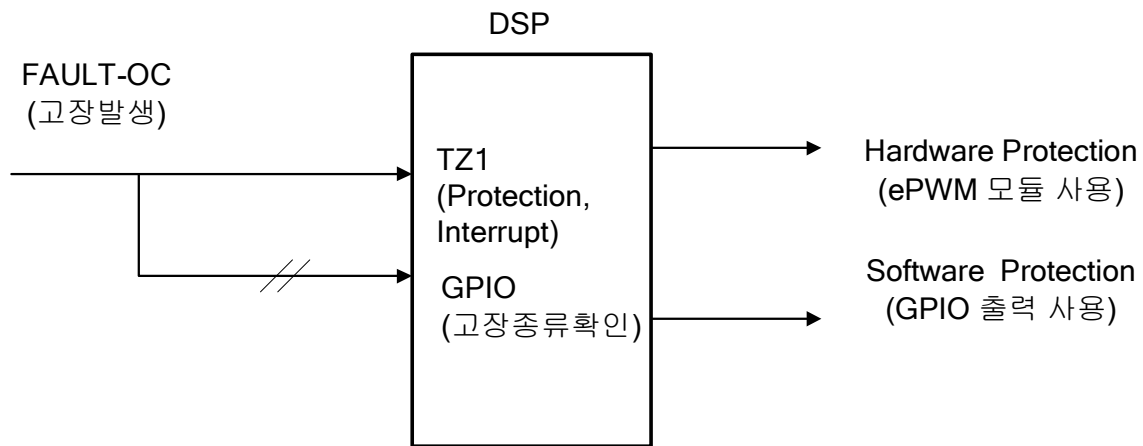


그림 2-31 시스템 고장 회복

표2-2 DSP 2808의 사용된 출력 핀

Digital Signals			
GPIO	Pin Function used	Signal Name	Related Signals
GPIO0	ePWM1A(O)		IGBT S1 (Photocoupler)
GPIO1	ePWM1B(O)		IGBT S2 (Photocoupler)
GPIO2	ePWM2A(O)		IGBT S3 (Photocoupler)
GPIO3	ePWM2B(O)		IGBT S4 (Photocoupler)
GPIO4	ePWM3A(O)		MOSFET LS1, LS4 (Photocoupler)
GPIO5	ePWM3B(O)		MOSFET LS2, LS3 (Photocoupler)
GPIO6	GPIO6(I)		IGBT Arm short (Photocoupler)
GPIO7	GPIO7(I)		DC link overvoltage
GPIO8	GPIO8(I)		Overtemp Heat sink (Photocoupler)
GPIO9	GPIO9(I)		Load overcurrent
GPIO10	GPIO10(I)		MOSFET arm short (Photocoupler)
GPIO11	GPIO11(I)		Fuse (Photocoupler)
GPIO12	TZ1(I)	-Fault	Fault detection signal for protection
GPIO13	GPIO13(I)		Water (Photocoupler)
GPIO14	GPIO14(I)		Power ON (Photocoupler)
GPIO15	GPIO15(I)		Power OFF (Photocoupler)
GPIO16	SPISIMOA(O)	SPISIMOA	DAC output 1,2
GPIO17	GPIO17(O)	CLR DAC	DAC output 1,2
GPIO18	SPICLKA(O)	SPICLKA	DAC output 1,2
GPIO19	SPISTEA(O)	LOAD DAC	DAC output 1,2
GPIO20	GPIO20(I)		Remote (Photocoupler)

GPIO21	GPIO21(I)		E-stop (Photocoupler)
GPIO22	GPIO22(I)		V/I mode change (Photocoupler)
GPIO23	GPIO23(O)		Input overcurrent display (Photocoupler)
GPIO24	GPIO24(O)		Output overcurrent display (Photocoupler)
GPIO25	GPIO25(O)		Relay output for MS1
GPIO26	GPIO26(O)		Relay output for MS2
GPIO27	GPIO27(O)		Extra relay output
GPIO28	SCIRXDA(I)		RS-485 직렬통신 RXD 단자
GPIO29	SCITXDA(O)		RS-485 직렬통신 TXD 단자
GPIO30	GPIO30(O)	STOP/-START	TZ1 Request by software
GPIO31	GPIO31(O)	OPERATE	LED output
GPIO32	GPIO32(O)		Comm. direction signal for RS-485
GPIO33	GPIO33(O)		IGBT Gate off by software protection
GPIO34	GPIO34(O)		MOSFET Gate off by software protection
Analog Signals			
ADCINA0			ACCT3 교류출력전류3 (HCPL 7800A) (별도 $\pm 24V$ 사용)
ADCINA1			ACCT1 교류입력전류1 (HCPL 7800A)
ADCINA2			ACCT2 교류입력전류2 (HCPL 7800A)
ADCINA3			ACPT1 교류출력전압1 (HCPL 7800A)
ADCINA4			DCPT1 DC LINK전압1 (HCPL 7800A)
ADCINA5			Io command 출력전류 명령 (HCPL 7800A)
ADCINA6			1차 DC LINK 전압 Vdc1 (AD202JN)
ADCINA7			2차 DC LINK 전압 Vdc2 (AD202JN)

3. 시뮬레이션 결과

3-1. 초기 기동(Soft Start)

제안된 방식으로 설계된 해수 전기분해 정류기의 출력 특성을 알아보기 위해 표2-2의 파라미터로 시뮬레이션을 하였다. 그림 3-1은 Soft Start 기동 시 MC1/2의 신호 파형이다. 이때의 MC1,2의 신호를 보게 되면 서로 0.05초에 겹침 시간을 가지고서 서로 상반되게 on/off제어 되고 있음을 보여준다.

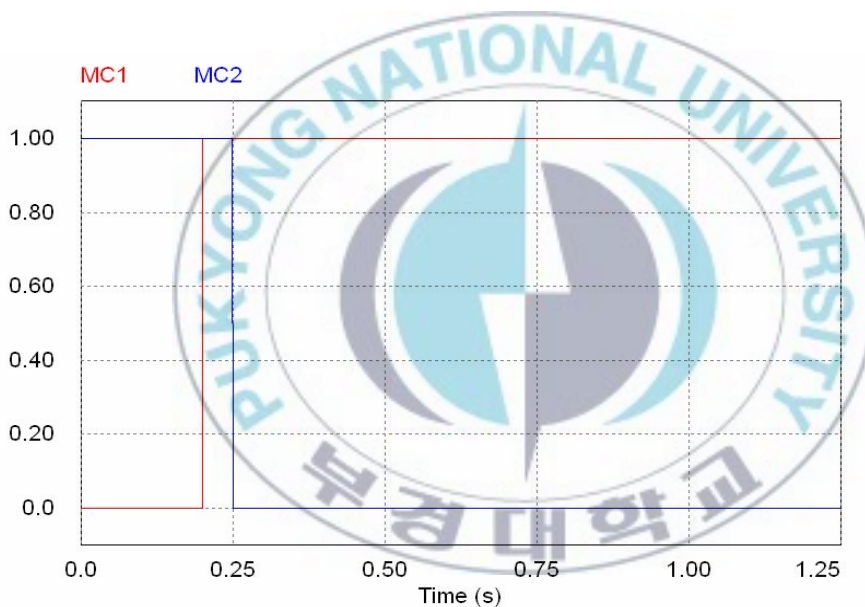


그림 3-1 소프트 스타트 구동시 MC1,2 신호 파형

그 결과 초기 기동 시 그림3-2와 같이 서서히 전압이 상승하게 되며 그림 3-3의 모습처럼 초기 돌입 전류를 제한하게 된다.

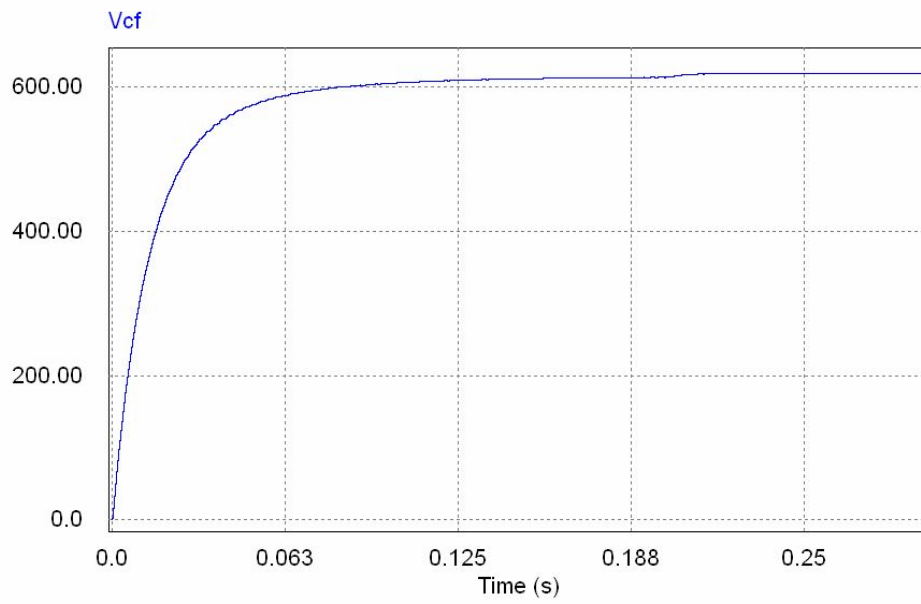


그림 3-2 Soft Start 구동 시 Cf 전압 파형

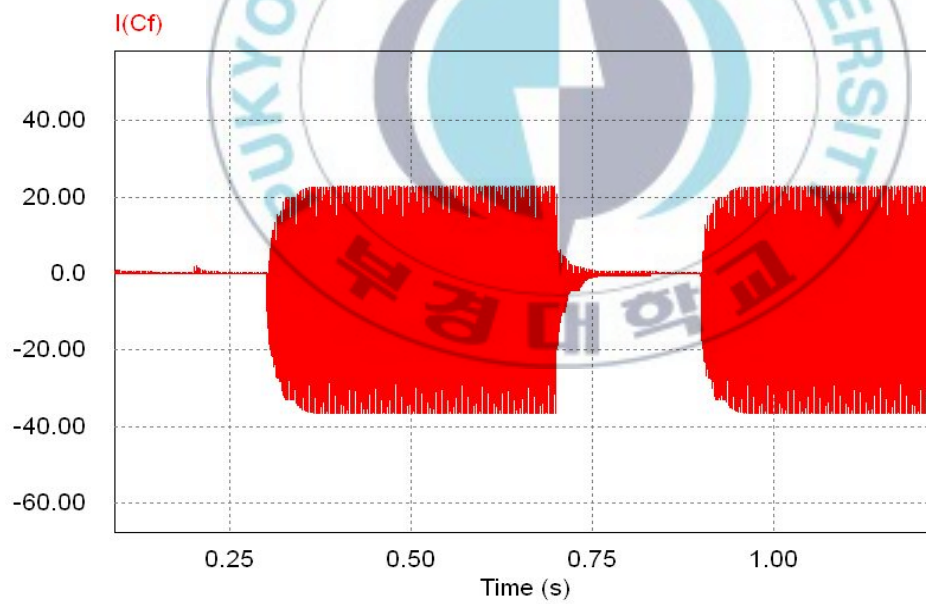


그림 3-3 Soft Start 기동 시 Cf의 전류 파형

3-2. 고/저주파 인버터 제어 파형

그림 3-4는 최초 구동 시 고주파 인버터의 스위칭 파형이며 페루프 제어를 통한 구동 시 급격한 전류 증가를 막기 위해 Phase Shift PWM 초기 Φ 값을 제한하는 것을 보여준다.

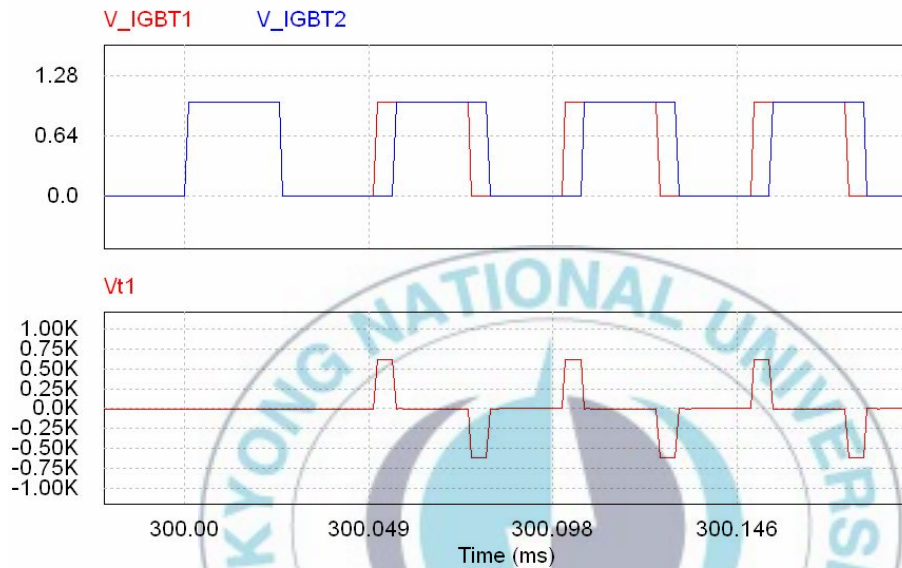


그림 3-4 고주파 인버터 Phase Shift PWM 시작 파형

그림 3-5는 해수 전기분해 정류기의 정상운전시 고주파 인버터의 신호와 전압 출력을 보여주며 Φ 값이 매우 큰 것을 알 수 있다. 그림 3-6은 저주파 인버터가 5~10 분 간격으로 ZCS(Zero Current Switching) 할때 고주파 인버터의 출력 전압을 줄이기 위해 Φ 값이 서서히 감소하고 있음을 보여준다.

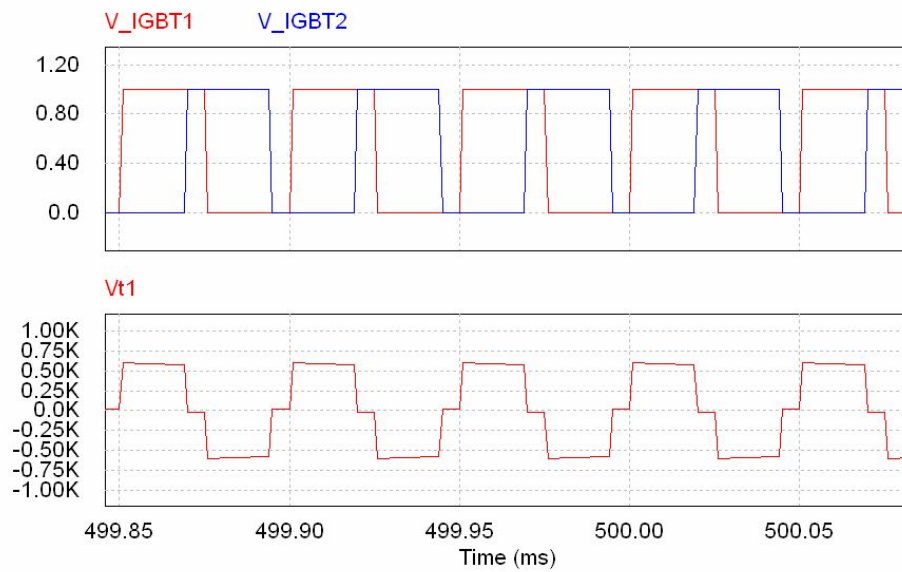


그림 3-5 고주파 인버터 정상 출력 파형

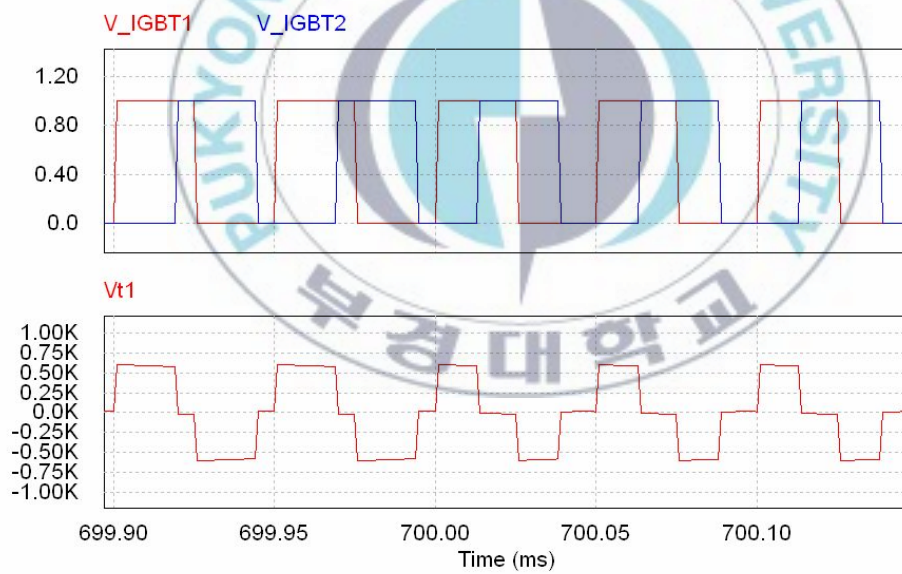


그림 3-6 고주파 인버터 출력 감소 파형

그림 3-7은 ZCS를 하기 위해 Φ 값 매우 작아져 출력을 서서히 0으로 만들고 스위칭 신호가 정지 하여 출력 전압이 0이 되는 것을 보여준다.

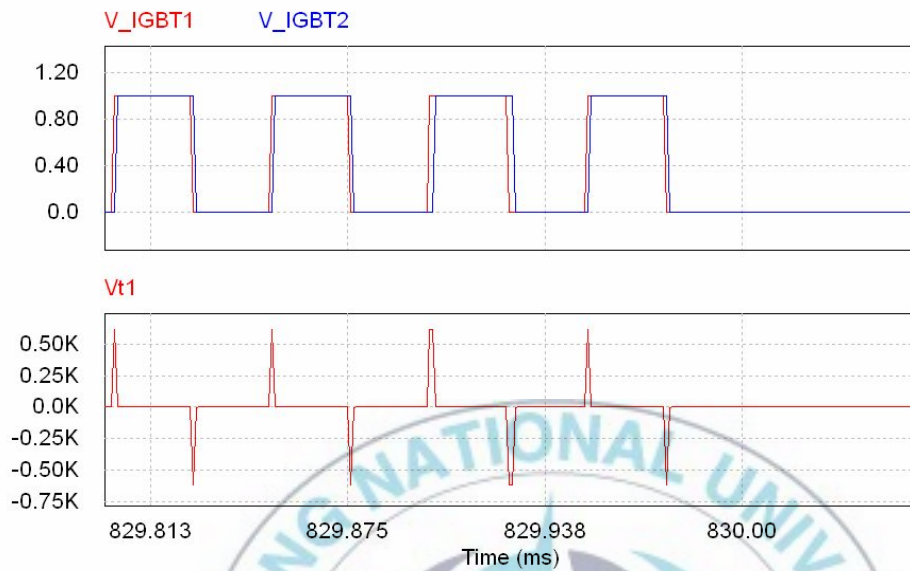


그림 3-7 고주파 인버터 ZCS 위한 출력정지 파형

그림 3-8은 출력 전류가 1200A에서 서서히 감소하여 Zero가 된 후 저주파 인버터의 MOSFET 스위칭이 정상적으로 되고 있음을 보여준다.

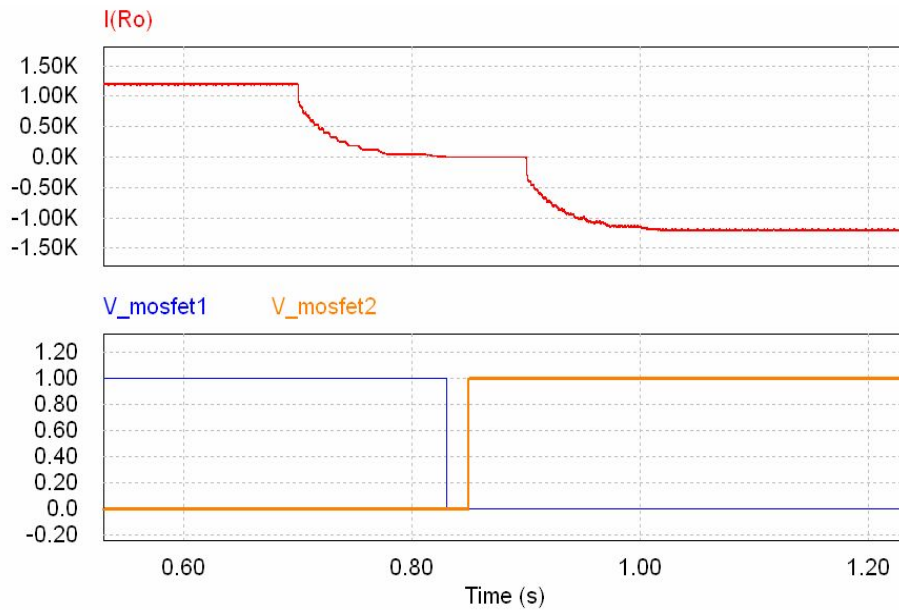


그림 3-8 저주파 인버터 ZCS 파형

3-3. 정류기 부하 변동에 따른 출력 전압/전류 파형

그림 3-9부터 3-11은 해수 전기분해 정류기의 염분도가 최소10%에서 30%까지 변화 할 때 해수의 부하 변동에 따른 전압과 전류 파형이다. 각 염분도 변화에 따라 전류는 동일하게 1200A로 제어 되고 있으며 전압만이 4V~12V 사이로 변동하고 있다. 이때의 전압은 그림 3-4에서 그림3-7까지의 Phase Shoft PWM의 위상차 Φ 값제어를 통하여 고주파 인버터의 출력 전압 제어가 정상적으로 잘 이루어 지고 있음을 보여준다.

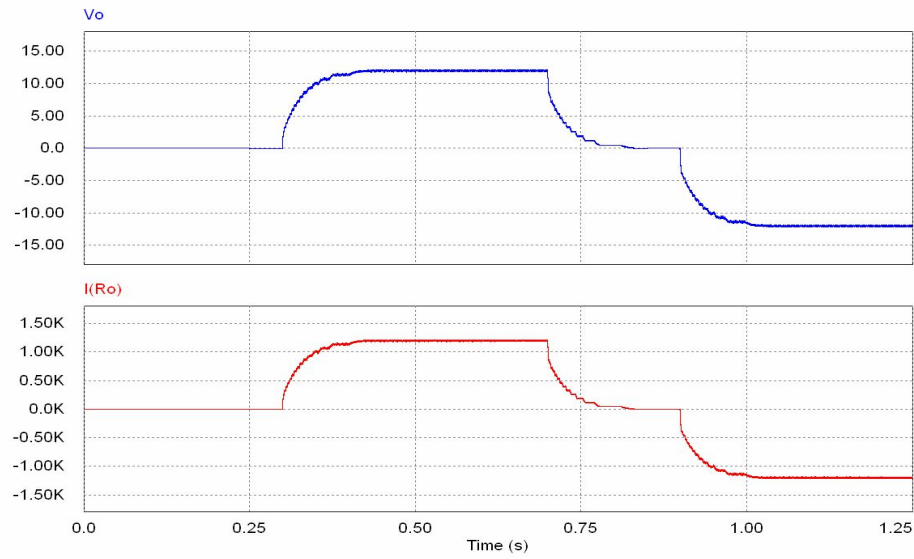


그림 3-9 해수 염분도 10% 출력 전압 파형

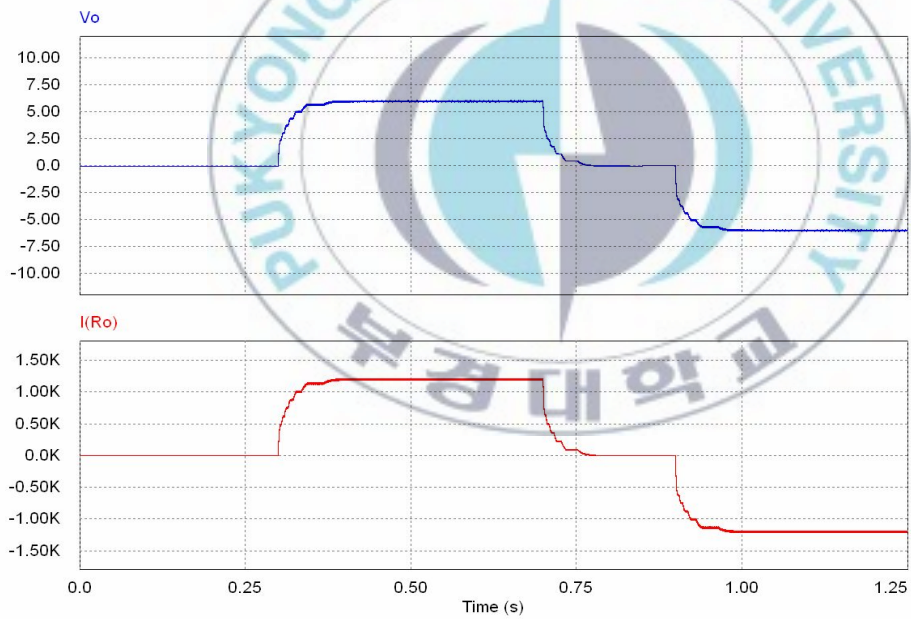


그림 3-10 해수 염분도 20% 출력 전압 파형

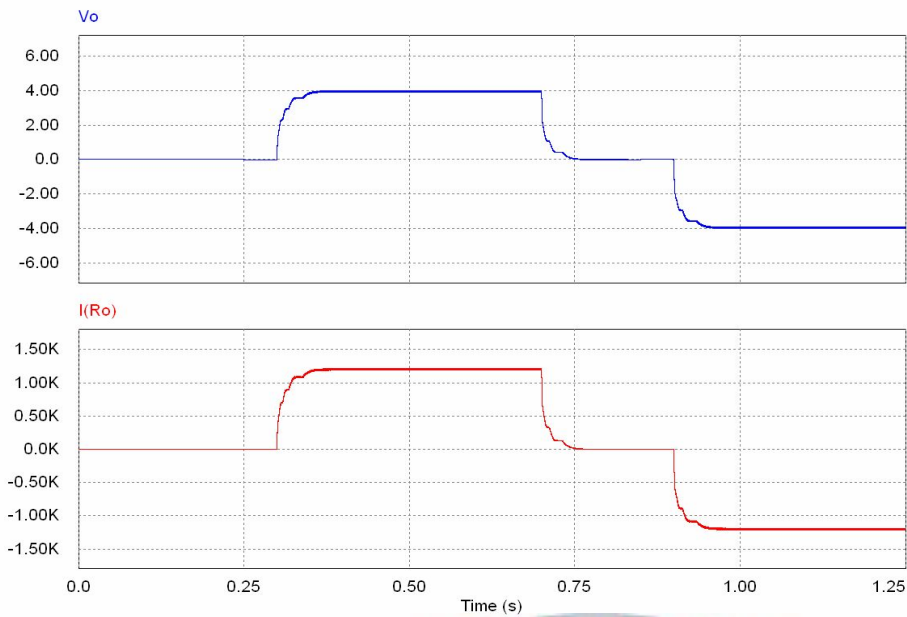


그림 3-11 30%염분도 출력 전압 파형

3-4. 정류기 전압/부하 변동에 따른 출력 전압/전류 파형

그림 3-12부터 그림 3-13는 선박의 엔진발전기 전원이 흔들리는 경우를 상정하여 $\pm 10\%$ 의 전원 변동을 주었을 때의 파형이다. 전원의 순간적인 증감에 따라 5%이내의 Over shoot가 발생 하며, 수십m/sec 이내 1200A의 정상 전류 출력을 내고 있음을 보여준다.

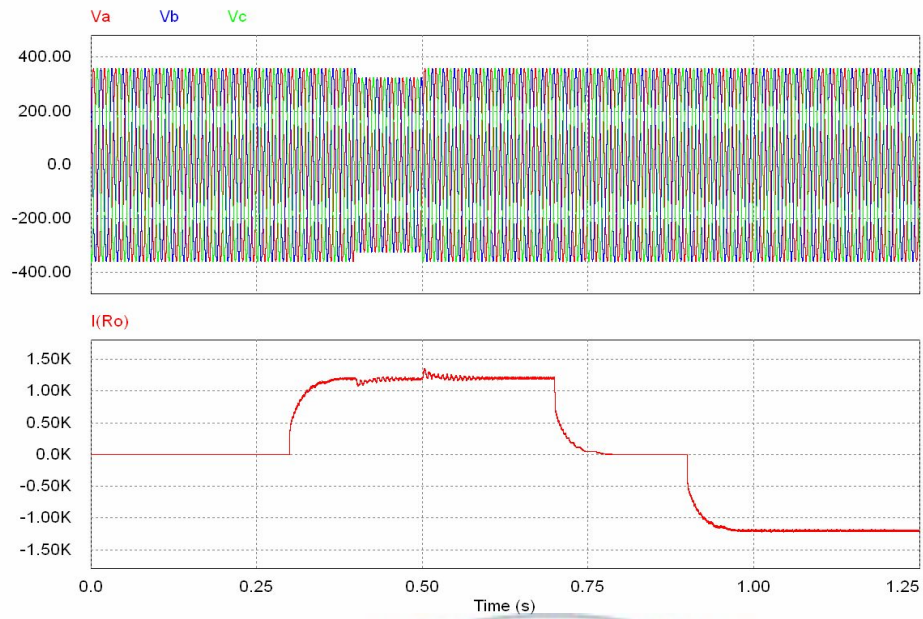


그림 3-12 입력 전원이 10% 감소 변동시 파형

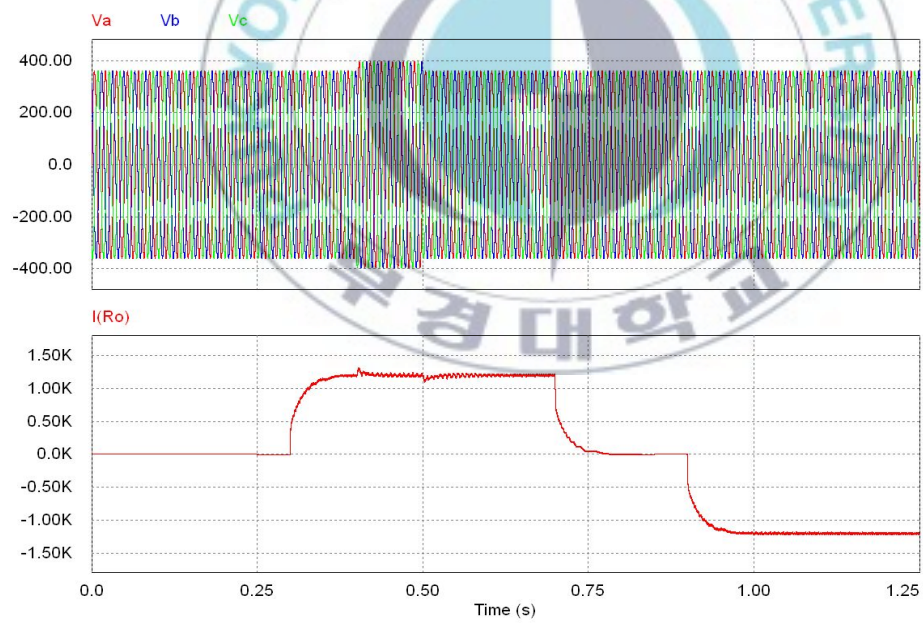


그림 3-13 입력 전원이 10% 증가 변동시 파형

그림 3-13은 해수의 염분도가 10‰에서 30‰까지 단계적으로 변화하고 전원의 변동이 동시에 발생 했을 때 염분도 변화의 따라 단계적으로 전압이 변화 하며 1200A 전류출력을 정상 적으로 내고 있음을 보여주고 있다.

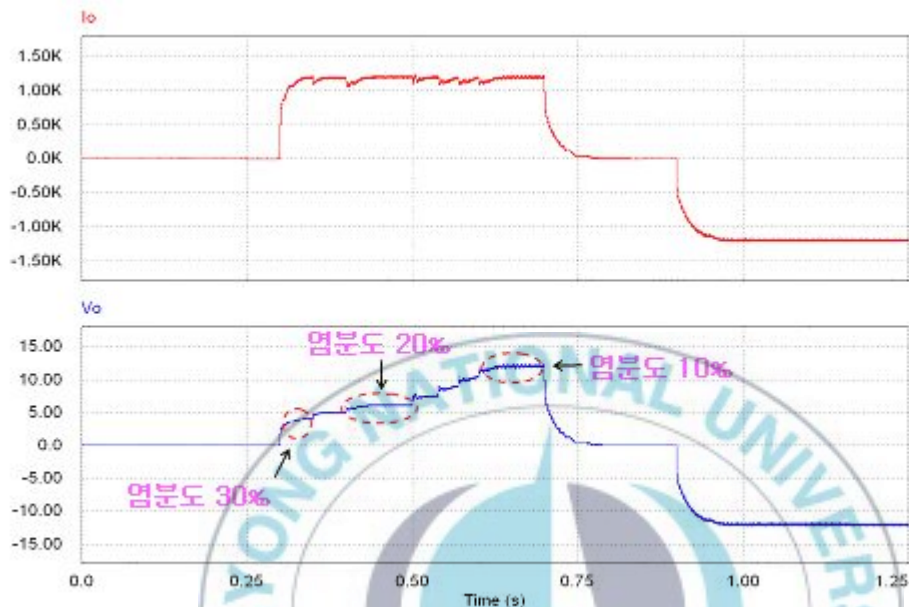


그림 3-14 입력 전원이 10% 증가변동 및 부하 10‰~30% 변동시 파형

4. 결 론

본 논문에서는 선박 밸러스트 수 전기해수분해 살균기에 원활한 목적을 달성하기 위해 필요한 우수한 저전압 대전류 정류기 제안하였다,

제안한 해수 전기 분해용 저전압 대전류 정류기에 방식을 표 1-1의 특성 비교를 통하여 고주파 인버터/변압기 사용으로 무게, 부피 감소와 대용량 소자 수 감소 및 제어가 용이하다는 장점을 가지는 그림 1-4의 3상 전파 정류기 + 고주파 인버터 + 고주파 변압기 방식을 선정 하였다. 3상 전파 정류기에 초기 돌입 전류를 막기 위해 MC와 저항 R_p 를 이용하여 Soft start 하게 된다. 그 후 출력 단자에 고정 극성으로 전류를 흘릴 경우 극성에 이물질이 달라 붙는 것을 방지 하기 위한 저주파 인버터 MOSFET에 5~10분 간격으로 극성을 반전 신호를 내보낸다. 이때 스위칭 손실을 줄이 고자 ZCS(Zero Current Switching)을 한다. 다름으로 고주파 인버터에 Phase PWM을 통한 위상차 Φ 값 제어를 통한 출력 전압을 결정한다.

해수 전기 분해를 위해선 정류기의 출력은 1200A로 일정 전류 제어되어야 하며 좋은 출력 특성을 얻기 위하여 PI제어기를 통한 페루프 제어 된다. 제안한 정류기는 선박 입력 전원의 $\pm 10\%$ 변동과 해수의 염분도 변화에 따른 부하 변동에 따라 출력 전압은 변화 하지만 전류는 일정하게 1200A로 제어되고 있음을 시뮬레이션을 통해 입증 하였다.

본 논문에서 제안한 방식의 정류기는 기존의 선박에 설치가 용이하고 부수 적인 살균제가 필요치 않다. 그러므로 관련 법규 시행에 앞서 해수 살균기의 빠른 보급이 가능할 것이라 보아진다. 이로 인해 관련 산업의 저변확대 및 활성화와 수입대체 효과 등을 통해 국제 경쟁력 확보에도 기여할 것으로 기대된다.



참 고 문 헌

- [1] M. H. Rashid, Power Electronics Handbook, Academic Press, 2001
- [2] D. Cretu, W.D. Dunford, G. Garabandic and M. Edmunds, "Single Stage DC-DC Converter for High Current High Power Applications", IEEE APEC 1997, pp617-622
- [3] M. H. Rashid, Power Electronics-Circuits, Devices and Applications, 3rd edition, Pearson-Prentice Hall 2004.
- [4] In-Dong Kim, E. C. Nho and G. H. Cho, "Novel Constant Frequency PWM DC/DC Converter with Zero Voltage Switching for Both Primary Switches and Secondary Rectifying Diodes," IEEE Trans. on Ind. Elec., Vol. 39, No. 5, Oct. 1992, pp.444-452.
- [5] In-Dong Kim and Eui-Cheol Nho, "Module-Type Switching Rectifier for Cathodic Protection of Underground and Maritime Metallic Structures," IEEE Trans. on Industrial Electronics, Vol. 52, No. 1, Feb. 2005, pp.181-189.
- [6] Eun-Chan Kim, and Kang-Pyung Lee "Development of Ballast Water Treatment System Based on Electrochemical Disinfection Technology" IEEE 2009
- [7] 해수 보고서 2006-77호 "밸러스트수 관리시스템의 형식 승인 등에 관한 잠정 기준"
- [8] Jeong-Kyu Yoo, Tae-Yoon Song. "Marine Plankton in Ballast Water of Ship Entering Korea" Ocean and Polar Research. March 2006
- [9] Sang-Ho Park, In-Soo Kim. "Disinfection of harmful organism for ballast water using electrolytic treatment system"
- [10] Jong-Chul Park, min Sub Lee. "Inactivation of Bacteria in Seawater by Low-Amperage Electric Current" Applied and Environmental Microbiology Apr. 2003, p.2405-2408

- [11] Eun-Chan Kim & Kan-Pyung Lee, "Development of technique Preparing for International Conventions on Ballast Water Management", KORDI, October 2007
- [12] IMO, "International Convention for the Control and Management of Ship's Ballast Water and Sediments, 2004," IMO, BWM/CONF/36, February 2004.



감사의 글

대학원까지 18년간의 배움의 밑거름으로 학위 논문이라는 열매에 마침표를 찍고 나니 더할 수 없는 성취감은 느낌과 동시에 감개무량 합니다. 학문적으로 많이 부족했던 저에게 2년간의 대학원 과정은 전력전자 분야의 엔지니어로서 다시 태어나게 만들어 주었습니다. 특히 김인동, 노의철 교수님에 열정적인 학문연구 자세와 인격적인 모습은 저에게 엔지니어로뿐만 아니라 인격적인 본보기가 되어 주셨습니다. 그러한 두 분을 잘 본받아 항상 성실하게 노력하여 기대에 어긋나지 않는 사람이 되도록 하겠습니다. 항상 아낌없는 애정과 엄한 가르침을 주신 교수님께 머리 숙여 감사드립니다. 아울러 바쁘신 가운데 학위논문 심사를 해주시고 조언과 격려를 아낌없이 해주신 장운석, 김영학 교수님과 평상시 많은 학문적 지도를 해주신 전기공학과 교수님들께도 깊이 감사드립니다. 또한 박사과정의 바쁜 생활 속에서도 대학원 과정 동안 항상 애정 어린 관심과 학문적 지도, 인생 상담까지 두루 두루 조언을 아끼지 않아주신 김진영, 박해영, 정재현 학형, 학부와 대학원 생활동안 든든한 후원자가 되어 준 하나뿐이 동기 석진규 학형, 못난 선배인 저를 항상 믿고 따라주던 후배 송웅협, 조원우 학형과 창원 전기연구소 일과 실험실 학업을 병행하느라 힘든 텐데도 항상 웃는 모습을 보여준 김상일, 유재도 학형, 그리고 불타는 학구열 만으로 겁 없이 훌훌 단신으로 중국에서 이역만리 부산까지 찾아와 실험실 홍일점이 되어준 여길 손예

학형에게는 챙겨 주지 못한 미안함과 잘 따라준 것에 대해 감사드립니다. 이제 나이는 동갑이지만 부푼 꿈을 품고 대학원에 진학하는 김슬기, 이종규 학형과 학부시절 잊지 못할 많은 추억거리를 만들어 준 과학술 동아리 지네(JoIN Electronic) 선, 후배님들과 몸은 떨어져 있지만 항상 서로를 잊지 않고 힘들고 어려운 일을 함께 한 배재운, 박소훈, 김태홍, 전승필 친구들에게 감사의 말을 전합니다.

마지막으로 이제는 하늘에서 저를 지켜주고 계신 어머니와 이제는 그 자리를 채워 주시고 계시는 새어머니, 지금 이 시간에도 저를 걱정하고 계실 아버지와 하나 뿐인 사랑스런 여동생 은혜에게 이 자리를 빌어 고맙다고, 사랑한다고 말하고 싶습니다. 이 외에 일일이 말씀 드릴 수는 없지만 저를 믿고 도움을 주신 모든 분들에게 감사드리며 이 논문을 바칩니다.

