



# 공학석사학위논문

# 천연 유기물 Shellac 을 절연체로 이용한 유기 TFT 제작에 관한 연구



2017 년 07 월

부경대학교대학원

인쇄공학과

백 승 운

# 공 학 석 사 학 위 논 문

# 천연 유기물 Shellac 을 절연체로 이용한 유기 TFT 제작에 관한 연구



2017 년 07 월

부경대학교대학원

인쇄공학과

백 승 운

# 백승운의 공학석사 학위 논문을 인준함.

2017년 07월 20일



- 주 심 공학박사 백 강 준 (인)
- 위 원 공학박사 신동윤(인)
- 위 원 공학박사 이 지 열 (인)

목차	I
List of figures	Ш
List of table	V
Abstract	VI
I.서론	1
Ⅱ. 이 론	4
1. 절연체	4
가. 절연체	4
나. 천연 유기물 Shellac	7
2. Surface energy	9
3. 유기 박막 트랜지스터	11
가. 유기 박막 트랜지스터의 구조	11
나. 유기 박막 트랜지스터의 구동 원리	13
다. 유기 박막 트랜지스터의 전기적 특성 평가	15
N ZI FU OL W	
Ⅲ. 실험	17
1. Inverted staggard 구조의 OTFT 제작	17
가. 반도체 물질 및 절연체 물질	17
나. 기판	19
다. Gate dielectric 형성	20
라. 유기물 반도체 기반 활성화층 형성	20
마. Gate electrode, Source-Drain electrode evaporation	21
2. 분석 방법	22
가. Contact Angle Analyzer	22
나. 임피던스 측정기(Impedance analyzer)	23

다.	전기적	특성	(Electrical	Characterization)		24	1
----	-----	----	-------------	-------------------	--	----	---

IV.	결기	과 및 고찰	26
	1.	PVP 및 Shellac 의 표면특성2	26
	2.	PVP, Shellac 의 절연특성2	28
		가. PVP, Shellac 의 박막 두께측정2	28
		나. PVP, Shellac 박막의 AFM2	28
		다. PVP, Shellac 의 절연특성2	29
	3.	유기 박막 트랜지스터 (OTFT) 의 전기적 특성	31



# List of figures

Figure 1. General polymer insulators(3)
Figure 2. Capacitor structure
Figure 3. Images of (a) Lac bug and (b) Shellac resin. (c) Chemical structure of Shellac
Figure 4. Images of chocolate, apple coated by shellac
Figure 5. Relationship between contact angle and surface energy
Figure 6. Schematic diagrams of OTFTs(12)
Figure 7. Operation mechanism of OTFTs. V <sub>s</sub> , V <sub>D</sub> and V <sub>G</sub> are source, drain and gate bias respectively
Figure 9. Molecular structure of (a) DPP-DTT, (b) N-2200, (c) CDT-BTZ (18)
Figure 10. (a) Schematic illustration of thermal evaporator, (b) Chamber
Figure 11. Schematic of contact angle system
Figure 12. Impedance Analyzer(23)
Figure 13. (a) Vacuum probe station, (b) Keithly 236 source-measure unit and 2635 source meter
Figure 14. Schematic of substrate surface and contact angle. (a) PVP-D.I water, (b) PVP-diiodomethane, (c) Shellac-D.I water, (d) Shellac-diiodomethane
Figure 15. Thickness of (a) PVP, (b) Shellac
Figure 16. AFM image (a) PVP, (b) Shellac(29)
Figure 17. PVP, Shellac 의 (a) 정전용량값, 유전상수 그리고 (b) breakdown strength (30)
Figure 18. (a) Transfer curve of PVP, Shellac with CDT-BTZ, (b) Output curve of Shellac with CDT-BTZ, (c) Output curve of PVP with CDT-BTZ
Figure 19. (a) Transfer curve of PVP with DPP-DTT, (b) Output curve of PVP with
DPP-DTT

Figure 22. 유기 박막 트랜지스터 내 서로 다른 활성화층으로 사용하고 Shellac 과 PVP를 유기 박막 트랜지스터 내 절연체로 사용했을 때 전하이동도 ......(39)



# List of table

surface energy	nethane and	· & diiodom	with water	ntact angle	Shellac co	. PVP,	Table 1
	••••••						
	정전용량값	n strength,	, breakdow	절연상수값	Shellac 의	. PVP,	Table 2



# Shellac film as gate insulating layers in organic field-effect transistors

Seung-Woon Baek

Dept. of Graphic Arts Engineering, Graduate school, Pukyong National University

#### Abstract

So far, organic electronics technology has been developed focusing on low-cost, solutionprocessed, and mechanically flexible characteristics. According to the very recent reports, these merits allow the organic electronics to expand their applications to biomedical devices that can be stuck onto (or even implanted in) a human body. However, additional material properties such as bio-compatibility or bio-degradability must be considered in order to be used for fabrication of the organic bioelectronic devices.

Shellac, a natural resin secreted by the female lac bug on trees, is regarded as a promising material for organic bioelectronic devices due to its safety and innocuousness for human body. Indeed, shellac has been widely used as a brush-on colorant such as nail paint, wood finish for string instruments and food glaze. In addition, it was also used in electrical applications because it has good electrical insulating property and seals out moisture.

In this paper, we studied on the feasibility of the shellac as a gate dielectric material in organic field-effect transistors (OFETs), critical switching components in organic biomedical electronics.

# I. 서 론

최근 무기물 반도체 대신 유기물 반도체를 활성화층으로 이용한 유기 박막 트랜지스터 (Organic Thin-Film Transistor, OTFT)가 각광받고 있다. 유기물 반도체가 무기물 반도체보다 각광 받는 이유는 크게 두 가지가 있다. 첫 번째, 공정 단가의 인하이다. 무기물 반도체를 활성화층으로 하는 전자소자는 여러 단계의 공정 (노광공정, 박막 증착공정, 식각공정 등)을 통해 생산되어 제조 단가가 상승한다. 반면 유기물 반도체는 주로 용액공정을 이용하여, 공정단계 수가 적은 인쇄공정에 적용하면, 제조공정 단계를 줄일 수 있기 때문에 제조단가가 인하된다. 두 번째, 미래의 유연·신축 전자소자에 적합하다. 현재 무기물 반도체를 사용하여 만들어지는 많은 전자소자들은 소자 제작 시 필요로 하는 공정온도가 높기 때문에 사용 할 수 있는 유연 플라스틱 기판에 대한 제약이 많다. 이런 높은 공정온도에 변형되지 않는 기판은 기계적 유연성을 가지지 못하며, 이런 기판으로 제조 된 전자소자의 모습은 대부분 정형화 되어있다. 하지만, 유기물 반도체를 사용해서 만들어진 전자소자들은 제작 시 필요로 하는 공정온도가 낮기 때문에 유연한 플라스틱 기판 사용에 대한 제약이 상대적으로 적고 1) 또한, 유기물 반도체 자체가 기계적 유연성을 갖기 때문에 이를 활성화층으로 사용하여 제작된 전자소자들은 기계적 변형에 보다 잘 견딜 수 있을 것으로 기대된다. 따라서, 이러한 유기 반도체 기반의 전자소자들은 Flexible, Foldable, Rollable, Attachable, Bio compatible, Implantable 한 전자소자에 적합 할 것으로 판단된다.

한편, 유기 박막 트랜지스터를 구성하는 요소 중에서 전하의 흐름이 일어나는 반도체만큼 중요한 것은 전하를 유도하는 부분인 절연체이다. 기존에 트랜지스터 소자에 널리 사용된 무기물 절연체 중 대표적인 것으로는 Al<sub>2</sub>O<sub>3</sub> 나 HfO<sub>2</sub>, SiO<sub>2</sub> 등이 있다. 그러나, 이러한 무기물 기반의 절연체는 용액공정 기반의 인쇄기술에 적용하는 데에는 - 1 - 어려움이 있으며, 또한 무기물 절연체의 공정온도를 견딜 수 있는 기판은 대부분 기계적 유연성을 가지지 못해 유연 전자소자 적용에 있어 한계가 있다.<sup>32)</sup>

Figure 1. 에는 이러한 무기물 절연체의 한계를 극복하기 위해, 일반적으로 널리 사용하고 있는 고분자 절연체를 나타내었다. Figure 1. 에서 보인 고분자 절연체 중에서 특히, 많이 사용되는 고분자 절연체로는 PVP(poly vinyl phenol)나 PI(polyimide) 등이 있다. 그러나, 이러한 일반적인 고분자 절연체의 경우 용액화하여 용액공정을 적용하는 데에는 큰 문제가 없으나 경화온도가 약 200-250 ℃ 이므로, 유연한 플라스틱 기관을 사용하는 데에는 제약이 따르게 된다. 뿐만 아니라, 가까운 미래에 만들어질 유연·신축 전자소자들은 인체에 부착하거나 또는 삽입하여 사용되는 의료용 전자기기 등에 적용될 수 있음을 고려한다면, 유연·신축 전자소자에 적용되는 소자들은 인체에 부착하거나 삽입하였을 때 부작용이 없는 안전한 물질이어야 하지만, 기존의 고분자 절연체 소재는 이러한 인체에 대한 안전성이 아직까지 검증이 되어 있지 않다. 따라서, 이러한 점들을 고려하면 이상적인 유기물 절연체는 용액화가 가능하고 공정온도가 낮으면서도 인체에 무해한 천연물질이어야 한다.

본 연구에서는 기존의 고분자 절연체 대신에 경화온도가 낮아 유연한 플라스틱 기판에 적용 가능하고, 인체에 무해한 것으로 알려진 천연 유기물 Shellac 을 유기 박막 트랜지스터의 절연체에 적용하고, 제작된 전자소자의 전기적 특성을 측정하여, 절연체로서 Shellac 의 가능성을 평가하였다.



Figure 1. General polymer insulators

# II. 이 론

## 1. 절연체

#### 가. 절연체

절연체 혹은 부도체는 자유롭게 움직일 수 있는 자유전자가 존재하지 않아 일반적인 조건의 외부 전기장을 가하더라도 전류가 흐르지 않는 물질이다. 이에 비해 전류가 잘 흐르는 물질을 도체, 비교적 쉽게 전류의 흐름을 조절할 수 있는 물질을 반도체라고 한다.<sup>4)</sup>

절연체는 비저항(resistivity)으로 구별 할 수 있는데, 도체나 반도체에 비하여 훨씬 큰 비저항 값을 가진다. 하지만 실제 완전한 절연체는 존재하지 않고 아주 큰 세기의 전기장이 걸리는 경우 절연체라도 약한 전류가 흐를 수 있다. 이렇게 절연체에서 전류가 흐르게 되는 전압을 절연 파괴 전압(breakdown voltage)이라고 한다.<sup>5)</sup>

양자역학적인 에너지 띠 이론에 따르면 대부분의 절연체의 경우, 원자가 띠와 전도 띠 사이에 매우 큰 띠 틈이 존재하여 원자가 띠에 있는 전자가 전도 띠로 들뜨는 것이 매우 어려운 물질이다. 원자가 띠에 있던 전자가 이 띠 틈을 극복하고 전도 띠로 들떠 올라가기 위해서는 위에서 말한 절연 파괴 전압에 해당하는 에너지가 이 띠 틈보다 커야 한다. <sup>6)</sup> 절연체 물질은 전자소자에서 사용되는 도체나 반도체 소자의 계면에 위치하게 되고 그들 사이에 전류가 흐르는 것을 막기 위하여 사용된다.<sup>7)</sup>

트랜지스터에 적용되는 절연체를 선택함에 있어서 주로 고려해야 할 사항은 다음과 같다.<sup>8)</sup>

- 4 -

1. 낮은 누설전류를 가져야 한다.( < 10<sup>-7</sup> A/cm<sup>2</sup>)

2. 높은 유전 상수 값을 가져야 하고 정전용량 값이 커야 한다.

3. 패턴형성이 용이하여야 한다.

4. 열, 화학적으로 안정적이어야 한다.

이 중 유전상수와 정전용량 값은 절연체의 특성을 평가하는 중요한 기준이 된다. 유전상수는 물질이 가지는 고유의 값이며, 실제로 전자소자를 제작할 때 제어 할 수 있는 부분이 아니다. 하지만 절연체 박막의 두께와 기하적인 설계 등에 따라 정전용량 값을 제어할 수 있기 때문에, 전체적인 전자소자의 전기적 특성을 제어 할 수 있다.

정전용량은 절연체가 얼만큼 많은 전하를 축적할 수 있는지를 나타내는 척도이다. 절연체가 전기를 저장하는 원리는 쿨롱의 법칙(Coulomb's law)이다. (+)와 (-) 전하는 항상 서로를 당기기 때문에 Figure 2. 와 같은 구성을 하면 전기를 모을 수 있다. 즉, 왼편 금속에 (+)를, 오른편 금속에 (-)를 강제로 놓으면 서로 당기기 때문에 전기가 모여있을 수 있다. 정확하게는 electric field 의 형태로 절연체 내부에 모여있게 된다. Figure 2. 를 보면 왼쪽 금속판에 (+) 전하가 모여있다. 이 경우는 쿨롱의 법칙(Coulomb's law)에 의해 (+) 전하끼리 서로 미는 척력이 생기기 때문에 (+) 전하를 왼쪽 금속판에 모으기 힘들다. 즉, 금속판에 (+) 전하들을 모아놓으면 서로 서로 밀기 때문에 금속판을 빠져 나오려는 힘이 생긴다. 더 많은 전하를 모으려면 전기장이 커져야 하므로 그림 2 의 금속판의 간격 d 는 작아질수록 좋다. 또한, (+) 전하간의 척력을 줄이려면 금속판 자체의 공간이 넓어져야 하므로 금속판의 면적 A 가 커져야 많은 (+) 전하를 금속판에 모을 수 있다.<sup>9)</sup>

$$\mathsf{C} = \frac{1}{\int_{B}^{A} \frac{1}{\int_{S} \frac{\varepsilon}{dt} da}} = \varepsilon \frac{1}{\int_{B}^{A} \frac{dz}{dxdy}} = \frac{\varepsilon A}{d}$$
(1.1)

(1.1) 식은 정전용량 값을 구하는 공식이다. 좀 더 정확하게 표현 하자면

$$\mathsf{C} = \varepsilon_0 \varepsilon_r \frac{A}{d}$$

(1.2)

(1.2) 식과 같이 나타낼 수 있다. (1.2) 식에서 ɛ₀ 값은 진공에서의 유전율이고 ɛr 값은 물질이 가지는 고유의 유전율이다. A 는 단면적, d 는 절연체의 두께를 나타낸다.
유전율은 임의로 제어 할 수 있는 부분이 아니기 때문에, 절연체의 특성을 좋게 하기 위해서는 절연체의 두께를 얇게 하는 방법, 면적을 넓게 형성하는 방법이 있다. 하지만 절연체의 두께를 매우 얇게 만들게 되면 Leakage current 가 커질 가능성이 있어,
적절한 두께를 유지하는 것이 좋은 성능의 절연체를 구현해 낼 수 있는 방법이다.



Figure 2. Capacitor structure

#### 나. 천연물질 Shellac

Shellac 은 polyhydroxy acids, aleuritic acid, shellolic acid, jalaric acid 로 구성된 생분해성 수지로, 인도와 태국 등지에서 자라는 나무에 사는 암컷 lac bug 에서 분비되는 물질로 알려져 있다. <sup>3) 10)</sup> 이러한 Shellac 은 다양한 장점으로 실생활에서 많이 사용된다. 일례로, Shellac 은 접착력이 뛰어난 특징을 가져서 다양한 물질의 접착제로 사용되고 있고, 외부로부터 수분 및 산소를 막아주는 효과가 뛰어나 목재가구의 마감재, 식품의 유약, 코팅제로도 사용되고 있다.



Figure 3. Images of (a) Lac bug and (b) Shellac resin. (c) Chemical structure of Shellac

이러한 Shellac 의 장점들은 유기 박막 트랜지스터가 지향하는 조건과 많은 부분이 부합된다. 먼저 유기 박막 트랜지스터는 내구성이 뛰어나야 한다. 유기 박막 트랜지스터는 적층형 구조이기 때문에 각 층의 재료끼리 접착력이 뛰어날수록, 만들어진 - 7 - 유기 박막 트랜지스터의 내구성이 향상된다. 유기 박막 트랜지스터의 구성 요소 중 절연체는 gate electrode 와 활성화층 사이에 위치하게 되는데 절연체의 접착력이 뛰어날수록, gate electrode 와 활성화층 사이의 접착력이 향상되어 내구성이 좋은 유기 박막 트랜지스터를 제작할 수 있다. 또한 유기 박막 트랜지스터의 수명을 늘리기 위해서는 외부의 산소와 수분이 내부로 침투되어서는 안 된다. 앞서 설명한 것과 같이 Shellac 은 접착력이 뛰어나고, 외부의 산소, 수분으로부터 내부를 보호 할 수 있다는 장점을 가지기 때문에 Shellac 을 유기 박막 트랜지스터 내 절연체로 사용하게 된다면 유기 박막 트랜지스터의 내구성은 물론 수명을 늘릴 수 있을 것이라 예상된다.<sup>12)</sup>



Figure 4. Images of chocolate, apple coated by shellac

또한, Shellac 은 천연물질이기 때문에 인체에 무해하여 식품의 유약, 코팅제로도 사용이 된다. 미래에 많은 수요가 있을 것이라 예상되는 인체 부착형 또는 인체 삽입형 전자소자에 사용되는 소재들에 고려되어야 할 중요한 요소는 인체에 적용하였을 때, 신체조직에 해를 끼치는 부작용이 없어야 한다는 점인데, Shellac 은 사람이 먹어도 인체에 부작용이 없는 것으로 알려져 있다. 따라서, Shellac 의 이러한 특징은 Shellac 이 유기 박막 트랜지스터의 절연체로 사용되었을 때, 유기 박막 트랜지스터의 적용 영역을 미래의 생체 적합 전자소자에까지 넓히는데 기여할 수 있을 것으로 사료된다.

## 2. Surface energy

액체 또는 고체의 내부에 있는 분자가 주위의 분자에 의해 완전하게 둘러싸인 데 반해서, 표면에 있는 분자는 그 반이 제거된 상태로 있기 때문에 분자간 인력의 일부를 끊는 데 필요한 과잉의 자유 에너지를 가지고 있다. 표면이 가지는 이 과잉의 자유 에너지를 표면 자유 에너지라고 부르며, 이것은 표면이 저절로 수축하려고 하는 경향을 나타내는 양이다.<sup>17)</sup>

자연계에서는 에너지가 높을수록 불안정하기 때문에 에너지를 낮추는 방향으로 반응이 일어난다. 에너지가 많이 남을수록 표면에너지는 높아져 불안정한 상태이기 때문에 물과 같은 액체의 분자는 표면에서 공기와 결합하는 분자 수를 최소화하여 표면에너지를 낮추려 한다. 그래서 액체와 같은 경우, 표면 에너지를 줄이기 위해 표면적을 줄이고, 이로 인해 구 모양을 이루게 되는 것이다. 하지만 고체의 경우, 표면적을 줄일 수 없기 때문에 표면 분자에 공기보다 에너지를 낮출 수 있는 다른 물질을 흡착시켜 표면에너지를 낮춘다.<sup>18)</sup>

Figure 5. 의 b 와 같이 잘 퍼지는 표면(표면에너지가 높은 표면)의 경우에는 액체가 퍼지면서 액체-기체의 표면에너지와 고체-액체 표면에너지가 증가하더라도 이로 인해 줄어드는 고체-기체 표면에너지가 더 크기 때문에 전체에너지 측면에서 낮아지는 것이다. 이러한 관계를 수식으로 표현한 것이 아래의 Young's equation 이다.<sup>19)</sup>

# $\gamma_{S\mathcal{V}} = \gamma_{Sl} + \gamma_{l\mathcal{V}} \cos\theta \qquad (2.1)$

(2.1) 식을 이용하면 Figure 5. 의 a, c, d 또한 같은 방식으로 해석할 수 있다.

- 9 -



## 3. 유기 박막 트랜지스터 (OTFT)

유기 박막 트랜지스터 (OTFT)는 전계 효과 트랜지스터 (Field Effect Transistor, FET)의 한 종류로서, 활성화층을 무기물 반도체가 아닌 유기물 반도체를 사용한다는 것이 가장 큰 특징이다. 또한 이렇게 만들어진 유기 박막 트랜지스터는 logic 회로, RFID, MEMORY 등 다양한 전자소자에 적용 할 수 있다.

#### 가. 유기 박막 트랜지스터의 구조

유기 박막 트랜지스터 (OTFT)는 substrate, gate electrode, gate dielectric, semiconductors, source/drain electrode 로 구성된다. 유기 박막 트랜지스터의 구조는 gate electrode 의 위치에 따라 두 가지의 형태로 분류 할 수 있다. 첫 번째 형태로 Inverted staggered type 은 source/drain electrode 가 gate electrode 위쪽에 위치하면서 활성화층이 그 사이에 위치하는 구조이다. 이러한 구조는 접촉 저항이 낮고 에너지 장벽의 영향을 적게 받으므로 Inverted Coplanar type 에 비해 전하 이동도가 높은 편이다. 두 번째 형태로 Inverted Coplanar type 은 gate dielectric 위쪽에 source/drain electrode 위치하고 활성화층이 가장 밖에 위치하는 구조로, 유기 반도체가 외부의 영향을 적게 받는다는 장점을 가지고 있다.

또 다른 구조로는, gate electrode 가 활성화층 상부에 있는 Staggered type 과 Coplanar type 이 있다. 이 구조들 역시 source/drain electrode 과 활성화층의 증착 순서에 따라 Top-Contact 과 Bottom-Contact 으로 분류할 수 있다. <sup>13)</sup> 유기 박막 트랜지스터의 기본적인 구조 4 가지를 **Figure 6.** 에 나타냈다.



Figure 6. Schematic diagrams of OTFTs.

#### 나. 유기 박막 트랜지스터의 구동 원리

유기 박막 트랜지스터는 source, drain, gate 세 개의 전극에 의해 구성된다. gate electrode 는 소자의 전원 역할을 하며 source electrode 는 전하를 제공해주고, drain electrode 를 통해 전하가 통과한다.

유기 박막 트랜지스터에 사용되는 반도체 재료들은 주로 정공이 이동하는 P-type 반도체이고 Charge Accumulation 방식으로 구동된다. P-type 의 유기 박막 트랜지스터를 구동하기 위해서는 gate electrode 에 (-)의 전압을 인가하여 정공을 organic semiconductors 와 gate dielectric 계면에 축적시켜 정공이 drain electrode 로 흐를 수 있게 만들어야 한다. 이렇게 하기 위해서는 source electrode 는 접지시키고 drain electrode 에는 (-)의 전압을 인가함으로써 정공을 drain electrode 쪽으로 흐를 수 있게 한다. Figure 7. 에 유기 박막 트랜지스터의 각각의 전국에 가해지는 전압에 따른 소자의 구동 상태를 나타냈다.

Figure 7. (a)는 gate electrode 에 (-)의 전압을 가함으로써 +로 표시한 정공이 organic semiconductors-dielectric 계면에 축적되어 있는 상태 (Accumulation Layer)를 보여준다. gate electrode 에 가해지는 전압이 높을수록 더 많은 정공이 축적된다. drain electrode 에 gate electrode 의 전압보다 작은 (-)의 전압이 인가되면 Figure 7. (b) 처럼 drain electrode 주위에서부터 정공 전하들이 균일하지 않게 분포한다. 이런 현상은 gate electrode 과 drain electrode 사이의 전압 차이가 채널 (Channel) 거리에 대한 함수로 감소 하기 때문이다. source electrode 와 gate electrode 사이의 전압의 차이는 일정하게 유지되므로 source electrode 주위에서는 균일한 축적상태가 유지된다. 이러한 상태에서 drain current (I<sub>D</sub>)는 drain voltage (V<sub>D</sub>)에 비례해서 증가하며, 이 부분을 Linear region 이라고 한다. drain electrode 에 인가 된

- 13 -

전압이 gate electrode 에 인가 된 전압보다 작아지면 Figure 7. (c) 와 같이 drain electrode 주위에 공핍층이 생기게 된다. 이러한 현상을 Pinch-off 라고 하며, drain current 는 drain voltage 에 상관없이 일정하게 유지된다. 이 부분을 Saturation Region 이라고 한다. 동작하고 있는 소자를 중지 시키려면, Figure 7. (d)처럼 gate electrode 에 (+)의 전압을 가하여 공핍층을 형성시키면 된다.

![](_page_23_Figure_1.jpeg)

Figure 7. Operation mechanism of OTFTs.  $V_S$ ,  $V_D$  and  $V_G$  are source, drain and gate bias respectively.

#### 다. 유기 박막 트랜지스터의 전기적 특성 평가

유기 박막 트랜지스터의 전기적 특성을 평가하는 방법으로는 두 가지가 있다. 첫 번째, drain voltage 가 고정된 상태에서 gate electrode 에 전압을 인가하며 drain current 를 측정하는 Transfer characteristic 과 gate voltage 를 고정시킨 상태에서 drain voltage 에 전압을 다르게 인가하며 drain current 를 측정하는 Output characteristic 가 있다.

전하의 이동도 (µ/cm<sup>2</sup>)는 활성화층 내에서 전하의 이동도를 나타내며, 몇 가지 방법을 통해 얻을 수 있다. Linear region 에서 drain current (I<sub>D</sub>)는 식 3.1 로 표현할 수 있다.

TIUNA/

$$I_{D,lin} = \frac{W\mu C_i}{2L} (V_G - V_T - \frac{V_D}{2}) V_D$$
(3.1)

위의 식에서 V<sub>G</sub>는 gate electrode 에 인가한 전압, V<sub>D</sub>는 drain electrode 에 걸리는 전압을 뜻한다. 또한, C<sub>i</sub>는 gate dielectric 의 정전용량 (Capacitance)이고, V<sub>T</sub>, W, L 은 각각 threshold voltage, channel width, channel length 를 나타낸다. 식 3.1 의 양변을 V<sub>G</sub>로 편미분하여 얻은 Trans conductance 는

$$g_m = \left| \frac{\partial I_D}{\partial V_G} \right|_{V_D = const} = \frac{W \mu C}{2L} V_D$$
(3.2)

이므로,  $V_D$ 를 고정한 상태에서  $I_D$ 와  $V_G$ 의 그래프를 그리면 그래프의 기울기가 횡단 전도도가 되고 상수 값들을 대입하여 전하 이동도를 얻을 수 있다.

$$\mu_{lin.} = \left(\frac{\partial I_D}{\partial V_G}\right) \frac{L}{W C_i V_D} \tag{3.3}$$

한편, Saturation region 에서 drain current (ID)는 식 3.4 로 표현할 수 있다.

- 15 -

$$I_{D,sat} = \frac{W\mu C_i}{2L} (V_G - V_T)^2$$
(3.4)

위의 식을 일정한 V<sub>D</sub>에서 √I<sub>D</sub>와 V<sub>G</sub>의 관계 그래프로 그리면 그 기울기로부터 식 3.5와 같이 전하 이동도를 구할 수 있다.

$$\sqrt{|I_D|} = \sqrt{\frac{W\mu C_i}{2L}} (V_G - V_T), \quad Slope = \sqrt{\frac{W\mu C_i}{2L}}, \quad \mu_{sat.} = (slope)^2 \frac{2L}{WC_i}$$

(3.5)

Threshold voltage (V<sub>T</sub>)는 식 3.5 에서 알 수 있듯이 그래프에서 선형적인 구간의 기울기와 V<sub>G</sub> 축과 만나는 접점으로, 전하 이동이 시작되는 gate electrode 의 임계전압을 의미한다. 이 값이 0 V 에 가까워 질수록 구동전압이 작아지게 된다.

on/off ratio 는 트랜지스터의 On 상태의 drain current 값과 Off 상태의 drain current 값의 비로써 실제로 디스플레이의 구동 전자소자로 사용하기 위해서는 10<sup>5</sup> 이상의 값을 가져야 한다.<sup>16)</sup>

# III. 실 험

# 1. Inverted staggered 구조의 OTFT 제작

대부분의 유기 박막 트랜지스터 연구에서는 제작 공정이 간단한 Inverted sttagered 구조로 제작한다. 본 연구에서도 Inverted sttagered 구조로 유기 박막 트랜지스터를 제작하였다. 제작된 유기 박막 트랜지스터의 구조를 Figure 8. 에 나타냈다.

![](_page_26_Figure_3.jpeg)

Figure 8. Structure of fabricated OTFT devices.

Ot y

#### 가. 반도체 물질 및 절연체 물질

본 연구에서는 DPP-DTT (diketopyrrolo-pyrrole-dithiophene-thienothiophene), N-2200 (P(NDI2OD-T2)), CDT-BTZ(cyclopentadithiophene- benzothiadiazole)를 유기물 반도체로 사용했다. DPP-DTT, N-2200, CDT-BTZ 의 분자구조는 Figure 9. 에 나타냈다. 사용된 고분자 반도체는 Doner 타입의 단위 (D)와 Accepter 타입의 단위 (A)를 결합하여 만든 고분자이며, 이러한 고분자 반도체내에서는, 분자구조 내 Doner 분자 및 Accepter 분자의 상대적인 강도나 수에 따라 전자 혹은 정공이 이동하게 된다.

![](_page_27_Figure_0.jpeg)

![](_page_27_Figure_1.jpeg)

Figure 9. Molecular structure of (a) DPP-DTT, (b) N-2200, (c) CDT-BTZ

Doner 분자가 Accepter 분자의 수보다 많거나 상대적으로 강하면, 주로 반도체 내에서는 정공이 이동하게 되고, 그 반대의 경우 전자가 이동하게 된다. 비슷한 강도, 수를 가진다면 때에 따라 정공, 전자가 각각 이동할 수 있다. 사용된 반도체 중에서, DPP-DTT 는 Doner 분자와 Accepter 분자의 강도가 비슷하여 주어진 전압에 따라 정공, 전자가 각각 이동할 수 있는 Ambipolar- type 형 반도체이다. 한편, CDT-BTZ 는 공액 D-A 중합체이지만, DPP-DTT 와는 달리 Doner 분자의 강도가 Accepter 분자의 강도보다 더 강하여 실제로 전하가 이동할 때 반도체 내에서는 주로 정공이 이동하게 되는 P-type 형 반도체이고. N-2200 는 중심부에 있는 NDI(naphthalene diimide)의 구조가 매우 강한 Accepter 분자여서 전하가 이동 할 때 반도체 내에서는 주로 전자가

한편, 유기 박막 트랜지스터의 절연체로서 Shellac 의 특성을 평가하기 위해, 비교군이 되는 표준 소재로는 가장 널리 사용되는 고분자 절연체중 하나인 PVP를 사용하였다.

#### 나. 기판

본 연구에서 제작한 모든 소자들은 1.95 cm × 1.95 cm 크기의 glass 기판을 사용하여 제작하였고, Al 을 gate electrode 로 사용하였다. PVP 와 Shellac 은 dielectric 으로 사용했다. 기판을 세척하기 위하여 가장 먼저 ethanol 로 10 분간 sonication 을 실시 하였다. 다음으로, IPA (Isopropyl alcohol)로 10 분간 sonication 을 실시한 후 N<sub>2</sub> Blowing 하였다.

- 19 -

#### 다. Gate dielectric 형성

본 연구는 Shellac 이 유기 박막 트랜지스터 내 절연체로 사용 될 수 있는지 검증하는 연구이다. 따라서 기존에 많이 사용되고 있는 고분자 절연체인 PVP 와 비교하였다. 먼저 PVP 는 solvent 로 PGMEA(Propylene glycol monomethyl ether acetate)를 사용하였고, 가교반응의 촉매제로 PMF (Poly(melamine-co-formaldehyde))를 사용하였다. PVP 와 PMF 의 비율은 20:1 로 설정하였으며, 15 wt% 농도로 solution 을 제작하였다. 다음으로 Shellac 은 solvent 로 MeOH 을 사용하여 9 wt% 농도의 solution 을 제작하였다. 만들어진 PVP solution 은 3000 rpm 에서 30 초간 스핀 코팅으로 dielectic layer 을 형성하였다. 이 후 가교 반응을 위해 200 ℃ 의 hot plate 위에서 1 시간동안 반응시켰다. Shellac solution 은 3000 rpm 에서 30 초간 스핀 코팅으로 박막을 형성시켰다. 이 후 경화반응을 위해 100 ℃의 hot plate 위에서 30 분간 반응시켰다.

## 라. 유기물 반도체 기반 활성화층 형성

확성화층을 형성하는 방법으로는 스핀 코팅 방법을 이용하였으며, 총 3 가지의 서로 다른 유기물 반도체를 사용하였다. 먼저, P-type 으로 알려진 CDT-BTZ 는 DCB (Dichlorobenzene) 에 1 mg/mL 의 농도로 용해시킨 후, 1000 rpm 에서 5 초, 1500 rpm 에서 30 초간의 스핀 코팅으로 박막을 형성시켰다. 두 번째로 N-type 으로 알려진 N-2200 은 P-xylene 에 10 mg/mL 의 농도로 용해시킨 후, 2000 rpm 에서 1 분간의 스핀 코팅으로 박막을 형성시켰다. 마지막으로 Ambipolar 로 알려진 DPP-DTT 는 CF(Chloroform)에 1 mg/mL 농도로 용해시킨 후, 1000 rpm 에서 5 초, 1500 rpm 에서 30 초간의 스핀 코팅으로 박막을 형성시켰다. 세 가지 유기물 반도체의 분자간 응집력을 높이기 위해 CDT-BTZ, DPP-DTT 는 200 ℃의 hot plate 위에서 1시간, N-2200 은 200 ℃의 hot plate 위에서 30 분간 annealing 을 진행하였다.

#### 마. Gate electrode, Source-Drain electrode evaporation

본 연구에서는 gate electrode 로 Al 을 사용하였으며 모든 gate electrode 는 thermal evaporation 으로 형성하였다. 진공도는 약 1.8 x 10<sup>-5</sup> torr 에서 진행하였고, 증착속도 및 두께는 약 2.5Å/s, 40 nm 로 증착하였다. 활성화층을 형성 한 후, 마지막으로 source-drain electrode 는 Au 를 thermal evaporation 을 통해 형성하였다. 진공도는 약 1.8 x 10<sup>-5</sup> torr 에서 진행하였고, 증착속도 및 두께는 약 1.0 Å/s, 40 nm 로 증착하였다. 사용된 thermal evaporator 는 **Figure 10.** 에 나타냈다.

![](_page_30_Figure_3.jpeg)

Figure 10. (a) Schematic illustration of thermal evaporator, (b) Chamber.

# 2. 분석 방법

#### 가. Contact Angle Analyzer

Contact angle 은 기체와 액체가 계면에서 열역학적으로 평형을 이루는 각도를 의미한다. Contact angle(θ)은 고체 표면에서의 wet ability 을 나타내는 척도이며, 본 연구에서는 D.I water 와 diiodomethane 을 사용하여 Contact angle 을 측정했다. 극성 물질인 D.I water 와 무극성 물질인 diiodomethane 으로 각각의 Contact angle 을 구하고 그 값으로 표면에너지를 측정할 수 있었다. Figure 11. 에 Contact Angle 분석방법의 모식도를 나타냈다. Contact Angle 측정방법은 박막 표면에 거의 영향을 주지 않고, Contact angle 과 surface energy 를 측정할 수 있는 방법이다.

![](_page_31_Figure_3.jpeg)

Figure 11. Schematic of contact angle system.

## 나. 임피던스 측정기 (Impedance analyzer)

임피던스는 기호 Z 로 표시하며 AC(교류회로)에서 설명하는 전자요소, 회로, 시스템에 상대되는 표현이다. 임피던스는 두 개의 독립적인 스칼라 현상으로 구성된다. 그 각각은 저항과 리액턴스이다. 이 두 가지 양의 표현단위는 옴(Ω)이다. 저항은 기호 R 로 표현하며, 원자 속에서 전자의 운동에 반대되는 물질의 크기를 측정하는 개념이다. 원자가 전자를 쉽게 받아들이거나 방출하려면, 낮은 저항 값을 가져야 한다. 저항은 항상 양의 실수 값이며, 저항은 직류·교류회로에서 같은 값을 유지한다. 높은 저항값을 가지는 물질을 절연체라고 부른다. 저항의 중간값을 차지하는 물질을 반도체로 분류한다. 임피던스 측정기를 이용하여 유기 박막 트랜지스터 내의 절연체를 측정하게 되면 주파수에 따른 leakage current 와 capacitance 값을 구할 수 있으며, 이는 절연체의 성능을 평가하는 주요 인자가 된다.<sup>34)</sup>

![](_page_32_Picture_2.jpeg)

Figure 12. Impedance Analyzer

#### 다. 전기적 특성 (Electrical Characterization)

제작된 유기 박막 트랜지스터의 전기적 특성은 Keithley 236 source measure unit 과 2635 source meter 가 연결된 Vacuum probe station 을 이용하여, 상온의 온도와 10<sup>-3</sup> torr 이하의 압력조건에서 전기적 특성 측정을 진행하였다. Transfer 특성 측정 시 Ambipolar 유기물 반도체를 활성화층으로 사용한 유기 박막 트랜지스터의 경우 gate voltage (V<sub>G</sub>)의 범위를 +60 V ~ -60 V 로 설정하였고, step voltage 는 정공이 이동하는 부분에서는 -0.5 V, 전자가 이동하는 구간에서는 0.5 V 로 각각 측정하였다. P-type 유기물 반도체를 활성화층으로 사용한 유기 박막 트랜지스터의 경우 +3 V ~ -60 V 로 gate voltage(V<sub>G</sub>)의 범위로 설정하고, step voltage 는 -0.5 V 간격으로 측정하였으며, N-type 유기물 반도체를 활성화층으로 사용한 유기 박막 트랜지스터의 경우 -3 V ~ +60 V 를 gate voltage (V<sub>G</sub>)범위로 설정하고, step voltage 는 0.5 V 간격으로 측정하였다.

이 때, drain voltage (V<sub>D</sub>)은 -20 V, -60 V 로 고정하여 linear region 과 saturation region 의 drain current (I<sub>D</sub>) 값을 측정하였다. Output 특성 측정은 Ambipolar 유기물 반도체를 사용한 유기 박막 트랜지스터의 경우에는 drain voltage(V<sub>D</sub>)을 60 V ~ -60 V 범위로 설정하고, step voltage 는 정공이 이동하는 구간에서는 -1 V, 전자가 이동하는 구간에서는 1 V 간격으로 각각 측정하였고, P-type, N-type 유기물 반도체를 활성화층으로 사용한 유기 박막 트랜지스터의 경우에는 +3 V ~ -60 V, -3 V ~ +60 V 로 drain voltage 범위를 각각 설정하였고, step voltage 는 정공이 이동하는 P-type 에서는 -1 V, 전자가 이동하는 N-type 에서는 + 1 V 로 설정하여 각각 측정하였다.

![](_page_34_Picture_0.jpeg)

**Figure 13.** (a) Vacuum probe station, (b) Keithly 236 source-measure unit and 2635 source meter

# IV. 결과 및 고찰

## 1. PVP 및 Shellac 의 표면특성

본 연구에서는 PVP, Shellac 절연체에 따른 유기 박막 트랜지스터의 특성변화를 살펴보았다. 이에 앞서 Shellac 이 유기 박막 트랜지스터 내 절연체로 사용가능한지 여부를 알아보기 위해 표면특성을 살펴보았다. Figure 14. 에는 코팅된 박막 표면의 contact angle 이미지를 나타내었다. Figure 14. (a), (b) 는 PVP 로 코팅 된 기판이며, 코팅된 PVP 의 contact angle 은 D.I water 와 diiodomethane 각각 39.87°, 24.29°로 측정되었다. Figure 14. (c), (d) 는 Shellac 으로 코팅 된 기판이며, 코팅된 Shellac 의 contact angle 은 D.I water 와 diiodomethane 각각 54.37°, 17.76°로 측정되었다. 표면에너지는 PVP, Shellac 으로 코팅된 기판에서 각각 63.89 mJ/m<sup>2</sup>, 57.63 mJ/m<sup>2</sup>로 측정되었다. Table 1. 에 접촉각과 표면에너지를 각각 나타내었다.

PVP, Shellac 의 표면특성을 분석한 결과 Shellac 이 PVP 보다 좀 더 낮은 표면에너지를 가졌다. 이는 에너지적으로 Shellac 박막이 PVP 박막보다 안정적인 것을 뜻한다.

절연체는 트랜지스터 내에서 게이트전극과 활성화층 사이에 위치하기 때문에 계면적합성이 중요하다. 표면에너지를 분석한 결과, PVP 보다 Shellac 이 유기 박막 트랜지스터 내 게이트전극과 활성화층 사이에서 더 좋은 계면 적합성을 가지는 것을 알 수 있었다. 또한 이런 계면적합성이 뛰어나면 접착력이 좋아지게 되고, 표면의 평활도 역시 좋아지게 된다. 만들어진 유기 박막 트랜지스터 내 절연체와 활성화층의 표면평활도가 좋으면 전하가 이동하는데 방해가 되는 trap 이 적어져, 전하 이동도는 높아 질 수 있을 것이라 기대된다.

- 26 -

	Contact angle (D.I water)	Contact angle (diiodomethane)	Surface energy ( mJ/ m <sup>2</sup> )
PVP	39.87 °	24.29 °	63.89
Shellac	54.37 °	17.76 °	57.63

Table 1. PVP, Shellac contact angle with water & diiodomethane and surface energy

![](_page_36_Figure_2.jpeg)

**Figure 14.** Schematic of substrate surface and contact angle. (a) PVP-D.I water, (b) PVP-diiodomethane, (c) Shellac-D.I water, (d) Shellac-diiodomethane

# 2. PVP, Shellac 박막의 절연특성

### 가. PVP, Shellac 박막 두께측정

PVP, Shellac 의 절연특성을 알기 위해, 먼저 PVP, Shellac 박막의 두께를 FE-SEM (Field Emission Scanning Electron Microscope)장비를 이용하여 측정하였다. 아래 **Figure 15.** 은 측정된 박막의 단면을 보여준다. 측정된 박막의 두께는 PVP, Shellac 각각 400 nm, 300 nm 로 측정되었다.

![](_page_37_Figure_3.jpeg)

Figure 15. Thickness of (a) PVP, (b) Shellac

## 나. PVP, Shellac 의 AFM 측정.

박막으로 코팅된 PVP 와 Shellac 의 표면 거칠기를 알아보기 위하여 AFM 장비로 측정해 보았다. AFM image 는 Figure 16. 에서 나타냈다. RMS(root-means-square) value 로 측정된 표면 거칠기는 전하가 이동함에 있어 방해가 되는 trap 의 수와 관련이 있다. 표면 거칠기 값이 높을수록 활성화층과 절연체의 계면특성이 좋지 않게

- 28 -

되며, 그 결과 trap 의 수는 많아지게 되어 전하가 이동하는데 있어 방해가 되며 결과적으로 전하 이동도 값은 저하될 수 있다. PVP, Shellac 의 표면 거칠기는 각각 1.8 nm, 1.9 nm 로 거의 차이가 없는 것을 알 수 있었다.

![](_page_38_Figure_1.jpeg)

Figure 16. AFM image (a) PVP, (b) Shellac

위에서 언급한 표면특성들은 Shellac 이 PVP 와 같은 고분자 절연체와 마찬가지로 유기 박막 트랜지스터 내 절연체로 사용되기에 문제가 없다는 것을 보여주고 있다.

#### 다. PVP, Shellac 절연특성

박막으로 코팅된 PVP, Shellac 을 이용하여 정전용량 값과 유전상수를 측정하였다. 또한 breakdown strength 를 측정하여 Shellac 이 절연체의 조건이 갖추어져 있는지 알아보았다. Figure 17. 에서 정전용량 값, 유전상수 그리고 breakdown strength 을 그래프로 나타내었다. PVP, Shellac 의 유전상수 값은 각각 4.12, 3.38 로 측정되었고, breakdown strength 값은 각각 3.5 MV/cm, 4.5 MV/cm 로 측정되었다. 정전용량 값은 각각 8.3 nF/cm<sup>2</sup>, 9.3 nF/cm 로 측정되었다. 이를 Table 2. 에 나타내었다.

위에서 언급한 것과 같이 Shellac 은 PVP 보다 낮은 절연상수를 갖지만 비슷하거나 더 높은 정전용량값과, breakdown strength 값을 가졌다. 이로써 표면특성뿐 아니라

- 29 -

절연특성을 보아도, Shellac 은 절연체로서 사용하기에 아무런 문제가 없다는 것을 알 수 있었다. 정전용량값이 높다는 것은 전하를 더 많이 축적할 수 있다는 의미이다. 유기 박막 트랜지스터의 동작원리는 전계 효과에 의한 전하가 이동하는 방식이므로 절연체에서 많은 전하를 모을수록 활성화층 내 전하 이동도는 좋아지게 된다. 또한 breakdown strength 가 높은 값을 가지는 절연체는 더 큰 전기장(전압)에서도 절연체의 성질을 잃지 않을 수 있으므로 유기 박막 트랜지스터가 동작할 수 있는 범위가 더 넓다는 것을 의미한다. PVP 보다 Shellac 을 절연체로 사용한다면 더욱 안정적인 유기 박막 트랜지스터를 제작 할 수 있을 것이라고 예상된다.

Dielectric	Dielectric constant	Breakdown-strength	Capacitance
Dielecult	k	(MV/cm)	(nF/cm <sup>2</sup> )
PVP	4.12	3.5	8.3
Shellac	3.38	4.5	9.3

NATIONAL

Table 2. PVP, Shellac 의 절연상수값, breakdown strength, 정전용량값

![](_page_39_Figure_4.jpeg)

Figure 17. PVP, Shellac 의 (a) 정전용량값, 유전상수 그리고 (b) breakdown strength

- 30 -

# 3. 유기 박막 트랜지스터 (OTFT)의 전기적 특성.

본 연구에서는 glass 를 기판으로 사용하고 PVP, Shellac 을 각각 절연체로 사용한 유기 박막 트랜지스터를 제작하였다. 또한 DPP-DTT, CDT-BTZ, N-2200 과 같은 다양한 유기물 반도체를 활성화층으로 사용하였으며, gate electrode 와 source-drain electrode 를 제외한 모든 구성요소들은 스핀코팅 방법을 이용하여 제작하였다. 각각의 절연체와 유기물 반도체를 사용해서 제작된 유기 박막 트랜지스터의 전기적 특성을 Transfer Characteristics 및 Output Characteristics 곡선을 통해 분석하였다.

제작된 유기 박막 트랜지스터는 위에서 언급했듯이 Inverted staggered 구조이며, channel length 와 channel width 은 각각 약 50 µm, 1000 µm 로 제작하였다. Figure 18. 은 P-type 물질로 알려져 있는 CDT-BTZ 라는 유기물 반도체를 활성화층으로 사용하고, PVP, Shellac 을 절연체로 사용해서 제작한 유기 박막 트랜지스터의 Transfer Characteristics 곡선과 Output Characteristics 곡선을 나타내었다. Figure 18. 의 (a) 그래프를 보면 알 수 있듯이, Shellac 을 절연체로 사용해서 제작한 유기 박막 트랜지스터의 Transfer Characteristics 곡선을 비교해보면 Shellac 을 절연체로 사용했을 때 조금 더 작은 히스테리시스를 보였다. 이는 (b), (c) 그래프에서도 확인 할 수 있다. 히스테리시스가 작을수록 트랜지스터가 안정적인 동작을 한다고 할 수 있다. 계면적합성이 뛰어난 Shellac 을 유기 박막 트랜지스터 내 절연체로 사용하게 되면 PVP 를 절연체로 사용했을 때 보다 히스테리시스가 작은데 이유는 Shellac 이 PVP보다 전하의 이동을 방해하는 trap 을 적게 형성시켜 나타난 현상이라고 사료된다.

![](_page_41_Figure_0.jpeg)

**Figure 18.** (a) Transfer curve of PVP, Shellac with CDT-BTZ, (b) Output curve of Shellac with CDT-BTZ, (c) Output curve of PVP with CDT-BTZ

![](_page_42_Figure_0.jpeg)

Figure 19. (a) Transfer curve of PVP with DPP-DTT, (b) Output curve of PVP with DPP-DTT

![](_page_43_Figure_0.jpeg)

**Figure 20.** (a) Transfer curve of Shellac with DPP-DTT, (b) Output curve of Shellac with DPP-DTT

Figure 19 과 Figure 20 은 Ambipolar 물질로 알려져 있는 DPP-DTT 라는 유기물 반도체를 활성화층으로 사용하고, PVP 를 절연체로 사용해서 제작한 유기 박막 트랜지스터와 Shellac 을 절연체로 사용해서 제작한 유기 박막 트랜지스터의 의 Transfer Characteristics 곡선과 Output Characteristics 곡선을 보여 주고 있다. Figure 19, 20 각각의 (a) 그림을 보면 P-type 유기물 반도체를 활성화층으로 제작한 유기 박막 트랜지스터와 같이, Shellac 을 절연체로 사용했을 때 더 작은 히스테리시스를 가졌으며, PVP를 절연체로 사용했을 때에는 N-type 특성이 나타나지 않았으나, Shellac 을 절연체로 사용했을 때에는 N-type 특성이 나타나는 것을 알 수 있다. Shellac 의 특성 상 N-type 활성화층과 좀 더 좋은 적합성을 가진다는 것을 예상 할 수 있었다. 이를 좀 더 확실하게 확인 하고자 N-type 유기물 반도체를 활성화층으로 사용한 유기 박막 트랜지스터를 제작, 전기적 특성을 측정 해보았다.

Figure 21. 는 N-type 물질로 알려져 있는 N-2200 라는 유기물 반도체를 활성화층으로 사용하고, PVP,Shellac 을 절연체로 각각 사용해서 제작한 유기 박막 트랜지스터의 Transfer Characteristics 곡선과 Output Characteristics 곡선을 나타내었다.

![](_page_45_Figure_0.jpeg)

Figure 21. (a) Transfer curve of PVP, Shellac with N-2200, (b) Output curve of PVP with N-2200, (c) Output curve of Shellac with N-2200

Figure 21. (a) 그림을 보면 Shellac 을 절연체로 사용했을 때에도 역시 PVP 를 절연체로 사용했을 때 보다 더 작은 히스테리시스를 가졌으며, 다른 유기물 반도체(P-type, Ambipolar)를 활성화층으로 사용했을 때보다 절연체의 차이에 따라 흐르는 current 량의 차이가 매우 큰 것을 알 수 있다. 또한 (b), (c) 의 그래프를 비교해보면 Shellac 을 절연체로 사용한 유기 박막 트랜지스터의 Output Characteristics 곡선이 더 높은 출력특성을 나타내는 것을 알 수 있다.

Figure 18, 19, 20, 21 에서 살펴본 다양한 유기물 반도체를 활성화층으로 사용하고 PVP, Shellac 을 절연체로 사용한 각각의 유기 박막 트랜지스터의 Transfer Characteristics 곡선과 Output Characteristics 곡선을 비교해보면, Shellac 이 PVP 보다 전하 이동도는 작게는 약 10 배 크게는 약 1000 배 이상 높았고, 점멸비 역시 10 배 이상 높았다. 이 외에도 앞서 설명했듯이 계면적합성이 뛰어난 Shellac 은 PVP 에 비해 trap 을 적게 형성하여 유기 박막 트랜지스터가 보다 안정성있게 구동할 수 있었다. 이를 토대로 Shellac 은 PVP 보다 더 좋은 절연체가 될 수 있음을 알 수 있었다. 특히 N-type 유기물 반도체 활성화층과 Shellac 은 뛰어난 적합성을 가지는 것을 알 수 있었고 이를 응용하면 CMOS 같은 전자소자 및 논리회로에 적용 가능할 것으로 기대된다.

# V.결론

본 연구에서는 천연 유기물 Shellac 을 유기 박막 트랜지스터 내 절연체로 사용한 전자소자의 전기적 특성을 알아보았다. 나아가 다양한 유기물 반도체를 활성화층으로 사용하고, Shellac 을 절연체로 사용한 유기 박막 트랜지스터의 전기적 특성을 분석한 결과, Shellac 과 적합성이 뛰어난 유기물 반도체 활성화층을 찾을 수 있었다.

Shellac 과 PVP 의 절연특성 및 표면특성을 비교해본 결과, PVP 에 비해 Shellac 이 가지는 표면에너지가 더 안정적인 것을 알 수 있었지만, 표면 거칠기의 경우 PVP 와 Shellac 이 각각 1.8 nm, 1.9 nm 로 측정되었다. 결과적으로 표면특성의 경우, PVP 와 Shellac 은 커다란 차이가 없었지만 Shellac 이 PVP 보다 gate electrode 와 활성화층 사이의 계면적합성은 더 좋은 것을 알 수 있었다

절연특성을 알아보기 위해 정전용량값(capacitance)과 Breakdown strength, 유전상수를 측정하였다. 측정한 결과는 **Table 2.** 에 나타냈다. 유전상수를 제외하고, Shellac 은 PVP 보다 표면특성, 절연특성이 비슷하거나 더 좋은 것으로 나타났다. 이는 Shellac 유기 박막 트랜지스터 내 절연체로 사용할 수 있다는 것을 의미한다.

다음으로 PVP 와 Shellac 을 유기 박막 트랜지스터의 절연체로 사용했을 때, 전기적 특성을 비교해 보았다. Shellac 과 가장 적합성이 뛰어난 활성화층을 찾기 위해서 Ptype 특성으로 알려진 유기물 반도체 CDT-BTZ, Ambipolar 특성으로 알려진 유기물 반도체 DPP-DTT, N-type 특성으로 알려진 유기물 반도체 N-2200 을 각각 사용하였다.

![](_page_48_Figure_0.jpeg)

Figure 22. 유기 박막 트랜지스터 내 서로 다른 활성화층으로 사용하고 Shellac 과 PVP를 유기 박막 트랜지스터 내 절연체로 사용했을 때 전하이동도

Figure 22. 에서는 유기 박막 트렌지스터 내 3 가지의 유기물 반도체를 활성화층으로 사용하고 Shellac 과 PVP 를 절연체로 사용했을 때 측정된 전하 이동도를 나타낸다. 그림에서 볼 수 있듯이 P-type 유기물 반도체인 CDT-BTZ 를 활성화층으로 사용했을 때에는 전하 이동도가 크게 차이 나지 않았다. 반면 Ambipolar 유기물 반도체인 DPP-DTT 를 활성화층으로 사용했을 때에는 P-type 영역에서는, PVP 를 절연체로 사용했을 때 Shellac 을 절연체로 사용했을 때보다 더 높은 전하이동도 값을 가졌다. 하지만 Ntype 영역에서는 Shellac 을 절연체로 사용했을 때가 PVP 를 절연체로 사용했을 때보다 훨씬 높은 전하이동도 값을 가졌다. 마지막으로 N-type 유기물 반도체인 N-2200 을 활성화층으로 사용했을 때에는 Shellac 을 절연체로 사용했을 때가 PVP 를 절연체로 사용했을 때보다 훨씬 높은 전하이동도 값을 가졌다. 이를 통해 Shellac 은 유기 박막 트랜지스터 내 절연체로 사용했을 때 N-type 특성을 가지는 유기물 반도체와 가장 직합하다는 것을 알 수 있었다. 최근 유기 박막 트렌지스터의 주요 연구 분야 중 하나는 N-type 유기물 반도체와의 적합성이 뛰어난 절연체를 찾는 것이다. 현재 사용되고 있는 대부분의 유기물 절연체 물질은 N-type 유기물 반도체와 적합성이 잘 맞지 않아 N-type 유기 박막 트렌지스터를 제작하는데 있어 큰 어려움이 있다. 하지만 본 연구에서 알아본 Shellac 은 N-type 유기물 반도체와 적합성이 매우 뛰어난 것을 알 수 있었다. 또한 Shellac 은 절연체가 가져야 할 중요한 특성 중 하나인 내화학성이 뛰어나기 때문에 Figure 5 에 나타나 있는 유기 박막 트렌지스터의 기본구조를 모두 사용 할 수 있다는 장점이 있으며, 경화온도가 고분자 절연체에 비해 매우 낮아 유기 박막 트렌지스터를 제작함에 있어 기판에 대한 제약이 적어 유연 플라스틱 기판에 적용이 가능하다.

위에서 언급했듯이 미래에 만들어질 전자소자에 사용 될 절연체는 용액공정이 가능하고, 공정온도가 낮으며 인체에 대한 부작용이 없어야 한다는 조건을 만족해야 한다. 본 연구에서 알아본 Shellac 은 이러한 조건들을 만족시키는 천연 유기물 절연체로서 손색이 없다. 이러한 장점들을 가지고 있는 Shellac 은 미래에 만들어 질 인체부착형 전자소자 혹은 인체삽입형 전자소자 같은, Biocompatible electronics 에 매우 적합하다고 사료된다.

# 참고문 헌

- (1) 이지열 인쇄공정 기반 디스플레이 박막 트랜지스터 어레이 제조의 연구개발 동향 및
   전망. 인포메이션 디스플레이 2014년 제15권 제2호
- (2) Yuntae, K., Jeongkyun, R., Ji-Hoon, K., Chan-mo, K., In-Nam, K., Byung Jun, J., Changhee L., Do-Hoon, H. Photocurable propyl-cinnamate-functionalized polyhedral oligomeric silsesquioxane as a gate dielectric for organic thin film transistors. *Organic Electronics* 14 (2013) 2315-2323
- (3) "shellac." Online Etymology Dictionary. Retrieved (17 March 2015.)
- (4) S. L. Kakani *Electronics Theory and Applications*. New Age International.
   p. 7. ISBN 978-81-224-1536-0 (1 January 2005).
- (5) Sue Taylor Bullers of Milton. ISBN 978-1-897949-96-2. (May 2003).
- (6) Grigsby, Leonard L. The Electric Power Engineering Handbook. USA: CRC Press. ISBN 0-8493-8578-4. (2001).
- (7) Adrian Waygood An Introduction to Electrical Science. Routledge. p. 41. ISBN 1-135-07113-6. (19 June 2013).

- (8) Yuntae, K., Hyunduck, C., Jeonghun, K., Jong-Keun, L., Changhee, L., Do-Hoon, H. Organic thin-film transistors using photocurable acryl-fuctionalized polyhedral oligomeric silsesquioxanes as gate dielectrics. *Synthetic Metals* 162 (2012) 1798–1803
- (9) Keithley, Joseph F. The Story of Electrical and Magnetic Measurements: From 500 BC to the 1940s. John Wiley & Sons. p. 23. ISBN 9780780311930. Retrieved 2013-03-17. (1999).
- (10) L. M. Bellan, M. Pearsall, D. M. Cropek and R. Langer, *Adv. Mater.*, 24, 5187–5191.
   2012,
- (11) Jewitt, Jeff. "Shellac: A traditional finish still yields superb results". Antique Restorers. Retrieved 16 March 2015.
- (12) Pisani, Katrina "The Science of Shellac". Cool Science. Retrieved 21 March 2015.
- (13) Klauk, H. Organic thin-film transistors. Chem. Soc. Rev. 39, 2643-2666, (2010).
- (14) Lee, W. Y., Oh, J. H., Suraru, S. L., Chen, W. C., Wurthner, F., and Bao, Z. High-Mobility Air-Stable Solution-Shear-Processed n-Channel Organic Transistors Based on Corechlorinated Naphthalene Diimides. Adv. Funct. Mater. 21, 4173-4181, (2011)
- (15) Stolte, M., Gsanger, M., Hofmockel, R., Suraru, S. L. and Wurther, F. Improved ambient operation of n-channel organic transistors of solution-sheared naphthalene diimide under bias stress. *Phys. Chem. Chem. Phys.* 14, 14181-14185, (2012).

- (16) Newman, C. R., Frisbie, C. D., Filho, D. A. S., Bre`das, J. L., Ewbank, P. C., and Mann K. R. Introduction to Organic Thin Film Transistors and Design of n-Channel Organic Semiconductors. *Chem. Mater.* 16, 4436-4451, (2004).
- (17) Bonn, D; Eggers, J; Indekeu, J; Meunier, J; Rolley, E "Wetting and Spreading". *Reviews of Modern Physics*. 81: 739–805. doi:10.1103/revmodphys.81.739 (2009).
- (18) Wicks, Z.W. "Organic Coatings: Science and Technology. Third Edition" New York: Wiley Interscience: 435 - 441. (2007).
- (19) Becker, H; Gärtner, C Analytical and bioanalytical chemistry. 390 (89). (2007).
- (20) Liu, C., Minari, T., Lu, X., Kumatani, A., Takimiya, K., and Tsukagoshi, K. Solution-Processable Organic Single Crystals with Bandlike Transport in Field-Effect Transistors. *Adv. Mater.* 23, 523-526, (2011).
- (21) Tsao HN, Cho DM, Park I, Hansen MR, Mavrinskiy A, Yoon DY, Graf R, Pisula W, Spiess HW, Müllen K. Ultrahigh mobility in polymer field-effect transistors by design. J Am Chem Soc. 2011 Mar 2;133(8):2605-12.
- (22) Jianyu Y., Wanli Ma. High efficiency all-polymer solar cells realized by the synergistic effect between the polymer side chain structure and solvent additive. Cite this: *J. Mater. Chem.* A, 2015, 3, 7077

- (23) Sung-Jong P., Yun-Hi K., Se Hyun K., Tae Kyu A.Maintaining effective mobility and enhancing reliability by using a blend system in solution-processed organic field-effect transistors. *Chinese Journal of Physics* 54 (2016)
- (24) Sungjun P., Sujin S., Won-June L., Myung-Han Y.Dielectric Materials for Large-Area and Flexible Electronics.Large Area and Flexible Electronics, First Edition. Edited by Mario Caironi and Yong-Young Noh.
- (25) http://www.sigmaaldrich.com
- (26) Li, Y., Liu, C., Xu, Y., Minari, T., Darmawan, P., Tsukagoshi, K. Solution-processed organic crystals for field-effect transistor arrays with smooth semiconductor/dielectric interface on paper substrates. *Organic Electronics.* 13, 815-819, (2012).
- (27) Schwartz, D. K. Mechanisms and kinetics of self-assembled monolayer formation. Annu.
   Rev. phys. Chem. 52, 107–137, (2001).
- (28) Schreiber, F. Structure and growth of self-assembling monolayers. Progress in Surface Science. 65, 151-256, (2000).
- (29) Kwork, D. Y., Neumann, A. W. Contact angle measurement and contact angle interpretation. *Adv. Colloid. Interface. Sci.* 81, 167–249, (1999).
- (30) http://www.keysight.com

- (31) A. Jonsson<sup>1</sup>, Z. Song, D. Nilsson, B.A. Meyerson, D.T. Simon, B. Linderoth, M. Berggren, Sci. Adv. 1 (4), e1500039. 2015
- (32) Lee, Yong Uk; Backplane Technologies for Flexible Display Vacuum Magazine 10.5757/vacmag.1.2.24 pp.24-29 2014.
- (33) Kwang-Suk Jang 용액공정 플렉서블 산화물 박막 트랜지스터 적용을 위한 폴리이미드 게이 트 절연체*Polymer Science and Technology* Vol. 26, No. 3, June 2015
- (34) Hewlett-Packard Company (c) Hewlett-Packard Company 1997
- (35) Jun Li<sup>1\*</sup>, Yan Zhao<sup>2\*</sup>, Huei Shuan Tan<sup>1</sup>, Yunlong Guo<sup>2</sup>, Chong-An Di<sup>2</sup>, Gui Yu<sup>2</sup>, Yunqi Liu<sup>2</sup>, Ming Lin<sup>1</sup> Suo Hon Lim<sup>1</sup>, Yuhua Zhou<sup>4</sup>, Haibin Su<sup>4</sup> & Beng S. Ong<sup>1</sup>. A stable solutionprocessed polymer semiconductor with record high-mobility for printed transistors. *SCIENTIFIC REPORTS* | 2 : 754 | DOI: 10.1038/srep00754
- (36) He Yan<sup>1</sup>, Zhihua Chen<sup>1</sup>, Yan Zheng<sup>1</sup>, Christopher Newman<sup>1</sup>, Jordan R. Quinn<sup>1</sup>, Florian Do<sup>-</sup>tz<sup>2</sup>, Marcel Kastler<sup>3</sup> & Antonio Facchetti<sup>1</sup> A high-mobility electron-transporting polymer for printed transistors. *Nature* · February 2009 DOI: 10.1038/nature07727 · Source: PubMed