



저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

공 학 박 사 학 위 논 문

재차단이 가능한 새로운 반도체
차단기에 관한 연구



2014년 2월

부 경 대 학 교 대 학 원

전 기 공 학 과

김 진 영

공 학 박 사 학 위 논 문

재차단이 가능한 새로운 반도체
차단기에 관한 연구

지도교수 김 인 동

이 논문을 공학박사 학위논문으로 제출함.

2014년 2월

부 경 대 학 교 대 학 원

전 기 공 학 과

김 진 영

김진영의 공학박사 학위논문을 인준함.

2014년 2월 21일



주 심 공학박사 전 성 즈 (인)

위 원 공학박사 김 영 학 (인)

위 원 공학박사 노 의 철 (인)

위 원 공학박사 백 주 원 (인)

위 원 공학박사 김 인 동 (인)

목 차

Abstract	ii
1. 서 론	1
2. 기존의 Solid-State Circuit Breaker	6
2-1. 기존의 AC Solid-State Circuit Breaker	6
2-2. 기존의 DC Solid-State Circuit Breaker	11
3. 제안하는 AC Solid-State Circuit Breaker	16
3-1. 서론	16
3-2. 제안하는 AC Solid-State Circuit Breaker	21
3-3. AC Solid-State Circuit Breaker의 설계	29
3-4. 시뮬레이션 및 실험 결과	46
3-5. 결론	52
4. 제안하는 DC Solid-State Circuit Breaker	53
4-1. 서론	53
4-2. 제안하는 DC Solid-State Circuit Breaker	58
4-3. DC Solid-State Circuit Breaker의 설계	65
4-4. 시뮬레이션 및 실험 결과	75
4-5. 결론	81
5. 결 론	82
참 고 문 헌	84

A Study on Novel Solid-State Circuit Breakers with Rebreaking Capability

Jin Young Kim

Department of Electrical Engineering, The Graduate School,
Pukyong National University

Abstract

With the development of IT industry in modern society, sensitive loads that require high power quality are becoming more widespread. Furthermore, it is a tendency that a lot of distributed generators susceptible to natural phenomena is being widely installed. Thus if quick isolation of grid faults can not be performed, serious damages may occur because of rapid increase of fault current and thereby consequent electrical fires. In addition, after the first breaking of fault, if the first breaking state remains for a long time without quick reclosing, additional economic losses due to long power outages may occur. For this reason, the operating duty condition of circuit breaker (IEC-62271-100) prescribes that reclosing and rebreaking of the circuit breaker can be performed repeatedly. Thus this paper proposes two new SSCBs, that is, a new AC SSCB and a new DC SSCB that can perform the required operating duty of reclosing and rebreaking. It also verifies the operating characteristics by simulation and experimental.

1. DC Solid-State Circuit Breaker

Although SCRs require commutation circuits for turn-off operation, they are suitable for use in DC SSCB because they are relatively cheaper and their on-state losses are smaller compared with other semiconductor switching devices. However, since the existing SSCBs using SCR were developed for use in AC grids, it is difficult to directly apply them to DC grids. Therefore, this paper proposes a novel DC SSCB with simple structure and rebreaking capability. Since the proposed DC SSCB has the capability of limiting short-circuit current, the current ratings of related SCRs can be reduced, thus resulting in possible selection of low-specification device and reduction of system cost. Also since all the SCRs contained in the proposed DC SSCB operate under ZCS or ZVS due to L-C resonance, switching losses are very small.

2. AC Solid-State Circuit Breaker

This paper proposes a new AC SSCB that can perform the operating duty of reclosing and rebreaking without additional device. The proposed SSCB can perform the reclosing and rebreaking operation regardless of the load conditions because the proposed AC SSCB can charge its related capacitors even in hard situations where short circuit fault continues. Also, since quick reclosing is possible with simple control, economic losses due to long power outages can be reduced. When compared with the conventional AC SSCB, the proposed AC SSCB is cheaper by reducing the number of contained varistors and by using low-priced resistors.

1. 서 론

최근 태양광 발전 및 연료전지 발전 등 분산 전원이 발달함에 따라 현대사회는 AC 전원과 더불어 DC 전원이 보급되고 있는 추세이다. 이로 인해 AC 전송에 비해 전력효율을 높일 수 있는 DC 전송이 주요 관심사가 되고 있다.^[1-7] 하지만 분산 전원은 자연현상에 민감하게 반응하므로 전력 공급이 안정적이지 못하다. 게다가 계통 전압의 세그/스웰에 민감하게 반응하는 부하들이 널리 보급되고 있으므로 전력 계통에는 기존의 AC 계통뿐만 아니라 DC 계통에도 안정적인 전력을 공급 할 수 있는 기술이 요구된다.^[8-9] 특히 분산전원들은 낙뢰, 강풍, 폭설 등의 자연현상에 민감하므로 사고 발생 시 신속하게 계통으로부터 분리할 수 있는 성능이 필요하다.

전력 계통의 사고에는 여러 종류가 있으나 그 중 전선의 접촉으로 인해 발생하는 단락 사고는 사고 전류의 급격한 증가와 함께 스파크로 인한 전기 화재를 동반하게 되므로 사고 전류의 신속한 차단이 이루어지지 않는다면 큰 피해가 발생하게 된다.^[10-12] 그리고 강풍, 수목 등에 의해 짧은 시간 동안 발생하는 순간단락 사고의 경우에는 사고 전류의 차단 이후에 전력을 빠르게 공급해야 하지만 오랜 시간동안 차단 상태로 유지 된다면 2차 경제적 손실이 발생한다.^[13-14] 이러한 이유로 계통의 사고를 차단 할 수 있는 차단기에는 계통의 정상적인 전력 공급을 위한 재투입 동작과 재차단 동작을 반복 수행해야 하는 동작책무 조건이(IEC-62271-100) 규정되어 있다. 따라서 우수한 전력 품질을 위해서 차단기가 갖추어야 할 성능으로는 전압의 세그/스웰을 판별하여 차단하는 기술과 과전류를 판별하여 차단하는 기술 등 여러 가지가 있지만 그중에 단락사고를 신속하게 차단하는 기술과 빠른 전력 공급을 위해서 재투입, 재차단 동작의 동작책무를 수행 할 수 있는 기술이 가장 중요하다.

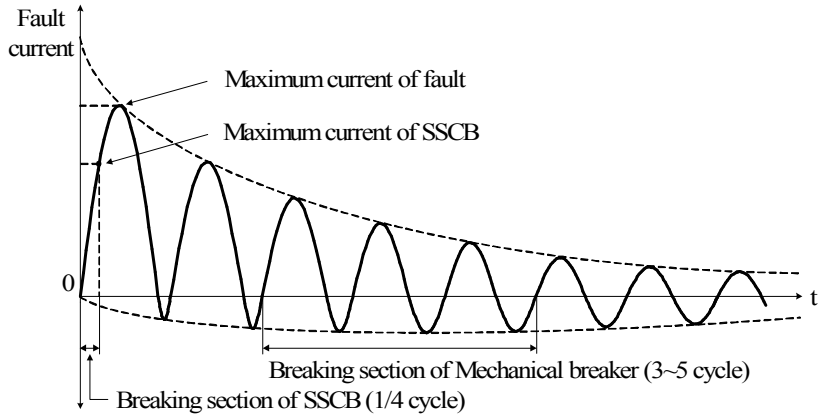


Fig. 1-1. Breaking section of mechanical breaker and SSCB

사고 계통을 차단하는 기술로는 기계식 차단기(Mechanical Breaker)와 반도체 차단기(Solid-State Circuit Breaker : SSCB)가 사용된다. 그림 1-1은 계통의 사고 발생 시 기계식 차단기와 SSCB의 사고 차단 구간과 사고 최대전류를 나타낸다. 기계식 차단기는 물리적 구조로 인하여 수십 [ms] 이후에 차단이 가능하여 신속한 차단이 불가능하므로 민감 부하의 피해 방지가 어렵다.^[15-16] 이에 비해 SSCB는 4 [ms] 이내로 차단이 가능하여 사고 최대전류보다 낮은 전류에서 차단이 가능하다. 따라서 민감한 부하를 갖는 전력 계통에는 사고의 피해를 줄이기 위해서 SSCB가 요구된다.

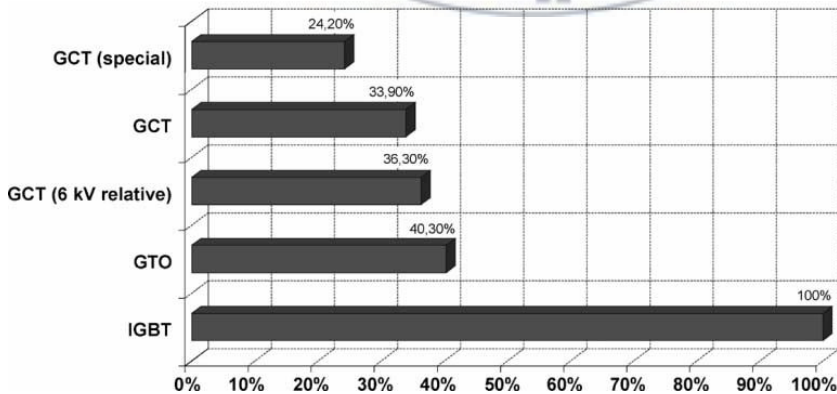


Fig. 1-2 Relative on-state losses of Solid-State switch.

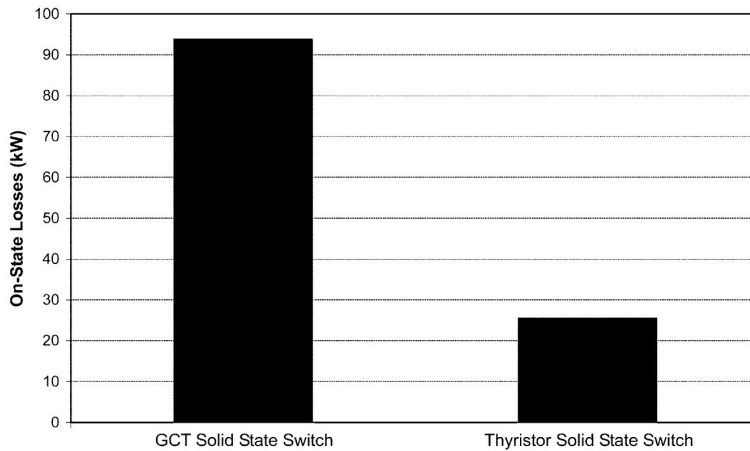


Fig. 1-3 On-state losses of GCT and SCR at 10 kV rated power

SSCB에 사용되는 반도체 스위칭 소자에는 GCT, GTO, IGBT, SCR 등 여러 가지가 있다. 전력은 SSCB의 반도체 소자를 통해 공급되므로 반도체 소자의 도통 손실을 고려해야 한다. 그림 1-2와 그림 1-3은 반도체 스위치의 도통 손실을 나타낸다. 그림 1-3에서 보이듯이 SCR이 도통 손실이 가장 작으므로 전력을 공급하는 반도체 소자로 SCR이 적합하다.^[17-18] 하지만 SCR은 동작 특성으로 인해 GCT, GTO, IGBT와는 달리 제어 신호만으로 턴오프가 불가능하다. 따라서 SCR에는 강제 턴오프를 하기 위해서 전류회로(Commutation circuit)가 추가로 요구된다.

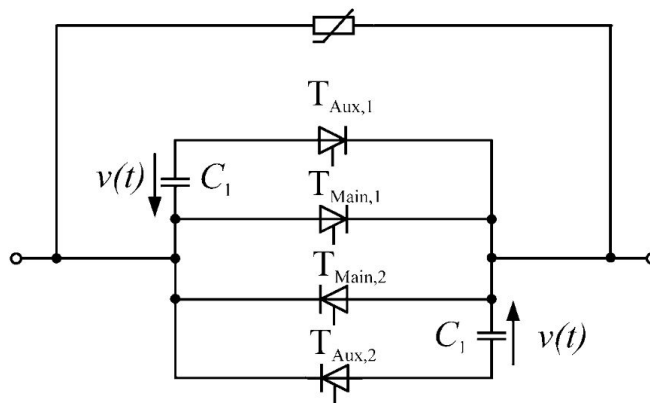


Fig. 1-4 Basic forced commutation circuit (topology a)

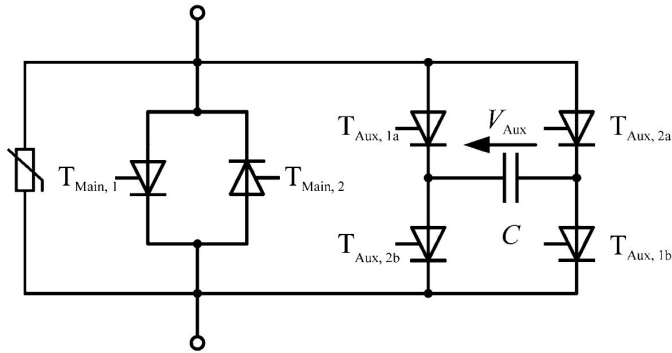


Fig. 1-5 Forced commutation circuit with thyristor bridge (topology b)

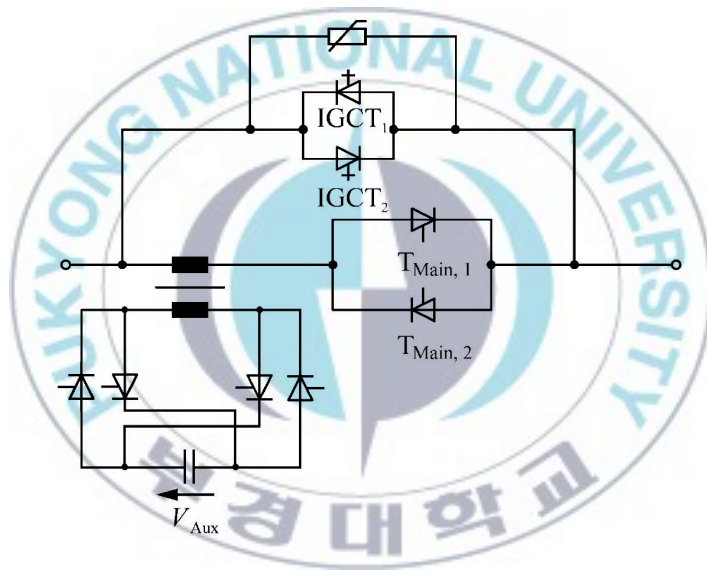


Fig. 1-6 Topology c with GCT

그림 1-4, 1-5, 1-6은 전력 공급용 main SCR과 SCR의 강제 턴오프가 가능하도록 전류회로가 추가된 회로이다. 그림 1-4 회로는 main SCR 2개와 보조 SCR 2개, 커패시터 2개로 구성되어 있다. 그림 1-5는 그림 1-4의 회로에서 고가의 커패시터를 1개로 줄이고 보조 SCR을 2개 추가한 회로이다. 그림 1-6은 SCR과 GCT를 함께 사용한 회로이다. 이와 같이 사고 차단이 가능하도록 실제로 구성했을 때 토폴로지 a, b, c 회로와 전류회로를 사용하지 않는 IGCT만으로 구성된 회로의 상대적인 비용은 그림 1-7과 같다.

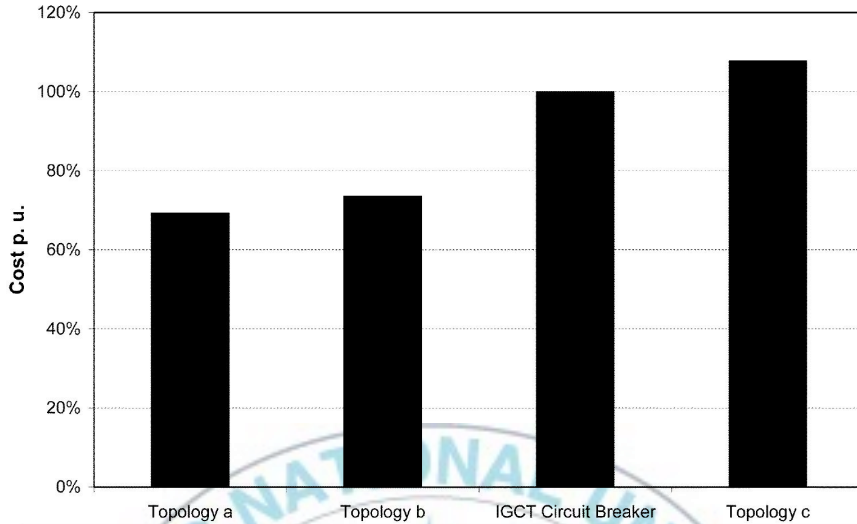


Fig. 1-7 Comparison of investment costs

그림 1-7에서 보이는 바와 같이 IGCT만으로 구성된 회로보다 토폴로지 a가 가장 저렴하다. 따라서 SCR은 강제 턴오프를 위해서 전류회로가 요구되지만 가장 경제적이므로 SSCB에 사용하기가 적합하다.^[17-18]

SCR을 이용한 SSCB들은 대부분 전원전류(Line commutation)가 가능한 AC 그리드에 기반을 두고 제안되었기 때문에 DC 그리드에 그대로 적용하기가 어렵다. 따라서 DC 그리드에는 AC SSCB와는 다른 구조를 갖는 DC SSCB에 관한 연구가 필요하다. 이러한 배경으로 2장에서는 SCR을 이용한 SSCB의 기본 구조에 대해 알아보고 이를 바탕으로 기존에 제안된 AC SSCB와 DC SSCB의 문제점을 제시한다. 그리고 3장과 4장에서는 제시된 문제점을 해결 할 수 있는 DC SSCB와 AC SSCB를 제안하고 시뮬레이션과 실험을 통해 동작 특성을 검증한다.

2. 기존의 Solid-State Circuit Breaker

2-1. 기존의 AC Solid-State Circuit Breaker

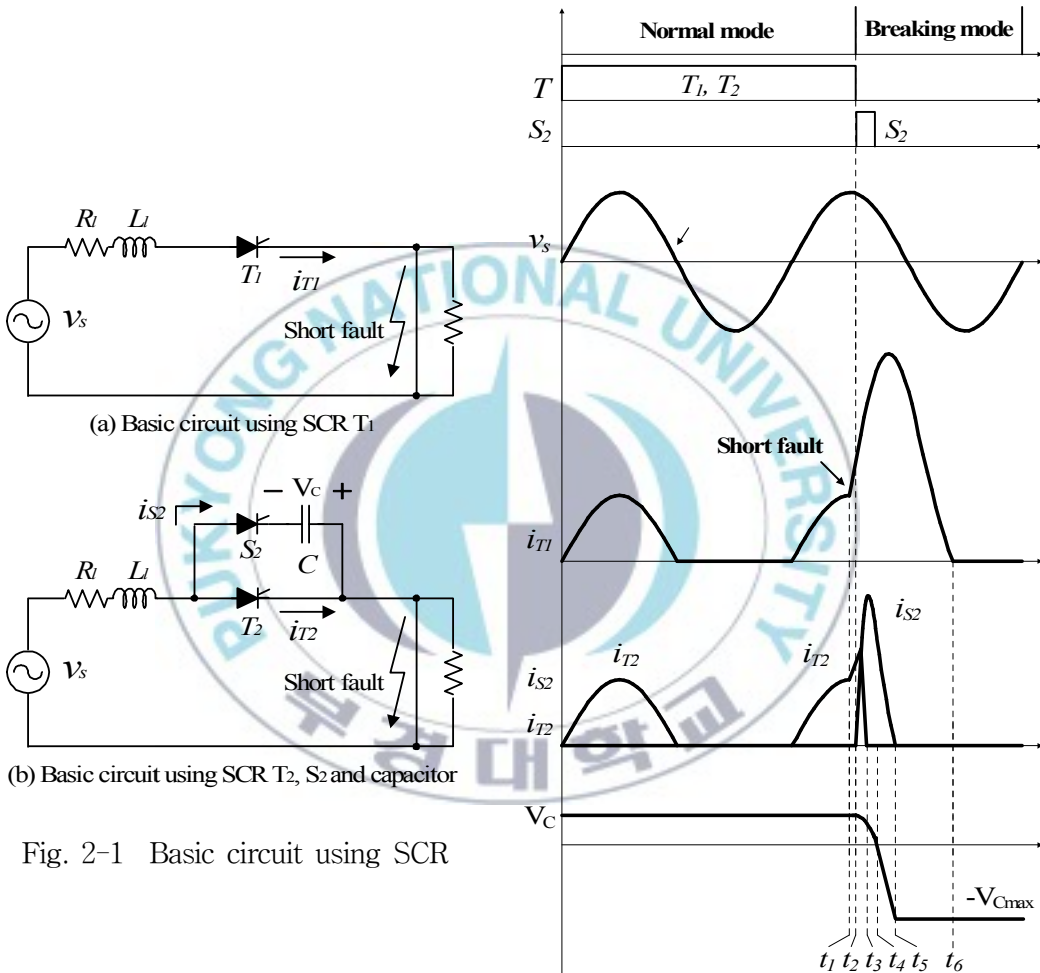


Fig. 2-1 Basic circuit using SCR

Fig. 2-2 Operating waveforms Basic circuit using SCR

그림 2-1은 SCR을 이용한 SSCB의 기본회로이며 그림 2-2는 그림 2-1 회로의 동작 파형을 나타낸다. R_l 과 L_l 은 선로 임피던스이며 t_1 에서 단락 사고가 발생하여 회로에 사고 전류가 흐르는 것을 보여준다.

그림 2-1의 (a)회로에서 SCR T_1 은 t_2 에서 턴온 신호를 제거하였지만 SCR의 동작특성으로 인하여 즉시 턴오프 되지 않는다. 따라서 그림 2-1의 (a)회로에 흐르는 사고 전류 i_{T1} 은 t_1 으로부터 4 [ms]이상의 시간이 흐른 t_6 에서 완전히 차단이 된다. 그림 2-1의 (b)회로는 SCR T_2 를 강제 턴오프하기 위해 전류회로로 SCR S_2 와 커패시터 C 가 추가 되었다. 그림 2-1의 (b)회로에서는 t_2 가 되면 SCR S_2 가 턴온이 되어 커패시터 C 의 충전된 전압이 SCR T_2 에 역방향 바이어스로 인가되어진다. 따라서 SCR T_2 에 흐르는 전류 i_{T2} 는 점차 감소하게 되며 t_3 에서 차단이 된다. SCR S_2 에 흐르는 전류 i_{S2} 는 t_2 에서 부터 급격하게 증가하지만 R_1-L_1-C 전류가 흐르게 되므로 SCR T_1 에 흐르는 전류 i_{T1} 의 최대 전류보다 작으며 t_5 에서 4 [ms] 이내로 신속하게 차단이 된다. 따라서 SCR을 이용하는 SSCB는 그림 2-1의 (b)회로처럼 전류회로를 추가한다면 사고 전류의 신속한 차단이 가능하다. 다만 그림 2-1의 (b)회로에서는 SCR T_2 의 t_q (Turn-off time of SCR)를 고려해야 한다. SCR T_2 는 역방향 바이어스 되는 커패시터 전압 V_C 에 의해 턴오프 되므로 $t_3 \sim t_4$ 구간이 SCR의 t_q 보다 짧다면 SCR T_2 는 t_4 에서 다시 턴온이 된다. 이 문제점은 커패시터 C 의 용량이나 커패시터의 충전 전압 V_C 를 크게 한다면 해결된다.

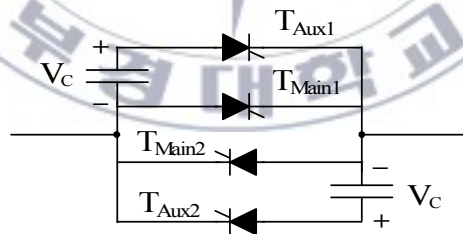


Fig. 2-3 Previous basic forced commutation circuit

그림 2-3은 그림 2-1의 (b)회로를 바탕으로 양방향의 사고 전류를 차단할 수 있는 기준에 제시된 AC SSCB 회로이다.^[19-25] 그림 2-3의 회로는 메인 SCR $T_{main1,2}$ 을 통해 전력이 공급되며 사고 발생 시 전류의 방향에 맞는 보조 SCR T_{aux1} 또는 T_{aux2} 가 턴온이 되면서 사고 전류를 신속하게 차단할 수 있

다. 하지만 그림 2-3회로가 차단 동작을 수행하기 위해서는 커패시터의 충전이 선행되어야 한다. 그림 2-1의 (b)회로에서 SCR T_2 를 턴오프하기 위해서 충전된 커패시터를 이용하듯이 그림 2-3회로 또한 차단 동작을 수행하기 위해서는 커패시터가 충전되어야 한다. 따라서 그림 2-3의 회로는 커패시터를 충전하기 위한 충전 회로가 필요하다. 그림 2-4는 그림 2-3의 커패시터를 충전하기 위한 회로이다.^[24] 그림 2-4의 충전 회로는 커패시터를 충전하기 위한 별도의 전원이 필요 없으며 선간 전압과 배리스터를 이용하여 커패시터에 요구되는 전압으로 충전이 가능하다. 또한 커패시터는 선간전압에 의해 지속적인 충전이 이루어지므로 커패시터의 누설 전류로 인한 전압 강하를 고려할 필요가 없다.

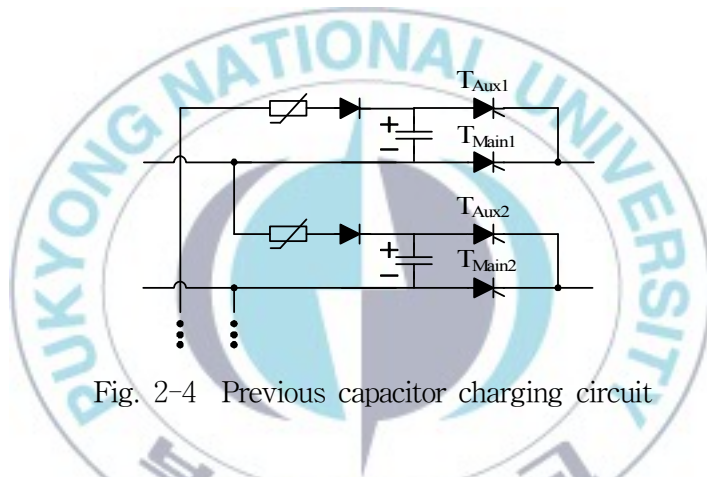


Fig. 2-4 Previous capacitor charging circuit

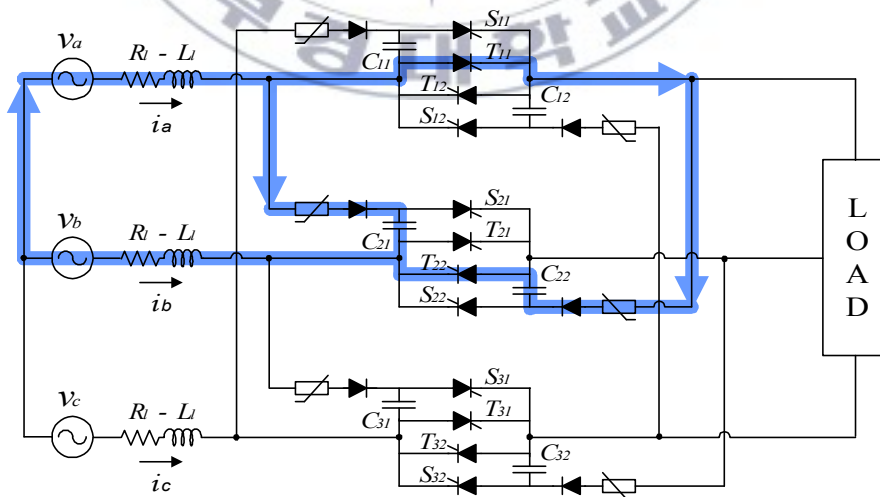


Fig. 2-5 Previous three-phase SSCB and charging loop of C_{21} , C_{22}

그림 2-5는 그림 2-3과 그림 2-4의 회로를 이용하여 3상으로 구성된 기준에 제시된 SSCB이다.^[26-31] 그림 2-5의 굵은 선은 SCR T_{11} , T_{22} 를 턴온하여 b상의 커패시터 C_{21} , C_{22} 가 선간전압 V_{ab} 에 의해 충전되는 루프를 나타낸다. 그림 2-5의 회로는 그림 2-1의 (b)회로와 같은 차단 원리를 가지므로 단락 사고가 발생하면 신속한 차단이 가능하다.

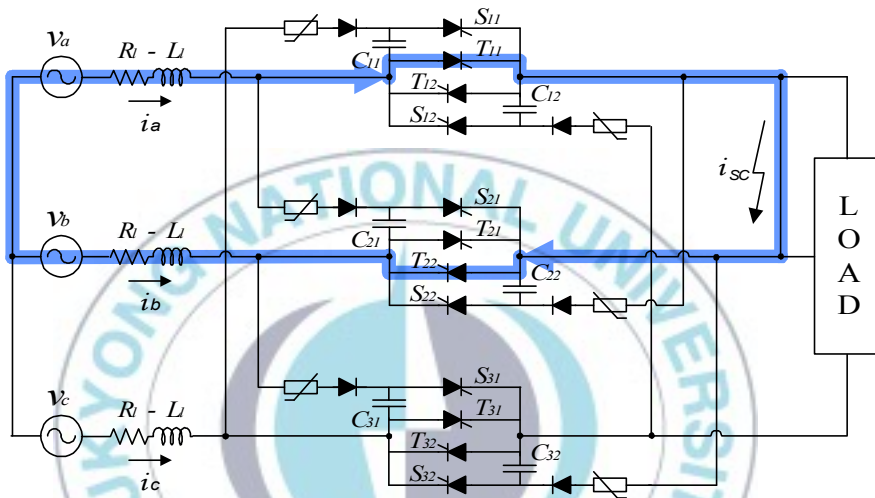


Fig. 2-6 Charging loop when short fault occurs

하지만 그림 2-5의 회로는 재투입과 재차단 동작을 수행하지 못하는 단점이 있다. 커패시터 C_{21} , C_{22} 를 충전하기 위해서는 SCR T_{11} , T_{22} 가 턴온이 되어야 하는데 그림 2-6처럼 단락사고가 지속되고 있는 상태에서 SCR T_{11} , T_{22} 가 턴온이 되면 커패시터 C_{21} , C_{22} 의 충전은 이루어지지 않는다. 다시 말해, a-b 선간에 단락 사고가 발생하면 그림 2-5의 회로는 계통의 정상상태에서 충전된 커패시터의 전압으로 최초의 차단이 가능하다. 하지만 SSCB의 재투입 동작을 수행하기 위해 커패시터를 재충전하는 과정에서 a-b 선간은 단락상태이기 때문에 커패시터의 재충전이 불가능하다. 따라서 그림 2-5의 회로는 단락사고가 유지되는 상태에서 재투입 동작이 불가능하며 단락 사고 상태에서 커패시터를 재충전하기 위해서는 추가적인 장치가 요구된다.

이와 같은 문제점들로 인해 AC SSCB에는 다음과 같은 사항이 요구된다.

- a. 사고 전류를 신속하게 차단 할 수 있는 기능
- b. 부하 측의 상태와 관계없이 커패시터의 충전이 가능한 회로
- c. 추가적인 장치 없이 동작책무를 수행할 수 있는 재투입과 재차단

이러한 배경으로 본 연구에서는 부하 측의 상태와 관계없이 커패시터의 충전이 가능하고 재투입과 재차단의 동작책무를 수행할 수 있는 새로운 구조의 AC SSCB를 제안한다. 제안하는 AC SSCB는 선간전압 220 [V], 5 [kW]급으로 설계하여 시뮬레이션과 실험을 통해 동작특성을 검증한다. 또한 다른 용량의 계통에 적용이 가능하도록 수식과 그래프를 이용하여 AC SSCB의 설계방향을 제시하고 응용이 가능하도록 한다.



2-2. 기존의 DC Solid-State Circuit Breaker

DC SSCB에 사용되는 반도체 소자는 도통 손실로 인해 AC SSCB와 마찬가지로 SCR을 이용하는 것이 적합하다. 따라서 DC SSCB의 기본적인 구조는 그림 2-1의 (b)회로처럼 Main SCR과 이를 강제 턴오프하기 위한 전류회로로 구성된다. 하지만 기존의 전류회로는 그림 2-5처럼 선간전압에 의해 커패시터가 충전되므로 DC 그리드에 적용하기 어렵다. 따라서 DC SSCB에는 커패시터를 충전하기 위한 경제적이며 간단한 구조를 갖는 충전회로가 요구된다. 또한 사고의 차단 이후에 재투입과 재차단의 동작책무를 수행하기 위해서는 부하 측의 상태와 관계없이 커패시터의 재충전이 이루어져야 한다. 즉, 부하 측에 단락사고가 지속되고 있는 상황에서도 커패시터의 재충전이 가능해야 한다. 그리고 DC 그리드는 단락사고가 발생하면 낮은 임피던스로 인해 사고 전류가 급격하게 증가하게 되며 AC 그리드와는 달리 전류의 영교차점이 없으므로 신속한 차단이 이루어지지 않는다면 매우 큰 피해가 발생하게 된다.^[38-48] 따라서 DC SSCB에는 사고 전류를 4 [ms] 이내에 신속하게 차단할 수 있는 차단 기능의 확보가 중요하다.

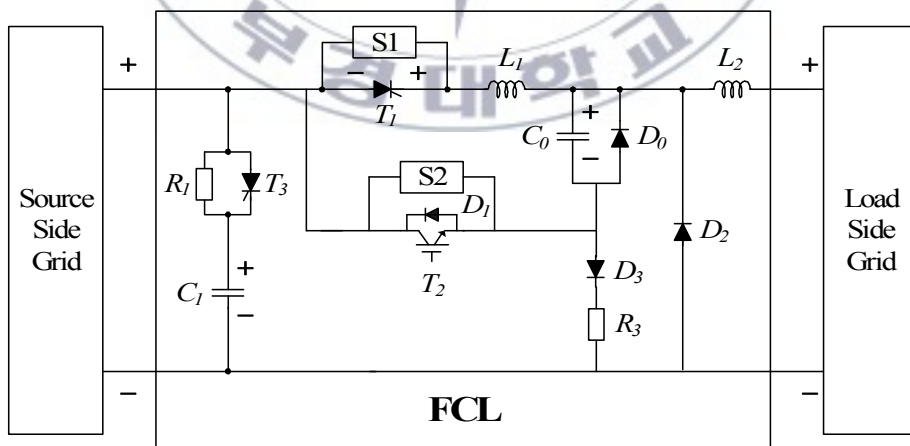


Fig. 2-7 Previous Solid-State Fault Current Limiter

그림 2-7은 단락 전류의 제한 기능을 중점으로 둔 기존에 제시된 FCL

(Fault current limiter)의 회로이다.^[49] FCL은 에너지를 부하 측에 공급하기 위하여 도통 손실이 작은 SCR T_1 을 메인 스위치로 사용하고 사고 전류를 제어하기 위하여 IGBT T_2 를 보조 스위치로 사용한다. 부하 측에 단락 사고가 발생하면 IGBT T_2 가 턴온 되어 C_0 에 저장된 양의 전압에 의해 SCR T_1 은 자연 턴오프가 되고 FCL은 IGBT T_2 의 온/오프 동작을 통해 벅 컨버터로 동작하게 된다. IGBT T_2 가 초과 동작을 하므로 FCL은 단락 전류를 임의의 크기로 제어하게 되며 일정 시간 이내에 기준 전류의 크기로 감소하지 않으면 IGBT T_2 를 완전히 오프하여 사고 전류를 차단하게 된다. 따라서 FCL은 급격하게 증가하는 단락 전류를 임의의 크기로 제어하다가 완전히 차단하므로 사고 피해를 줄일 수 있게 된다. 하지만 IGBT T_2 는 부하 전류의 크기에 비해 매우 큰 사고 전류를 하드 스위칭하게 되므로 열과 함께 큰 손실을 가지게 된다. 이로 인해 FCL에는 SCR에 비해서 큰 용량의 IGBT가 요구되며 방열을 위한 추가적인 장치가 필요하다. 그리고 FCL의 커패시터 C_0 는 SCR T_1 이 턴온 상태에서만 충전이 가능하므로 단락 사고가 지속되고 있는 상황에서는 재차단이 불가능하여 동작 책무를 수행 할 수 없다. FCL이 재차단 동작을 수행하기 위해서는 최초의 사고 차단 이후에 커패시터 C_0 의 재충전이 선행되어야 한다. 하지만 단락 사고가 지속되고 있는 상황에서 SCR T_1 이 턴온 되면 단락 회로로 인해 커패시터의 재충전이 이루어지지 않는다. 따라서 FCL은 단락 사고가 유지되고 있는 상황에서는 커패시터의 재충전이 불가능하므로 재투입, 재차단의 동작책무를 수행할 수가 없다. 이처럼 FCL은 급격하게 증가하는 단락 전류를 제어 할 수 있는 장점이 있으나 고가의 IGBT를 사용하며 하드 스위칭으로 인한 추가 장치가 요구되므로 경제적이지 못하다. 또한 단락 사고 발생 시 재투입, 재차단 동작의 동작책무를 수행 할 수 없다는 단점이 있다.

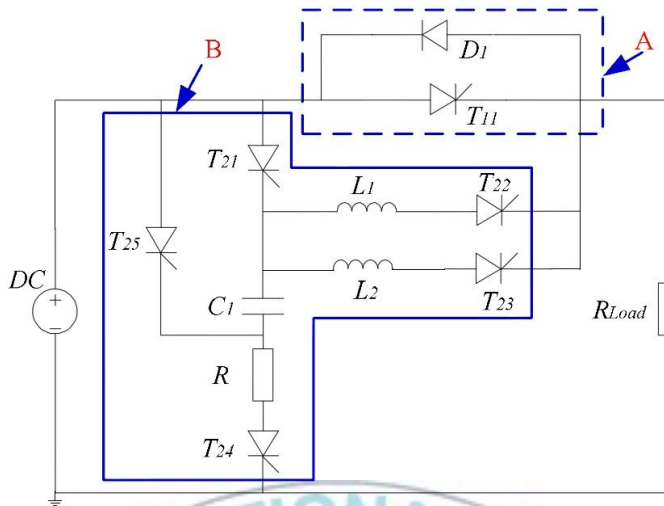


Fig. 2-8 Previous DC Solid-State Circuit Breaker

그림 2-8은 사고 전류의 신속한 차단과 작은 스위칭 손실을 목적으로 제시된 기존의 DC SSCB이다.^[50] 그림 2-8의 회로는 메인 SCR T_{11} 을 사용하여 부하 측에 에너지를 공급하며 사고 전류를 차단하기 위해 보조 SCR T_{25} , T_{22} 를 이용한다. 그리고 SCR T_{11} 을 턴오프하기 위해 사용되는 커패시터 C_1 은 SCR T_{21} 과 T_{24} 에 의해 충전이 이루어진다.

부하 측에 사고가 발생하면 보조 SCR T_{25} , T_{22} 가 턴온이 되며 보조 SCR T_{25} , T_{22} 에는 L-C 공진 전류($T_{25}-C_1-L_1-T_{22}$)가 흐르게 된다. L-C 공진 전류($T_{25}-C_1-L_1-T_{22}$)는 SCR T_{11} 에 흐르는 사고 전류보다 크기가 크므로 SCR T_{11} 은 신속한 턴오프가 가능하다. 그리고 그림 2-8에 사용되는 모든 반도체 소자(SCR T_{11} , SCR $T_{21} \sim T_{25}$)는 SCR로 구성되어 있고 스위칭 동작 시 L_1 과 L_2 로 인해 ZCS 동작을 하므로 스위칭 손실이 작다. 또한 SCR T_{21} 과 T_{24} 를 이용하여 충전되는 커패시터는 부하 측의 상태와 관계없이 충전이 이루어지므로 재투입과 재차단 동작이 가능하다. 하지만 그림 2-8의 회로는 B처럼 커패시터의 충전 패스(T_{21} , T_{24})와 방전 패스(T_{25} , T_{22})를 구성해야 하므로 많은 보조 SCR을 사용하게 되어 경제성이 떨어지게 된다. 게다가 그림 2-8의 회로는 그림 2-9의 회로처럼 커패시터를 재충전하는 과정에서 큰 전압과 전류가 발생하게 된다.

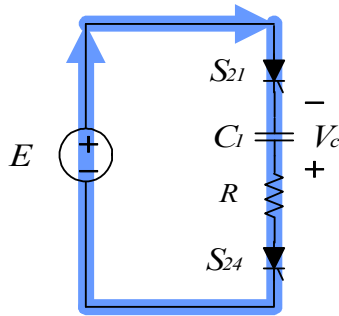


Fig. 2-9 Recharging loop of capacitor C_1 in Fig. 2-8

그림 2-9는 그림 2-8의 회로에서 사고의 차단 이후에 동작하는 커패시터의 재충전 루프를 보여준다. DC 그리드가 정상적으로 전력을 공급 할 때 커패시터 C_1 은 입력전압 E [V]의 크기로 정방향 충전이 된다. 하지만 부하 측에 단락 사고가 발생하여 SSCB가 차단 동작을 수행하면 커패시터 V_c 는 $2E$ [V]이상의 크기로 역방향 충전이 이루어진다. 따라서 커패시터의 재충전 루프에서의 인가전압은 입력전원 E [V]에 커패시터의 전압이 더해져 $3E$ [V] 이상이 되므로 재충전 전류는 충전 전류보다 매우 큰 전류가 흐르게 된다. 이처럼 그림 2-8의 회로는 커패시터의 재충전 과정에서 큰 전압과 전류가 발생하므로 큰 용량의 소자가 요구되는 단점이 있다. 이와 같은 문제점들로 인해 DC SSCB에는 다음과 같은 사항이 요구된다.

- a. 사고 전류를 신속하게 차단 할 수 있는 기능
- b. 전류회로의 커패시터를 충전 할 수 있는 간단한 구조의 충전회로
- c. 반도체 소자의 스위칭 손실 감소
- d. 적은 반도체 소자를 사용하는 경제적인 회로
- e. 재투입과 재차단의 동작책무 수행할 수 있는 기능

이러한 배경으로 본 연구에서는 반도체 소자의 스위칭 손실이 작고 신속한 차단이 가능하며 동작책무의 재투입, 재차단 동작을 수행 할 수 있는 간단한 구조의 새로운 DC SSCB를 제안 한다. 제안하는 DC SSCB는 가정용 DC 전

송으로 적합한 380 [V], 5 [kW]급으로 설계하여 시뮬레이션과 실험을 통해 동작특성을 검증한다. 또한 다른 용량의 DC 그리드에 적용이 가능하도록 설계 방향을 제시하여 응용이 가능하도록 한다.



3. 제안하는 AC Solid-State Circuit Breaker

3-1. 서론

현대 사회는 IT 산업의 발전과 더불어 전력 품질에 민감하게 반응하는 부하들이 널리 보급되고 있다. 게다가 강풍, 낙뢰, 폭설 등의 자연현상에 민감한 분산전원이 보급되는 추세이므로 안정적인 전력 공급 기술이 요구된다.^[1-9] 전력계통의 고장은 전선의 접촉에 의해 빈번하게 발생하게 되는데 사고 전류의 신속한 차단이 이루어지지 않는다면 사고 전류의 급격한 증가와 전기 화재를 동반하게 되므로 큰 피해가 발생하게 된다.^[10-12] 그리고 강풍, 수목 등이 원인이 되는 짧은 시간의 접촉사고의 경우에는 사고의 차단 이후에 전력을 빠르게 공급해야 하지만 오랜 시간동안 차단 상태로 유지 된다면 2차적 경제적 손실이 발생한다.^[13-14] 이러한 이유로 차단기에는 재투입 동작과 재차단 동작을 반복 수행해야 하는 동작책무 조건이(IEC-62271-100) 규정되어 있다. 따라서 우수한 전력 품질을 위해 차단기가 갖추어야 할 성능으로 전압의 새그/스웰을 판별하여 차단하는 기술과 과전류를 판별하여 차단하는 기술 등 여러 가지가 있지만 단락사고를 판별하여 신속하게 차단하는 기술과 정상 동작을 위한 재투입, 재차단 기술이 가장 중요하다. 사고 계통을 신속하게 차단하는 기술로는 기계식 차단기와 반도체 차단기(Solid-State Circuit Breaker : SSCB)가 사용된다. 기계식 차단기는 물리적 구조로 인하여 수십 [ms] 이후에 차단이 가능하여 신속한 차단이 불가능하므로 민감 부하의 피해 방지가 어렵다.^[13-14] 이에 비해 SSCB는 4 [ms] 이내로 차단이 가능하여 사고 최대전류 보다 매우 낮은 전류에서 차단이 되므로 사고의 피해를 줄일 수 있다.^[5] SSCB에 사용되는 반도체 스위칭 소자에는 IGBT, GCT, GTO 등 여러 가지가 있다. 그중에 SCR은 SCR의 턴오프를 위한 전류 회로가 요구되지만 도통 손실이 작고 경제적이므로 AC SSCB로 사용하기 적합하다.^[17-18]

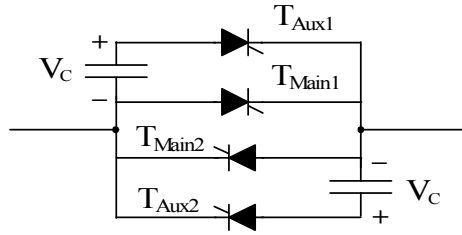


Fig. 2-3 Previous basic forced commutation circuit

그림 2-3은 그림 2-1의 (b)회로를 바탕으로 양방향의 사고 전류를 차단할 수 있는 기준에 제시된 AC SSCB 회로이다.^[19-25] 그림 2-3의 회로는 메인 SCR $T_{main1,2}$ 을 통해 전력이 공급되며 사고 발생 시 전류의 방향에 맞는 보조 SCR T_{aux1} 또는 T_{aux2} 가 턴온이 되면서 사고 전류를 신속하게 차단할 수 있다. 하지만 그림 2-3회로가 차단 동작을 수행하기 위해서는 커패시터의 충전이 선행되어야 한다. 그림 2-1의 (b)회로에서 SCR T_2 를 턴오프하기 위해서 충전된 커패시터를 이용하듯이 그림 2-3회로 또한 차단 동작을 수행하기 위해서는 커패시터가 충전되어야 한다. 따라서 그림 2-3의 회로는 커패시터를 충전하기 위한 충전 회로가 필요하다. 그림 2-4는 그림 2-3의 커패시터를 충전하기 위한 회로이다.^[7-9] 그림 2-4의 충전 회로는 커패시터를 충전하기 위한 별도의 전원이 필요 없으며 선간 전압과 배리스터를 이용하여 커패시터에 요구되는 전압으로 충전이 가능하다. 또한 커패시터는 선간전압에 의해 지속적인 충전이 이루어지므로 커패시터의 누설 전류로 인한 전압 강하를 고려할 필요가 없다.

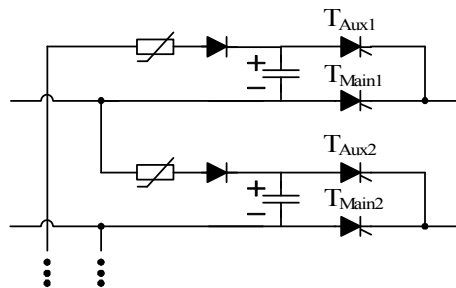


Fig. 2-4 Previous capacitor charging circuit

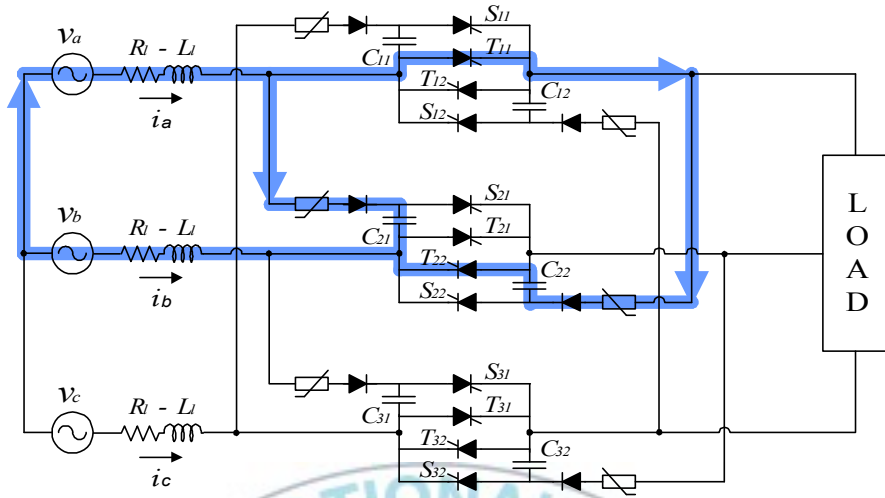


Fig. 2-5 Previous three-phase SSCB and charging loop of C_{21} , C_{22}

그림 2-5는 그림 2-3과 그림 2-4의 회로를 이용하여 3상으로 구성된 기존에 제시된 SSCB이다.^[7-9] 그림 2-5의 굵은 선은 SCR T_{11} , T_{22} 를 턴온하여 b 상의 커패시터 C_{21} , C_{22} 가 선간전압 V_{ab} 에 의해 충전되는 루프를 나타낸다. 그림 2-5의 회로는 그림 2-1의 (b)회로와 같은 차단 원리를 가지므로 단락 사고가 발생하면 신속한 차단이 가능하다.

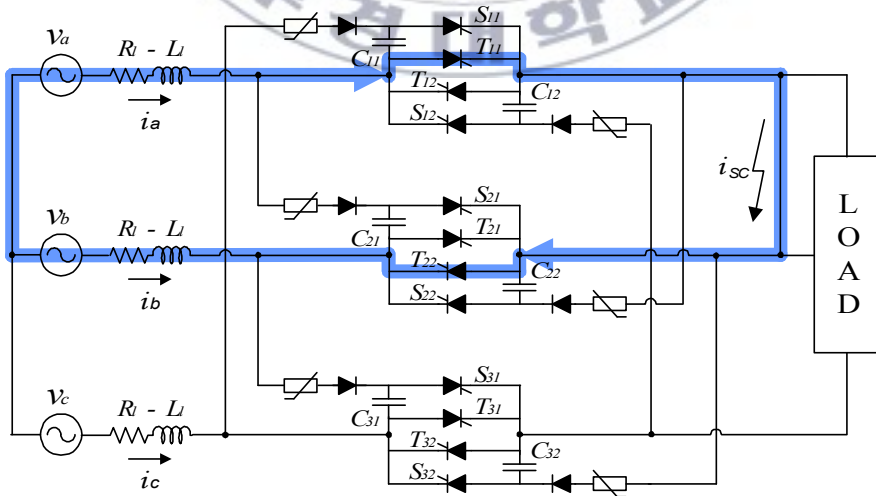


Fig. 2-6 Charging loop when short fault occurs

하지만 그림 2-5의 회로는 재투입과 재차단 동작을 수행하지 못하는 단점이 있다. 커패시터 C_{21} , C_{22} 를 충전하기 위해서는 SCR T_{11} , T_{22} 가 턴온이 되어야 하는데 그림 2-6처럼 단락사고가 지속되고 있는 상태에서 SCR T_{11} , T_{22} 가 턴온이 되면 커패시터 C_{21} , C_{22} 의 충전은 이루어지지 않는다. 다시 말해, a-b 선간에 단락 사고가 발생하면 그림 2-5의 회로는 계통의 정상상태에서 충전된 커패시터의 전압으로 최초의 차단은 가능하다. 하지만 SSCB의 재투입 동작을 수행하기 위해 커패시터를 재충전하는 과정에서 a-b 선간은 단락상태이기 때문에 커패시터의 재충전이 불가능하다. 따라서 그림 2-5의 회로는 단락사고가 유지되는 상태에서 재투입 동작이 불가능하며 단락 사고 상태에서 커패시터를 재충전하기 위해서는 추가적인 장치가 요구된다.

전력계통의 접지 방식은 3상 전원의 중성점과 대지간의 임피던스의 종류에 따라 구별되며 그 종류로는 비접지, 직접접지, 저항접지, 리액터 접지가 있다. 비접지 방식은 계통의 중성점을 접지하지 않는 방식으로 중국, 인도, 리비아 등 동남아 일부 국가와 전 세계 80%의 국가에서 사용하는 방식이다. 국내의 경우에는 도시철도, 선박 및 자체 발전 설비를 갖춘 많은 도서 지역에 비접지 방식이 이용되고 있다. 하지만 우리나라의 송전 선로와 배전 계통은 대부분 직접 접지와 다중 접지를 사용하며 한국전력공사에서는 ‘22.9 kV-Y 중성선 다중접지방식’을 근간으로 운영하고 있다.^[10-11] 이와 같이 국내에서 사용되는 3상 전원의 중성점은 비접지 방식과 직접접지 방식이 함께 사용된다. 따라서 제안한 AC SSCB는 비접지 방식과 직접접지 방식 모두 적용이 가능해야 한다.

이와 같은 문제점들로 인해 AC SSCB에는 다음과 같은 사항이 요구된다.

- a. 사고 전류를 신속하게 차단 할 수 있는 기능
- b. 부하 측의 상태와 관계없이 커패시터의 충전이 가능한 회로
- c. 추가적인 장치 없이 동작책무를 수행할 수 있는 재투입과 재차단
- d. 3상 전원의 비접지 방식과 직접접지 방식 모두 적용이 가능한 회로

이러한 배경으로 본 연구에서는 부하 측의 상태와 관계없이 커패시터의 충전이 가능하고 재투입과 재차단의 동작책무를 수행할 수 있는 새로운 구조의

AC SSCB를 제안한다. 제안하는 AC SSCB는 선간전압 220 [V], 5 [kW]급으로 설계하여 시뮬레이션과 실험을 통해 동작특성을 검증한다. 또한 다른 용량의 계통에 적용이 가능하도록 수식과 그래프를 이용하여 AC SSCB의 설계방향을 제시하고 응용이 가능하도록 한다.



3-2. 제안하는 AC Solid-State Circuit Breaker

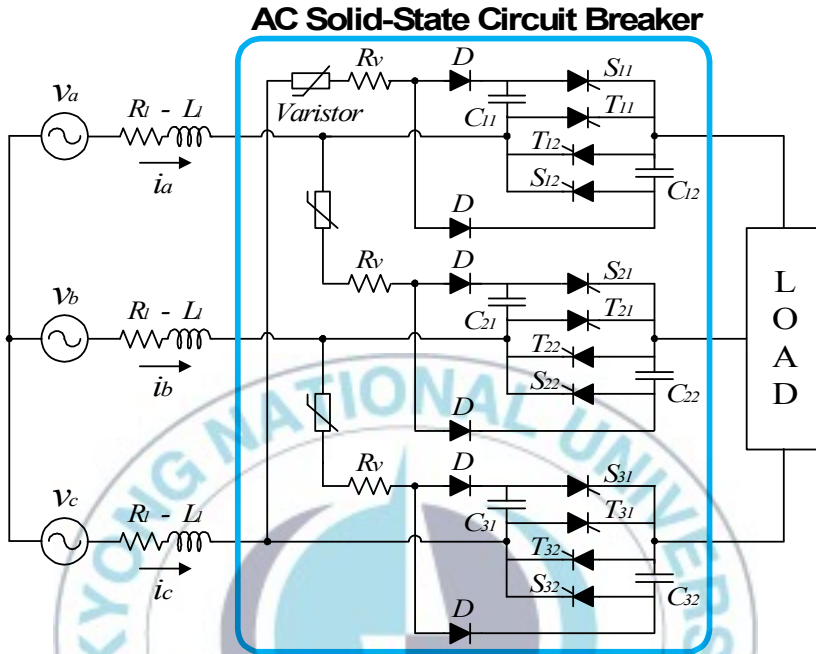


Fig. 3-1 Proposed AC Solid-State Circuit Breaker

그림 3-1은 본 연구에서 제안하는 AC SSCB 회로이다. 제안하는 SSCB는 부하 측에 단락사고가 지속되는 상황에서도 커패시터의 충전이 가능하다. 즉, 부하 측의 상태와 관계없이 커패시터의 재충전이 가능하므로 동작책무에 따른 재투입과 재차단 동작을 수행할 수 있다.

제안하는 SSCB는 4가지 동작 모드로 나누어진다. 4가지 동작 모드는 커패시터를 충전하는 충전 모드, 부하에 에너지를 공급하는 정상 모드, 사고 전류를 차단하는 차단 모드, 재투입 동작을 수행하기 위한 커패시터의 재충전 모드이다. 제안하는 SSCB의 동작 특성은 사고 전류가 가장 큰 경우에서 확인해야 한다. 계통에서 발생하는 사고 전류는 3상 단락 사고일 때 가장 커지므로 본 연구에서는 3상 단락 사고를 모의하여 SSCB의 차단과 재투입 동작을 검증한다. 그림 3-2는 제안하는 AC SSCB의 각 모드에 따른 회로의 동작을 나

타내며 그림 3-3은 각 모드에 따른 동작 파형을 나타낸다. 각 모드의 동작 특성은 다음과 같다.

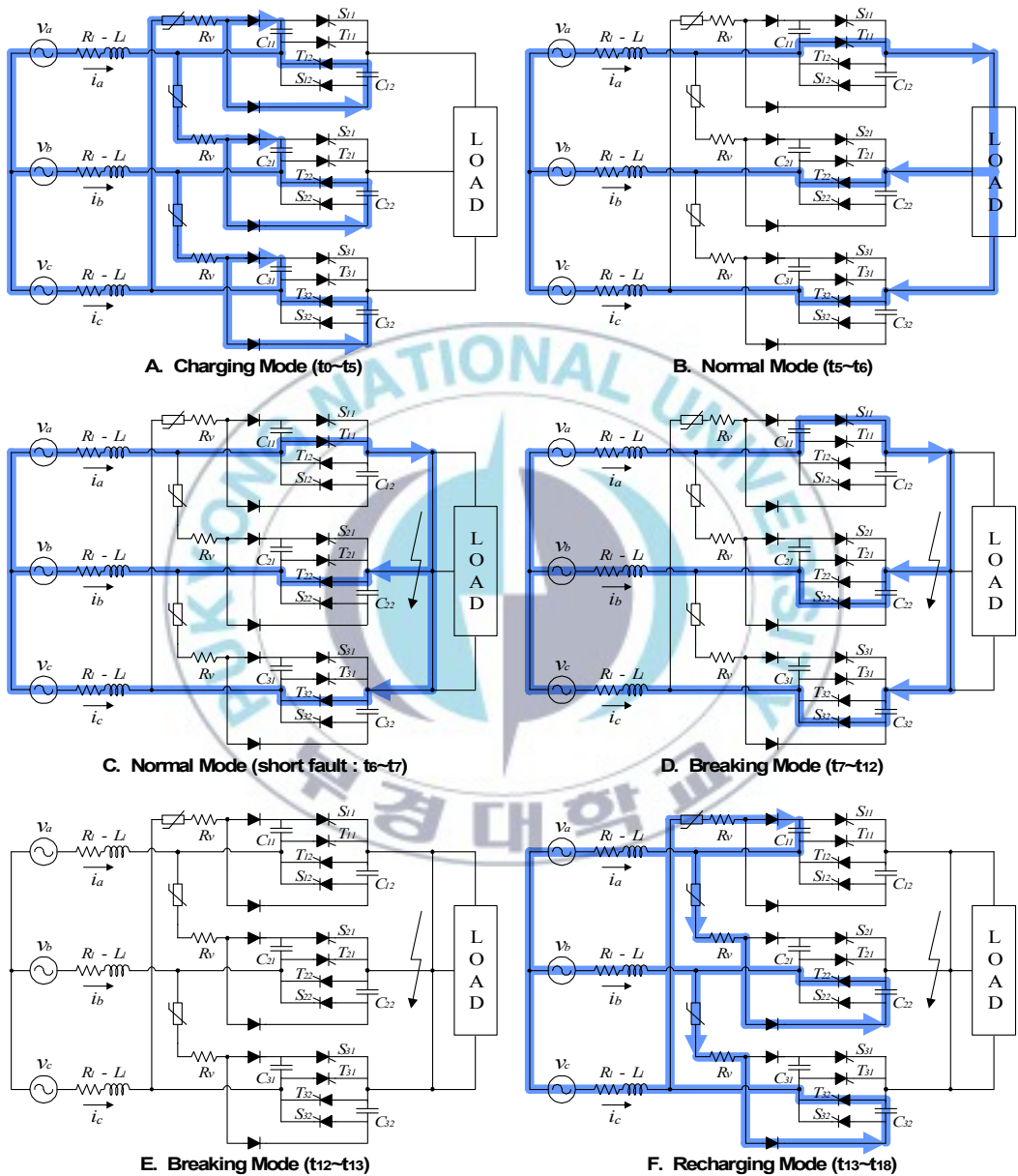


Fig. 3-2 Operating modes of the proposed AC SSCB

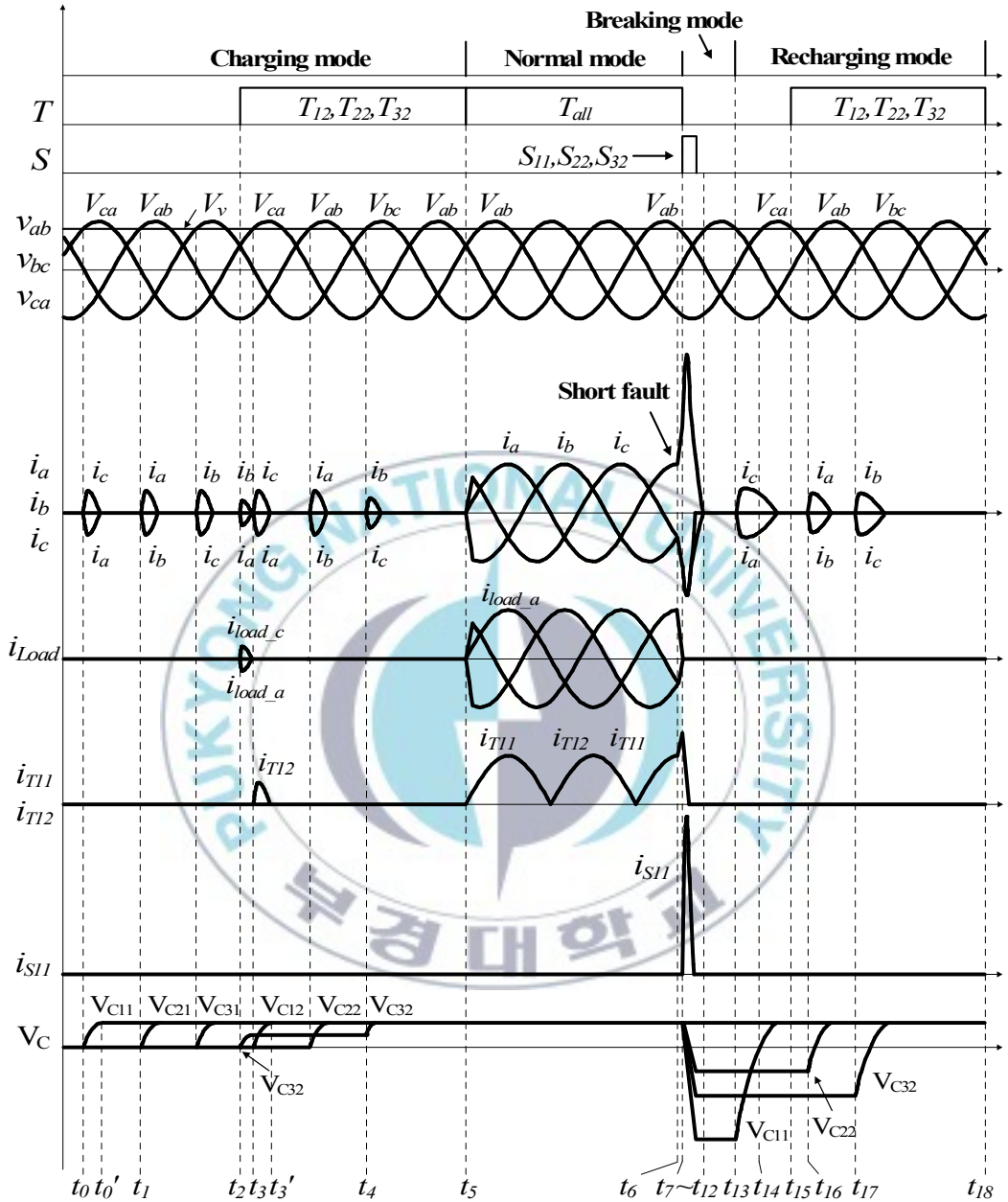
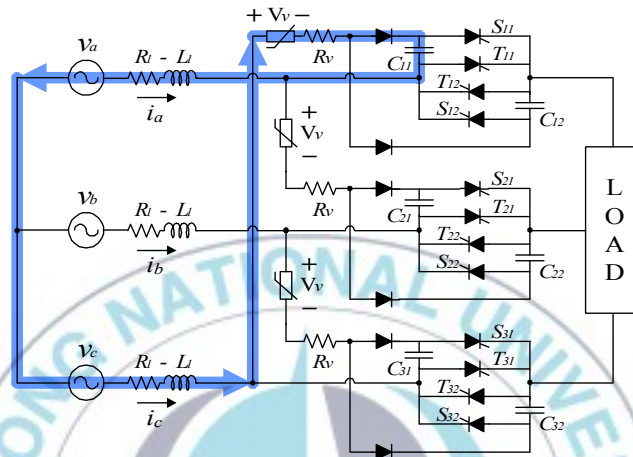


Fig. 3-3 Operating waveforms of the proposed AC SSCB

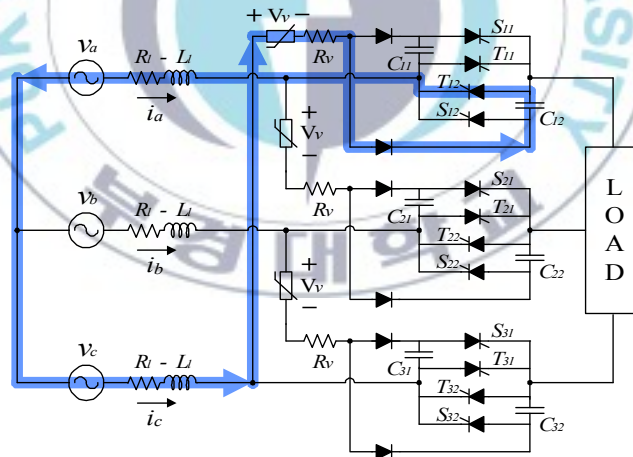
A. Charging Mode ($t_0 \leq t \leq t_5$)

충전 모드는 SSCB의 모든 커패시터를 충전하는 모드이다. SSCB는 충전된 커패시터를 이용하여 사고 전류를 차단하므로 모든 커패시터의 충전이 선행되

어야 한다. 따라서 SSCB의 충전 모드($t_0 \sim t_5$)에서는 선간전압과 배리스터를 이용하여 사고 차단에 요구되는 전압으로 커패시터를 충전하게 된다. 커패시터는 자연충전($t_0 \sim t_2$)이 되는 C_{11} , C_{21} , C_{31} 과 SCR T_{12} , T_{22} , T_{32} 를 이용하여 충전($t_2 \sim t_5$)하는 C_{12} , C_{22} , C_{32} 으로 구분된다.



(a) Charging loop of C_{11} ($t_0 \sim t_0'$)



(b) Charging loop of C_{12} ($t_3 \sim t_3'$)

Fig. 3-4 Charging loop in charging mode

그림 3-4는 선간 전압 V_{ca} 에 의해서 a상의 커패시터 C_{11} 과 C_{12} 가 충전되는 루프를 나타낸다. 그림 3-4의 (a)회로에서 커패시터 C_{11} 은 SCR을 포함하지 않는 충전 루프를 가지므로 선간전압 V_{ca} 가 배리스터의 제한 전압 V_v (Breakdown voltage of varistor)보다 커지게 되면 자연충전($t_0 \sim t_0'$)이 이루어

진다. 하지만 커패시터 C_{12} 는 그림 3-4의 (b)회로처럼 SCR T_{12} 를 포함하는 충전 루프를 가지므로 자연 충전이 되지 않는다. 따라서 C_{12} 는 선간전압 V_{ca} 의 크기가 배리스터의 제한 전압보다 커지는 t_3 에서 SCR T_{12} 를 턴온하여 충전할 수 있다. 그림 3-4와 같은 충전 원리 의해서 3상의 모든 커패시터는 충전이 가능하다. 하지만 선간전압의 크기와 위상에 따라서 SCR T_{12} , T_{22} , T_{32} 를 개별적으로 턴온하는 방법은 복잡한 제어를 요구한다. 따라서 그림 3-3의 충전 모드처럼 $t_2 \sim t_5$ 구간 동안(입력 전원의 1~3 cycle) SCR T_{12} , T_{22} , T_{32} 를 동시에 턴온하면 커패시터 C_{12} , C_{22} , C_{32} 를 충전할 수 있다. 이와 같이 SCR T_{12} , T_{22} , T_{32} 을 동시에 턴온하는 충전 방법은 간단한 제어로 모든 커패시터의 충전이 가능하지만 그림 3-5와 같이 부하를 포함하는 충전 루프가 추가로 발생할 수 있다.

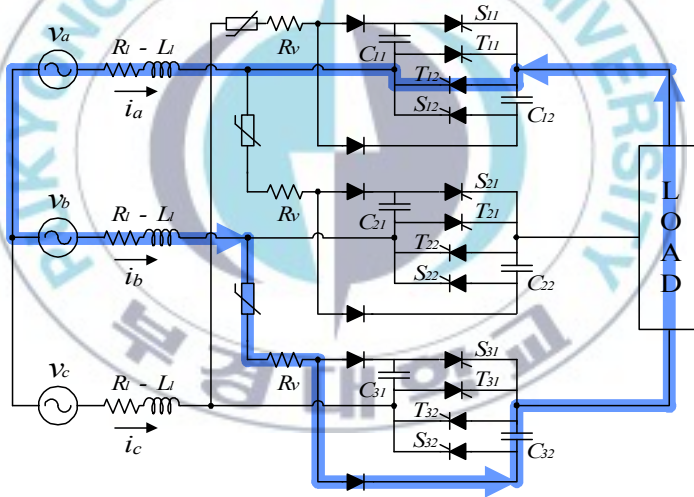


Fig. 3-5 Charging loop of capacitor C_{32} ($t_2 \sim t_3$)

그림 3-5는 그림 3-3의 t_2 에서 SCR T_{12} , T_{22} , T_{32} 을 동시에 턴온하여 커패시터 C_{32} 가 충전되는 루프($t_2 \sim t_3$)를 나타낸다. 커패시터 C_{32} 는 그림 3-3의 t_4 처럼 선간전압 V_{bc} 에 의해 충전이 되어야 하지만 t_2 에서 선간전압 V_{ab} ($V_{ab} < 0$)가 $|V_{ab}| > V_{vristor}$ 조건을 만족한다면 그림 3-5와 같이 부하를 경유하는 충전 루프가 발생한다. 즉, SCR T_{12} , T_{22} , T_{32} 을 동시에 턴온할 때의 선간전압이 $V_{line} < 0$ 와 $|V_{line}| > V_{vristor}$ 조건을 만족하면 그림 3-5와 같은 회로가 한번 발생한다.

다. 하지만 그림 3-5와 같은 충전 루프는 무부하 상태이거나 $V_{line} < 0$ 와 $|V_{line}| > V_{vristor}$ 조건을 만족하지 않는다면 발생하지 않는다. 그리고 그림 3-5의 충전 전류는 부하에 의해서 전류의 크기가 작아지므로 문제되지 않는다. 이와 같이 SCR T_{12} , T_{22} , T_{32} 를 동시에 턴온하면 간단한 SCR 제어로 모든 커패시터가 충전이 가능하다.

B. Normal Mode ($t_5 \leq t \leq t_6$)

B. 정상 모드는 SSCB의 정상 운전 모드으로써 SCR $T_{all}(T_{11}, T_{12}, T_{21}, T_{22}, T_{31}, T_{32})$ 를 턴온하면 그림 3-2의 B회로처럼 부하에 에너지를 전달하게 된다. 정상 모드에서는 전류와 전압을 센싱하여 과전류 및 전압의 세그/스웰 등 사고를 감시하게 된다.

C. Normal Mode (short fault : $t_6 \leq t \leq t_7$)

C. 정상 모드는 t_6 에서 3상 단락사고가 발생하여 사고 전류가 증가하는 구간이다. 단락사고가 발생하였지만 사고전류의 크기는 사고로 판단되는 기준 전류보다 작으므로 SSCB는 정상 동작을 한다. 상전류 i_a 가 점차 증가하여 t_7 이 되면 AC SSCB는 단락 사고로 판단하여 차단 모드가 시작된다.

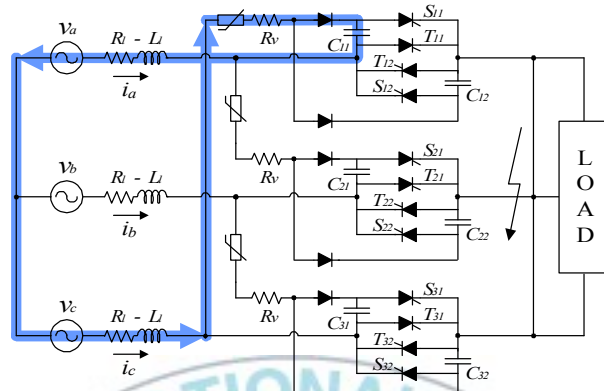
D. Breaking Mode ($t_7 \leq t \leq t_{12}$)

차단 모드는 충전된 커패시터를 이용하여 사고 전류를 차단하는 구간이다. 그림 3-2의 D회로처럼 각 상전류의 방향에 맞는 보조 SCR S_{11}, S_{22}, S_{32} 가 턴온 되면 커패시터 C_{11}, C_{22}, C_{32} 에 의해 메인 SCR T_{11}, T_{22}, T_{32} 이 턴오프가 된다. 모든 상에는 R_1-L_1-C 전류가 흐르게 되며 사고 전류는 차단이 된다. 차단에 이용된 각 상의 커패시터 C_{11}, C_{22}, C_{32} 는 그림 3-3의 V_C 파형처럼 역방향으로 충전이 된다.

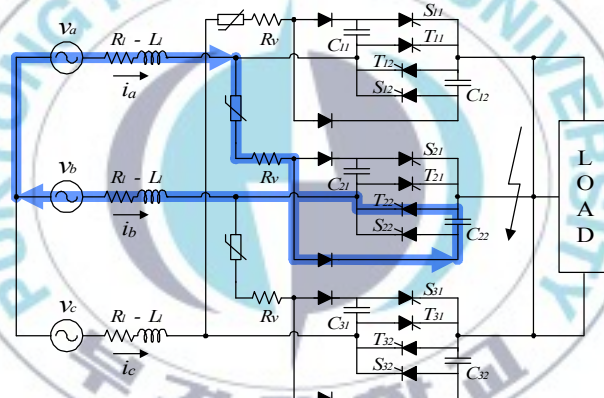
E. Breaking Mode ($t_{12} \leq t \leq t_{13}$)

이 모드는 모든 사고 전류가 차단이 되고 SSCB에 전류가 흐르지 않는 구간이다.

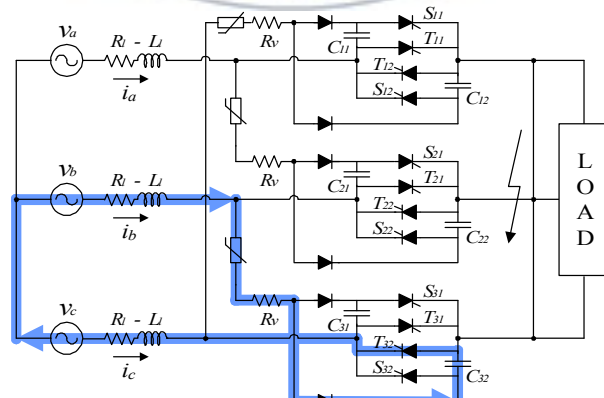
F. Recharging Mode ($t_{13} \leq t \leq t_{18}$)



(a) Charging loop of C_{11} ($t_{13} \sim t_{15}$)



(b) Charging loop of C_{22} ($t_{16} \sim t_{17}$)



(c) Charging loop of C_{32} ($t_{17} \sim t_{18}$)

Fig. 3-6 Charging loop of capacitor in recharging mode

재충전 모드는 차단모드에서 사용된 커패시터를 재충전하는 구간이다. 그림 3-6은 재충전 모드($t_{13} \sim t_{18}$)에서 커패시터 C_{11} , C_{22} , C_{32} 의 재충전 루프를 나타낸다. 커패시터 C_{11} 은 선간전압 V_{ca} 에 의해 자연 충전이 되며 커패시터 C_{22} 와 C_{32} 는 SCR T_{22} 와 T_{32} 를 통해 재충전이 이루어진다. 그림 3-6에서 보이는 바와 같이 커패시터의 재충전은 부하 측을 경유하지 않고 재충전이 이루어진다. 하지만 SCR T_{12} , T_{22} , T_{32} 를 동시에 턴온하면 재충전 모드에서도 충전 모드의 그림 3-5처럼 부하 측을 경유하는 재충전 루프가 발생 할 수 있다. 만약, 단락 회로 사고가 유지 된 상태에서 그림 3-3의 t_{14} 에서 SCR T_{12} , T_{22} , T_{32} 을 턴온한다면 그림 3-7의 재충전 루프가 추가로 발생한다.

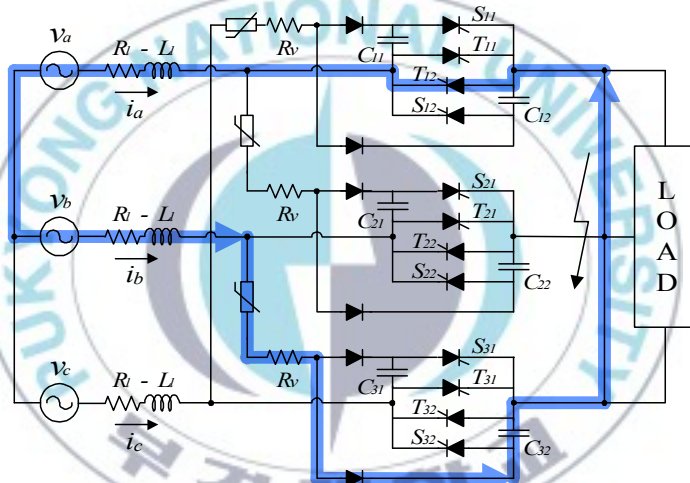


Fig. 3-7 Additional charging loop of capacitor C_{32} ($t_{14} \sim t_{15}$)

그림 3-7은 SCR T_{12} , T_{22} , T_{32} 를 t_{14} 에서 턴온 하였을 때 커패시터 C_{32} 가 재충전되는 재충전 루프를 나타낸다. 그림 3-7의 재충전 루프는 단락 회로를 포함하지만 그림 3-6-(c)의 충전 루프와 임피던스가 같다. 따라서 커패시터는 단락 회로를 통해서 재충전이 이루어져도 문제되지 않는다. 즉, 제안한 SSCB는 부하 측에 단락 상태가 유지되더라도 커패시터의 재충전이 가능하다.

재충전 모드가 완료되면 SSCB는 메인 SCR T_{all} 을 턴온하여 재투입 동작을 하게 되며 부하측에 단락사고가 지속되고 있는 상황이더라도 SSCB는 사고 전류의 재차단이 가능하다.

3-3. AC Solid-State Circuit Breaker의 설계

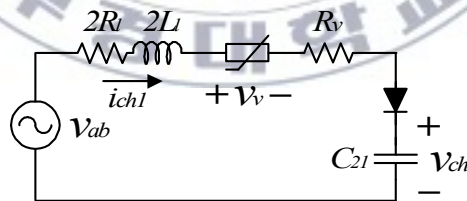
본 논문에서 제안하는 SSCB의 시스템 파라미터는 표 3-1과 같다. SSCB의 R_v , 커패시터, SCR, 다이오드, 배리스터는 충전 모드, 차단 모드, 재충전 모드에서 각 소자에 흐르는 전류와 전압을 고려하여 선정해야 한다. 따라서 제안한 AC SSCB의 각 모드에 따른 등가회로를 구하고 전압과 전류 방정식을 구한다. 각 모드의 전류 해석은 다음과 같으며 전류 방정식은 라플라스 변환을 이용한다.

Table 3-1 System parameter

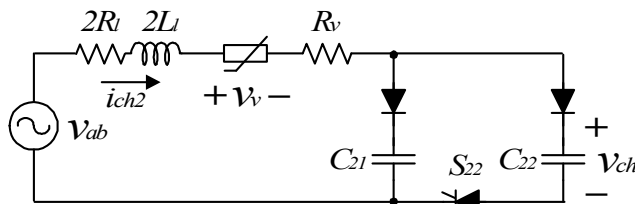
Power rating	5 [kW]
Line voltage	220 [V]
Full load current	13.1 [A]
Line resistance R_l	100 [mΩ]
Line inductance L_l	100 [uH] (0.377%)
Short fault switch	100 [mΩ]
Range of trip settings	13.1 [A] → 50 [A]

3-2-1. AC SSCB의 각 모드에 따른 설계

A. 충전 모드



(a) C_{21} charging circuit



(b) C_{21}, C_{22} charging circuit

Fig. 3-8 Equivalent circuit of charging mode

그림 3-8은 커패시터를 충전하기 위한 충전모드의 등가회로이다. 충전 모드는 그림 3-8의 (a)회로처럼 커패시터 1개가 충전되는 경우와 (b)회로처럼 SCR S₂₂를 턴온하여 2개의 커패시터가 동시에 충전되는 경우로 나누어진다. 배리스터는 전압을 제한하는 특성을 가지므로 선간 전압 V_{ab}가 배리스터의 제한 전압 V_v보다 커지게 되면 충전 전류 i_{ch}는 흐르기 시작한다. 따라서 충전 회로의 입력전압 V_{ab}는 식 (3-1)과 같고 충전 전류 i_{ch1}과 i_{ch2}는 식 (3-2)와 식 (3-3)이 된다. 그리고 커패시터에 충전되는 충전 전압 V_{ch}는 식 (3-4)가 된다.

$$v_{ab}(t) = V_{ab} \sqrt{2} \sin(\omega t + \theta) \quad \left(\theta = \sin^{-1} \left(\frac{V_v}{V_{ab} \sqrt{2}} \right) \right) \quad (3-1)$$

$$I_{ch1}(s) = \frac{V_{ab} \sqrt{2} s (\omega \cdot \cos \theta + s \cdot \sin \theta) - V_v (s^2 + \omega^2)}{2L_l (s^2 + \omega^2) \left(s^2 + \frac{2R_l + R_v}{2L_l} s + \frac{1}{2L_l C} \right)} \quad (3-2)$$

$$I_{ch2}(s) = \frac{V_{ab} \sqrt{2} s (\omega \cdot \cos \theta + s \cdot \sin \theta) - V_v (s^2 + \omega^2)}{2L_l (s^2 + \omega^2) \left(s^2 + \frac{2R_l + R_v}{2L_l} s + \frac{1}{4L_l C} \right)} \quad (3-3)$$

$$V_{ch} = V_{ab} \sqrt{2} - V_v \quad [V] \quad (3-4)$$

충전 모드에서는 커패시터가 과전압으로 충전되는 것을 주의해야 한다. 커패시터에 부족제동의 충전전류가 흐르게 되면 커패시터는 다이오드로 인하여 설계 전압보다 높은 전압으로 충전이 된다. 커패시터의 전압이 커지면 사고 전류의 최대값이 커지게 되므로 더 큰 용량의 SCR이 요구된다. 따라서 저항 R_v와 커패시터 C는 식(3-5)의 조건을 만족하도록 선정해야 한다. 충전 모드의 충전 전류 i_{ch1,2}와 충전 전압 V_{ch}는 다른 모드에 비해 크기가 작으므로 저항 R_v와 커패시터 C는 차단 모드와 재충전 모드를 고려하여 선정한다.

$$R_v \geq \sqrt{\frac{8L_l}{C}} - 2R_l \quad (3-5)$$

B. 차단 모드

그림 3-9는 차단모드($t_7 \sim t_{13}$)에서 SSCB의 동작을 나타낸다. SSCB의 소자는 사고 전류가 가장 커지는 경우를 고려하여 선정해야 한다. 사고전류는 3상 단락사고일 때 가장 크며 그림 3-3의 차단 모드처럼 t_6 에서 3상 단락사고가 발생하면 a상의 사고전류는 가장 커지게 된다.

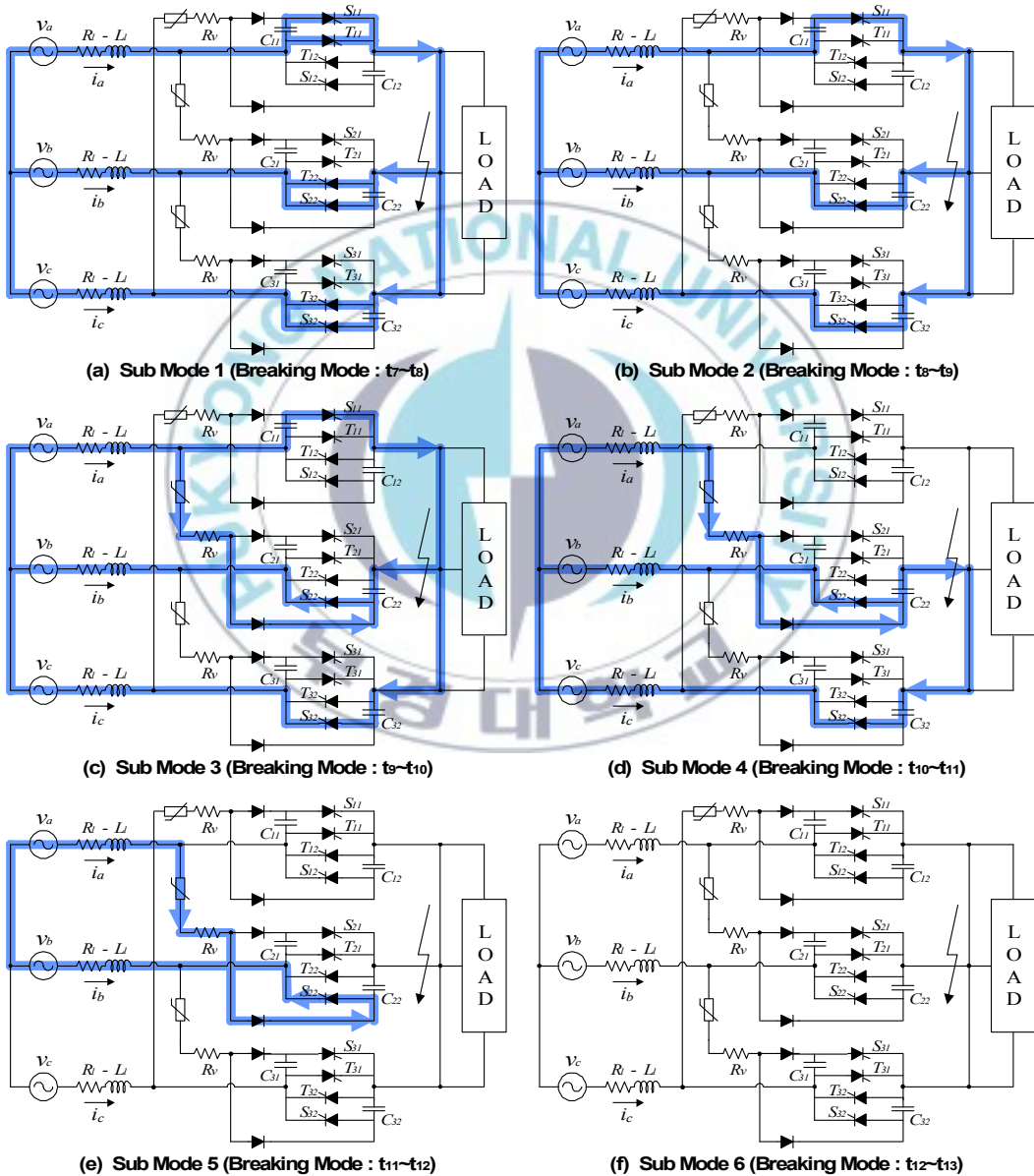


Fig. 3-9 Detailed sub operating modes of breaking mode

그림 3-10은 그림 3-3의 $t_7 \sim t_{12}$ 구간에서 a상에 흐르는 각 소자의 전류 파형을 나타낸다. 그림 3-10의 사고 전류를 차단 할 수 있는 소자로 SSCB를 설계하면 SSCB는 모든 사고의 차단이 가능하다. 따라서 SSCB의 소자를 선정하기 위해서는 그림 3-10의 상전류 i_a 의 최대 전류와 각 소자에 흐르는 전류의 해석이 요구된다.

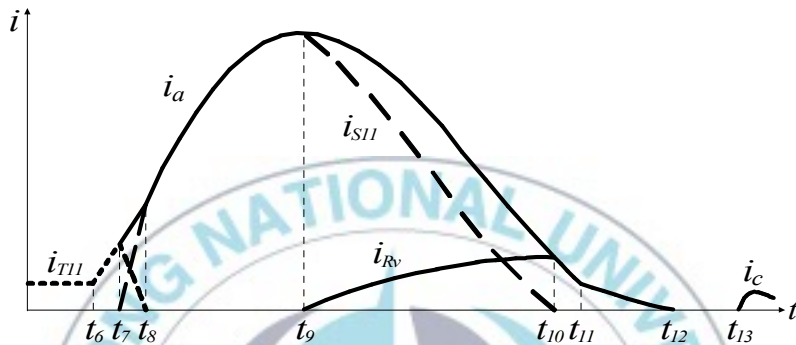


Fig. 3-10 a-Phase Current waveforms in breaking mode

그림 3-10에서 상전류 i_a 의 최대 전류는 배리스터의 제한전압 V_v 와 커패시터의 용량에 의해서 $t_8 \sim t_9$ 구간 또는 $t_9 \sim t_{10}$ 구간에서 나타난다. 그러므로 a상에 흐르는 사고 전류의 최대값을 구하기 위해서는 $t_7 \sim t_{10}$ 구간(모드 1~3)의 전류 해석이 필요하다. 상전압 V_a 는 교류 전원이므로 전류의 해석이 매우 복잡하다. 따라서 SSCB 설계의 편의를 위해서는 전압을 단순화 할 필요성이 있다. t_6 에서 상전압 V_a 는 최대값을 가지므로 전압식은 식 (3-6)과 같다. 그리고 $t_6 \sim t_{10}$ 구간의 시간은 400 [us] 이내로 매우 작으므로 상전압 V_a 는 식(3-7)를 만족한다. 따라서 $t_7 \sim t_{10}$ 구간의 상전압 v_a 는 DC 전압 V_m 으로 계산하여도 무방하다.

$$v_a(t) = V_m \sin(\omega \cdot (t - t_6) + 90^\circ) \quad (t_6 \leq t \leq t_{13}) \quad (3-6)$$

$$v_a(t_{10}) = V_m \sin(\omega \cdot (t_{10} - t_6) + 90^\circ) = 0.99 V_m \simeq V_m \quad (3-7)$$

(a) 서브 모드 1 (차단모드 : $t_7 \leq t \leq t_8$)

그림 3-11은 그림 3-9-(a) 회로의 a상 등가회로이다. 상전류 i_a 는 식 (3-8)이 되며 SCR S_{11} 에 흐르는 전류 i_{S11} 는 식 (3-9)가 된다. 식 (3-8)의 $i_a(t_7)$ 은 단락 사고로 판단하는 기준 전류이다.

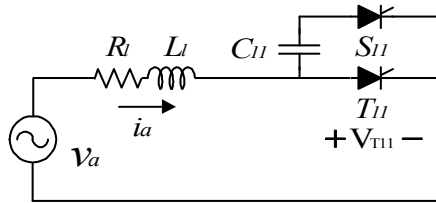


Fig. 3-11 a-Phase equivalent circuit of sub mode 1

$$i_a(t) = \frac{V_m}{R_l} + (i_{a(t_7)} - \frac{V_m}{R_l}) e^{-\frac{R_l}{L_l}(t-t_7)} \quad [A] \quad (3-8)$$

$$i_{S11}(t) = C \cdot V_{S11} \cdot \delta(t) \quad [A] \quad (3-9)$$

$$i_a(t) = i_{S11}(t) + i_{T11}(t) \quad [A] \quad (3-10)$$

전류 i_{S11} 은 식 (3-9)처럼 임펄스 전류가 되지만 상전류 i_a 를 초과하지 못 하므로 SCR S_{11} 은 데미지를 받지 않는다. SCR T_{11} 에 흐르는 전류 i_{T11} 은 t_7 에서 최대값을 가지게 되고 식 (3-10)을 만족하며 점차 감소하게 된다.

(b) 서브 모드 2 (차단모드 : $t_8 \leq t \leq t_9$)

그림 3-12-(a) 회로는 그림 3-9-(b) 회로의 3상 등가회로이며 그림 3-12-(b) 회로는 (a)회로의 불평형 전압을 보상한 3상 등가회로이다. 그림 3-12의 (a)회로에서 a상의 커패시터 전압 V_{C11} 은 다른 상의 커패시터 전압 V_{C22}, V_{C32} 와 전압 방향이 다르므로 n지점의 전압이 불평형 상태이다. a상의 등가회로를 구하기 위해서는 n지점의 전압이 평형 상태가 되어야 하므로 식 (3-11)과 식 (3-12)를 이용하여 커패시터의 보상 전압 V_{Ceq} 를 구할 수 있다. Z는 선로 임피던스 R_l, L_l 과 커패시터 C의 임피던스이며 그림 3-12의 (a)회로와 (b)회로에

흐르는 각 상의 상전류는 같다.

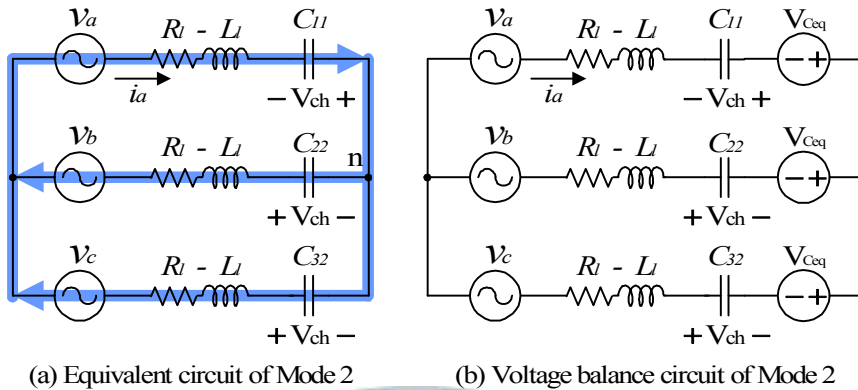


Fig. 3-12 Equivalent circuit of sub mode 2

$$\frac{V_n + V_a - V_{ch}}{Z} + \frac{V_n + V_b + V_{ch}}{Z} + \frac{V_n + V_c + V_{ch}}{Z} = 0 \quad (3-11)$$

$$V_{Ceq} = V_n = -\frac{V_{ch}}{3} [V] \quad (V_a + V_b + V_c = 0) \quad (3-12)$$

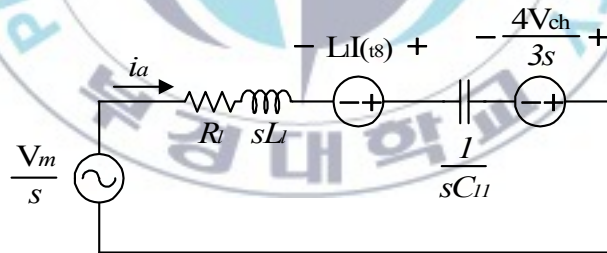


Fig. 3-13 a-Phase laplace equivalent circuit of sub mode 2

그림 3-13은 그림 3-12-(b) 회로의 a상 라플라스 등가회로이다. 따라서 상 전류 i_a 는 식 (3-13)이 되며 $I_{(ts)}$ 는 식 (3-8)로부터 구할 수 있다.

$$I_a(s) = \frac{(V_m + sL I_{(ts)}) + \frac{4}{3} V_{ch}}{L(s^2 + \frac{R}{L}s + \frac{1}{LC})} \quad (3-13)$$

(c) 서브 모드 3 (차단 모드 : $t_9 \leq t \leq t_{10}$)

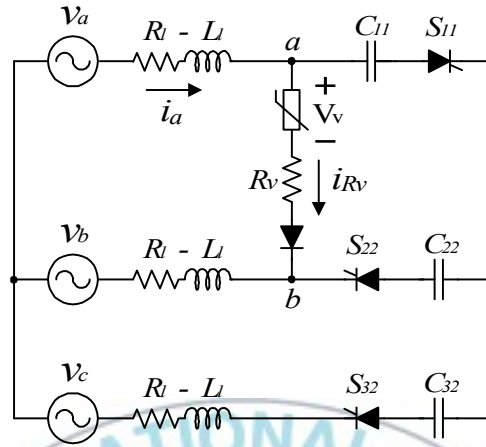
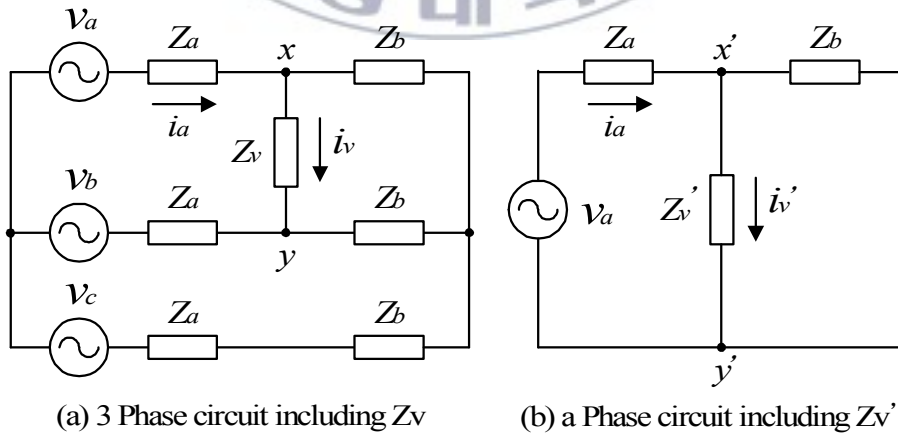


Fig. 3-14 Equivalent circuit of sub mode 3

그림 3-14는 그림 3-9-(c) 회로의 3상 등가회로이다. t_9 가 되면 C_{11} 과 C_{22} 에 충전되는 전압의 합($V_{C11}+V_{C22}$)이 배리스터의 제한 전압 V_v 보다 커지므로 전류 i_{Rv} 가 흐르게 된다. 전류 i_{Rv} 는 모드 3에서 최대값을 가지며 커패시터 C는 역방향으로 최대 충전이 되므로 그림 3-14의 전류 해석은 반드시 필요하다. 그림 3-14의 회로는 불평형 회로이므로 a상의 등가회로는 다음과 같이 구할 수 있다.



(a) 3 Phase circuit including Z_v

(b) a Phase circuit including Z_v'

Fig. 3-15 Simple circuit of Fig. 3-14

그림 3-15의 (a)회로는 그림 3-14 회로를 간단하게 나타낸 것이며 (b)회로는 (a)회로의 a상 등가 회로이다. 그림 3-15-(a)회로로부터 테브넝 정리를 이용하여 그림 3-15-(b)회로의 Z_v' 를 구한다면 그림 3-14의 a상 등가회로를 구할 수 있다. 그림 3-15-(a) 회로에서 xy 단자의 테브넝 등가 전압과 테브넝 등가 임피던스는 식 (3-14)와 식 (3-15)가 된다. 그리고 그림 3-15-(b) 회로에서 $x'y'$ 단자의 테브넝 등가 전압과 테브넝 등가 임피던스는 식 (3-16)과 식 (3-17)이 된다.

$$V_{xy} = \frac{Z_b}{Z_a + Z_b} (V_a - V_b) = \frac{3Z_b V_a}{2(Z_a + Z_b)} \quad (V_a = -\frac{V_b}{2}) \quad (3-14)$$

$$Z_{xy} = \frac{2Z_a Z_b}{Z_a + Z_b} \quad (3-15)$$

$$V_{x'y'} = \frac{Z_b}{Z_a + Z_b} V_a = \frac{2}{3} V_{xy} \quad (3-16)$$

$$Z_{x'y'} = \frac{Z_a Z_b}{Z_a + Z_b} \quad (3-17)$$

그림 3-15-(a)회로의 전류 i_v 는 그림 3-15-(b)회로의 전류 i_v' 와 같아야 하므로 식(3-18)이 된다.

$$i_v = i_v' = \frac{V_{xy}}{Z_{xy} + Z_v} = \frac{V_{x'y'}}{Z_{x'y'} + Z_v'} \quad (3-18)$$

식(3-18)을 정리하면 Z_v' 는 식 (3-19)가 된다.

$$Z_v' = \frac{2}{3} Z_v + \frac{1}{3} \frac{Z_x Z_y}{Z_x + Z_y} \quad (3-19)$$

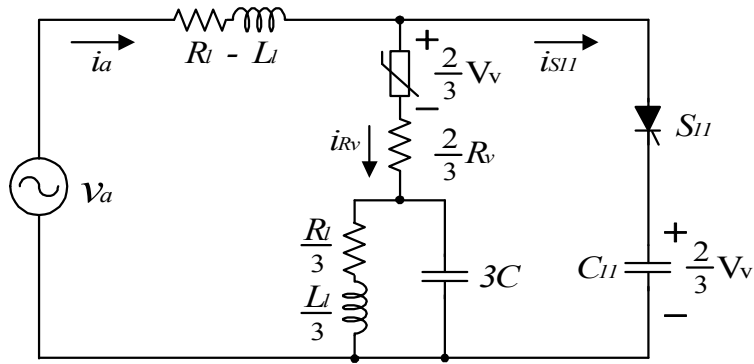


Fig. 3-16 a-Phase equivalent circuit of sub mode 3

그림 3-16은 식 (3-19)를 이용하여 구한 그림 3-14 회로의 a상 등가회로이다. 그림 3-16에서 상전류 i_a 를 구하기 위해서는 매우 복잡한 계산이 요구된다. 따라서 그림 3-16의 회로를 간소화 할 필요가 있다. 그림 3-16의 $L/3$ 은 $t_9 \sim t_{10}$ 구간에서 매우 큰 임피던스로 동작하며 $3C$ 는 매우 작은 임피던스로 동작한다. 따라서 그림 3-16은 그림 3-17과 같이 간소화 할 수 있다.

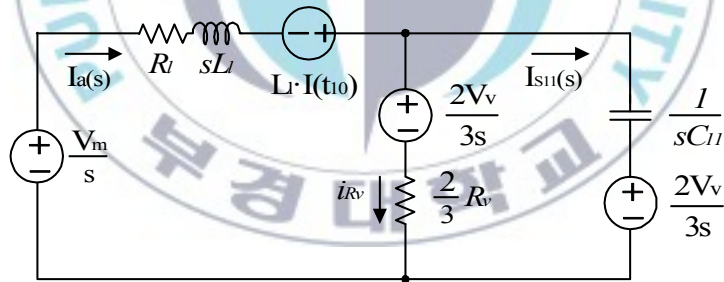


Fig. 3-17 a-Phase laplace equivalent circuit of sub mode 3

그림 3-17의 상전류 i_a 와 그림 3-14의 상전류 i_a 는 거의 같으며 최대값의 차이는 수십 [mA] 이내로 매우 작다. 그림 3-17의 전류식은 다음과 같다.

$$I_a(s) = \frac{(V_m - \frac{2}{3}V_v + sL_t I(t_9))(s + \frac{1}{R'_v C})}{L_t s(s^2 + (\frac{R_l}{L_l} + \frac{1}{R'_v C})s + \frac{(R_l + R'_v)}{R'_v L_l C})} \quad (R'_v = \frac{2}{3}R_v) \quad (3-20)$$

$$I_{S11}(s) = \frac{(V_m - \frac{2}{3}V_v + sL_l I_{(t9)})}{L_l(s^2 + (\frac{R_l}{L_l} + \frac{1}{R_v' C})s + \frac{(R_l + R_v')}{R_v' L_l C})} \quad (R_v' = \frac{2}{3}R_v) \quad (3-21)$$

$$i_{Rv}(t) = i_a(t) - i_{S11} [A] \quad (3-22)$$

상전류 i_a 의 최대값은 L_l , V_v , C 에 의해 결정되어지며 각 소자의 용량에 따른 상전류 i_a 의 최대값은 그림 3-18과 그림 3-19가 된다.

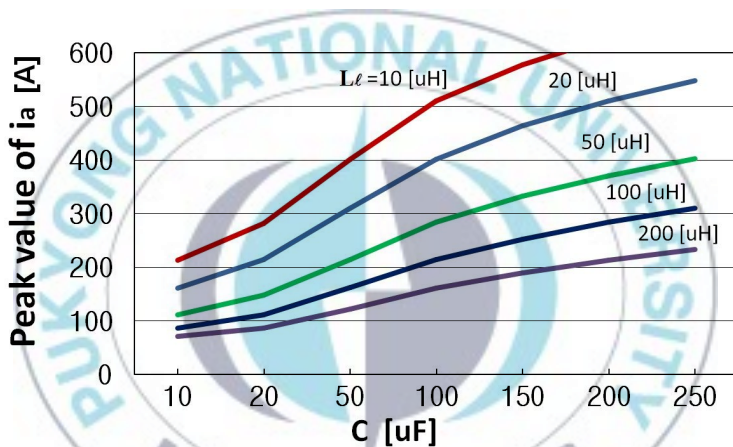


Fig. 3-18 Peak value of current i_a when C and L_l change

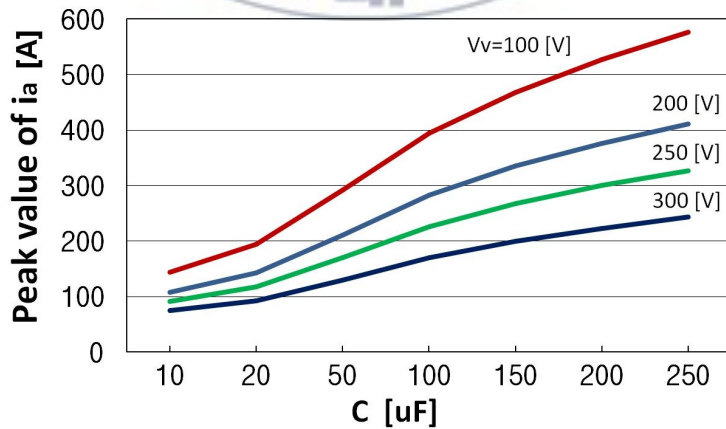


Fig. 3-19 Peak value of current i_a when C and V_v change

배리스터의 제한 전압 V_v 가 커지면 식 (3-4)에 의해 커패시터의 충전 전압은 작아진다. 따라서 그림 3-19에서 커패시터 C의 용량과 충전 전압이 작을수록 상전류 i_a 의 최대값은 작아진다. 하지만 커패시터 C의 용량과 충전 전압 V_{ch} 가 작아지면 커패시터의 전압 V_C 는 $V_C > 0$ 구간이 짧아지게 되므로 그림 3-11회로에서 SCR T_{11} 의 t_q (turn-off time)을 확보하지 못하여 SCR T_{11} 이 turn-off 되지 않는다. 따라서 배리스터 전압 V_v 와 커패시터 C의 용량은 SCR의 t_q 를 고려하여 선정해야 한다.

커패시터의 전압 V_c 는 그림 3-3의 차단 모드에서 보이는 바와 같이 전류 i_{S11} 에 의해 역방향으로 충전이 된다. 그림 3-10의 t_{10} 이 되면 전류 i_{S11} 는 0 [A]가 되며 커패시터 C_{11} 의 전압은 최대값을 가진다. 저항 R_v 가 커질수록 전류 i_{Rv} 는 감소하고 전류 i_{S11} 이 커지므로 커패시터의 전압은 커지게 된다. 배리스터의 제한 전압 V_v 와 저항 R_v 에 따른 커패시터의 최대 전압은 그림 3-20과 같다.

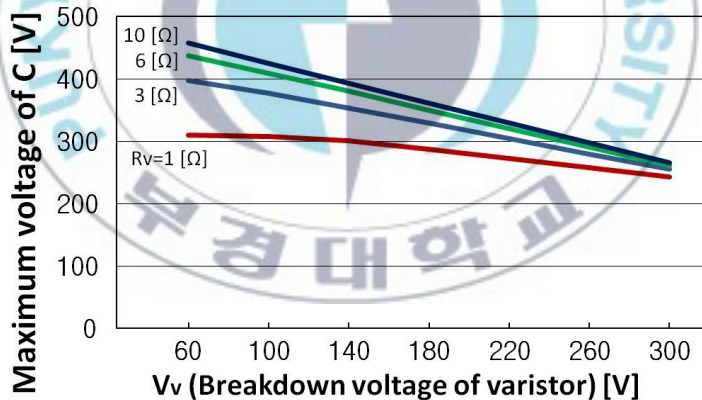


Fig. 3-20 Maximum voltage of C when V_v and R_v change

C. 재충전 모드

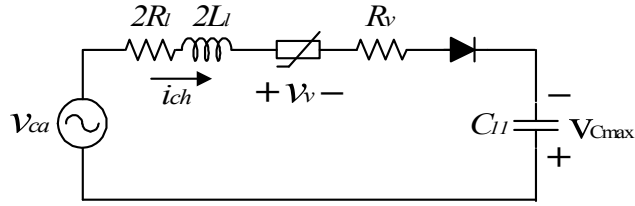


Fig. 3-21 Equivalent circuit of recharging mode

그림 3-21은 재충전 모드에서 커패시터 C_{l1} 이 재충전되는 그림 3-6-(a)의 등가회로이다. 그림 3-7처럼 단락 회로를 포함하는 충전 루프의 등가회로도 그림 3-21과 같다. 재충전 모드는 충전 모드와는 달리 커패시터가 역방향으로 충전이 되어있다. 따라서 그림 3-3의 t_{13} 에서 순간 전압 V_{ca} 는 배리스터 제한 전압 V_v 보다 작으나 식 (3-22)를 만족하면 커패시터의 재충전이 시작된다.

$$v_{ca}(t) + V_{Cmax} \geq V_v \quad (22)$$

재충전 회로의 입력 전압 v_{ca} 는 식 (3-23)이 되며 재충전 전류 i_{ch3} 는 식 (3-24)가 된다. 커패시터에 충전되는 최종 전압은 충전 모드의 식 (3-4)와 같다.

$$v_{ca}(t) = V_{ca} \sqrt{2} \sin(\omega t + \theta_2) \quad \left(\theta_2 = \sin^{-1} \left(\frac{V_v - V_{Cmax}}{V_{ca} \sqrt{2}} \right) \right) \quad (3-23)$$

$$I_{ch3}(s) = \frac{s V_{ca} \sqrt{2} (\omega \cos \theta + s \sin \theta) + (V_{Cmax} - V_v)(s^2 + \omega^2)}{2L_l (s^2 + \omega^2) \left(s^2 + \frac{2R_l + R_v}{2L_l} s + \frac{1}{2L_l C} \right)} \quad (3-24)$$

배리스터 제한 전압 V_v 와 커패시터 C 는 차단모드에서 선정되므로 커패시터의 재충전 시간은 저항 R_v 를 이용하여 제어할 수 있다. 저항 R_v 가 크면 커패시터의 재충전 시간이 길어지고 커패시터의 최대 전압이 커지게 된다. 따라서 저항 R_v 는 식 (3-5)를 만족하는 범위 내에서 최저 저항값으로 선정한다.

AC SSCB의 설계순서와 소자의 선정 기준은 다음과 같이 요약이 되며 AC SSCB와 제어회로는 그림 3-22와 같이 구성한다.

- AC SSCB가 설치되는 계통의 선로 임피던스 R_l, L_l 측정한다.
- 단락사고로 판별하는 차단 기준 전류(전부하 전류의 3~4배)를 선정한다.
- 차단 모드에서 커패시터가 방전 할 때 $V_c > 0$ 구간이 SCR의 t_q 를 확보할 수 있도록 커패시터의 용량과 충전전압을 선정한다. (차단모드 참조)
- 커패시터의 충전전압과 선간 전압으로부터 식 3-4을 이용하여 배리스터의 제한 전압을 선정한다.
- 식 3-5를 이용하여 R_l, L_l 과 커패시턴스로부터 R_v 를 산출한다.
- a~e과정에서 선정된 소자값을 차단모드의 수식에 적용하여 각 소자의 최대 전류와 최대전압을 산출한다.
- f에서 산출된 결과값을 이용하여 SCR, Diode 및 각 소자를 최종 선정한다.

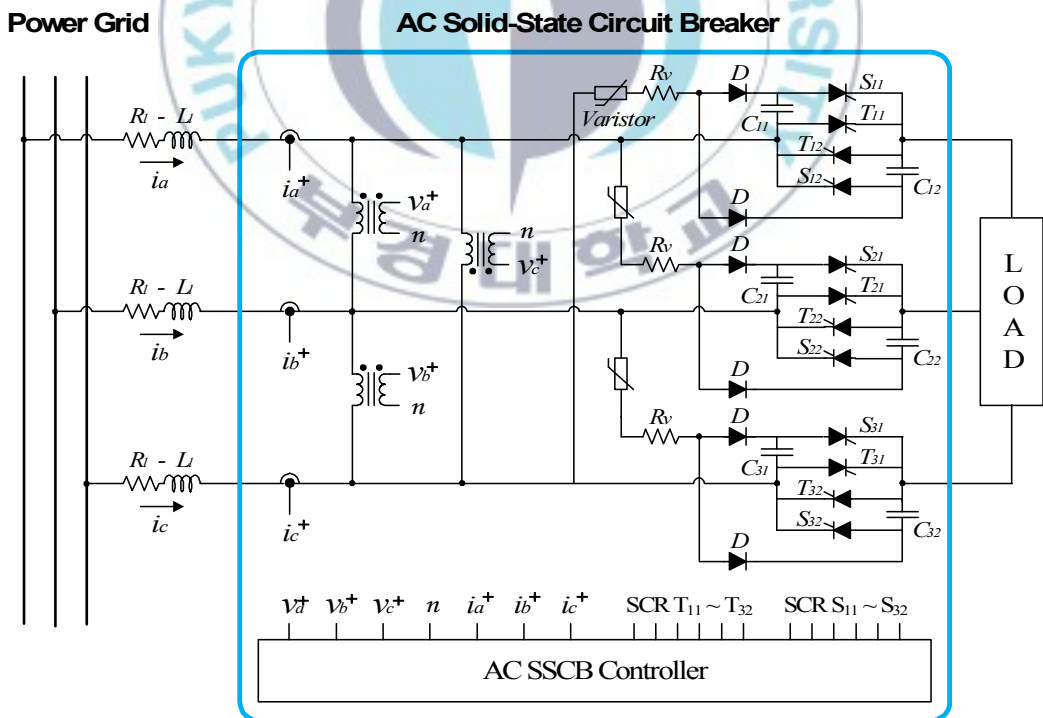


Fig. 3-22 AC SSCB and Control circuit

제안한 AC SSCB는 3-2-1절에서 비접지 방식의 3상 전원에 적용하여 설계되었다. 하지만 제안하는 AC SSCB는 집적 접지방식의 3상 전원에도 적용이 가능하다. 3상 전원의 중성점이 집적 접지방식이라도 제안하는 AC SSCB는 구조적으로 변경되지 않으며 충전 모드 및 차단모드의 동작 특성은 동일하다. 다만 직접 접지된 3상 전원에 AC SSCB를 적용 할 때 그림 3-23과 같은 경우를 고려해야 한다.

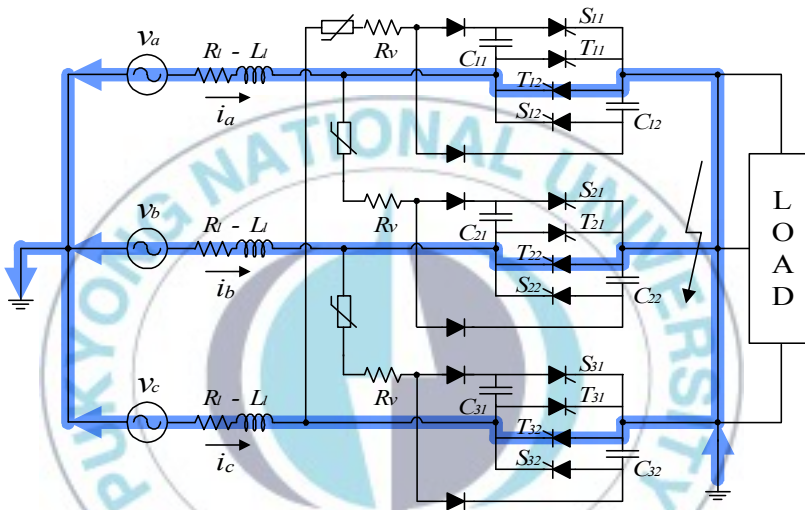


Fig. 3-23 Recharging loop of AC SSCB in the 3-phase ground fault

그림 3-23은 3상 지락 사고가 지속되고 있는 상황에서 AC SSCB의 재충전 동작 시 전류의 흐름을 나타낸다. 계통에 지락 사고가 발생하면 제안한 AC SSCB는 신속한 차단이 가능하다. 하지만 커패시터를 재충전하기 위해 SCR T_{12} , T_{22} , T_{32} 를 턴온하면 지락 사고의 경우에는 그림 3-23처럼 전류가 흐르게 되므로 커패시터의 재충전이 이루어지지 않게 된다. 따라서 지락 사고가 유지되고 있는 상태에서 SSCB의 재충전 동작을 하게 되면 사고의 재차단이 불가능해진다. 이와 같은 경우는 3상 전원의 직접 접지방식에서만 나타나므로 비접지 방식에서는 문제가 발생하지 않는다. 하지만 중성점이 직접접지 방식인 경우에도 제안한 AC SSCB는 적용이 가능해야 하므로 이와 같은 문제는 다

음과 같은 방법으로 해결할 수 있다.

(1) 재충전 모드-A

계통에 지락 사고가 발생하면 AC SSCB의 차단 동작에 의해 사고 전류는 차단이 되고 AC SSCB는 재충전 모드를 갖게 된다. 재충전 모드에서 커패시터 C_{11} , C_{21} , C_{31} 은 선간 전압에 의해 자연 재충전이 이루어진다. 하지만 지락 사고가 지속되고 있는 상황에서 커패시터 C_{12} , C_{22} , C_{32} 을 재충전하기 위해 SCR T_{12} , T_{22} , T_{32} 를 턴온하게 되면 그림 3-23처럼 커패시터 C_{12} , C_{22} , C_{32} 의 재충전은 이루어지지 않는다. 따라서 중성점이 직접방식인 경우에는 SSCB의 재충전 모드를 그림 3-24처럼 동작하면 재차단이 가능하다.

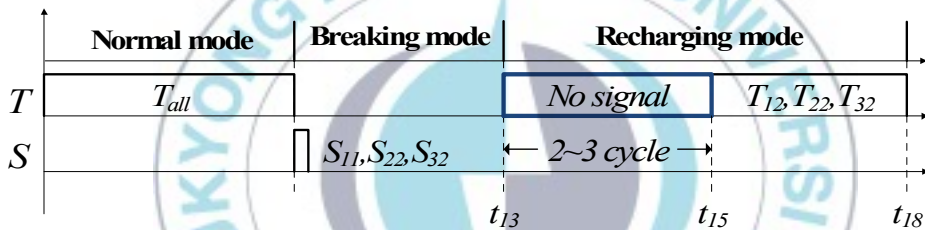


Fig. 3-24 Recharging Mode-A

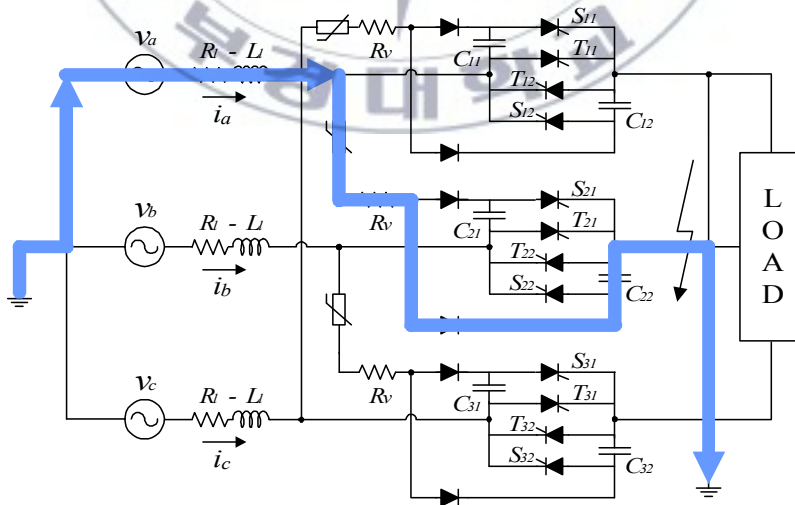


Fig. 3-25 Recharging loop of C_{22} in the 3-phase ground fault

SSCB의 차단모드가 완료되면 그림 3-24처럼 재충전 모드에서 즉시 SCR T_{12} , T_{22} , T_{32} 를 턴온하지 않고 약 2~3 cycle의 무신호 구간을 가진다. 그러면 SSCB에는 2~3 cycle의 시간동안 그림 3-25와 같은 재충전 루프가 발생한다.

그림 3-25는 지락 사고 일 때 커패시터 C_{22} 의 재충전 루프를 나타낸다. 사고의 차단 이후에 지락 사고가 지속되면 커패시터 C_{22} 는 그림 3-25와 같은 루프에 의해 자연 재충전이 이루어진다. 따라서 지락 사고가 지속되는 상황에서는 $t_{13} \sim t_{15}$ 구간에서 커패시터 C_{12} , C_{22} , C_{32} 가 순차적으로 재충전이 이루어진다. 커패시터 C_{22} 에는 $V_a - V_v$ 크기의 전압으로 재충전이 이루어진다. 이 때 커패시터 C_{22} 에 재충전 되는 전압이 사고의 차단이 가능한 최소 전압으로 선정된다면 지락사고가 발생하더라도 재투입과 재차단 동작이 가능하게 된다. 2~3 cycle의 무신호 구간이 지나면 SCR T_{12} , T_{22} , T_{32} 가 턴온이 되며 지락 사고가 지속되는 상황이라면 지락 사고가 다시 검출되고 무신호 구간에서 충전된 전압에 의해 재차단 동작을 하게 된다. 이때의 재충전 모드에서 SCR T_{12} , T_{22} , T_{32} 를 턴온하는 것은 하나의 재투입 동작과 같다. 이와 같이 그림 3-25에서 재충전되는 커패시터의 전압을 차단이 가능하도록 설계한다면 재투입과 재차단 동작이 가능하다.

(2) 재충전 모드-B

지락 사고가 지속되는 상황에서 SCR T_{12} , T_{22} , T_{32} 를 턴온하면 그림 3-23과 같이 사고 전류가 흐르게 된다. 따라서 지락사고가 발생하면 재충전 모드는 그림 3-26과 같이 동작한다. 그림 3-27은 SCR T_{11} , T_{21} , T_{31} 를 턴온하였을 때 SSCB의 동작을 나타낸다.

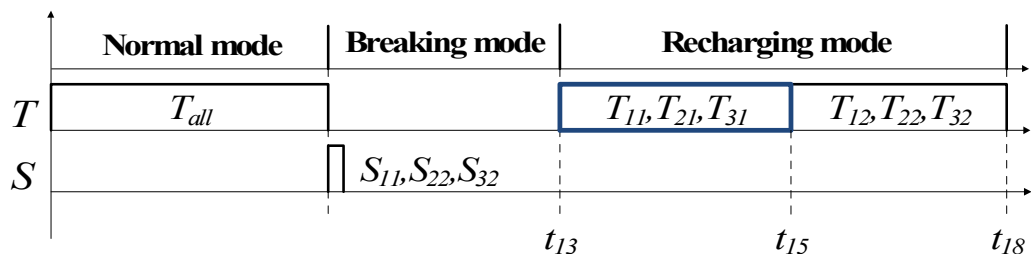


Fig. 3-26 Recharging Mode-B

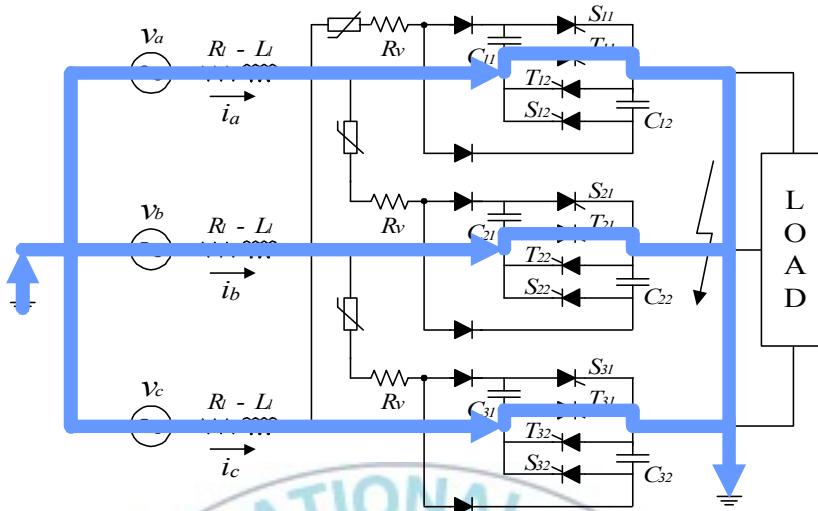


Fig. 3-25 Recharging loop of C_{22} in the 3-phase ground fault

커패시터 C_{11} , C_{21} , C_{31} 은 지락 사고에 관계없이 선간전압에 의해 재충전이 이루어지므로 사고 전류가 검출되면 재차단이 언제나 가능하다. 따라서 SCR T_{11} , T_{21} , T_{31} 를 동시에 턴온하면 지락사고의 지속 여부가 검출이 가능하다. 그림 3-27에서 나타나듯이 SCR T_{11} , T_{21} , T_{31} 이 턴온되면 지락 사고 전류가 흐르게 되므로 지락 사고 지점의 검출이 가능하다. 이것을 반복하다가 더 이상 흐르지 않으면 지락 사고가 복구가 되었으므로 SCR T_{12} , T_{22} , T_{32} 를 동시에 턴온하는 재충전 모드를 거친후 SSCB는 재투입 동작을 하면 된다. 따라서 SCR T_{11} , T_{21} , T_{31} 를 동시에 턴온하는 동작 또한 일종의 재투입 동작이라 할 수 있다. 따라서 그림 와 같이 중성점 직접 접지를 한 경우에는 재충전 모드를 보완하여 동작한다면 재투입과 재차단의 동작책무 수행이 가능하다.

3-4. 시뮬레이션 및 실험 결과

Table 3-2 Experimental model parameters

Handling Power	5 [kW], 220 [V]
Varistor	260 [V]
Rv	3 [Ω], 20 [W]
C	100 [μ F], 440 [VAC]
SCR	1200[V], i_{av} =40[A], i_{peak} = 800[A]
Diode	1200[V], i_{av} =40[A], i_{peak} = 800[A]

표 3-2는 SSCB의 각 모드를 고려하여 선정된 소자의 파라미터이다. 제안한 SSCB는 3상 단락 사고를 모의하여 동작 특성을 검증하였고 재충전은 3상 단락 사고 상태에서 수행되었다. 각 모드의 실험 결과는 다음과 같다.

A. 충전 모드

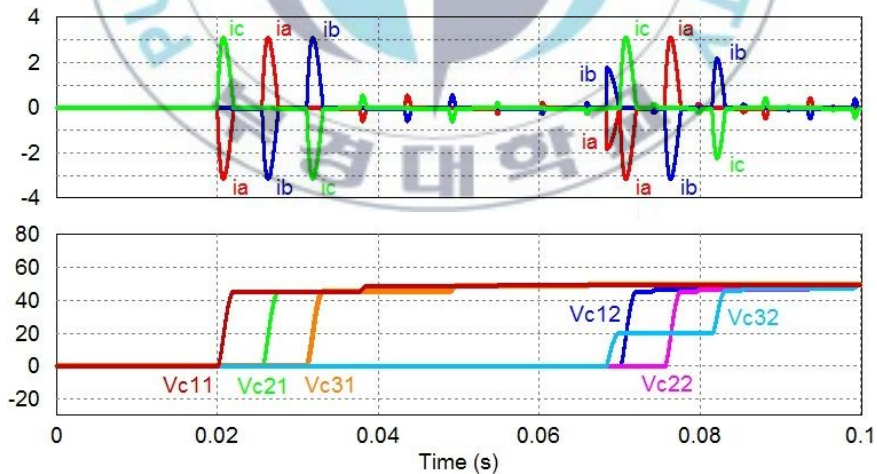


Fig. 3-23 Current i_a , i_b , i_c and voltage V_{C11} , V_{C12} , V_{C21} , V_{C22} , V_{C31} , V_{C32} simulation waveforms in charging mode

그림 3-23은 충전 모드($t_0 \sim t_5$)에서 전류 i_a , i_b , i_c 와 커패시터 전압의 시뮬레이

선 파형이다. 그림 3-24는 그림 3-23의 실험 파형이다. SCR T_{12} , T_{22} , T_{32} 을 t_2 에서 턴온하여 그림 3-5의 충전 전류($t_2 \sim t_3$)가 흐르는 것을 확인 할 수 있다.

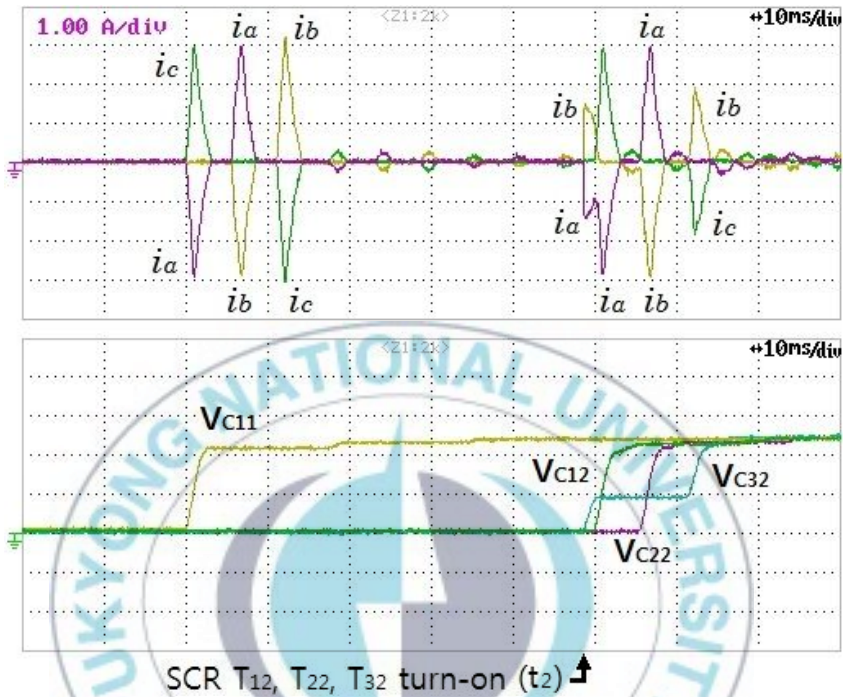


Fig. 3-24 Measured Current i_a , i_b , i_c and voltage V_{c11} , V_{c12} , V_{c22} , V_{c32} waveforms in charging mode

B. 차단 모드

그림 3-25는 차단모드에서 a상에 흐르는 전류 i_a , i_{Rv} , i_{S11} , i_{T11} 와 차단모드를 확대한 시뮬레이션 파형이다. 그림 3-26은 그림 3-25의 실험 파형이며 사고 전류가 400 [us]이내로 차단되는 것을 확인 할 수 있다. 시뮬레이션 결과와 실험 측정 결과가 잘 일치하는 것을 볼 수 있다.

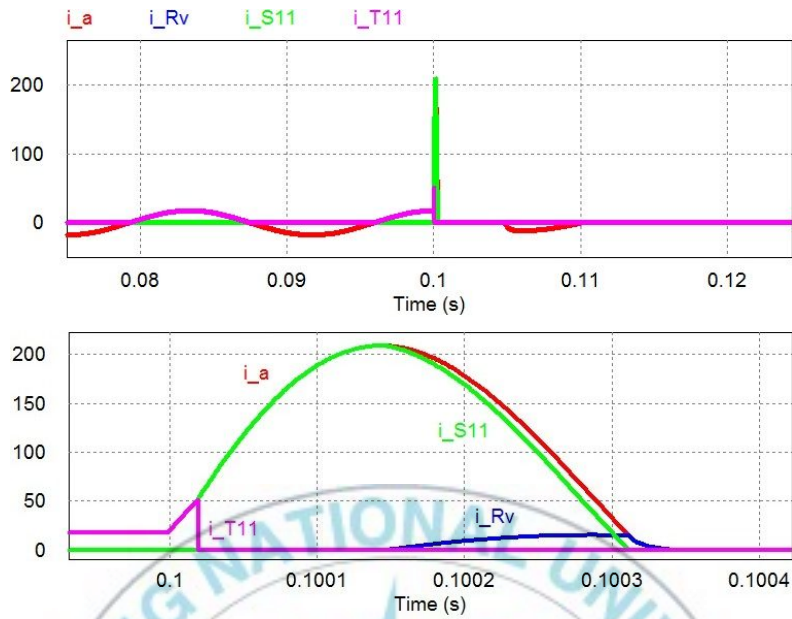


Fig. 3-25 Current i_a , i_{Rv} , i_{T11} and i_{S11} simulation waveforms in breaking mode

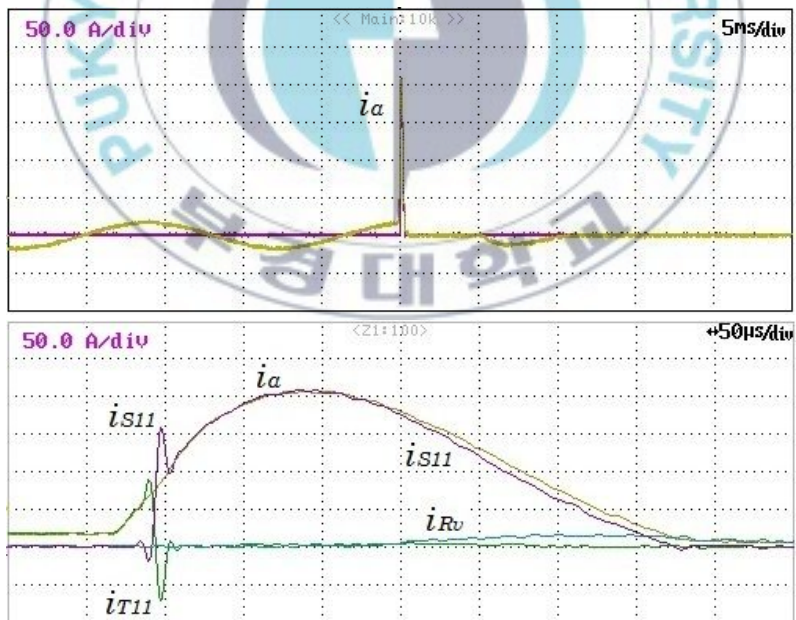


Fig. 3-26 Measured current i_a , i_{Rv} , i_{T11} and i_{S11} waveforms in breaking mode

C. 재충전 모드

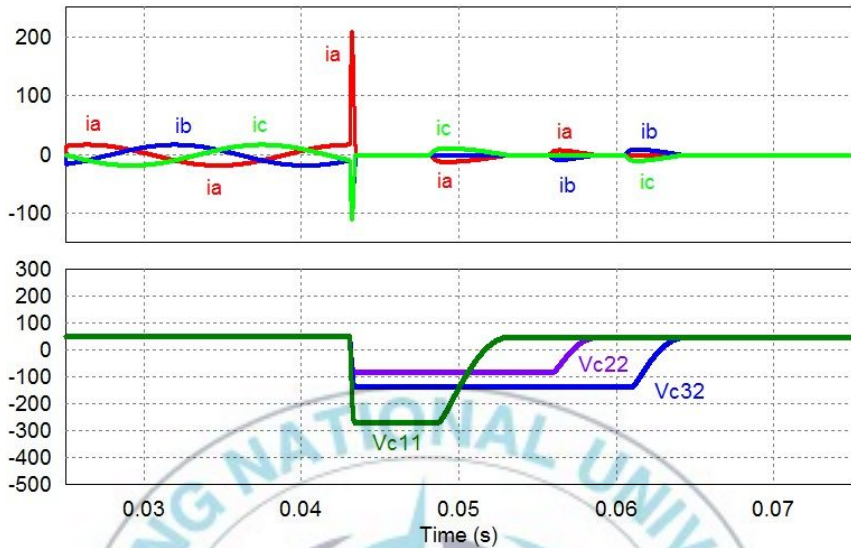


Fig. 3-27 Current i_a , i_b , i_c and voltage V_{C11} , V_{C22} , V_{C32} simulation waveforms in recharging mode

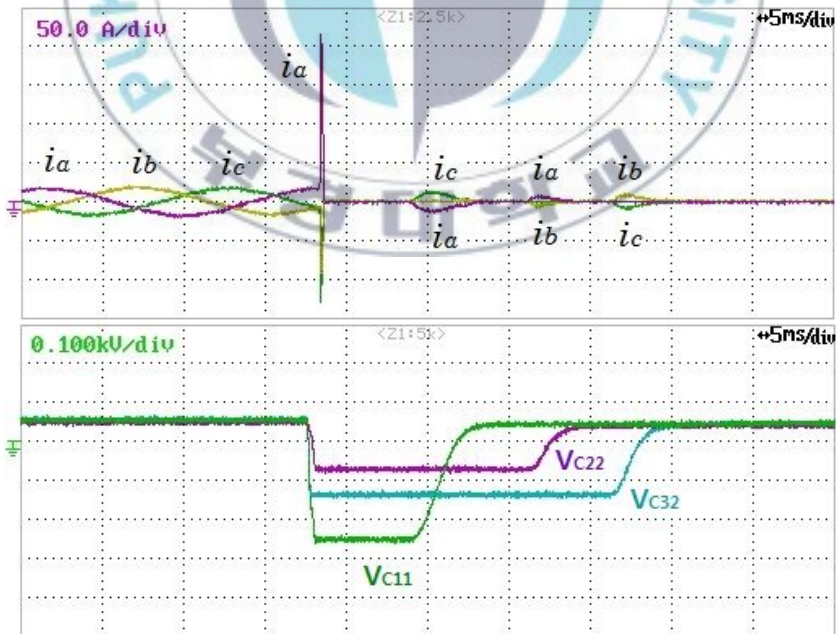


Fig. 3-28 Measured current i_a , i_b , i_c and voltage V_{C11} , V_{C22} , V_{C32} waveforms in recharging mode

그림 3-27은 재충전 모드($t_{13} \sim t_{18}$)에서 상전류 i_a , i_b , i_c 와 커패시터의 전압 V_{C11} , V_{C22} , V_{C32} 의 시뮬레이션 파형이다. 그림 3-28은 그림 3-27의 실험 파형이다. 3상 단락사고가 유지되고 있는 상태에서도 단락 회로와 관계없이 그림 3-6의 재충전 루프에 의해 커패시터가 재충전되고 있는 것을 확인 할 수 있다.

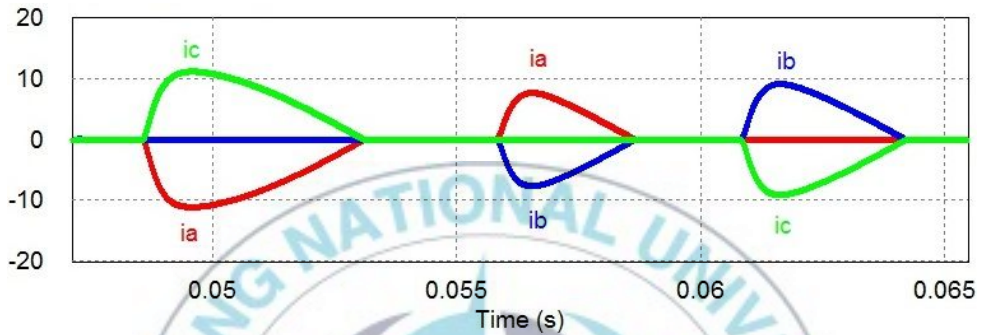


Fig. 3-29 Phase current i_a , i_b , i_c simulation waveforms in recharging mode

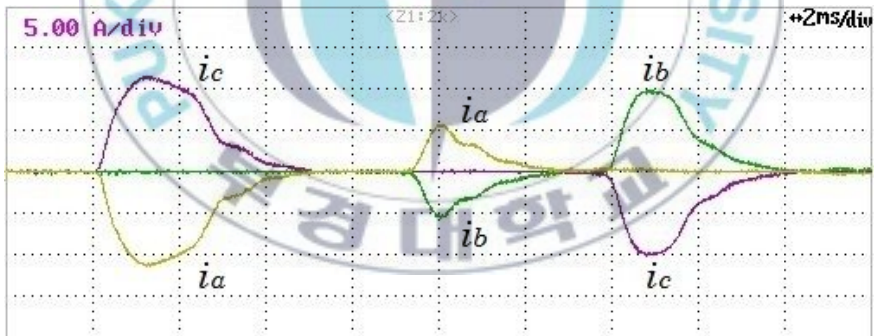


Fig. 3-30 Measured phase current i_a , i_b , i_c waveforms in recharging mode

그림 3-29는 재충전 모드의 상전류 i_a , i_b , i_c 를 확대한 시뮬레이션 파형이며 그림 3-30는 그림 3-29의 실험 파형이다.

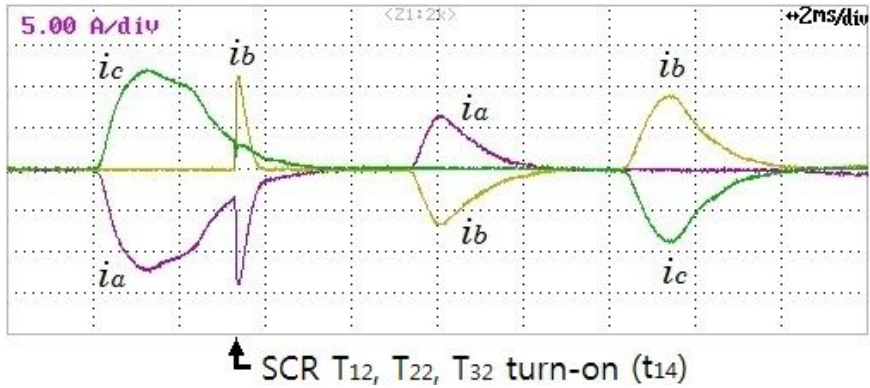


Fig. 3-31 Measured phase current i_a , i_b , i_c waveforms in recharging mode that include 3-phase short circuit

그림 3-31은 SCR T_{12} , SCR T_{22} , SCR T_{32} 을 t_{14} 에서 턴온하여 그림 3-7의 재충전 루프가 포함된 재충전 전류 파형이다. t_{14} 에서 발생하는 충전 전류는 단락회로를 경유하지만 큰 전류가 흐르지 않는 것을 확인 할 수 있다. 그림 3-28, 3-30, 3-31으로부터 부하 측에 단락회로가 유지되는 상태에서도 커패시터는 예상한대로 안정적으로 재충전 되는 것을 확인 할 수 있다. 또한 전체적으로 재충전 모드와 차단 모드의 원활한 동작을 볼 때 차단기 동작의 중요한 책무인 재투입과 재차단이 잘 수행되는 것을 실험적으로 증명하였다.

3-5. 결론

민감 부하가 널리 보급되고 분산 전원이 발달함에 따라 전력 계통의 높은 전력품질을 위해서는 AC SSCB는 필수 요소이다. SCR은 턴오프를 하기 위해서 전류 회로가 필요하지만 도통 손실이 작고 경제적이므로 AC SSCB로 사용하기 적합하다. 하지만 SCR을 이용한 기존의 AC SSCB는 단락 사고 상태에서 재차단 동작이 불가능하므로 동작책무를 수행하기 위해서는 추가적인 장치가 요구된다. 따라서 본 논문에서는 추가적인 장치 없이 재투입과 재차단의 동작책무를 수행할 수 있는 새로운 AC SSCB를 제안하였다. 제안한 AC SSCB는 단락 사고가 유지되고 있는 상태에서도 커패시터의 충전이 이루어지므로 부하 측의 상태와 상관없이 재투입과 재차단 동작이 가능하다. 또한 기존의 AC SSCB에 비해 배리스터의 개수를 줄이고 저렴한 저항을 사용하여 경제적이다. 그리고 3상 전원이 직접 접지방식이라도 간단한 제어를 통해 지락사고 검출이 가능하므로 제안한 AC SSCB는 3상 전원의 접지 방식에 관계 없이 적용이 가능하여 응용범위가 넓다.

제안한 SSCB는 3상 단락 사고를 모의하여 시뮬레이션과 실험을 통해 동작 특성을 검증하였다. 또한 다른 용량의 전력 계통에 적용이 가능하도록 수식을 이용하여 설계 가이드라인을 제시하였다. 본 논문에서 연구한 AC SSCB는 향후 전력 품질을 위한 시스템의 설계 및 구현에 활용될 것으로 기대된다.

4. 제안하는 DC Solid-State Circuit Breaker

4-1. 서론

최근 태양광 발전 및 풍력 발전 등 분산전원이 발달함에 따라 일반 가정집에도 분산전원이 널리 보급되는 추세이다. 이로 인해 기존의 AC 전송에 비해서 전력효율을 높일 수 있는 DC 전송이 주요 관심사가 되고 있다.^[1-7] 게다가 IT기술의 발달에 따른 민감한 부하들이 대중적으로 보급되어 있어 단락사고나 전압 세그 및 스웰 등에 민감하게 반응하므로 안정적으로 전력을 공급하는 기술이 요구된다.^[8-9] 특히 분산전원들은 낙뢰, 강풍, 폭설 등의 자연현상에 민감하므로 사고 발생 시 신속하게 계통으로부터 분리할 수 있는 성능이 필요하다. 하지만 AC 전송에 비해 DC 전송은 안정성에 관한 기술이 부족한 실정이다. 게다가 전류의 영교차점을 갖는 AC 그리드에 비해 DC 그리드는 전류의 영교차점이 없으므로 과전류와 단락전류를 차단하기 어렵다는 단점이 있다.^[38-48] 또한 단락사고로 인한 아크나 스파크에 의한 전기화재가 발생하므로 사고 전류를 신속하게 차단하지 못 한다면 더 큰 피해가 발생하게 된다.^[10-12] 사고 계통을 신속하게 분리하는 기술로는 기계식 차단기와 반도체 차단기(Solid-State Circuit Breaker: SSCB)가 많이 사용된다. 기계식 차단기는 물리적 구조로 인하여 수십 [ms] 이후에 차단이 가능하므로 신속한 차단이 불가능하여 피해 방지가 어렵다.^[15-16] 이에 비해 SSCB는 4 [ms] 이내로 차단이 가능하여 사고최대전류 보다 매우 낮은 전류에서 차단되므로 사고의 피해를 줄일 수 있다. SSCB에 사용되는 반도체 스위칭 소자에는 여러 가지가 있으나 SCR을 사용하는 것이 경제적이며 도통 손실이 매우 작다.^[17-18] 하지만 SCR을 이용한 SSCB들은 대부분 전원전류(Line commutation)가 가능한 AC 그리드에 기반을 두고 제안되었기 때문에 DC 그리드에 그대로 적용하기가 어렵다. 따라서 DC 그리드에는 AC SSCB와는 다른 구조를 갖는 DC SSCB에 관한 연구가 필요하다.

DC SSCB가 갖추어야 할 성능으로는 전압의 새그/스웰을 판별하여 차단하는 기술과 과전류를 판별하여 차단하는 기술 등 여러 가지가 있다. 하지만 그 중에 단락사고를 판별하여 차단하는 기술이 가장 중요하다. DC 그리드에 단락사고가 발생하면 사고 전류는 낮은 임피던스로 인해 급격하게 증가하게 되고 전류의 영고차점이 없으므로 신속한 차단이 되지 않는다면 매우 큰 피해가 발생하게 된다. 따라서 DC SSCB에는 급격하게 증가하는 사고전류를 4 [ms] 이내에 신속하게 차단할 수 있는 차단 기능의 확보가 중요하다.

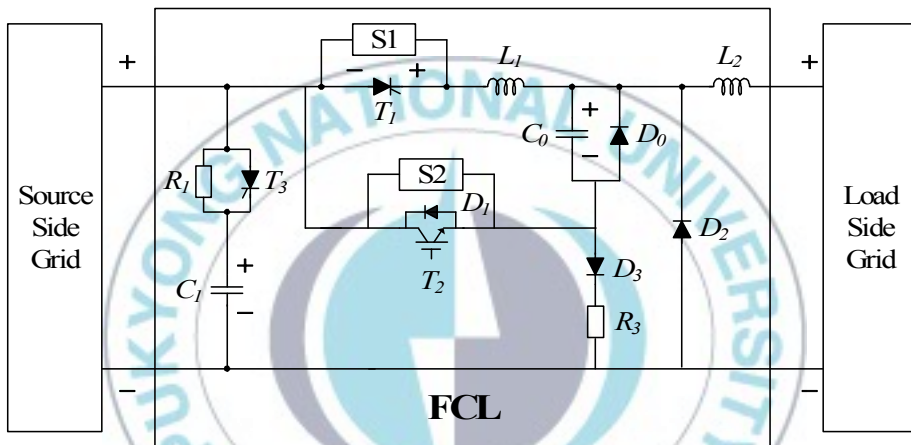


Fig. 4-1 Previous Solid-State Fault Current Limiter

그림 4-1은 단락 전류의 제한 기능을 중점으로 둔 기존에 제시된 FCL (Fault current limiter)의 회로이다.^[49] FCL은 에너지를 부하 측에 공급하기 위하여 도통 손실이 작은 SCR T_1 을 메인 스위치로 사용하고 사고 전류를 제어하기 위하여 IGBT T_2 를 보조 스위치로 사용한다. 부하 측에 단락 사고가 발생하면 IGBT T_2 가 턴온 되어 C_0 에 저장된 양의 전압에 의해 SCR T_1 은 자연 턴오프가 되고 FCL은 IGBT T_2 의 온/오프 동작을 통해 벡 컨버터로 동작하게 된다. IGBT T_2 가 초과 동작을 하므로 FCL은 단락 전류를 임의의 크기로 제어하게 되며 일정 시간 이내에 기준 전류의 크기로 감소하지 않으면 IGBT T_2 를 완전히 오프하여 사고 전류를 차단하게 된다. 따라서 FCL은 급격하게 증가하는 단락 전류를 임의의 크기로 제어하다가 완전히 차단하므로 사

고 피해를 줄일 수 있게 된다. 하지만 IGBT T_2 는 부하 전류의 크기에 비해 매우 큰 사고 전류를 하드 스위칭하게 되므로 열과 함께 큰 손실을 가지게 된다. 이로 인해 FCL에는 SCR에 비해서 큰 용량의 IGBT가 요구되며 방열을 위한 추가적인 장치가 필요하다. 그리고 FCL의 커패시터 C_0 는 SCR T_1 이 턴 온 상태에서만 충전이 가능하므로 단락 사고가 지속되고 있는 상황에서는 재차단이 불가능하여 동작 책무를 수행 할 수 없다. FCL이 재차단 동작을 수행 하기 위해서는 최초의 사고 차단 이후에 커패시터 C_0 의 재충전이 선행되어야 한다. 하지만 단락 사고가 지속되고 있는 상황에서 SCR T_1 이 턴 온 되면 단락 회로로 인해 커패시터의 재충전이 이루어지지 않는다. 따라서 FCL은 단락 사고가 유지되고 있는 상황에서는 커패시터의 재충전이 불가능하므로 재투입, 재차단의 동작책무를 수행할 수가 없다. 이처럼 FCL은 급격하게 증가하는 단락 전류를 제어 할 수 있는 장점이 있으나 고가의 IGBT를 사용하며 하드 스위칭으로 인한 추가 장치가 요구되므로 경제적이지 못하다. 또한 단락 사고 발생 시 재투입, 재차단 동작의 동작책무를 수행 할 수 없다는 단점이 있다.

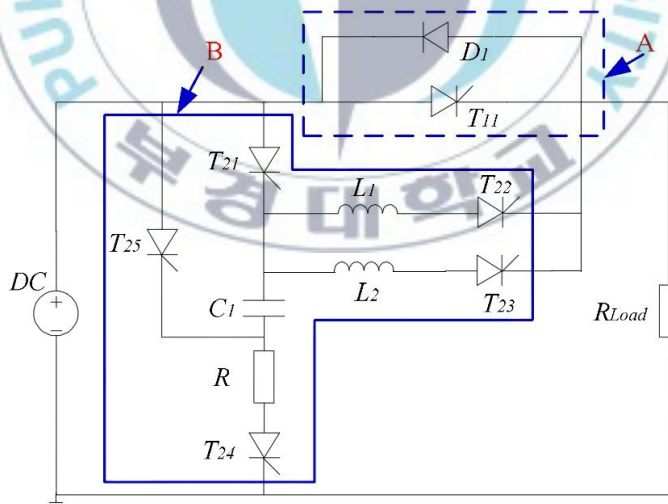


Fig. 4-2 Previous DC Solid-State Circuit Breaker

그림 4-2는 사고 전류의 신속한 차단과 작은 스위칭 손실을 목적으로 제시된 기존의 DC SSCB이다.^[50] 그림 4-2의 회로는 메인 SCR T_{11} 을 사용하여 부

하 측에 에너지를 공급하며 사고 전류를 차단하기 위해 보조 SCR T_{25} , T_{22} 를 이용한다. 그리고 SCR T_{11} 을 턴오프하기 위해 사용되는 커패시터 C_1 은 SCR T_{21} 과 T_{24} 에 의해 충전이 이루어진다.

부하 측에 사고가 발생하면 보조 SCR T_{25} , T_{22} 가 턴온이 되며 보조 SCR T_{25} , T_{22} 에는 L-C 공진 전류(T_{25} - C_1 - L_1 - T_{22})가 흐르게 된다. L-C 공진 전류(T_{25} - C_1 - L_1 - T_{22})는 SCR T_{11} 에 흐르는 사고 전류보다 크기가 크므로 SCR T_{11} 은 신속한 턴오프가 가능하다. 그리고 사용되는 모든 반도체 소자(SCR T_{11} , SCR T_{21} ~ T_{25})는 SCR로 구성되어 있고 스위칭 동작 시 L_1 과 L_2 로 인해 ZCS 동작을 하므로 스위칭 손실이 작다. 또한 SCR T_{21} 과 T_{24} 를 이용하여 충전되는 커패시터는 부하 측의 상태와 관계없이 충전이 이루어지므로 재투입과 재차단 동작이 가능하다. 하지만 그림 4-2의 회로는 B처럼 커패시터의 충전 패스(T_{21} , T_{24})와 방전 패스(T_{25} , T_{22})를 구성해야 하므로 많은 보조 SCR을 사용하게 되어 경제성이 떨어지게 된다. 게다가 커패시터를 재충전하는 과정에서 큰 전압과 전류가 발생하게 되므로 큰 용량의 반도체 소자가 요구된다. DC 그리드가 정상적으로 전력을 공급 할 때 커패시터 C_1 은 입력전압 E [V]의 크기로 충전이 되지만 SSCB가 차단 동작을 수행하면 커패시터 V_C 는 $2E$ [V]이상의 크기로 역방향 충전이 이루어진다. 따라서 재충전 루프에는 $3E$ [V]이상의 인가전압이 발생하므로 재충전 전류는 충전 전류보다 매우 큰 전류가 흐르게 된다. 이처럼 그림 4-2의 회로는 커패시터의 재충전 과정에서 큰 전압과 전류가 발생하므로 큰 용량의 소자가 요구되는 단점이 있다. 이와 같은 문제점들로 인해 DC SSCB에는 다음과 같은 사항이 요구된다.

- a. 사고 전류를 신속하게 차단 할 수 있는 기능
- b. 전류회로의 커패시터를 충전 할 수 있는 간단한 구조의 충전회로
- c. 반도체 소자의 스위칭 손실 감소
- d. 적은 반도체 소자를 사용하는 경제적인 회로
- e. 재투입과 재차단의 동작책무 수행할 수 있는 기능

이러한 배경으로 본 연구에서는 반도체 소자의 스위칭 손실이 작고 신속한

차단이 가능하며 동작책무의 재투입, 재차단 동작을 수행 할 수 간단한 구조의 새로운 DC SSCB를 제안한다. 제안하는 DC SSCB는 가정용 DC 전송으로 적합한 380 [V], 5 [kW]급으로 설계하여 시뮬레이션과 실험을 통해 동작특성을 검증한다. 또한 다른 용량의 DC 그리드에 적용이 가능하도록 설계방향을 제시하여 응용이 가능하도록 한다.



4-2. 제안하는 DC Solid-State Circuit Breaker

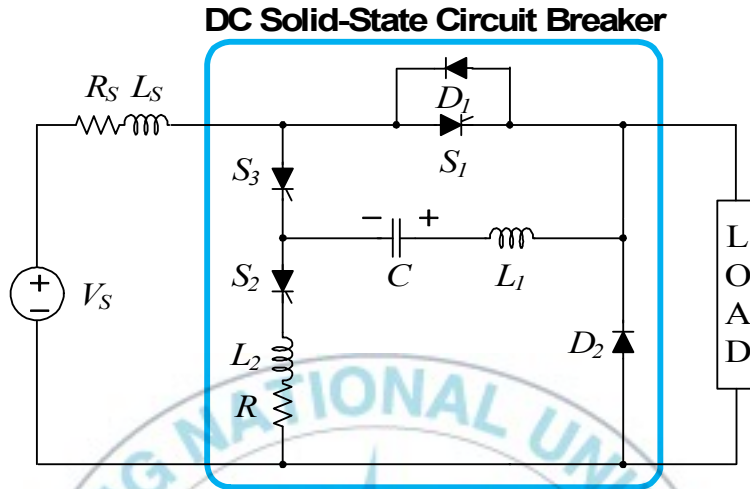


Fig. 4-3 Proposed DC Solid-State Circuit Breaker

그림 4-3은 본 연구에서 제안하는 DC SSCB 회로이다. SSCB의 정상 운전 시에는 SCR S_1 을 통해 에너지가 전달되고 사고가 발생하면 L_1 -C 공진 전류 $i_{S3}(S_3-C-L_1)$ 에 의해 신속하게 차단이 된다. 커패시터를 충전하기 위한 보조 스위치(S_2)와 사고 전류를 차단하기 위해 사용되는 보조 스위치(S_3)는 모두 2개이므로 기존의 DC SSCB에 비해 구조가 매우 간단하고 경제적이다. 또한 모든 SCR은 턴온과 턴오프 시 L_1 -C 공진전류를 이용한 ZVS, ZCS 동작을 하므로 스위칭 손실이 작다. 그리고 제안하는 DC SSCB는 부하 측에 단락사고가 지속되고 있는 상황에서도 커패시터의 재충전이 가능하다. 즉, 커패시터는 부하 측의 사고와 관계없이 재충전이 이루어지므로 SSCB의 재투입 동작 시 사고 전류가 검출되면 신속한 재차단이 가능하다. 따라서 동작책무에 따른 재투입과 재차단 동작을 수행 할 수 있다.

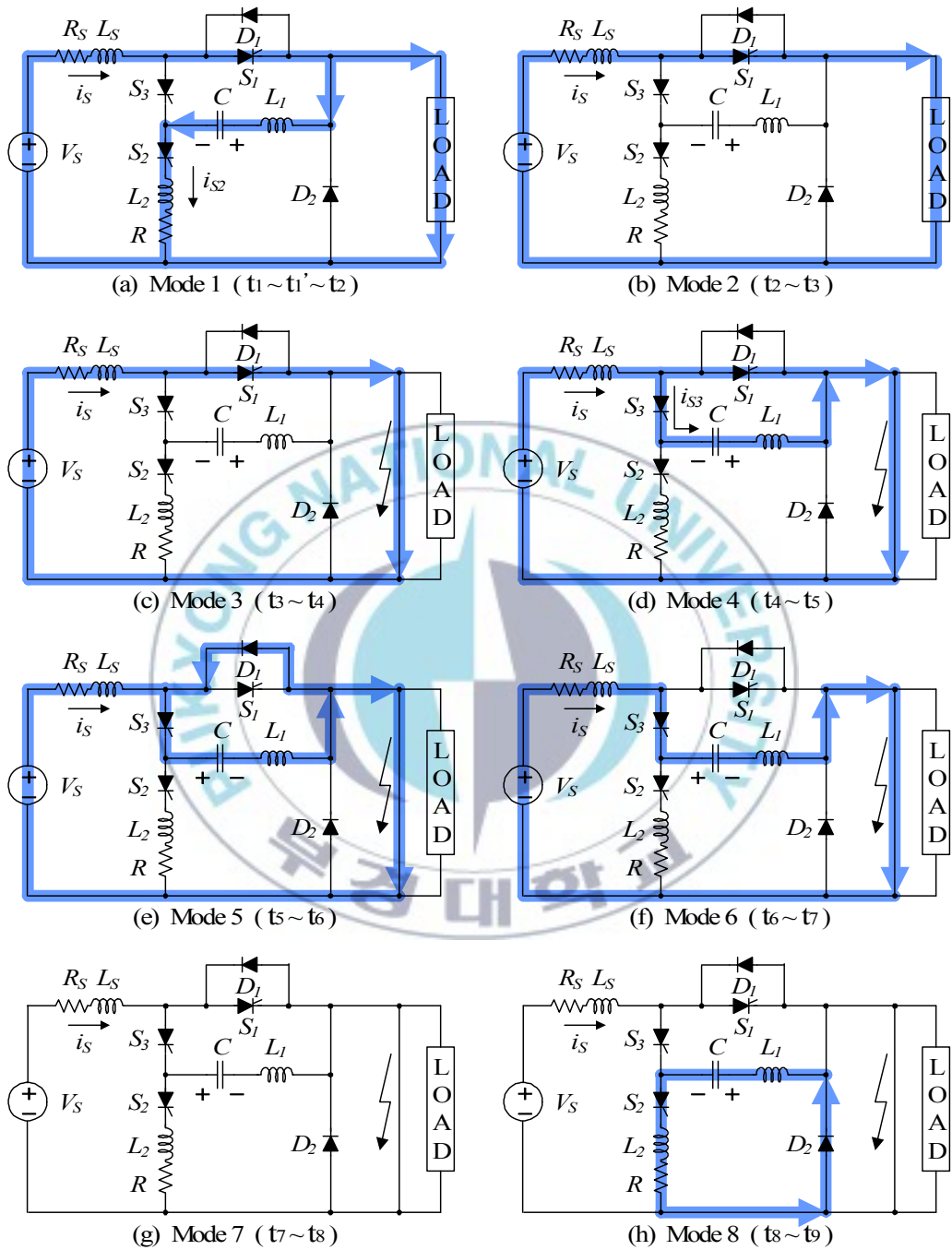


Fig. 4-4 Operating modes of the proposed DC SSCB

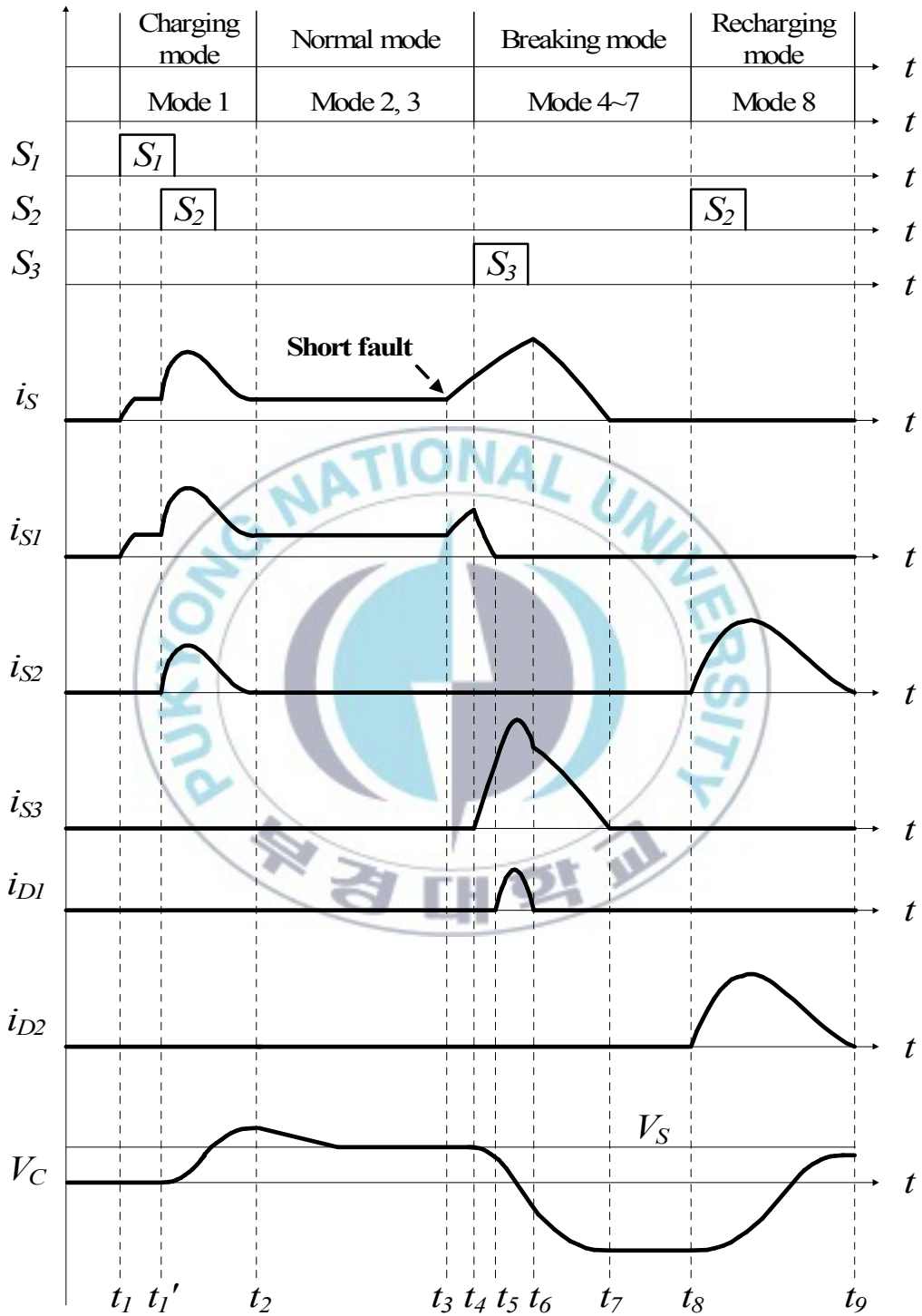


Fig. 4-5 Operating waveforms of the proposed DC SSCB

그림 4-4는 제안한 SSCB의 각 모드에 따른 회로의 동작을 나타내며 그림 4-5는 각 모드에 따른 동작 파형을 나타낸다. 그림 4-5에서 보이는 바와 같이 제안하는 DC SSCB는 4가지 모드로 나뉜다. 4가지 모드는 커패시터를 충전하는 충전 모드($t_1 \sim t_2$), 부하에 에너지를 공급하는 정상 모드($t_2 \sim t_3$), 사고 전류를 차단하는 차단 모드($t_3 \sim t_8$), 커패시터를 재충전하는 재충전 모드($t_8 \sim t_9$)로 나누어진다. 충전 모드에서 S_2 의 턴온은 S_1 에 비해 $t_1 \sim t_1'$ 만큼의 지연 시간을 갖지만 충전모드의 동작 특성을 살펴보기 위함이므로 S_1 과 S_2 는 동시에 턴온되어도 문제가 발생하지 않는다. t_3 에서 단락 사고가 발생하면 차단모드는 시작되고 사고 전류가 전부하 전류의 3~4배를 초과하는 t_4 가 되면 단락사고로 판별되어 S_3 는 턴온이 된다. 차단 모드가 완료되면 DC SSCB는 재투입 동작을 수행하기 위해서 커패시터가 재충전되는 재충전 모드를 갖는다. 각 모드에 따른 동작 특성은 다음과 같다.

(a) 모드 1 (충전 모드 : $t_1 \sim t_1' \sim t_2$)

제안하는 DC SSCB는 L_1 -C 공진 전류를 이용하여 사고 전류를 차단하므로 커패시터의 충전이 선행되어야 한다. 따라서 모드 1에서는 SCR S_1 과 S_2 를 턴온하여 차단에 요구되는 전압으로 커패시터를 충전하게 된다. 이와 같은 충전 방법은 기존에 제시된 DC SSCB에 비해 원리가 간단하며 요구되는 소자가 매우 적다. 충전모드에서 커패시터를 충전하기 위해 사용되는 SCR은 2개(S_1, S_2)이지만 SCR S_1 은 전력을 공급하기 위한 메인 소자이므로 커패시터를 충전하기 위해 추가로 요구되는 소자는 실질적으로 SCR S_2 한 개이다.

시간 t_1' 에서 SCR S_2 가 턴온이 되면 커패시터에는 부족제동의 충전 전류 i_{s2} 가 흐르게 된다. 커패시터에는 부족제동 제어로 인해 큰 전류가 흐르게 되고 커패시터의 전압 V_C 는 입력전압 V_S 보다 높은 전압으로 충전이 된다. 하지만 충전 모드에서의 커패시터 충전 전류 i_{s2} 와 충전 전압 V_C 는 차단모드에서 커패시터에 흐르는 전류와 충전 전압보다 작으므로 문제되지 않는다. 또한 SCR S_2 에 흐르는 충전 전류 i_{s2} 는 L_1 -C- L_2 에 의해 ZCS 턴온 동작을 하게 되므로 스위칭 손실이 매우 작다. 커패시터의 충전이 완료되는 t_2 가 되면 SCR S_2 는 ZCS 턴오프 동작을 하며 자연 턴오프가 되고 DC SSCB의 정상 모드가 시작

된다.

(b) 모드 2 (정상 모드 : $t_2 \sim t_3$)

모드 2는 DC SSCB의 정상 운전 모드로써 S_1 을 통해 부하에 에너지를 전달하게 된다. 커패시터에 흐르는 충전 전류 i_{S2} 는 t_2 에서 더 이상 흐르지 않으므로 커패시터의 전압 V_C 는 $V_C(t_2)$ 의 크기로 계속 유지가 되어야 하지만, DC SSCB에 사용되는 AC 커패시터는 누설저항이 작으므로 자연방전으로 인해 충전 전압이 감소하게 된다. 따라서 커패시터의 전압 V_C 는 입력 전압 V_S 의 크기로 감소한다.

(c) 모드 3 (정상 모드 : $t_3 \sim t_4$)

모드 3은 부하 측에 단락 사고가 발생하여 사고 전류가 증가하는 구간이다. 단락 전류 i_S 는 t_3 부터 급격하게 증가하지만 사고로 판단되는 기준 전류보다 작으므로 SSCB는 정상 동작을 하게 된다. 단락 전류 i_S 가 점차 증가하여 단락 사고로 판별이 되는 t_4 가 되면 차단 모드가 시작된다.

(d) 모드 4 (차단 모드 : $t_4 \sim t_5$)

모드 4는 차단 모드가 시작되고 SCR S_1 이 턴오프 되는 구간이다. 시간 t_4 가 되면 SCR S_3 는 턴온이 되어 L_1 -C 공진 전류 i_{S3} 가 흐르게 된다. L_1 -C 공진 전류 i_{S3} 가 점차 증가하여 단락 전류 i_S 와 같아지는 시간 t_5 가 되면 전류 i_{S1} 은 0 [A]가 되므로 S_1 은 자연 턴오프 된다. 이때 SCR S_1 의 전압은 0 [V]이므로 턴오프 시 스위칭 손실이 발생하지 않는다.

(e) 모드 5 (차단 모드 : $t_5 \sim t_6$)

t_5 가 되면 L_1 -C 공진전류 i_{S3} 는 단락 전류 i_S 보다 커지게 된다. 따라서 $t_5 \sim t_6$ 구간동안 L_1 -C 공진전류 i_{S3} 와 단락 전류 i_S 의 차이만큼 다이오드 D_1 에 전류 i_{D1} 이 흐르게 된다. L_1 -C 공진전류 i_{S3} 와 단락전류 i_S 의 크기가 다시 같아지는 t_6 이 되면 다이오드 D_1 은 오프 된다.

(f) 모드 6 (차단 모드 : $t_6 \sim t_7$)

모드 6에서는 SCR S_1 과 다이오드 D_1 이 턴오프 상태이므로 전류 i_{S3} 와 단락 전류 i_S 는 같은 전류가 흐르게 된다. 따라서 인덕터 L_S 와 L_1 의 합성 인덕턴스에 의한 L-C 공진 전류가 흐르게 된다. L-C 공진 전류 i_{S3} 는 점차 감소하여 t_7 이 되면 SCR S_3 는 자연 턴오프가 되며 커패시터 C는 역방향의 최대 전압으로 충전이 된다.

(g) 모드 7 (차단 모드 : $t_7 \sim t_8$)

모드 7은 각 소자에 흐르는 모든 단락 사고 전류가 차단이 되어 DC SSCB에 전류가 흐르지 않는 구간이다.

(h) 모드 8 (재충전 모드 : $t_8 \sim t_9$)

모드 8은 차단 모드에서 사용된 커패시터 C를 재충전하는 구간이다. DC SSCB는 재투입 동작을 수행하기 이전에 재차단 동작이 가능하도록 차단에 요구되는 전압으로 커패시터를 재충전해야 한다.

제안한 DC SSCB는 SCR S_2 가 턴온이 되면 그림 4-4 (h)의 재충전 루프처럼 S_2 - L_2 - D_2 - L_1 -C 경로를 통해 커패시터의 재충전이 이루어진다. 그림에서 보이듯이 제안하는 DC SSCB는 부하 측에 단락 상태가 지속되는 상태에서도 커패시터의 재충전이 가능하다. 만약, 제안하는 DC SSCB에 다이오드 D_2 가 추가되지 않는다면 커패시터에는 그림 4-6처럼 3가지 재충전 루프가 존재한다. 그림 4-6의 (a)는 단락 회로를 통해 커패시터가 재충전이 되는 재충전 루프를 나타낸다. 단락 사고가 지속되는 상황이라면 다이오드 D_2 가 추가되지 않아도 단락회로를 통해 재충전이 가능하다. 하지만 과전류 사고나 전압의 새그/스웰에 의해 차단 모드가 동작하였다면 그림 4-6 (a)의 단락 회로가 존재하지 않으므로 커패시터의 재충전이 불가능하다. 그림 4-6 (b)는 입력 전원 V_S 를 포함하는 재충전 루프는 나타낸다. 그림 4-6 (b)의 재충전 루프는 차단모드에서 역방향으로 충전된 커패시터의 전압과 입력 전압이 더해지므로 재충전 전류가 단락 사고 전류보다 커지는 경우가 발생한다. 커패시터는 차단모드에서 입력전압 V_S 보다 2배 이상의 크기로 역방향 충전이 되므로 그림 4-6 (b)

의 충전루프에 인가되는 전압은 $3V_S$ 보다 크며, 이때 커패시터에 흐르는 충전 전류의 크기는 단락전류의 최대값보다 커지게 된다. 게다가 부하 측에 단락 사고가 지속되고 있는 상태라면 커패시터의 재충전은 불가능하다. 그림 4-6 (c)는 부하를 경유하는 재충전 루프를 나타낸다. 그림 4-6 (c)의 재충전 루프는 부하에 역방향의 전압이 인가되므로 부하에 피해가 발생하게 된다. 이런 이유로 커패시터를 재충전하기 위해서는 추가적인 장치가 요구되며 다이오드 D_2 를 이용한다면 부하 측의 상태와는 관계없이 커패시터의 재충전이 가능하다.

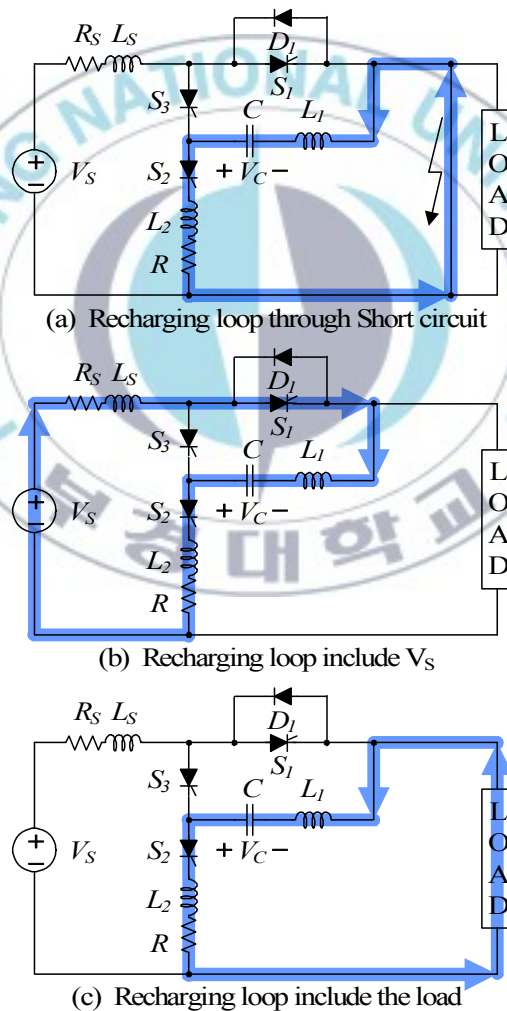


Fig. 4-6 Recharging mode of DC SSCB

4-3. DC Solid-State Circuit Breaker의 설계

본 논문에서 제안한 DC SSCB의 시스템 파라미터는 표 4-1과 같다.

Table 4-1 System parameter

Power rating	5 [kW]
Source voltage V_S	380 [V]
Line resistance R_S	50 [m Ω]
Line inductance L_S	100 [μ H]
Full load current	13.1 [A]
Range of trip settings	13.1 [A] \rightarrow 50 [A]

DC SSCB를 구성하는 소자들은 충전 모드, 차단모드, 재충전 모드에서 각 소자에 흐르는 전류와 전압을 고려하여 선정해야 한다. 각 모드에 따른 전압과 전류 해석은 다음과 같다.

A. 충전 모드 (Mode 1 : $t_1 \sim t_1' \sim t_2$)

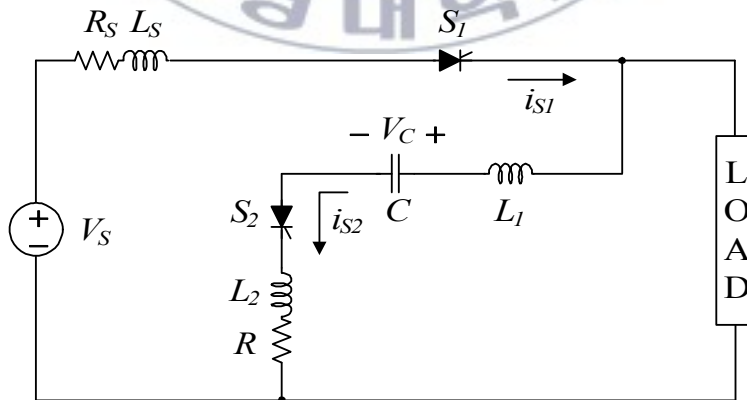


Fig. 4-7 Equivalent circuit of charging mode

그림 4-7은 충전모드의 등가회로이며 그림 4-8은 충전 모드의 i_{S1} 과 i_{S2} 의 파형이다. $t_1 \sim t_2$ 구간 동안 S_1 에 흐르는 전류의 증가는 충전 전류 i_{S2} 에 의해 결정되므로 충전 전류 i_{S2} 의 설계가 요구된다.

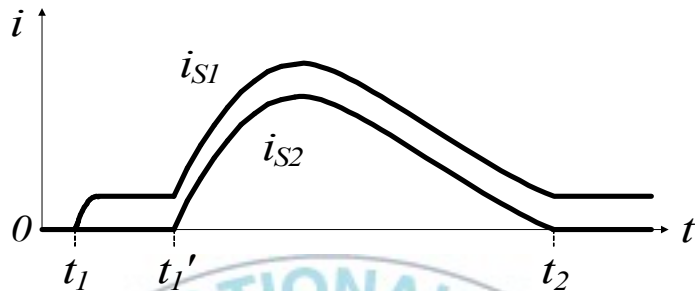


Fig. 4-8 i_{S1} and i_{S2} waveforms in charging mode

충전 전류 i_{S2} 가 흐르는 충전 루프의 전압방정식은 식 (4-1)과 같다.

$$V_S = (L_S + L_1 + L_2) \frac{di_{S2}}{dt} + \frac{1}{C} \int i_{S2} dt + (R_S + R) i_{S2} \quad (4-1)$$

식 (4-1)에서 알 수 있듯이 충전 전류 i_{S2} 의 크기와 충전 시간은 L_S , L_1 , L_2 , C , R 에 의해 결정된다. 하지만 L_1 , L_2 , C , R 소자를 선정하기 이전에 충전 전류 i_{S2} 는 부족제동 제어가 되어야 한다는 것을 유념해야 한다. 충전 전류 i_{S2} 가 과제동 제어가 된다면 충전 시간이 길어지게 되며 S_2 가 자연 턴오프 되기까지 많은 시간이 소요된다. 게다가 S_2 가 턴오프 되지 못한 상황에서 사고 발생으로 인한 차단모드가 시작되면 L_1 - C 공진 전류 i_{S3} 는 S_1 을 차단하지 못하고 S_2 를 통해 전류가 흐르게 된다. 그리고 충전 전류 i_{S2} 가 임계제동 제어가 된다면 커패시터의 재충전이 불가능하다. 재충전 루프의 임피던스는 충전루프의 임피던스와 거의 동일하므로 충전 모드에서 임계제동의 충전 전류 i_{S2} 가 흐르도록 소자가 선정된다면 재충전 모드에서는 차단에 요구되는 전압으로 재충전이 불가능하다. 따라서 L_1 , L_2 , C , R 소자의 선정은 차단 모드와 재충전 모드를 고려하여 선정되어야 한다. 충전모드에서 충전 전류 i_{S2} 가 부족제동의 전류가 흐르

기 위한 조건은 식 (4-2)와 같다.

$$R < 2\sqrt{\frac{L_{Th}}{C}} \quad (L_{Th} = L_S + L_1 + L_2) \quad (4-2)$$

그리고 부족제동 제어가 되는 충전 전류 i_{S2} 는 식 (4-3)이 된다.

$$i_{S2}(t) = \frac{V_S}{L_{Th} \cdot \omega_d} \cdot e^{-\frac{R}{2L_{Th}}t} \cdot \sin(\omega_d \cdot t) \quad (\omega_d = \sqrt{\frac{1}{L_{Th}C} - \frac{R^2}{4L_{Th}^2}}) \quad (4-3)$$

식 (4-2)를 만족하는 소자로 선정되면 충전 전류 i_{S2} 는 부족제동 제어가 되므로 전부하 전류에 비해 크기가 크다. 하지만 차단 모드에서 흐르는 L_1 -C 공진 전류 i_{S3} 는 충전 전류 i_{S2} 보다 매우 크기 때문에 L_1 과 C 은 차단 모드에서 선정해야 한다. 그리고 L_2 와 저항 R 은 재충전 모드에서 커패시터의 재충전 전압을 결정하게 되므로 재충전 모드를 고려하여 선정하게 된다.

B. 차단 모드 (Mode 3~7 : $t_3 \sim t_8$)

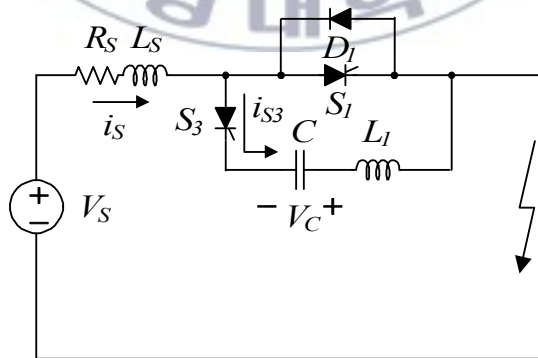


Fig. 4-9 Equivalent circuit of breaking mode

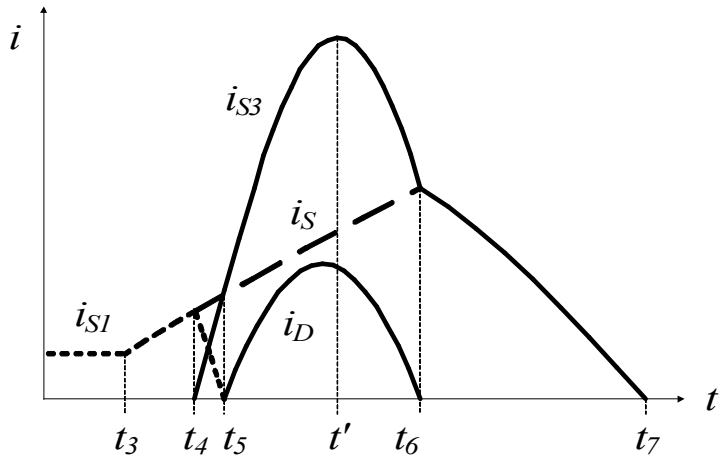


Fig. 4-10 i_{S1} , i_{S3} , i_S and i_D waveforms of breaking mode

그림 4-9는 단락사고 발생 시 SSCB의 차단모드 등가회로이며 그림 4-10은 각 소자의 전류 파형이다. 그림 4-10에서 보이는 바와 같이 DC SSCB를 구성하는 소자 C, L₁, D₁, S₁, S₃에는 차단모드에서 가장 큰 전류가 흐르게 된다. 소자를 선정하기 위해서는 전압과 전류의 크기를 고려해야 하므로 t₃~t₇(모드 3~7)까지의 전압과 전류의 해석이 요구된다. 차단 모드에서 각 소자의 전압과 전류 해석은 다음과 같다.

(1) t₃~t₄ 구간 (차단 모드 : 모드 3)

t₃~t₄ 구간에서 전압과 전류 방정식은 그림 4-4의 (c)회로로 부터 다음과 같이 구해진다.

$$E = L_S \frac{di_S}{dt} \quad (4-4)$$

$$i_S = i_{S1} = \frac{E}{L_S}(t - t_3) + i_{LOAD} \quad (4-5)$$

식 (4-5)을 통해 알 수 있듯이 단락전류 i_S 의 증가량은 L_S 에 의해 결정되어 진다.

(2) $t_4 \sim t_5$ 구간 (차단 모드 : 모드 4)

그림 4-4의 (d)회로에서 SCR S_1 은 온 상태이며 S_3 -C- L_1 루프의 저항은 거의 0 [Ω]이므로 전압방정식은 식 (4-6)와 같다.

$$V_{S1} = V_C + V_{L1} = 0 \quad (4-6)$$

따라서 L_1 -C 공진전류 i_{S3} 는 식 (4-7)와 같다.

$$i_{S3} = \frac{E}{\sqrt{\frac{L_1}{C}}} \sin\left(\frac{t-t_4}{\sqrt{L_1 C}}\right) \quad (t_4 \leq t \leq t_6) \quad (4-7)$$

S_1 이 턴오프 되기 위해서는 L_1 -C 공진 전류 i_{S3} 가 단락 전류 i_S 보다 커야 한다. 따라서 L_1 -C 공진 전류 i_{S3} 의 단위 증가량은 단락전류 i_S 의 단위 증가량에 비해 매우 크기 때문에 i_{S1} 의 전류는 식 (4-8)에 따라서 점차 감소하게 된다.

$$i_{S1} = i_S - i_{S3} \quad (4-8)$$

(3) $t_5 \sim t_6$ 구간 (차단 모드 : 모드 5)

모드 5에서는 L_1 -C 공진전류 i_{S3} 의 최대 전류가 흐르게 되며 커패시터의 전압 V_C 는 양의 방향에서 음의 방향으로 바뀌게 된다. SCR S_1 이 안정적인 턴오프가 되기 위해서는 L_1 -C 공진전류 i_{S3} 의 최대값이 단락전류 $i_S(t_6)$ 보다 커야 한다. L_1 -C 공진전류 i_{S3} 의 크기는 식 (4-7)을 이용하여 얻을 수 있으며 L_1 -C 공진 전류 i_{S3} 의 최대값은 식 (4-9)와 같다. t' 는 L_1 -C 공진 전류 i_{S3} 가 최대값을 가질 때의 시간이다.

$$i_{S3_{\max}} = \frac{E}{\sqrt{\frac{L_1}{C}}} \sin\left(\frac{t'-t_4}{\sqrt{L_1 C}}\right) \quad (t' = t_4 + \frac{\pi\sqrt{L_1 C}}{2}) \quad (4-9)$$

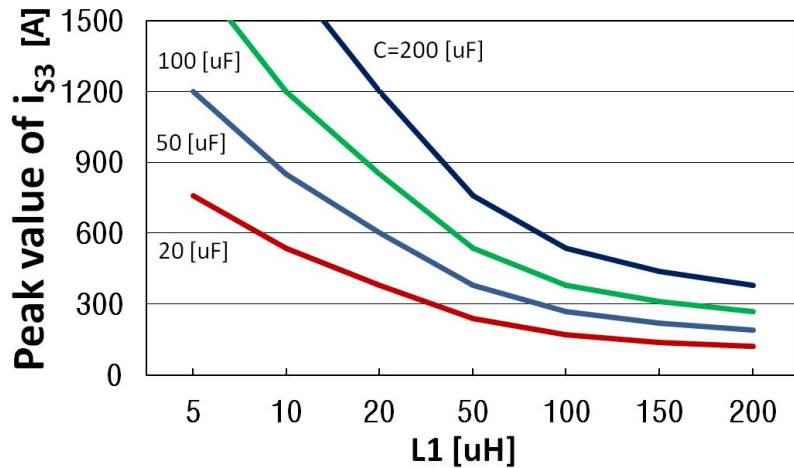


Fig. 4-11 Peak value of L_1 -C resonant current i_{s3} when L_1 and C change

그림 4-11은 L_1 과 C의 용량에 따른 L_1 -C 공진전류 i_{s3} 의 최대값을 나타낸다. L_1 의 용량이 작아지거나 C의 용량이 커질수록 L_1 -C 공진전류 i_{s3} 의 최대값은 증가하게 된다. 하지만 L_1 -C 공진 전류의 최대값이 과도하게 커진다면 큰 용량의 SCR과 다이오드 D_1 을 요구하게 되므로 경제적이지 못하다. L_1 -C 공진 전류 i_{s3} 는 4 [ms] 이내로 매우 짧은 시간동안 흐르게 되며 SCR과 다이오드는 약 10 [ms]동안 정격전류보다 20배 이상의 순간 최대 전류를 허용하므로 이를 고려하여 선정하면 된다.

커패시터의 전압 V_C 는 전류 i_{s3} 가 최댓값을 가지는 t' 에서 0 [V]가 된다. 따라서 SCR S_1 이 완전히 턴오프가 되기 위해서는 $t_5 \sim t'$ 구간이 SCR S_1 의 t_q (턴오프 시간)보다 길어야 한다. $t_5 \sim t'$ 구간은 L_1 -C 공진전류 i_{s3} 의 약 1/4 주기이므로 식 (4-10)을 만족는 L_1 과 C가 선정되어야 한다.

$$t_q < \frac{T}{4} = \frac{\pi\sqrt{L_1 C}}{2} \quad (4-10)$$

그림 4-12는 L_1 과 C의 용량에 따른 L_1 -C 공진전류 i_{s3} 의 1/4 주기를 나타낸다. L_1 또는 C가 커질수록 t_q 를 충분히 확보 할 수 있다. 하지만 L_1 이 커지면 L_1 -C 공진전류 i_{s3} 의 최대 전류가 작아지므로 SCR S_1 이 t_5 에서 턴오프가 되지

못하는 상황이 발생한다. 따라서 그림 4-11과 그림 4-12를 만족하는 L_1 과 C 를 선정하면 된다.

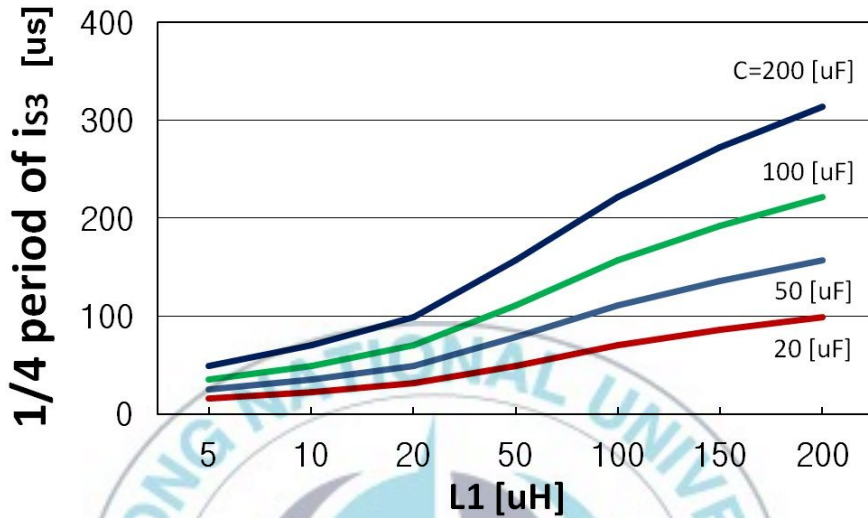


Fig. 4-12 1/4 period of L_1 - C resonant current i_{s3} when L_1 and C change

다이오드 D_1 의 전류는 L_1 - C 공진전류 i_{s3} 와 단락 전류 i_s 의 차이만큼 흐르게 되므로 식 (4-11)이 된다.

$$i_{D_1} = i_{s3} - i_{sC} \quad (4-11)$$

(4) $t_6 \sim t_7$ 구간 (차단 모드 : 모드 6)

모드 6에서는 i_s 와 i_{s3} 가 같아지므로 그림 4-4의 (f)회로에서 전압방정식은 식 (4-12)가 된다.

$$E = (L_S + L_1) \frac{di_{s3}}{dt} + \frac{1}{C} \int i_{s3} + V_C(t_6) \quad (4-12)$$

커패시터의 전압 V_C 는 t' 에서 0 [V]가 되므로 t_6 에서의 커패시터 전압 $V_C(t_6)$ 는 $t' \sim t_6$ 구간에서 L_1 - C 공진 전류 i_{s3} 에 의해 역방향으로 충전된 전압

이다. 따라서 커패시터 전압 $V_C(t_6)$ 는 식 (4-13)이 된다. 그리고 L_1 -C 공진 전류의 초기값 $i_{S3}(t_6)$ 는 t_6 에서 단락 전류 i_S 와 같으므로 식 (4-5)를 이용하면 쉽게 구할 수 있다. 모드 6에서 L-C 공진 전류 i_{S3} 의 초기값 $i_{S3}(t_6)$ 는 다음과 같다.

$$V_C(t_6) = -\frac{1}{C} \int_{t'}^{t_6} \left(\frac{E}{\sqrt{L_1}} \sin\left(\frac{t-t'}{\sqrt{L_1 C}}\right) \right) dt = E \cdot \cos\left(\frac{(t_6-t')}{\sqrt{L_1 C}}\right) \quad (4-13)$$

$$i_{S3}(t_6) = \frac{E}{L_2}(t_6 - t_3) + i_{LOAD} \quad (4-14)$$

식 (4-13)과 식 (4-14)를 이용하여 모드 6에서의 L-C 공진전류 i_{S3} 식을 구하면 식 (4-15)가 된다.

$$i_{S3} = i_{S3}(t_6) \cdot \cos\left(\frac{t-t_6}{\sqrt{L_S+L_1}}\right) + \frac{E - V_C(t_6)}{\sqrt{\frac{L_S+L_1}{C}}} \cdot \sin\left(\frac{t-t_6}{\sqrt{(L_S+L_1)C}}\right) \quad (t > t_6) \quad (4-15)$$

DC SSCB의 커패시터 C는 $t' \sim t_7$ 구간에서 역방향으로 충전이 되며 t_7 에서 최대 전압값을 가지게 된다. 커패시터의 최대 전압 $V_{C_{max}}$ 는 식 4-16이 된다.

$$V_{C_{max}} = -\frac{1}{C} \int_{t_6}^{t_7} i_{S3}(t) \cdot dt + V_C(t_6) \quad (4-16)$$

C. 재충전 모드 (Mode 8 : $t_8 \sim t_9$)

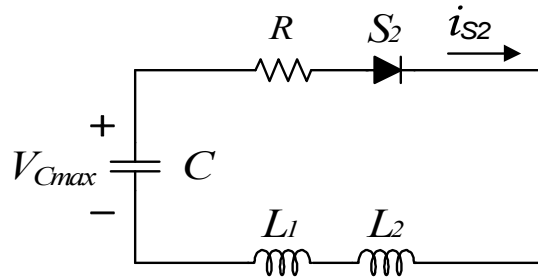


Fig. 4-13 Equivalent circuit of recharging mode

그림 4-13은 재충전 모드의 등가회로이다. 재충전 모드의 전압방정식은 식 (4-17)과 같다.

$$V_{Cmax} = (L_1 + L_2) \frac{di_{S2}}{dt} + R \cdot i_{S2} + \frac{1}{C} \int_{t_8}^{t_9} i_{S2} \quad (4-17)$$

재충전 모드의 등가회로는 충전모드에 등가회로에서 비해 인덕터 L_S 가 빠지고 L_2 가 추가되었다. 인덕터 L_2 는 L_S 에 비해 매우 크므로 재충전 전류 i_{S2} 는 식 (4-18)에 의해 항상 부족제동 제어가 된다. 재충전 모드에서 재충전 전류식은 식 (4-19)가 되며 커패시터의 재충전 전압은 식 (4-20)이 된다.

$$R < 2\sqrt{\frac{L_1 + L_2}{C}} \quad (4-18)$$

$$i_{S2}(t) = \frac{V_{Cmax}}{L \cdot \omega_d} \cdot e^{-\frac{R}{2L}t} \cdot \sin(\omega_d \cdot t) \quad (L = L_1 + L_2, \omega_d = \sqrt{\frac{1}{LC} - \frac{R^2}{4L^2}}) \quad (4-19)$$

$$V_C(t_9) = \int_{t_8}^{t_9} i_{S2}(t) \cdot dt - V_{Cmax} \quad (4-20)$$

재충전 모드에서 재충전 되는 커패시터의 전압은 외부에서 인가되는 전압이 없으므로 저항 R 에 의해 크게 좌우된다. 만약 저항 R 이 $0 [\Omega]$ 이라면 커패시터의 전압 V_C 는 $-V_{C_{max}}$ 에서 $+V_{C_{max}}$ 로 재충전이 된다. 따라서 커패시터의 재충전 전압은 저항 R 을 이용하여 제어할 수 있다. 커패시터의 재충전 전압(식 4-20)이 결정되면 재차단 동작이 가능한지를 확인해야 한다. 충전모드에서 커패시터는 입력전압 $E [V]$ 만큼 충전이 되지만 재충전 모드에서는 커패시터가 입력전압 E 보다 낮은 전압으로 재충전 된다. 따라서 최초의 사고 차단은 가능하지만 재차단 동작 시 차단이 되지 않는 경우가 발생 할 수 있다. 이와 같은 경우에는 L_1 - C 공진 전류 i_{s3} 의 최대값이 커지도록 L_1 과 C 를 재선정하면 된다.



4-4. 시뮬레이션 및 실험 결과

Table 4-2 Experimental model parameters

Handling Power	5 [kW], 380 [V]
L_1	25 [μ H], $i_{peak}=1000$ [A]
L_2	240 [μ H], $i_{peak}=500$ [A]
C	100 [μ F], 1200 [VAC]
R	0.5 [Ω], 40 [W]
SCR	1600[V], $i_{av}=70$ [A], $i_{peak}=1600$ [A]
Diode	1600[V], $i_{av}=82$ [A], $i_{peak}=2000$ [A]

표 4-2는 충전모드와 차단모드, 재충전모드를 고려하여 선정된 각 소자들의 사양이다. 제안한 DC SSCB는 단락 사고를 모의하여 시뮬레이션과 실험을 통해 동작 특성을 검증하였다.

A. 충전모드

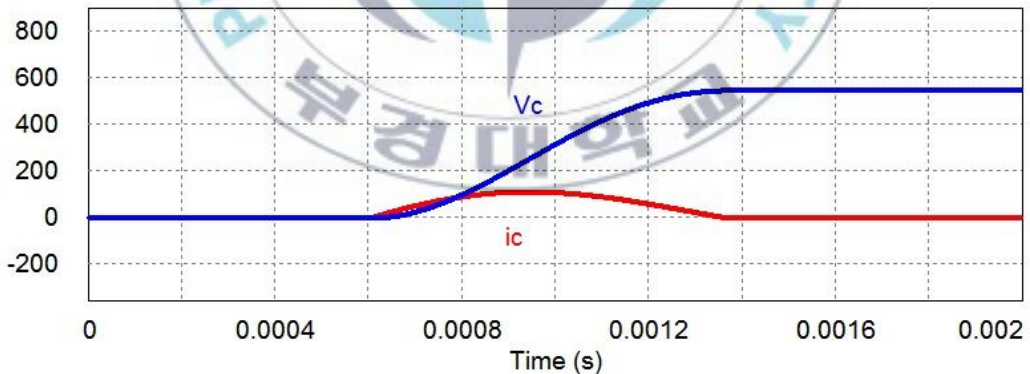


Fig. 4-14 V_c and i_c simulation waveforms of charging mode

그림 4-14는 충전모드에서 SCR S_1 과 S_2 가 턴온이 되면서 나타나는 커패시터 전압과 전류의 시뮬레이션 파형이며 그림 4-15는 측정된 실험 결과 파형이다. 커패시터는 부족제동의 전류에 의해 충전이 이루어지는 것을 확인 할 수 있다.

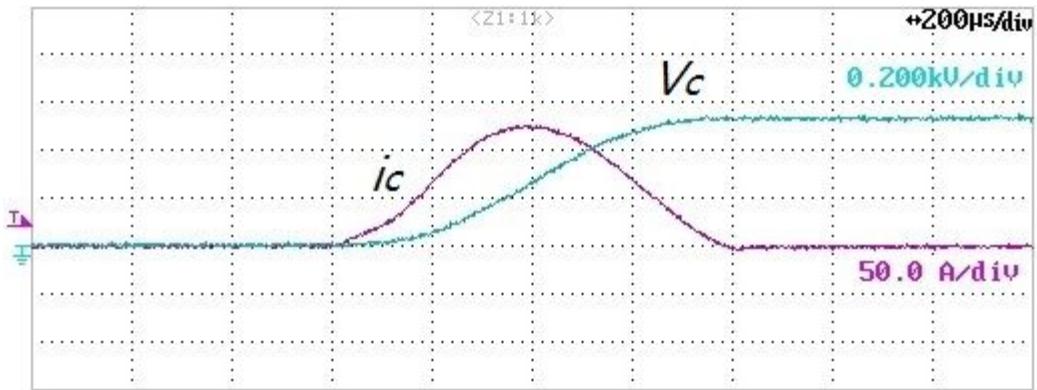


Fig. 4-15 Measured V_c and i_c waveforms of charging mode

B. 차단모드

그림 4-16은 부하측에 단락 사고가 발생하여 DC SSCB의 차단 모드에서 나타나는 i_s , i_{s3} , i_{s1} , i_{D1} 시뮬레이션 파형이며 그림 4-17은 실험 결과 파형이다. L_1 -C 공진 전류 i_{s3} 에 의해 SCR S_1 이 턴오프가 되고 단락전류 i_s 는 약 300 [μ s]만에 차단되는 것을 확인 할 수 있다.

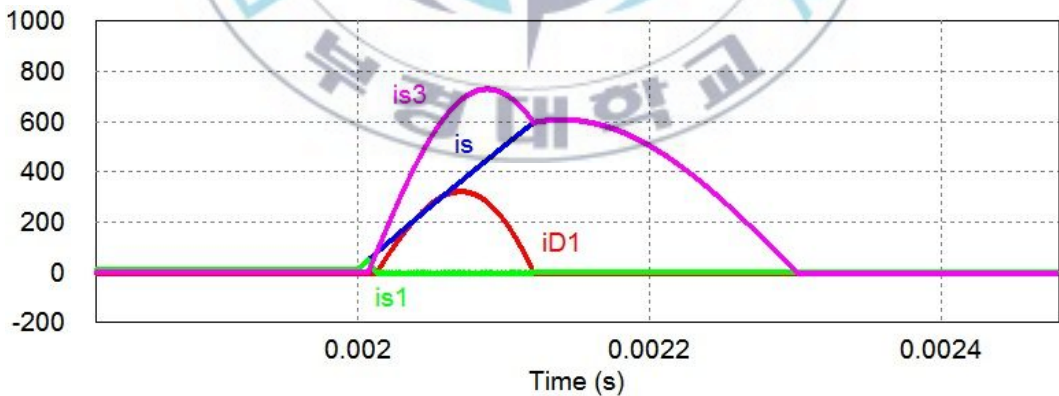


Fig. 4-16 i_s , i_{s1} , i_{s3} and i_{D1} simulation waveforms of breaking mode

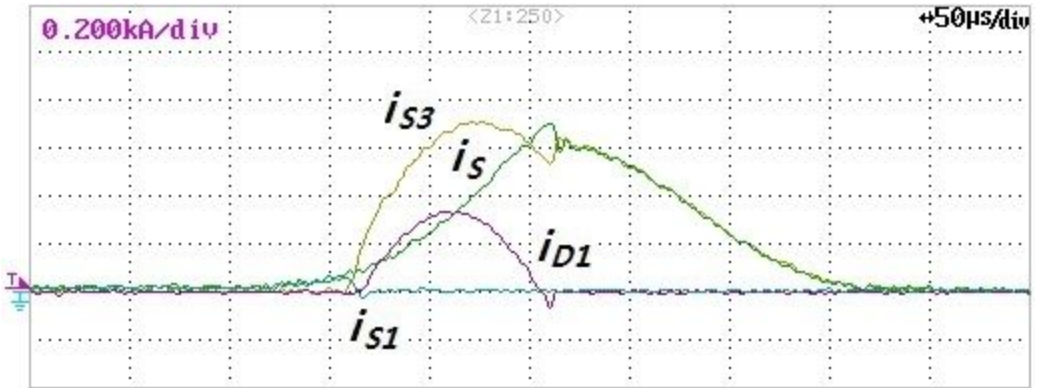


Fig. 4-17 Measured i_s , i_{s1} , i_{s3} and i_{D1} waveforms of breaking mode

C. 재충전 모드

제안된 DC SSCB의 재충전 모드는 부하 측이 단락 상태에서도 커패시터의 재충전이 가능해야 한다. 따라서 제안한 DC SSCB는 단락 사고가 지속적으로 유지되는 상태에서 커패시터의 재충전이 원활하게 이루어지는지 확인하였다. 그리고 재충전 모드를 통해 충전된 커패시터의 전압으로 재차단 동작이 가능하다는 것을 확인하기 위해 지속적으로 단락 사고 상태를 유지한 뒤 DC SSCB의 재투입과 재차단 동작을 반복 수행하여 동작 특성을 확인하였다.

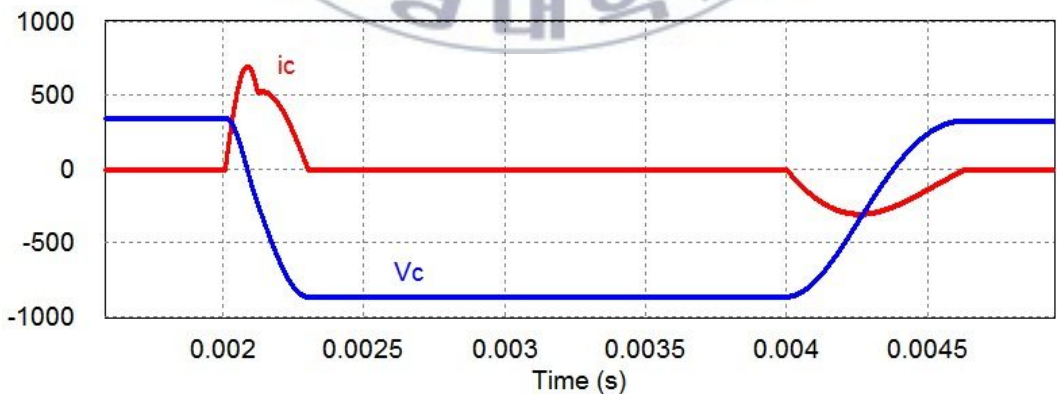


Fig. 4-18 V_c and i_c simulation waveforms of recharging mode

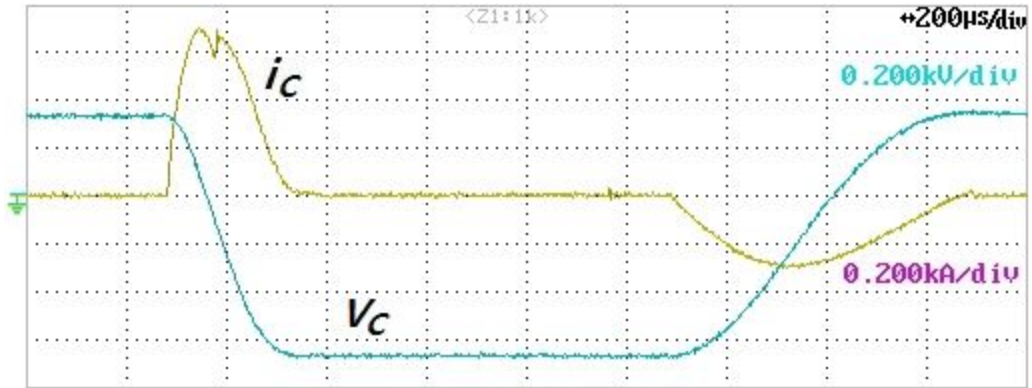


Fig. 4-19 Measured V_C and i_C waveforms of recharging mode

그림 4-18은 재충전 모드에서 커패시터의 전압 V_C 와 전류 i_C 시뮬레이션 파형이며 그림 4-19는 측정된 실험 파형이다. 재충전 모드에서 SCR S_2 를 턴온하여 커패시터가 원활하게 재충전 되는 것을 확인 할 수 있다.

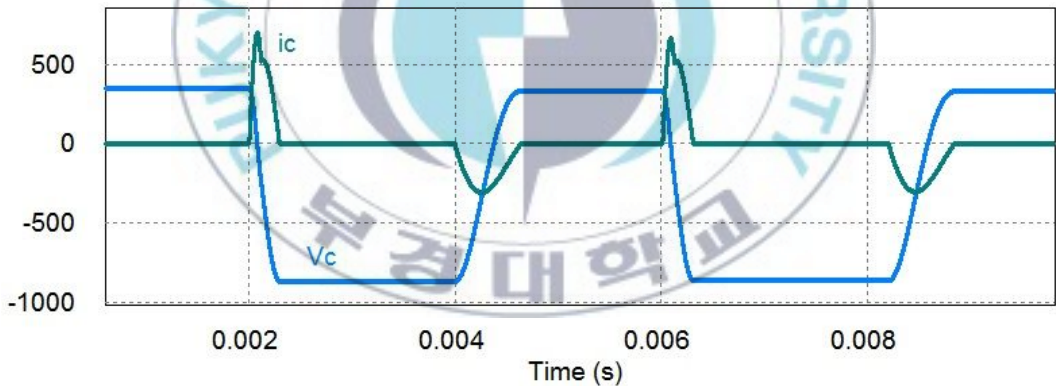


Fig. 4-20 V_C and i_C simulation waveforms of recharging mode and rebreaking

그림 4-20은 재충전 모드와 재차단 동작에서 나타나는 커패시터의 전압 V_C 와 전류 i_C 시뮬레이션 파형이며 그림 4-21은 측정된 실험 파형이다. 부하 측에 단락 사고가 유지되고 있는 상태에서 재충전된 커패시터의 전압을 이용하여 재차단 동작을 수행하는 것을 확인 할 수 있다.



Fig. 4-21 Measured i_c and V_c waveforms of recharging mode

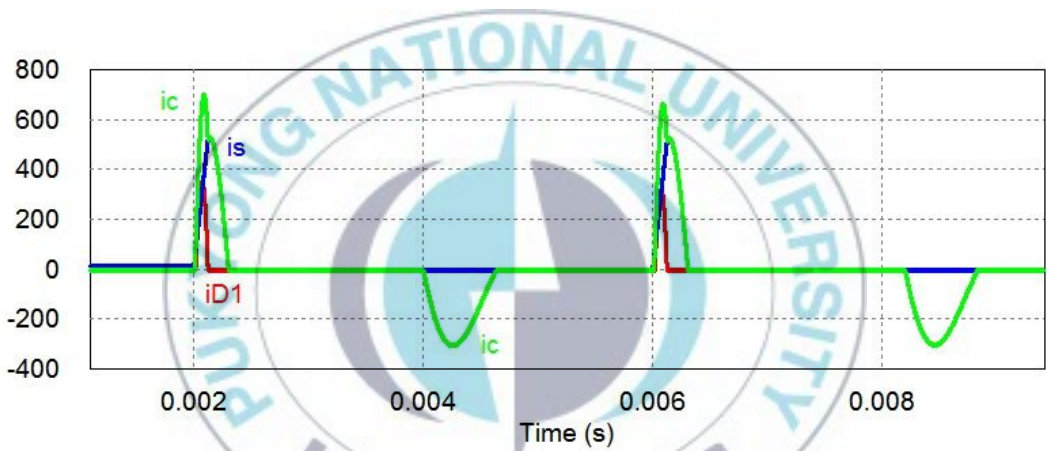


Fig. 4-22 i_s , i_c and i_{D1} simulation waveforms of recharging mode

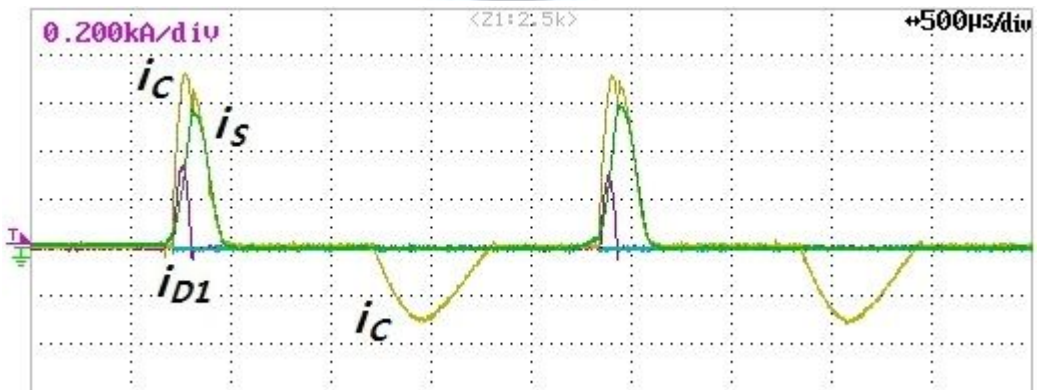


Fig. 4-23 Measured i_s , i_c and i_{D1} waveforms of recharging mode

그림 4-22는 재충전 모드와 재차단 동작에서 나타나는 전류 i_s , i_{DI} , i_c 시물레이션 파형이며 그림 4-23은 측정된 실험 파형이다. 단락 사고가 지속적으로 유지되고 있는 상태이므로 DC SSCB는 차단, 재충전, 재투입, 재차단, 재충전 동작을 순차적으로 수행하는 것을 확인 할 수 있다.



4-5. 결 론

분산 전원이 발달함에 따라 DC 그리드의 높은 전력품질을 위해서는 DC SSCB는 필수 요소이다. SCR은 턴오프를 하기 위해서 전류 회로가 필요하지만 도통 손실이 작고 경제적이므로 DC SSCB로 사용하기 적합하다. 하지만 SCR을 이용한 기존의 SSCB는 AC 그리드를 기반으로 제안되었기 때문에 DC 그리드에 적용하기 어렵다. 따라서 본 논문에서는 구조가 간단한 새로운 DC SSCB를 제안하였다. 제안한 DC SSCB는 신속한 차단이 가능하므로 낮은 사양의 소자 선정이 가능하고 차단에 필요한 보조 SCR을 최소화하여 경제성을 확보하였다. 또한 이용되는 모든 SCR이 L-C 공진을 이용한 ZVS, ZCS의 동작을 하므로 스위칭 손실이 매우 작다. 그리고 부하 측의 사고 상태와 관계 없이 커패시터의 재충전이 가능하므로 동작책무의 재투입, 재차단 동작을 수행 할 수 있다.

제안한 DC SSCB는 단락 사고를 모의하여 시뮬레이션과 실험을 통해 동작 특성을 검증하였고 다른 DC 그리드에 적용이 가능하도록 수식을 이용하여 설계 가이드라인을 제시하였다. 본 논문에서 연구한 DC SSCB는 향후 DC 그리드 시스템의 설계 및 구현에 활용될 것으로 기대된다.

5. 결 론

현대 사회는 IT 산업의 발전과 더불어 전력 품질에 민감하게 반응하는 부하들이 널리 보급되고 있다. 게다가 자연현상에 민감한 분산전원이 보급되는 추세이므로 계통 사고가 신속하게 차단되지 않는다면 사고 전류의 급격한 증가와 전기 화재를 동반하게 되므로 큰 피해가 발생하게 된다. 그리고 사고의 차단 이후에 전력이 빠르게 재투입 되지 않고 오랜 시간동안 차단 상태로 유지된다면 2차적 경제적 손실이 발생한다. 이러한 이유로 차단기에는 재투입 동작과 재차단 동작을 반복 수행해야 하는 동작책무 조건이(IEC-62271-100) 규정되어 있다. 따라서 본 연구에서는 신속한 차단이 가능하며 재투입과 재차단의 동작책무를 수행할 수 있는 DC SSCB와 AC SSCB를 제안하고 시뮬레이션과 실험을 통해 동작 특성을 검증하였다. 그리고 다른 용량의 계통에 적용이 가능하도록 수식과 그래프를 이용한 설계방향을 제시하여 응용이 가능하도록 하였다.

1. AC Solid-State Circuit Breaker

본 연구에서는 신속한 차단이 가능하며 재투입과 재차단의 동작책무를 수행할 수 있는 새로운 AC SSCB를 제안하였다. 재투입 동작을 수행하기 위해서는 커패시터의 재충전이 선행되어야 하는데 제안한 AC SSCB는 단락 사고가 유지되고 있는 상태에서도 커패시터의 재충전이 가능하다. 또한 기존의 AC SSCB에 비해 배리스터의 개수를 줄이고 저렴한 저항을 사용하며 동작책무를 수행함에 있어 추가적인 장치가 요구되지 않으므로 경제적이다. 그리고 3상 전원이 직접 접지방식이라도 간단한 제어를 통해 지락사고 검출이 가능하므로 제안한 AC SSCB는 3상 전원의 접지 방식에 관계없이 적용이 가능하여 응용 범위가 넓다. 제안한 AC SSCB는 다음과 같은 특성을 갖추고 있다.

- a. 도통 손실이 작은 SCR을 사용한다.

- b. 4 [ms]이내로 사고 전류의 신속한 차단이 가능하다.
- c. 간단한 제어로 커패시터의 충전과 재충전이 가능하다.
- d. 부하 측의 상태와 관계없이 커패시터의 재충전이 이루어진다.
- e. 추가적인 장치 없이 재투입과 재차단의 동작책무를 수행할 수 있다.
- f. 집적 접지방식의 3상 전원에 지락 사고가 발생하여도 검출이 가능하다.

2. DC Solid-State Circuit Breaker

SCR은 턴오프를 하기 위해서 전류 회로가 필요하지만 도통 손실이 작고 경제적이므로 DC SSCB에 사용하기 적합하다. 하지만 SCR을 이용한 기존의 SSCB는 AC 그리드를 기반으로 제안되었기 때문에 DC 그리드에 적용하기 어렵다. 따라서 본 논문에서는 구조가 간단한 새로운 DC SSCB를 제안하였다. 제안한 DC SSCB는 신속한 차단이 가능하므로 낮은 사양의 소자 선정이 가능하고 차단에 필요한 보조 SCR을 최소화하여 경제성을 확보하였다. 또한 이용되는 모든 SCR이 L-C 공진을 이용한 ZVS, ZCS의 동작을 하므로 스위칭 손실이 매우 작다. 제안한 DC SSCB는 부하 측의 상태와 관계없이 커패시터의 재충전이 가능하여 동작책무의 재투입과 재차단 동작을 수행할 수 있다. 제안한 DC SSCB는 다음과 같은 특성을 갖추고 있다.

- a. 도통 손실이 작은 SCR을 사용한다.
- b. 1 [ms]이내로 사고 전류의 신속한 차단이 가능하다.
- c. 전력 공급, 충전, 차단, 재충전 동작을 수행하는 SCR의 개수가 작다.
- d. 간단한 제어로 커패시터의 충전과 재충전이 가능하다.
- e. 모든 반도체 소자의 스위칭 손실이 작다.
- f. 추가적인 장치 없이 재투입과 재차단의 동작책무를 수행할 수 있다.

참 고 문 헌

- [1] T. G. Wilson Sr., "The evolution of power electronics," IEEE Trans. Power Elec., vol. 15, no. 3, pp. 439-446, May 2000.
- [2] N. Hatziargyriou, H. Asano, R. Iravani, and C. Marnay, "Microgrids," IEEE power & energy magazine, pp.78-94, Jul./Aug. 2007.
- [3] N. D. Hatziargyriou and A. P. S. Meliopoulos, "Distributed energy sources: Technical challenges," in Proc. IEEE Power Eng. Soc. Winter Meeting, New York, Jan. 2002, vol. 2, pp. 1017 - 1022.
- [4] A. Sannino, G. Postiglione, and M.H. Bollen, "Feasibility of a DC Network for Commercial Facilities," IEEE Trans. on Industry Applications, vol. 39, no. 5, pp. 1499-1507, Sep-Oct. 2003.
- [5] F. Blaabjerg, Z. Chen, and S. B. Kjaer, "Power electronics as efficient interface in dispersed power generation systems," IEEE Trans. Power Electron., vol. 19, no. 5, pp. 1184-1194, Sep. 2004.
- [6] F. Katiraei, M.R. Iravani, "Power management strategies for a Microgrid with multiple distributed generation units," IEEE Trans. Power Systems, vol. 21, no. 4, pp.1821-1831, Nov. 2006.
- [7] D. Boroyevich, et al., "Future electronic power distribution systems a contemplative view," in Proc. IEEE Optimization of Electrical and Electronic Equipment, pp. 1369-1380, 2010.
- [8] C. N. Lu and C. C. Shen, "Voltage sag immunity factor considering severity and duration," presented at the IEEE Power Eng. Soc. Gen. Meeting, Denver, CO, Jun. 2004.
- [9] Chan-Nan Lu and Cheng-Chieh Shen, "Estimation of Sensitive Equipment Disruptions Due to Voltage Sags," IEEE Transactions on power delivery, Vol. 22, No. 2, pp. 1132-1137, April 2007.
- [10] J.A Kay, "Meeting the standards—Testing and certification of medium voltage control centers to arc-resistance standards," IEEE Ind. Appl. Mag., vol. 13, no. 5, pp. 49 - 58, Sep./Oct. 2007.

- [11] D.K. Kwak, "A Electrical Fire Disaster Prevention Device of High Speed and High Precision by using Semiconductor Switching Devices," The Transactions of the Korean Institute of Power Electronics, Vol. 14, No. 5, pp. 423-430, 2009. 10.
- [12] Holub. R.A., Doan. D.R. and Anderson, R.L., "The arc-flash hazards of fire pumps: redesigning protection schemes for electrical installations," IEEE Industry Applications Magazine, Vol 19, No. 1, pp. 86 - 90, 2013
- [13] B. Han, B. Bae, H. Kim, S. Baek, "Combined operation of unified power quality conditioner with distributed generation," IEEE Trans. on Power Delivery, Vol.21, No.1, pp.330-338, Jan. 2006.
- [14] J. K. Jeong, J. H. Lee, and B. M. Han, "Three-Phase Line-Interactive Dynamic Voltage Restorer with a New Sag Detection Algorithm," Journal of Power Electronics, Vol. 10, No. 2, pp. 203-209, Mar. 2010.
- [15] Sung-Min Lee, and Hyo-Sung Kim, "Development of DC Circuit Breaker using Magnet Arc Extinguisher," The Transactions of the Korean Institute of Power Electronics, Vol. 17, No. 1, pp. 21-26, 2012. 2.
- [16] Jean-Marc Meyer, "A DC Hybrid Circuit Breaker With Ultra-Fast Contact Opening and Integrated Gate-Commutated Thyristors (IGCTs)," IEEE Trans. Power Electron., vol. 21, no. 2, pp. 646 - 651, April. 2006.
- [17] Meyer C. and Schroder S, "Design of Solid-state Circuit Breaker for Medium-Voltage Systems," in IEEE PES Transmission & Distribution Conference, pp. 798-803, 2003.
- [18] C. Meyer, and R. W. De Doncker, "Solid-State circuit breakers and current limiters for medium-voltage systems having distributed power systems," IEEE Trans. Power Electron., vol. 19, no. 5, pp. 1333 - 1340, Sep. 2004.
- [19] G. G. Karaday, "Concept of a combined short circuit limiter and series compensator," IEEE Trans. Power Del., vol. 6, no. 3, pp. 1031 - 1037, Jul. 1991.
- [20] R. K. Smith et al., "Solid state distribution current limiter and circuit breaker: Application requirements and control strategies," IEEE Trans. Power Delivery, vol. 8, no. 3, pp. 1155 - 1164, Jul. 1993.

- [21] T. Genji, O. Nakamura, M. Isozaki, M. Yamada, T. Morita, and M. Kaneda, "400 V class high-speed current limiting circuit breaker for electric power system," IEEE Trans. Power Del., vol. 9, no. 3, pp. 1428 - 1435, July. 1994.
- [22] F. Tosato and S. Quaia, "Reducing voltage sags through fault current limitation," IEEE Trans. Power Del., vol. 16, no. 1, pp. 12 - 17, Jan. 2001.
- [23] Jacek Zyborski, Tadeusz Lipski, Jozef Czucha, and Saady Hasan. , "Hybrid Arcless Low-Voltage AC/DC Current Limiting Interrupting Device," IEEE Transaction on Power Delivery, vol. 15, pp. 460-467, April 2003
- [24] Christoph Meyer, and Rik W. De Doncker, "LCC Analysis of Different Resonant Circuits and Solid-State Circuit Breakers for Medium-Voltage Grids," IEEE Transaction on Power Delivery, vol. 21, no.3, pp. 1414-1420, July 2006
- [25] Po-Tai Cheng and Yu-Hsing Chen, "Design of an Impulse Commutation Bridge for the Solid-State Transfer Switch," IEEE Trans. Ind. Appl., vol. 44, no. 4, pp. 1249 - 1258, 2008.
- [26] H. Mokhtari, S. B. Dewan, and M. R. Iravani, "Performance evaluation of thyristor based static transfer switch," IEEE Trans. Power Del., vol. 15, no. 3, pp. 960 - 966, Jul. 2000.
- [27] Mukhopadhyay S. C., Dawson F. P., Iwahara M. and Yamada S., "A novel compact magnetic current limiter for three phase applications," IEEE Trans on Magnetics, vol. 36, pp. 3568-3570, September 2000.
- [28] H. Mokhtari, S. B. Dewan, and M. R. Iravani, "Effect of regenerative load on a static transfer switch performance," IEEE Trans. Power Del., vol. 16, no. 4, pp. 619 - 624, Oct. 2001.
- [29] J. Pedra, L. Sainz, F. Corcoles, and L. Guasch, "Symmetrical and unsymmetrical voltage sag effects on three-phase transformers," IEEE Trans. Power Del., vol. 20, no. 2, pp. 1683 - 1691, Apr. 2005.
- [30] Christoph Meyer, "Solid-State Circuit Breaker Based on Active Thyristor Topologies," IEEE Trans, Power Electron, Vol. 21, No. 2, pp. 450-458, Mar. 2006

- [31] Alexander Abramovitz, and Keuye Ma Smedley, "Survey of Solid-State Fault Current Limiters," IEEE Trans. on Power Electronics, vol. 27, no. 6, pp. 2770 - 2782, June 2012.
- [32] Wu. A., Tang. Y. and Finney, D., "MV generator low-resistance grounding and stator ground fault damage," IEEE Trans. on Industry Applications, vol. 40, no. 2, pp. 672-679, March-April, 2004.
- [33] Mitolo. M, Sutherland. P.E. and Natarajan. R, "Effects of High Fault Currents on Ground Grid Design," IEEE Trans. on Industry Applications, vol. 46, no. 3, pp. 1118-1124, May-June, 2010.
- [34] Young-jun Choi, Hee-Taek Lim, Myeon-Song Choi, Seung-Jae Lee, "The Advanced Protection Coordination Scheme using Phase Angle of Zero-Sequence Current in Ungrounded System," KIEE Trans, vol.59, no.1, pp. 19-25, Jan. 2010.
- [35] J. C. Das and R. H. Osman, "Grounding of AC and DC Low-Voltage and Medium-Voltage Drive Systems," IEEE Transactions on Industry Applications, vol 34, pp205-216, 1998.
- [36] J. P. Nelson, "High-Resistance Grounding of Low-Voltage Systems: A Standard for the Petroleum and Chemical Industry," IEEE Transactions on Industry Applications, vol 35, pp 941-948, 1999.
- [37] R. Beltz, I. Peacock, and W. Vilcheck, "High-Resistance Ground Retrofits in Pulp and Paper Mills," IEEE Industry Application Magazine, vol 7, pp 19-27, Mar-Apr 2001.
- [38] Peter M. McEwan , Sarath B. Tennakoon. "A Two-Stage DC Thyristor Circuit Breaker," IEEE Trans on Power Electronics, Vol. 12,No.4, pp. 597-607, July. 1997
- [39] Strumpler. R, Skindhøj. J, Glatz-Reichenbach. J, Kuhlefeldt. J.H.W, Perdoncin. F, "Novel medium voltage fault current limiter based on polymer PTC resistors," IEEE Trans on Power Delivery, vol. 14, pp. 425-430, April 1999
- [40] Shimizu H., Yokomizu Y., Goto M., Matsumura T., and Murayama N., "A study on required volume of superconducting element for flux flow resistance type fault current limiter," IEEE Trans, vol. 13, pp. 2052-2055, June 2003

- [41] Steurer M, Ferohlich K, Halaus W and Kaltenegger K, "A Novel Hybrid Current-limiting Circuit Breaker for Medium Voltage Principle and Test Results," IEEE Transaction on Power Delivery, vol. 18, pp. 460-467, April 2003
- [42] C. Meyer, M. Kowal, and R. W. De Doncker, "Circuit breaker concepts for future high-power DC-applications," in Proc. IEEE IAS Annual Meeting, Oct. 2005, vol. 2, pp. 860 - 866.
- [43] Jean-Marc Meyer and Alfred Rufer, "A DC Hybrid Circuit Breaker With Ultra-Fast Contact Opening and Integrated Gate-Commutated Thyristors (IGCTs)," IEEE Trans. Power Electron., vol. 21, no. 2, pp. 646 - 651, April. 2006.
- [44] M. Bahrman and B. Johnson, "The ABCs of HVDC transmission technologies," IEEE Power Energy Mag., vol. 5, no. 2, pp. 32 - 44, Mar-Apr. 2007.
- [45] L. Tang and B.-T. Ooi, "Locating and isolating DC faults in multiterminal DC systems," IEEE Trans. Power Del., vol. 22, no. 3, pp. 1877 - 1884, Jul. 2007.
- [46] B. Sheng, "A synthetic test circuit for current switching tests of HVDC circuit breakers," in Proc. IEEE/Power Eng. Soc. Transmission and Distribution Conf. Expo., pp. 1 - 4., Apr. 2008.
- [47] A. Li, Z. Cai and Z. Yang, "Study on the dynamic performance characteristics of HVDC control and protections for the HVDC line fault," in Proc. IEEE Power Energy Soc. Gen. Meeting, pp. 1-5, July 2009,
- [48] S. Orpe and N.-K. Nair, "State of art of fault current limiters and their impact on overcurrent protection," in Proc. IEEE Power Energy Soc. Gen. Meeting, Jul. 2009.
- [49] Fang Luo and Jian Chen, "A novel solid state fault current limiter for DC power distribution network," Applied Power Electronics Conference and Exposition. APEC 2008, pp. 1284 - 1289.
- [50] Mu Jian-guo and Wang Li, "Research on main circuit topology for a novel DC solid-state circuit breaker," Industrial Electronics and Applications (ICIEA), 2010 the 5th IEEE Conference on, pp. 926 - 930.