



공 학 석 사 학 위 논 문

LCL 필터가 결합된 단상 계통 연계형 인버터의 공진 주파수 추종 적응형 디지털 노치필터



공 학 석 사 학 위 논 문

LCL 필터가 결합된 단상 계통 연계형 인버터의 공진 주파수 추종 적응형 디지털 노치필터

지도교수 노 의 철

이 논문을 공학석사 학위논문으로 제출함.

2021년 2월

부경대학교대학원

전기공학과

허 진 용

허진용의 공학석사 학위논문을 인준함.



목 차
표차례
그립차례
Abstract
제 1장 서 론
제 2장 LCL 필터가 결합된 단상 계통 연계형 인버터 시스템 4
2.1 PLL
2.1.1 SRF-PLL
2.1.1 SRF-PLL5 2.1.2 SOGI-QSG7
2.1.1 SRF-PLL
2.1.1 SRF-PLL
2.1.1 SRF-PLL 5 2.1.2 SOGI-QSG 7 2.2 LCL 필터 9 2.2.1 S 도메인에서 LCL 필터 모델링 10 2.2.2 Z 도메인에서 LCL 필터 모델링 13
2.1.1 SRF-PLL 5 2.1.2 SOGI-QSG 7 2.2 LCL 필터 9 2.2.1 S 도메인에서 LCL 필터 모델링 10 2.2.2 Z 도메인에서 LCL 필터 모델링 13 2.3 PR 제어기 17

제 3장 노치 필터가 사용된 계통 연계형 인버터의 안정도 판별

	······24
3.1 시스템의 안정도 관별법	······24

3.2 플랜트를 불안정하게 만드는 요인
3.2.1 Z 변환 근사화에 의한 frequency wqrping 현상
3.2.2 딜레이에 의한 위상 지연
3.3 안정도 분석
3.3.1 노치 주파수와 공진 주파수가 일치하는 경우36
3.3.2 노치 주파수와 공진 주파수가 일치하지 않는 경우 38
제 4장 제안하는 적응형 디지털 노치필터43
4.1 공진 발생 여부 판단
4.1.1 시스템이 불안정할 경우 시스템 응답44
4.1.2 공진을 나타내는 지표
4.2 공진 주파수 방향 판단
4.2.1 z 극점 위치에 따른 시스템 시간 응답
4.2.2 노치 주파수 변경에 따른 시스템 응답
2
제 5장 시뮬레이션 및 실험 결과
5.1 시뮬레이션
5.1.1 노치 주파수가 공진 주파수보다 높은 경우
5.1.2 노치 주파수가 공진 주파수보다 낮은 경우
5.2 실험 결과
제 6장 결 론

감사의	글		68	3
-----	---	--	----	---



표 차 례

표	1.1	Current distortion limits for systems rated 120V through 69kV \cdot	$\cdot 1$
표	3.1	안정도 판별 기법의 특징	25
표	5.1	시뮬레이션 파라미터	52
표	5.2	실험 파라미터	57



그 림 차 례

그림	1.1 태양광 계통 연계형 인버터의 구성
그림	2.1 LCL 필터가 결합된 단상 계통 연계형 인버터4
그림	2.2 PLL 기본 블록도
그림	2.3 SRF-PLL의 기본 블록도6
그림	2.4 SOGI-QSG 블록도 ~~~~~7
그림	2.5 G _α , G _β 의 보드 선도 (ω=120π) ······8
그림	2.6 LCL 필터
그림	2.7 LCL 필터 블록도
그림	2.8 LCL 필터의 보드 선도
그림	2.9 S 도메인에서 계통 연계형 인버터의 블록도
그림	2.10 간략화한 S 도메인에서 계통 연계형 인버터의 블록도13
그림	2.11 이산 시스템과 연속 시스템이 결합된
	계통 연계형 인버터의 블록도
그림	2.12 Z 도메인에서 계통 연계형 인버터의 블록도
그림	2.13 ZOH를 사용하여 모델링 된 LCL 필터의 보드 선도
그림	2.14 외란이 있는 피드백 시스템17
그림	2.15 ω _d 에 따른 PR 제어기의 보드 선도 (ω _c = 60[Hz])20
그림	2.16 HPF와 LPF로 표현된 노치 필터의 보드 선도
그림	2.17 노치 필터의 폭과 이득
그림	2.18 Q 팩터에 따른 노치 필터의 보드 선도

주파수가 서로 다른 신호에 미치는 영향	······ 32
그림 3.6 디지털 컨트롤러에 의한 지연	
그림 3.7 z ⁻¹ 의 보드 선도	······ 34
그림 3.8 딜레이가 적용된 경우 시스템 전달함수의 보드 선도	35
그림 3.9 시스템 제어 블록도	
그림 3.10 LCL(z), Notch(z), z ⁻¹ 의 보드 선도	
그림 3.11 LCL(z) Notch(z) z ⁻¹ 의 보드 선도	······ 37
그림 3.12 노치 주파수가 공진 주파수보다 높은 경우	
시스템 보드 선도	
그림 3.13 노치 주파수가 공진 주파수보다 높은 경우	
시스템 Nyquist 선도 ······	
그림 3.14 노치 주파수가 공진 주파수보다 낮은 경우	
시스템 보드 선도	······ 40
그림 3.15 노치 주파수가 공진 주파수보다 낮은 경우	
시스템 Nyquist 선도 ······	······ 41
그림 3.16 공진 주파수 변동에 따른 시스템 극점 경로	•••••• 42

그림 4.1 제안하는 공진 주파수 추종 기법 순서도 ………………………………………43 그림 4.2 공진 주파수와 노치 주파수가 일치하지 않는 경우 극점 …………44 그림 4.3 시스템이 불안정한 경우 인버터측 전류 ………………………………………………45 그림 4.4 시스템이 불안정한 경우 인버터측 전류 스펙트럼 ……………………45 그림 4.6 Z 도메인 위의 임의의 점 z₁48 그림 5.1 노치 주파수가 공진 주파수 보다 높은 경우 시뮬레이션 결과 (제안한 적응형 디지털 노치 필터를 적용하지 않은 경우)53 그림 5.2 노치 주파수가 공진 주파수 보다 높은 경우 시뮬레이션 결과 그림 5.3 노치 주파수가 공진 주파수 보다 낮은 경우 시뮬레이션 결과 (제안한 적응형 디지털 노치 필터를 적용하지 않은 경우)55 그림 5.4 노치 주파수가 공진 주파수 보다 낮은 경우 시뮬레이션 결과 그림 5.6 노치 주파수가 공진 주파수 보다 높은 경우 실험 결과 (제안한 적응형 디지털 노치 필터를 적용하지 않은 경우) 59 그림 5.7 노치 주파수가 공진 주파수 보다 높은 경우 실험 결과 (제안한 적응형 디지털 노치 필터를 적용한 경우)60

A Resonance Frequency Tracking Adaptive Digital Notch Filter for a Single-phase Grid-connected Inverter with LCL Filter

Jin Yong Heo

Department of Electrical Engineering, The Graduate School, Pukyong National University

Abstract

In the growing interest in renewable energy, the role of power converters has become more important. However, as the use of power converters is elevated, the negative effects of power conversion also increase because the grid-connected inverters not only convert energy but also generate harmonics that degrade grid quality by their switching behavior. Using an LCL filter is a cost-effective solution to mitigate switching harmonics in the grid-connected inverters especially compared with conventional L filters.

Although the LCL filters have superior attenuation ability, the entire system could be unstable because of the LCL filter's resonance characteristic. Various passive or active damping methods have been proposed to solve this problem. Digital notch filter based methods are simple ways to stabilize the system among the methods. The methods inhibit the system resonance phenomenon by simply aligning the notch frequency to the resonance frequency. However, the system is only stable where the system resonance frequency is matched with notch frequency. In the real systems, there is a chance of resonance frequency variation caused by filter aging or grid impedance changing, therefore, the resonance frequency estimation is necessary to avoid the stability problem excited by variation of the system parameters. Several estimation methods were proposed to solve the problem. However, The conventional resonance frequency estimation methods have some drawbacks such as unavailability during operation state or very slow estimation time.

This paper proposes a new adaptive digital notch filter that has the ability to track the system resonance frequency to maintain the system stable even the system parameters are changed where the inverter side current is controlled. The system resonance frequency variation tracking speed is considerably improved compared to the conventional methods. Simulations and experiments are carried out to verify the validity of the proposed method. It is expected that the proposed method can be used in the field of the grid-connected inverter system with improved stability.

제 1 장 서론

신재생 에너지에 대한 관심이 증가함에 따라 전력 변환기의 역할이 더욱 중요해지고 있다. 전력 변환기는 직류를 교류로 혹은 역으로 변환하는 장치 인데 이 중에서 특히 신재생 에너지원에서 발전되는 직류 전력을 계통에 공급하기위한 교류 전력으로 변환하는 전력 변환기를 계통 연계형 인버터 라 부른다. 계통 연계형 인버터는 계통에 전력을 공급해주는 역할을 하지만 전력 변환 과정에서 스위칭 동작으로 인한 고조파를 발생시키기 때문에 계 통 품질을 저하시킬 수 있다. 때문에 IEEE 표준에서는 시스템 규격에 따른 고조파 전류를 제한하고 있다[1]. 표 1.1은 IEEE-519 표준을 나타내는데 PCC(Point of Common Coupling)의 전압이 120[V]이상 69[kV]이하인 경우 고조파 차수에 따른 권장 고조파 전류 제한치를 제시하고 있다.

표 1.1 Current distortion limits for systems rated 120V through 69kV

Maximum harmonic current distortion in percent of I_L						
Individual harmonic order (odd harmonics) ^{a,b}						
I_{SC}/I_L	$3 \le h < 11$	$11 \le h < 17$	$17 \le h < 23$	$23 \le h < 35$	$35 \le h \le 50$	TDD
$< 20^{\circ}$	4.0	2.0	1.5	0.6	0.3	5.0
20 < 50	7.0	3.5	2.5	1.0	0.5	8.0
50 < 100	10.0	4.5	4.0	1.0	0.7	12.0
100 < 1000	12.0	5.5	5.0	1.5	1.0	15.0
> 1000	15.0	7.0	6.0	2.0	1.4	20.0

^aEven harmonics are limited to 25% of the odd harmonic limits above.

where

Isc=maximum short circuit current at PCC

^bCurrent distortions that result in a dc offset, e.g. half-wave converters, are not allowed.

[^]All power generation equipment is limited to these values of current distortion, regardless of actual $I_{\rm sc}/I_{\rm L}$

 I_L =maximum demand load current (fundamental frequency component) at the PCC under normal load operating conditions

계통 연계형 인버터에서 발생하는 고조파는 표 1.1의 제한 조건을 만족 해야 하며 고조파를 감쇠시키기 위해 필터가 필수적으로 사용되어야 한다. 그림 1.1은 PV(Photovoltaic) 패널과 LCL 필터가 결합된 계통 연계형 인버 터를 나타낸 것이다. 계통 연계형 인버터의 필터로는 LCL 필터가 종래의 L 필터에 비해 가벼운 무게와 작은 부피를 가지면서도 큰 고조파 감쇠 효 과를 가지기 때문에 널리 사용된다.



LCL 필터는 고조파 감쇠 능력이 뛰어나지만, LCL 필터의 공진 특성으로 인해 시스템이 불안정해질 수 있다. 특히 디지털 컨트롤러를 사용하여 시스 템을 제어할 경우 딜레이에 의한 영향으로 시스템이 불안정해질 수 있다. 딜레이가 시스템에 미치는 영향에 대한 연구가 이루어져 왔으며 이와 관련 해서 디지털 컨트롤러에 의한 영향과 시스템 특성을 고려하여 시스템을 안 정화하는 방법이 제안되었다[2-4]. 하지만 LCL 필터의 설계가 제한적이고 다른 기법들에 비해 좁은 안정 범위를 갖기 때문에 추가적인 안정화 기법 이 요구된다. 시스템을 안정화하기 위해서 수동 댐핑, 능동 댐핑 등의 기법 이 적용될 수 있다[5-11]. 수동 댐핑의 경우 설계가 용이하다는 장점이 있 지만, 저항에 의한 손실이 발생하기 때문에 시스템 효율이 낮아진다는 단점 이 있다. 능동 댐핑의 경우 반대로 저항에 의한 손실은 없지만 설계가 복잡 해지고 추가적인 센서가 필요하다는 단점이 있다. 여러 능동 댐핑 기법 중 제어기에 노치 필터를 사용하는 기법이 소개되었다[9-11]. 노치 필터를 사 용하는 기법은 간단히 노치 주파수를 시스템 공진 주파수에 맞추어 공진을 억제하는 기법이다. 그러나 노치 주파수와 공진 주파수가 일치하지 않을 경 우 시스템은 불안정해질 수 있다. 실제 시스템에서는 필터의 에이징, 계통 임피던스 변화에 의해 공진 주파수가 바뀌기 때문에 노치 필터를 사용하더 라도 시스템이 불안정해질 수 있다. 따라서 시스템 파라미터 변화에 따른 시스템 안정성 문제를 해결하기 위해서는 공진 주파수 예측 기법이 필요하 다. 참고문헌 [12]에서 소개된 기법은 계통을 불안정하게 만든 후 응답을 DFT(Digital Fourier Transform)로 분석하여 계통 입피던스를 예측할 수 있는 방법이지만 계통 연계형 인버터가 운전 중에는 사용이 불가능하다는 단점이 있다. 참고문헌 [13]은 계통측 전류를 DFT로 분석하여 계통 입피던 스를 예측하는 기법으로 계통 연계형 인버터가 운전 중에도 사용이 가능하 지만 연산량이 많아 추정 속도가 늦다는 단점이 있다.

본 논문에서는 인버터측 전류가 제어될 때 시스템 파라미터가 변하더라 도 공진 주파수 추종을 통해 시스템을 안정화할 수 있는 적응형 디지털 노 치 필터를 제안한다. 제안한 적응형 디지털 노치필터는 시스템 파라미터가 변하여 시스템이 불안정해질 경우 노치 주파수의 증감 방향을 결정한 후 노치 주파수를 변화시켜 빠르게 공진 주파수를 추종하여 시스템을 다시 안 정화한다. 시스템 공진 주파수와 노치 주파수가 일치하지 않을 경우의 시뮬 레이션 및 실험을 수행하여 제안한 기법의 타당성을 검증하였다.

- 3 -

제 2 장 LCL 필터가 결합된 단상 계통 연계형 인버터 시스템

본 장에서는 단상 계통 연계형 인버터의 구동을 위한 요소들의 필요성과 역할에 대해서 살펴본다. 계통 연계형 인버터를 구동시키기 위한 요소로는 계통 위상 검출을 위한 PLL(Phase Locked Loop), 고조파 감쇠를 위한 LCL 필터, 전류 제어를 위한 PR(Proportional-Resonanct) 제어기와 노치 필터가 있다. 단상 계통 연계형 인버터의 구조를 그림 2.1에 나타내었다. 2.1 절에서 단상 계통 연계형 인버터에서 PLL이 어떤 역할을 하는지, 2.2 절에서 LCL 필터 특성에 따른 적절한 제어기가 무엇인지 살펴보고 2.3 절 과 2.4 절에서 PR 제어기와 노치 필터가 각각 시스템 특성에 어떠한 영향 을 미치는지 알아본다.



그림 2.1 LCL 필터가 결합된 단상 계통 연계형 인버터

2.1 PLL

계통 연계형 인버터는 교류 계통에 출력을 전달하기 때문에 역률 제어 및 출력 주파수 제어를 위해 계통 위상을 검출해야 하며 출력과 계통 위상 차가 발생할 경우 시스템 성능이 저하됨으로 정확한 위상 검출이 중요하다. 그림 2.2는 PLL의 기본 블록도이다. PD(Phase Detector)는 입력 신호 v_i 와 출력 신호 v_o 를 곱하여 위상차를 검출하는 역할을 한다. 입력 신호와 출력 신호가 거의 같을 때 두 신호의 곱은 두 신호의 위상차로 근사화될 수 있 다[14]. LPF(Low Pass Filter)는 신호의 고주파 항을 제거하는 역할을 한 다. VCO(Voltage-Controlled Oscillator)는 검출된 위상차를 정현파 신호로 만드는 역할을 한다.



2.1.1 SRF-PLL

계통 전압 위상 검출에 다양한 PLL 기법들이 사용되면 특히 3상 전력전 자 어플리케이션에서 SRF-PLL (Synchronous Reference Frame PLL)이 주로 사용된다[15]. 3상 신호는 제어의 용이성 및 정확성을 위해 동기 좌표 계로 변환되어 사용되는데 SRF-PLL은 동기 좌표계의 q축 신호로 위상각 을 검출하는 기법이다. 그림 2.3은 SRF-PLL 기본 블록도이다.



그림 2.3 SRF-PLL의 기본 블록도

입력 신호 v_q와 출력 신호 θ의 폐루프 전달함수는 식 (2-1)과 같고 이득 은 2차 지연 함수를 통해 결정될 수 있다.

$$G_{cl}(s) = \frac{\theta}{v_q} = \frac{K_p s + K_i}{s^2 + K_p s + K_i}$$
(2-1)

2차 지연 함수의 기본 형태는 식 (2-2)와 같고 K_p, K_i 값은 각각 식 (2-3), (2-4)로 결정될 수 있다.

$$G_{2nd}(s) = \frac{2\zeta\omega_n s + \omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2}$$
(2-2)

$$K_p = 2\zeta \omega_g \tag{2-3}$$

$$K_i = \omega_g^2 \tag{2-4}$$

단상의 경우 위상이 90° 앞서는 신호를 추가로 생성하여 정지 좌표계를 dq 변환한 후 SRF-PLL으로 위상을 추출할 수 있다. 90° 앞서는 신호를 얻는 방법들 중 SOGI (Second-Order Generalized Inegrator) - QSG (Quadrature Signal Generator) PLL이 노이즈에 강인하고 전원 불평형에도 정확한 위상을 추출할 수 있다[16]. SOGI-QSG의 블록도는 그림 2.4와 같 다.



그림 2.4 SOGI-QSG 블록도

입력 신호와 각 출력 신호*V_a*, *V_β*에 대한 전달함수는 각각 식 (2-5), (2-6)과 같다. 두 전달함수는 각각 대역 통과 필터 특성과 저역 통과 필터 특성을 가지고 모든 주파수 범위에서 항상 90°의 위상차를 가진다. ω가 120π일 때 각 전달함수의 보드 선도를 그림 2.5에 나타내었다.

$$G_{\alpha}(s) = \frac{k\omega s}{s^2 + k\omega s + \omega^2}$$
(2-5)



그림 2.5 $G_{\!\!\alpha}, \ G_{\!\!\beta}$ 의 보드 선도 (ω =120 π)

2.2 LCL 필터

계통 연계형 인버터는 전력 변환 과정에서 스위칭을 하므로 스위칭 고조 파가 발생하게 된다. 이러한 고조파는 계통 품질에 악영향을 미치기 때문에 IEEE-519 표준에서는 시스템 규격에 따른 고조파 차수에 따른 고조파 전 류 제한을 규정하고 있다. 따라서 스위칭 고조파를 제거하기 위하여 필터가 필수적으로 사용되는데 종래의 L 필터에 비하여 LCL 필터는 뛰어난 고조 파 감쇠 능력을 가지기 때문에 주로 사용된다[17].

LCL 필터는 공진 특성을 가지고 디지털 컨트롤러를 사용하여 시스템을 제어할 경우 이 공진 특성으로 인해 시스템이 불안정해질 수 있다. 또한 계 통 전압에 의한 영향으로 외란 성분이 발생하여 전류 품질에 악영향을 미 친다. 상기한 시스템 특성을 개선하기 위해 제어기가 사용될 수 있는데 시 스템 특성을 잘 파악한 후 알맞은 제어기를 사용해야 한다. LCL 필터의 모 델링과 보드 선도를 통해 LCL 필터가 결합된 계통 연계형 인버터의 특성 을 살펴본다.

01 11

4

2.2.1 S 도메인에서 LCL필터 모델링

LCL 필터와 각 부분의 전압, 전류를 그림 2.6에 나타내었다. 전개를 용이 하게 하기 위해 그림 2.1의 L_1 을 L_i 으로, L_2 와 L_3 를 합하여 L_g 로 나타내었 다.



그림 2.6에서 전류 제어 대상인 인버터 측 전류 i_i 에 관한 식은 식 (2-7) 과 같다. 식 (2-7)은 인버터 출력 전압 V_i 와 계통 전압 V_g 에 관한 두 항으 로 나타난다. 그림 2.7에 LCL 필터의 블록도에서 볼 수 있듯 입력 V_g 는 외 란의 형태로 시스템에 인가된다. 이러한 외란은 시스템 해석을 어렵게 하고 직접 제어할 수 없기 때문에 정상상태 오차를 발생시키고 전류 I_i 에 영향을 미치게 된다.

$$I_{i} = \frac{L_{g}Cs^{2} + 1}{L_{i}L_{g}Cs^{3} + (L_{i} + L_{g})s} V_{i} - \frac{1}{L_{i}L_{g}Cs^{3} + (L_{i} + L_{g})s} V_{g}$$
(2-7)



그림 2.7 LCL 필터 블록도

따라서 전류 품질을 개선하기 위해 계통 전압에 의한 영향을 줄이는 것 이 바람직하고 또한 해석이 용이해진다. 2.3 절에서 후술할 PR 제어기를 사용하여 계통 전압에 의한 영향을 줄일 수 있다. PR 제어기를 사용하면 V_g에 관한 항을 무시할 수 있으므로 식 (2-7)은 식 (2-8)로 근사화할 수 있고 최종적으로 LCL 필터의 플랜트는 식 (2-9)로 나타낼 수 있다. 공진 주파수 ω_0 과 ω_{res} 는 각각 식 (2-10)과 (2-11)에 나타내었다.

$$\frac{I_i}{V_i} \approx \frac{L_g C s^2 + 1}{L_i L_g C s^3 + (L_i + L_g) s}$$
(2-8)

$$LCL(s) = \frac{I_i}{V_i} \approx \frac{1}{sL_i} \frac{s^2 + \omega_0^2}{s^2 + \omega_{res}^2}$$
(2-9)

$$\omega_0 = \sqrt{\frac{1}{L_g C}} \tag{2-10}$$

$$\omega_{res} = \sqrt{\frac{L_i + L_g}{L_i L_g C}} \tag{2-11}$$

그림 2.8은 식 (2-9)의 보드 선도를 나타낸 것으로 공진주파수 ω_0 , ω_{res} 에서 각각 음과 양으로 이득에 피크가 발생하는 것을 확인할 수 있다. 특히 ω_{res} 에서 이득이 0[dB]인 부분과 만나기 때문에 시스템이 불안정해질 수 있다.



그림 2.8 LCL 필터의 보드 선도

2.2.2 Z 도메인에서 LCL필터 모델링

계통 연계형 인버터 시스템은 마이크로 컨트롤러를 사용하여 제어되기 때문에 시스템은 제어기와 마찬가지로 S 도메인이 아닌 Z 도메인에서 해석 되어야 한다. 시스템은 이산 시스템인 디지털 컨트롤러와 연속 시스템인 LCL 필터가 상호 연결되어있는 형태이므로 물리적 특성을 고려하여 변환 되어야한다. S 도메인에서 계통 연계형 인버터의 블록도를 그림 2.9에 도시 하였고 LCL 파트를 *LCL*(s)로 간략화하면 그림 2.10으로 나타낼 수 있다.



그림 2.9 S 도메인에서 계통 연계형 인버터의 블록도



그림 2.10 간략화한 S 도메인에서 계통 연계형 인버터의 블록도

그림 2.10의 블록도의 제어기 *C*(*s*)의 역할은 디지털 컨트롤러가 하기 때 문에 *C*(*z*)로 변환할 수 있다. 연속 신호인 인버터 전류 *I*_i는 ADC를 거쳐 이산 신호로 변환되게 되므로 피드백 루프는 샘플러로 변환된다. PWM 컨 버터는 제어기에서 연산된 이산 신호를 연속된 전압으로 바꾸어주는 DAC 역할을 하게 된다. 따라서 PWM 컨버터는 딜레이 *z*⁻¹, DC link 전압 V_{DC}, ZOH(Zero Order Hold)의 곱으로 나타낼 수 있다. 디지털 컨트롤러에 의한 딜레이는 후술할 3.2 절에서 자세히 다루도록 한다. 디지털 컨트롤러와 PWM 컨버터의 성질을 고려하여 이산 시스템과 연속 시스템이 결합된 형 태의 블록도를 그림 2.11에 도시하였다.



그림 2.11 이산 시스템과 연속 시스템이 결합된 계통 연계형 인버터의

블록도

ZOH는 식 (2-12)와 같고 ZOH로 모델링된 *LCL*(*z*)는 식 (2-13)과 같이 나타낼 수 있다. 최종적으로 Z 변환된 시스템 블록도는 그림 2.12와 같다.

$$ZOH = \frac{1 - z^{-1}}{s}$$
(2-12)

$$LCL(z) = ZOH \cdot LCL(s)$$
 (2-13)



식 (2-13)을 전개하면 식 (2-14)로 나타낼 수 있다. 식 (2-14)에 대한 보 드 선도를 그림 2.13에 나타내었다. LCL 필터가 Z 도메인에서 해석되었을 때 S 도메인에서와 다른 형태가 되는 것을 확인할 수 있다. 보드 선도는 Nyquist 주파수까지만 나타나게 되고 고주파 영역에서 위상이 감소하는 것 을 확인할 수 있다. 따라서 디지털 컨트롤러를 사용하여 시스템을 제어할 경우 Z 변환에 의한 영향이 반드시 고려되어야 한다.



그림 2.13 ZOH를 사용하여 모델링 된 LCL 필터의 보드 선도

2.3 PR 제어기

시스템의 성능을 평가하는 중요한 지표중 하나는 정상상태 오차이다. 계 단 응답의 경우 제어기에 적분기가 존재할 때 정상상태 오차를 0으로 만들 수 있지만, 주파수 응답의 경우 적분기를 사용하여 정상상태 오차를 0으로 만들 수 없다. 3상 시스템에서는 dq 변환을 통해 교류 신호를 직류로 변환 하여 정상상태 오차를 제거할 수 있지만, 단상 시스템에서는 그 적용이 어 립다[18]. 따라서 주파수 응답의 정상상태 오차를 제거하기 위해서는 다른 종류의 제어기가 사용되어야 한다. PR 제어기는 특정 주파수 성분 오차를 제거하기 위해 사용된다[19-20]. 특히 참고 문헌 [20]에서는 서로 다른 주파 수를 가지는 PR 제어기를 사용하여 계통에 함유된 고조파 성분에 대한 오 차를 줄이는 방법을 제시하였다. 그림 2.14는 외란 D(s)가 있는 피드백 제 어 시스템을 나타낸 것이다. PR 제어기가 시스템에 미치는 영향을 알기 위 해 외란이 있는 시스템에서 전달함수의 이득이 출력과 오차에 미치는 영향 을 살펴보도록 한다.



그림 2.14 외란이 있는 피드백 시스템

그림 2.14의 출력 *C*(*s*)에 관한 식을 정리하면 식 (2-15)와 같고 오차 *E*(*s*)에 관하여 정리하면 식 (2-16)이 된다. 외란에 의한 항을 감소시키기 위해서는 *G*₂(*s*)의 이득을 감소시키거나 *G*₁(*s*)의 이득을 증가시켜야 한다. *G*₂(*s*)의 이득을 감소시킴으로 식 (2-15)에서 외란 *D*(*s*)에 대한 성분을 감 소시킬 수 있으나 식 (2-16)에서 입력 *R*(*s*)에 대한 오차가 커지게 된다. 또 한 *G*₂(*s*)는 LCL 필터 부분이므로 제어기를 통해 이득을 증가시킬 수 없다. *G*₁(*s*)의 이득이 증가할 경우 식(2-15)에서 외란 *D*(*s*)에 대한 성분이 감소함 은 물론 입력 *R*(*s*)에 대한 오차 또한 감소하게 된다.



G₁(s)의 이득이 무한대일 경우 출력과 오차에 관한 식은 각각 (2-17),
(2-18)로 나타낼 수 있다. 따라서 제어기의 이득을 무한대로 증가시키면 오
차를 줄임과 동시에 외란에 대한 영향을 무시할 수 있다. 하지만 이득을 증
가시킬 경우 단위 이득 주파수가 바뀌게 되어 전반적인 시스템 응답에 영
향을 미치고 시스템 안정도에 영향을 줄 수 있다.

$$\lim_{G(s)\to\infty} C(s) = R(s) \tag{2-17}$$

(2-18)

외란이 특정 주파수 성분일 경우에는 특정 주파수 성분의 이득만 증가시 켜 외란에 대한 영향을 줄일 수 있다. 계통 연계형 인버터에서 외란은 계통 전압이므로 60[Hz] 주파수의 이득을 증가시킴으로 계통 전압에 의한 영향 을 줄일 수 있다. 이상적인 PR 제어기는 식 (2-19)이다. PR 제어기의 입력 주파수가 ω_c 일 때 이득은 무한대가 되므로 ω_c 의 주파수를 가지는 외란에 의한 영향을 무시할 수 있다. 하지만 이득이 무한인 제어기를 디지털 컨트 롤러로 구현할 수 없고 대역폭이 매우 좁기 때문에 실제 시스템에 적용이 어렵다. 따라서 수정된 식 (2-20)을 사용한다.

 $\lim E(s) = 0$

$$PR(s) = K_p + K_i \frac{s}{s^2 + \omega_c^2}$$
(2-19)

$$PR(s) = K_p + K_i \frac{2\omega_d s}{s^2 + 2\omega_d s + \omega_c^2}$$
(2-20)

계통 주파수에 의한 영향을 제거하기 위해 PR 제어기의 ω_c 가 60[Hz]로 설계되었을 때 ω_d 가 0.1, 0.2, 0.5인 경우 보드 선도를 그림 2.15 에 나타내 었다. ω_d 가 증가함에 따라 ω_c 주파수 부근 대역폭이 결정되는 것을 확인할 수 있다. 또한, 이득과 위상은 고주파 영역에서 0으로 수렴하므로 시스템 안정도에 영향을 미치지 않는다.



그림 2.15 ω_d 에 따른 PR 제어기의 보드 선도 ($\omega_c = 60[Hz]$)

2.4 노치 필터

노치 필터는 PR 제어기와 반대로 특정 주파수 영역의 이득을 줄이는 역 할을 한다. 노치 필터 설계 목표는 차단 주파수 ω_n , 대역폭 ω_w , ω_n 에서의 이득을 결정하는 것이다. 노치 필터의 특성을 결정하는 요소에 대해 알아본 다.

노치 주파수가 ω_n 인 노치 필터는 ω_n 에서 두 개의 영점을 가지는 하나의 2차 HPF와 각각 $\omega_n a$ 과 ω_n / a 에서 극점을 가지는 두 개의 LPF의 곱으로 표 현할 수 있다. HPF와 LPF로 표현된 노치 필터의 식은 (2-21)과 같고 그림 2.16에 각 필터의 보드 선도와 기울기를 나타내었다.



그림 2.16 HPF와 LPF로 표현된 노치 필터의 보드 선도

$$Notch(s) = \frac{s^2 + 2\zeta\omega_n s + \omega_n^2}{\omega_n^2} \cdot \frac{\frac{\omega_n}{a}}{s + \frac{\omega_n}{a}} \cdot \frac{a\omega_n}{s + a\omega_n} = \frac{s^2 + 2\zeta\omega_n s + \omega_n^2}{\left(s + \frac{\omega_n}{a}\right)(s + a\omega_n)} \quad (2-21)$$

식 (2-21)을 정리하면 식 (2-22)와 같이 나타낼 수 있고 노치 주파수 ω_n 에서 대역폭과 이득은 독립적으로 결정될 수 있다. 주파수 ω_n 에서 이득은 식 (2-23), 대역폭 ω_w 는 식 (2-24)와 같다. 그림 2.17는 노치 필터의 대역폭과 이득을 나타낸다.

$$Notch(s) = \frac{s^2 + 2\zeta\omega_n s + \omega_n^2}{s^2 + \omega_n \frac{a^2 + 1}{a}s + \omega_n^2}$$
(2-22)



그림 2.17 노치 필터의 폭과 이득

주파수 ω_n 에서 이득은 감쇠비 5가 0일 때 최소가 된다. 노치 필터가 공 진 이득을 충분히 감쇠시킬 수 있어야 하므로 5는 0으로 설계한다. Q 팩터 를 식 (2-25)로 정의할 때 노치 필터의 정형화된 식은 식 (2-26)과 같다. Q 팩터에 따른 노치 필터의 보드 선도를 그림 2.18에 나타내었다. Q 팩터에 따라 대역 폭이 결정되는 것을 확인할 수 있다.



그림 2.18 Q 팩터에 따른 노치 필터의 보드 선도
제 3장 노치 필터가 사용된

단상 계통 연계형 인버터의 안정도 판별

본 장에서는 시스템 안정도를 판별하는 여러 방법들과 각 특성에 대하여 알아본 후 디지털 컨트롤러를 사용하여 제어기를 구성하였을 경우 시스템 안정도에 어떠한 영향을 미치는지 살펴본다.

대부분의 전력전자 어플리케이션들이 디지털 컨트롤러에 의해 제어된다. 특히 공진 주파수는 샘플링 주파수에 근접한 높은 주파수를 가지기 때문에 LCL 필터가 결합된 계통 연계형 인버터의 안정도를 판별할 때에는 디지털 컨트롤러에 의한 영향이 반드시 고려되어야 한다. 그리고 시스템을 안정화 하기 위해서 노치 필터가 사용되었을 때 디지털 컨트롤러의 영향을 고려하 여 노치 주파수와 공진 주파수가 일치하는 경우와 일치하지 않는 경우의 안정도를 적절한 판별법을 통해 분석한다.

3.1 시스템의 안정도 판별법

제어 시스템이 안정하지 못하다면 시스템 응답은 발산하기 때문에 제어가 불가능하다. 따라서 시스템이 안정 여부와 상대 안정도를 확인하기 위해 여러 안정도 판별 기법이 제안되어왔다. 대표적인 방법으로 Routh-Hurwitz, 보드, Nyquist 판별법이 있고 특성 방정식의 근을 구하여 S 평면, Z 평면에서의 안 정도 판별이 가능하며 각 판별법의 특성은 다음과 같다.

ot u

- Routh-Hurwitz 판별법: S 평면의 우반면에 존재하는 불안정 극점의 수 를 알아내는 기법으로 시스템의 안정도를 판별할 수 있지만, 극점의 위치를 알 수 없기 때문에 시스템 특성을 알 수 없다는 단점이 있다.

- 보드 판별법: 주파수별 응답 특성과 상대 안정도를 직관적으로 알 수 있 기 때문에 가장 많이 사용되는 판별법 중 하나이다. 하지만 GM(Gain Margin)과 PM(Pahse Margin)이 여러 개 존재하는 경우 판별이 어렵다.

Nyquist 판별법: GM과 PM이 여러 개 존재하더라도 안정도를 판별할
 수 있고 상대 안정도를 알 수 있지만, 임의의 시스템 변수 변화에 따른 시스
 템 응답 변화를 직관적으로 알 수 없다.

특성 방정식의 근을 이용한 판별법: 안정도 판별이 직관적이며 임의의
 시스템 변수 변화에 따른 시스템 변화를 직관적으로 알 수 있다는 장점이 있다.

각 판별법의 특성을 표 3.1에 정리하였다. 본 논문에서는 각 판별법의 특성 을 고려하여 안정도 판별이나 시스템 응답 특성 분석 시 적절한 기법을 사용 하였다.

표 3.1 안정도 판별 기법의 특징

기법	특징
Routh-Hurwitz	 안정도 판별 가능 시스템 특성 파악 불가
Bode	 주파수별 시스템 특성 파악이 직관적 상대 안정도 파악 가능 GM, PM이 여러 개일 경우 안정도 판별이 어려움
Nyquist	 안정도 판별 가능 시스템 변수 변화에 따른 시스템 응답 변화 파악 이 직관적이지 못함
극점 좌표	 안정도 판별 가능 시스템 변수 변화에 따른 시스템 안정도 판별이 용이

3.2 플랜트를 불안정하게 만드는 요인

그림 3.1은 S 도메인에서 LCL 필터의 보드 선도이다. 안정도를 판별하였을 때 시스템은 양의 PM을 가지므로 안정하다. 하지만 디지털 컨트롤러를 사용 하였을 때 근사화와 지연에 의한 영향으로 시스템을 불안정해질 수 있다. 따 라서 시스템 안정도 판별은 반드시 Z 도메인에서 해석되어야 한다.



그림 3.1 S 도메인에서 LCL 필터의 보드 선도

3.2.1 Z변환 근사화에 의한 frequency warping 현상

디지털 컨트롤러를 사용할 경우 연속 시간 시스템을 구현할 수 없기 때문 에 제어기는 S 도메인에서 설계된 후 Z 변환을 거쳐 이산 시간 시스템으로 바꾸어 디지털 컨트롤러에서 동작하게 된다. 하지만 Z 변환 정의에서 z는 식 (3-1) 처럼 무한 급수로 나타나기 때문에 근사화 기법을 사용하여 변환하게 된다.

$$z = e^{sT} = \sum_{n=0}^{\infty} \frac{(sT)^n}{n!} = 1 + \frac{sT}{1} + \frac{(sT)^2}{2} + \dots$$
(3-1)

Z 변환 기법으로는 matched method, forward rectangular rule, Tustin's method 등이 있으며 그 중 Tustin 기법이 변환 시 위상 변화가 가장 작고 안 정 영역이 정의에 따른 안정 영역과 동일하기 때문에 주로 사용된다. Tustin 변환에서 z는 식 (3-1)을 식 (3-2)로 전개한 후 1차 항까지만 근사화시킨 것 이다. 따라서 Tustin 변환을 사용할 경우 고차 항에 의한 오차가 발생하게 된 다. 고차 항이 소거되었기 때문에 고주파 성분을 Tustin 변환 시 주파수가 감 소하는 frequency warping 현상이 발생한다.

$$z = e^{sT} = \frac{e^{sT/2}}{e^{-sT/2}} = \sum_{n=0}^{\infty} \frac{\frac{(sT/2)^n}{n!}}{\frac{(-sT/2)^n}{n!}} = \frac{1 + \frac{sT}{2} + \frac{(sT)^2}{8} + \dots}{1 - \frac{sT}{2} + \frac{(sT)^2}{8} + \dots} \approx \frac{1 + \frac{sT}{2}}{1 - \frac{sT}{2}} \quad (3-2)$$

근사화된 수식 (3-2)를 다시 s에 관하여 정리하면 수식 (3-3)과 같다.

$$s = \frac{2}{T} \frac{z - 1}{z + 1} \tag{3-3}$$

 T_s가 샘플링 주기일 때 임의의 S 도메인 전달함수 G_s(s)를 Tustin 변환한

 Z 도메인 전달함수를 G_z(z)라 할 때 수식 (3-4)가 성립하고 식 (3-5)에서 Z

 도메인 전달함수에서 ω_n이 S 도메인 전달함수에서는 주파수가 왜곡되어

 $j \frac{2}{T_s} tan(\omega_n T_s/2)$ 가 됨을 알 수 있다. 이때 ω_n 이 $f_s/2(f_s = 1/T_s)$ 보다 작다면

 선형적으로 근사화되어 두 주파수가 동일하다 볼 수 있지만 ω_n 이 $f_s/2$ 보다

 커지게 되면 오차가 발생하게 된다. 이러한 현상을 frequency warping이라

 한다.

$$Z[G_{s}(s)] = G_{z}(z) = G_{s}\left(\frac{2}{T_{s}}\frac{z-1}{z+1}\right)$$
(3-4)

$$G_{z}(e^{j\omega_{n}T_{s}}) = G_{s}\left(\frac{2}{T_{s}}\frac{e^{j\omega_{n}T_{s}}-1}{e^{-j\omega_{n}T_{s}}+1}\right) = G_{s}\left(j\frac{2}{T_{s}}\tan(\omega_{n}T_{s}/2)\right)$$
(3-5)

frequency warping에 의한 영향을 살펴보기 위해 노치 주파수가 각각 100[Hz], 1[kHz]일 때 S 도메인에서 설계된 노치 필터와 Tustin 변환된 노치 필터의 보드 선도를 그림 3.2와 3.3에 비교하였다.

그림 3.2는 샘플링 주파수가 50[kHz]이고 노치 주파수 ω_n 이 100[Hz]인 경 우, S 도메인에서의 노치 필터와 Tustin 기법으로 변환한 Z 도메인에서의 노 치 필터 보드 플롯을 나타낸 것이다. 노치 주파수가 샘플링 주파수보다 매우 낮기 때문에 오차 없이 노치 주파수가 일치하는 것을 확인할 수 있다.



그림 3.2 노치 필터의 보드 선도 (S 도메인, Tustin 변환, $\omega_n = 100[Hz]$)

그림 3.3은 노치 주파수 ω_n 이 1[kHz]인 경우이며 frequency warping 현상 으로 Z 변환된 노치 주파수가 감소한 것을 확인할 수 있다. 시스템을 안정화 하기 위해 노치 주파수를 공진 주파수와 동일하게 설계한 후 변환한다면 변 환된 노치 주파수가 공진 주파수와 일치하지 않으므로 시스템이 불안정해질 수 있다.



그림 3.3 노치 필터의 보드 선도 (S 도메인, Tustin 변환, $\omega_n = 1$ [kHz])

이러한 문제점을 해결하기 위해 고안된 방법이 pre-warping이다. 변환 수 식은 식 (3-6)과 같다. 이 때 ω_{pre} 가 ω_n 과 같다면 tan 항은 소거되어 Z 도메 인 전달함수에서 ω_n 이 S 도메인 전달함수의 주파수와 일치하게 된다. 그림 3-4에 S 도메인에서 노치 필터와 각각 Tustin, pre-warping 변환된 노치 필 터의 보드 선도를 나타내었다. pre-warping된 경우 노치 주파수가 S 도메인 노치 필터와 동일하다.



그림 3.4 노치 필터의 보드 선도 (S 도메인, Tustin, pre-warping 변환, ω_n =1[kHz])

3.2.2 딜레이에 의한 위상 지연

마이크로 컨트롤러의 신호 처리 과정에서 발생하는 딜레이는 위상 지연 을 발생시키고 안정도에 영향을 준다. 보드 안정도 판별에서 안정도는 GM 과 PM에 의해 결정된다. 시스템이 양의 GM과 PM을 가질 경우 안정하다 판단되는데 딜레이에 의해 시스템 위상이 바뀌게 될 경우 시스템 응답 특 성에 영향을 미치고 시스템이 불안정해질 수 있다.

신호의 주파수가 높을수록 딜레이에 의한 위상 지연은 크게 일어난다. 그림 3.5는 주파수가 각각 f_1 과 $2f_1$ 인 두 신호에 동일한 크기의 딜레이가 발생하였을 때 일어나는 위상 지연이다. 주파수가 f_1 인 신호에 90°만큼의 위상 지연을 만들어 내는 딜레이가 똑같이 주파수가 $2f_1$ 인 신호에 적용되 면 위상 지연이 두 배인 180°만큼 일어나게 된다.



그림 3.5 동일한 크기의 딜레이가 발생하였을 경우 주파수가 서로 다른 신호에 미치는 영향

디지털 컨트롤러를 사용하여 시스템을 제어할 경우 입력이 출력으로 바로 반환되는 것이 아니라 다음과 같은 과정을 거치게 되어 딜레이가 발생한다. ①센서를 통해 센성한 아날로그 값(입력)은 디지털 값으로 바뀌고 ②제어기 를 통해 연산을 거친 후 ③연산된 값(레퍼런스)은 업데이트되여 ④PWM 캐리어 파형과 만나서 실제 출력에 반영된다. 상기한 이유로 입출력 간 시 간 지연이 약 1.5*T*_s만큼 발생한다[21]. 그림 3.6에 ADC 변환(*T*_{con}), 연산 (*T*_{cal}), 업데이트(*T*_{update}), PWM 딜레이(*T*_{PWM})에 대한 시간 지연을 도식적으 로 나타내었다.



그림 3.6 디지털 컨트롤러에 의한 지연

그림 3.7은 샘플링 주파수가 50[kHz]일 때 z^{-1} 의 보드 선도를 나타낸 것 이다. z^{-1} 는 20[μ s]만큼의 딜레이를 가지고 25[kHz]의 주파수를 가지는 신 호에 180°만큼의 위상 지연을 발생시킨다. 그림 3.7을 통해 주파수가 Nyquist 주파수까지 증가함에 따라 위상이 0°에서 -180°까지 감소하는 것을 알 수 있다.



그림 3.7 z⁻¹의 보드 선도

3.3 안정도 분석

3.2.1 절에서 frequency warping 문제는 pre-warping 기법을 이용하여 해결할 수 있었다. 하지만 3.2.2절에서 딜레이에 의한 영향은 제거할 수 없 으므로 안정도 판별에 딜레이에 의한 영향을 고려해야 한다. 마이크로 컨트 롤러에 의한 지연이 적용되었을 경우 시스템 전달함수를 식 (3-8)에 나타 내었다. 시스템의 보드 선도는 그림 3.8과 같고 주파수가 증가함에 따라 위 상 지연이 커지게 되어 음의 GM과 음의 PM을 가지게 되어 시스템이 불안 정한 것을 알 수 있다. 따라서 시스템을 안정화하기 위해서 추가적인 안정 화 기법이 요구되며 노치 필터가 사용될 수 있다.



그림 3.8 딜레이가 적용된 경우 시스템 전달함수의 보드 선도

3.3.1 노치 주파수와 공진 주파수가 일치하는 경우

시스템을 안정화하기 위해서 노치 필터를 사용하였을 때 노치 주파수와 공 진 주파수가 일치하는 경우 안정도를 살펴본다. 시스템은 디지털 컨트롤러를 사용하여 제어되므로 안정도는 Z 도메인에서 판별한다. 시스템 제어 블록도 를 그림 3.9에 도시하였다. PR 제어기는 고주파 영역의 이득과 위상에 영향을 미치지 않기 때문에 시스템 안정도 판별에 별도로 PR 제어기의 영향을 고려 하지 않는다.

노치 주파수와 공진 주파수가 일치할 경우 노치 필터는 LCL 필터에 의한 공진 주파수에서의 이득을 감쇠시키므로 시스템이 안정해질 수 있다.



 ω_{res} 와 ω_n 가 일치할 경우 LCL 필터의 전달함수 LCL(z), 노치 필터의 전달 함수 Notch(z), 지연 함수 z^{-1} 의 보드 선도를 그림 3.10에 도시하였다.



각 함수가 곱해진 전체 시스템 보드 선도는 그림 3.11과 같다. GM과 PM 은 모두 양의 값을 가지므로 시스템이 안정하다.



그림 3.11 *LCL*(*z*) · *Notch*(*z*) · *z*⁻¹의 보드 선도

3.3.2 노치 주파수와 공진 주파수가 일치하지 않는 경우

시스템을 안정화하기 위해서 노치 필터를 사용하였을 때 노치 주파수와 공 진 주파수가 일치하지 않는 경우 안정도를 살펴본다. 노치 주파수가 공진 주 파수보다 높거나 낮은 두 가지 경우가 있으며 보드 선도와 Nyquist 선도로 시스템 안정도를 판별한다.

그림 3.12는 노치 주파수가 공진 주파수보다 높은 경우 시스템 보드 선도 이다. 시스템은 5개의 GM과 3개의 PM을 가지고 각각 주파수가 낮은 순서로 G_n, P_n 으로 나타내었다. 그림 3.12에서 확인할 수 있듯이 시스템 마진이 여러 개 존재하기 때문에 보드 선도로는 안정도 판별이 어렵다.



그림 3.12 노치 주파수가 공진 주파수보다 높은 경우 시스템 보드 선도

그림 3.13에 노치 주파수가 공진 주파수보다 높은 경우 시스템의 Nyquist 선도를 나타내었다. 그림 3.12의 GM과 PM에 해당하는 부분을 표시하였으며 Nyquist 선이 -1인 지점을 주회하여 시스템이 불안정한 것을 알 수 있다.



그림 3.14에 노치 주파수가 공진 주파수보다 낮은 경우 시스템 보드 선도 를 도시하였다. 시스템은 3개의 GM과 3개의 PM을 가지고 각각 주파수가 낮 은 순서로 *G_n*, *P_n*으로 나타내었다. 노치 주파수가 공진 주파수보다 높은 경 우와 마찬가지로 시스템 마진이 여러 개 존재하기 때문에 Nyquist 선도로 안 정도 판별을 진행하였다.



그림 3.14 노치 주파수가 공진 주파수보다 낮은 경우 시스템 보드 선도

그림 3.15에 노치 주파수가 공진 주파수보다 낮은 경우 시스템 Nyquist 선 도를 도시하였다. 그림 3.14의 GM과 PM에 해당하는 부분을 표시하였으며 Nyquist 선이 -1인 지점을 주회하여 시스템이 불안정한 것을 알 수 있다.



시스템 Nyquist 선도

그림 3.16은 공진 주파수 변동에 따른 극점 이동을 Z 도메인에 나타낸 것 이다. 공진 주파수가 감소할수록(계통 임피던스가 증가할수록) 시스템 극점은 경로 A를 따라 이동한다. Z 도메인 극점 좌표계에서 모든 극점이 단위 원 안 에 존재할 경우 시스템은 안정하다. 하지만 공진 주파수가 노치 주파수보다 높거나 낮은 경우 극점이 단위 원 밖에 존재하므로 시스템이 불안정한 것을 알 수 있다.



제 4장 제안하는 적응형 디지털 노치 필터

제안하는 적응형 디지털 노치 필터는 공진 주파수를 추종하고 노치 주파 수를 수정하여 시스템을 안정하게 유지한다. 그림 4.1에 제안하는 공진 주 파수 추종 기법의 순서도를 도시하였다. 주파수 추종 순서는 다음과 같다. ①공진 발생 여부를 판단한 뒤 ②짧은 시간 동안 노치 주파수를 변화시켜 시스템 응답을 통해 공진 주파수가 높은지 낮은지 판별한 후 ③공진 변화 량이 0이 될 때까지 노치 주파수를 변화시킨다.



그림 4.1 제안하는 공진 주파수 추종 기법 순서도

4.1 공진 발생 여부 판단

시스템 공진 발생 여부를 판단하기 위해서 시스템이 불안정할 경우 시스 템 응답을 분석하고 그것을 토대로 안정도를 판별하는 지표를 얻는다.

4.1.1 시스템이 불안정할 경우 시스템 응답

그림 4.2에 공진 주파수와 노치 주파수가 일치하지 않는 경우 극점을 나 타내었다. 시스템 극점이 단위원 밖에 존재하기 때문에 시스템은 불안정하 다. 단위 원 밖의 극점에 대한 응답을 시간 영역으로 변환하면 발산하는 공 진 주파수 성분으로 나타난다. 따라서 시스템이 불안정하다면 공진 주파수 성분이 발산하는 것을 알 수 있다.



그림 4.2 공진 주파수와 노치 주파수가 일치하지 않는 경우 극점

시스템이 불안정해질 경우 인버터측 전류와 한 주기 동안의 스펙트럼을 그림 4.3과 그림 4.4에 도시하였다. 스펙트럼을 통해 시스템이 불안정해지면 공진 주파수 성분이 증가하는 것을 확인할 수 있다.



그림 4.4 시스템이 불안정한 경우 인버터측 전류 스펙트럼

4.1.2 공진을 나타내는 지표

시스템이 불안정해지면 전류에 포함된 고조파 성분이 증가하기 때문에 고조파 성분의 크기를 통해 공진 여부를 판하는 지표를 얻을 수 있다. 공진 여부를 판별하기 위해 전류에 포함된 고조파 성분의 크기를 추출한다. 전류 지령 i_{ref} 는 계통 주파수를 가지는 순수한 사인파로, 인버터측 전류 i_i 는 계 통 주파수 성분과 공진 주파수 성분이 포함된 수식으로 표현할 수 있다. i_{ref} 와 i_i 는 연산에 의한 지연 및 시스템 특성으로 위상차가 발생한다. 계통 주파수를 $ω_g$, 전류 지령과 인버터측 전류의 위상차를 **40**, 공진 주파수 성 분의 위상을 φ라 할 때 i_{ref} 와 i_i 의 차는 식 (4-1)로 표현될 수 있다.

$$error(t) = i_{ref} - i_i = \sin\omega_g t - \left\{ \sin(\omega_g t + \Delta \Phi) + \sin(\omega_{res} t + \varphi) \right\}$$
(4-1)

식 (4-1)을 계통 주파수 성분과 공진 주파수 성분으로 묶어서 나타내면 식 (4-2)와 같다.

$$error(t) = 2\sin\left(\frac{\Delta\Phi}{2}\right)\cos\left(\omega_{g}t + \frac{\Delta\Phi}{2}\right) - \sin\left(\omega_{res}t + \varphi\right)$$
(4-2)

식 (4-2)에 미분을 취하면 식 (4-3)을 얻을 수 있다.

$$\frac{d}{dt}error(t) = -2\omega_g \sin\left(\frac{\Delta\Phi}{2}\right) \sin\left(\omega_g t + \frac{\Delta\Phi}{2}\right) - \omega_{res} \cos\left(\omega_{res} t + \varphi\right)$$
(4-3)

이 때 위상차 ⊿ወ는 매우 작고 ω_{res}는 ω_g보다 훨씬 크기 때문에 계통 주 파수 성분은 무시될 수 있기 때문에 식 (4-3)은 식 (4-4)로 근사화가 가능 하다.

$$\frac{d}{dt}error(t) \simeq -\omega_{res}\cos(\omega_{res}t + \varphi) \tag{4-4}$$

식 (4-4)의 절댓값에 LPF를 거치면 식 (4-5)와 같은 공진 주파수의 크기 를 나타내는 지표를 얻을 수 있다. 그림 4.5에 *res_{ind}*의 블록도를 도시하였 다.



4.2 공진 주파수 방향 판단

공진 주파수 방향을 판단하기 위해 Z 도메인 위의 임의의 점이 어떻게 S 도메인으로 사상 되는지, 시간 영역에서 어떠한 형태를 띠는지 알아본다. 그리고 노치 주파수 변경에 따른 시스템 응답 변화를 통해 공진 주파수 방 향을 판단한다.

4.2.1 z 극점 위치에 따른 시스템 시간 응답

그림 4.6에 Z 도메인 위의 임의의 점 z_1 을 표시하였다. 원점에서 z_1 까지 의 거리를 r_1 , x축에서의 각도를 θ_1 라 할 때 임의의 점 z_1 은 식 (4-6)으로 나타낼 수 있다. 이 때 r_1 과 θ_1 을 각각 e^{σ} , $\omega_1 T_s$ 라 하면 Z 변환 정의에 따 라 z_1 은 S 도메인에서 식 (4-7)의 점 s_1 으로 사상된다.

$$z_1 = r_1 e^{j\theta_1} = e^{\sigma_1} e^{j\omega_1 T_s} = e^{\sigma_1 + j\omega_1 T_s}$$
(4-6)

$$s_1 = \sigma_1 + j\omega_1 \tag{4-7}$$



그림 4.6 Z 도메인 위의 임의의 점 z

S 도메인에서의 근은 공액 복소근을 가지므로 S 도메인 위의 점 s₁에 의 한 응답은 식 (4-8)로 나타낼 수 있으며 식 (4-9)로 정리된다.

$$C(s) = \frac{1}{s - (\sigma_1 + j\omega_1)} \cdot \frac{1}{s - (\sigma_1 - j\omega_1)} = \frac{1}{s^2 - 2\sigma_1 s + \sigma_1^2 + \omega_1^2}$$
(4-8)

$$C(s) = \frac{1}{(s - \sigma_1)^2 + \omega_1^2} \tag{4-9}$$

식 (4-9)를 역 라플라스 변환하면 시간에 대한 응답을 얻을 수 있으며 식 (4-10)과 같다.

$$c(t) = \frac{1}{\omega_1} e^{\sigma_1 t} \sin \omega_1 t \tag{4-10}$$

위의 수식을 통해 r₁이 1보다 클 경우 시스템은 불안정하고 원점에서 멀 리 떨어질수록 발산 속도가 빠른 것을 알 수 있다.

4.2.2 노치 주파수 변경에 따른 시스템 응답

노치 주파수 변화가 가져오는 극점 이동이 시스템 응답에 어떤 영향을 미치는지 알아보고 공진 방향을 판별할 수 있다. 그림 4.7에 노치 주파수 변화에 따른 극점 경로를 표시하였다. 노치 주파수가 감소함에 따라 시스템 극점은 경로 B를 따라 반 시계 방향으로 움직인다.



시스템이 불안정할 때 노치 주파수를 낮추면 두 가지 경우가 일어날 수 있다. 첫 번째로 노치 주파수가 공진 주파수보다 높은 경우 노치 주파수를 감소시키면 시스템 극점은 원점에 가까워지게 되어 발산 속도가 감소하거 나 안정해진다. 두 번 째로 노치 주파수가 공진 주파수보다 낮은 경우 노치 주파수가 감소하면 시스템 극점은 원점과 멀어지게 되어 발산 속도가 더 증가한다. 노치 주파수가 30% 감소하였을 때 각 경우에 따른 극점 이동 경 로를 그림 4.8에 도시하였다.



따라서 노치 주파수를 감소시킨 후의 공진 지표 증감률을 기준으로 공진 주파수가 노치 주파수보다 낮은지 높은지 판별할 수 있다.

제 5장 시뮬레이션 및 실험 결과

제안한 적응형 디지털 노치 필터의 타당성을 검증하기 위해서 시뮬레이 션과 실험을 각각 수행하였다.

5.1 시뮬레이션

표 5.1은 시뮬레이션에 사용된 파라미터를 나타낸 것으로 실제 시스템에 서는 임의로 임피던스를 바꿀 수 없어서 시스템 파라미터는 고정하고 노치 주파수를 바꾸어 공진 주파수와 노치 주파수가 다른 상황을 만든 후 노치 주파수가 공진 주파수를 추종하는 시뮬레이션을 진행하였다. 노치 주파수를 0.1[s]에서 변경하였을 때 노치 주파수가 공진 주파수보다 높거나 낮은 두 가지의 경우를 각각 비교하였다.

Parameter	Value	Parameter	Value
L_i	330[µH]	v_g	220[V]
L_{g}	$100[\mu \mathrm{H}]$	V _{DC}	380[V]
С	$3[\mu F]$	f_s	50[kHz]
ω _{res}	65,900[rad/s]	Р	3[kW]
w _n	20,000[rad/s], 65,900[rad/s], 70,000[rad/s]		

표 5.1 시뮬레이션 파라미터

5.1.1 노치 주파수가 공진 주파수보다 높은 경우

그림 5.1은 제안하는 노치 필터를 적용하지 않고 0.1[s]에서 노치 주파수 를 65,900[rad/s]에서 70,000[rad/s]로 증가시킨 경우의 시뮬레이션 결과이 다. 위에서부터 순서대로 각각 계통측 전류, 공진 지표, 공진 지표의 변화 량, 노치 주파수를 나타내고 있다. 노치 주파수가 공진 주파수보다 높아져 서 시스템이 불안정해지고 계통측 전류가 발산하는 것을 확인할 수 있으며 계통 측 공진 주파수 성분이 증가하여 공진 지표가 지수적으로 증가한다.



그림 5.1 노치 주파수가 공진 주파수 보다 높은 경우 시뮬레이션 결과 (제안한 적응형 디지털 노치 필터를 적용하지 않은 경우)

그림 5.2는 제안한 적응형 디지털 노치 필터가 적용되었을 때의 시뮬레 이션 파형이다. 0.1[s]에서 노치 주파수가 바뀌고 시스템이 불안정해지면서 공진 지표가 증가하기 시작한 후 공진 지표가 1이 되는 순간 적응형 디지 털 노치 필터는 시스템이 발산한다고 판별, 짧은 시간 동안 노치 주파수를 50,000[rad/s]로 감소시키면 불안정 극점은 원점에서 가까워지기 때문에 발 산 속도는 감소하게 되므로 공진 지표의 변화량이 감소하는 것을 확인할 수 있다. 결론적으로 노치 주파수가 공진 주파수보다 높다고 판단하여 노치 주파수를 감소시켜 시스템을 안정화한다.



그림 5.2 노치 주파수가 공진 주파수 보다 높은 경우 시뮬레이션 결과 (제안한 적응형 디지털 노치 필터를 적용한 경우)

5.1.2 노치 주파수가 공진 주파수보다 낮은 경우

그림 5.3은 노치 필터가 적용되지 않았을 때 노치 주파수를 65,900[rad/s] 에서 20,000[rad/s]로 감소시킨 경우를 시뮬레이션한 것이다. 노치 주파수가 공진 주파수보다 낮아져도 노치 주파수가 공진 주파수보다 높을 때와 마찬 가지로 시스템은 불안정해지므로 계통측 전류가 발산하는 것을 확인할 수 있다. 노치 주파수가 공진 주파수보다 높은 경우와 비교해봤을 때 포함된 주파수 성분이 달라서 발산되는 양상이 다르긴 하지만 공진 지표는 고조파 크기와 비례하여 증가하므로 공진 여부 판단에는 영향을 주지 않는다.



그림 5.3 노치 주파수가 공진 주파수 보다 낮은 경우 시뮬레이션 결과 (제안한 적응형 디지털 노치 필터를 적용하지 않은 경우)

그림 5.4는 제안한 적응형 디지털 노치 필터가 적용되었을 때의 시뮬레 이션 파형이다. 노치 주파수가 공진 주파수보다 높은 경우의 그림 5.2에서 와 동일하게 공진 지표가 1이 되는 지점에서 적응형 디지털 노치 필터는 시스템이 발산한다고 판단하고 짧은 시간 동안 노치 주파수를 0[rad/s]로 감소시킨다. 불안정 극점은 원점에서 멀어지기 때문에 시스템 발산 속도는 증가하고 공진 지표의 변화량이 증가하는 것을 확인할 수 있다. 따라서 노 치 주파수가 공진 주파수보다 낮다고 판단하여 노치 주파수를 증가시켜 시 스템을 안정화한다.



그림 5.4 노치 주파수가 공진 주파수 보다 낮은 경우 시뮬레이션 결과 (제안한 적응형 디지털 노치 필터를 적용한 경우)

5.2 실험 결과

제안한 적응형 디지털 노치 필터의 타당성을 실험을 통해 검증하였다. 실험 환경을 고려하여 인버터와 계통은 변압기를 통해 연결하였으며 이에 따라 노치 주파수도 적절히 변경해서 실험을 진행하였다. 노치 주파수가 공 진 주파수보다 높은 경우, 시뮬레이션에서는 70,000[rad/s] 부근에서 발산을 시작하였으나 실제 실험에서는 실험 환경의 영향으로 인해 노치 주파수가 160,000[rad/s] 정도 되어야 계통 전류가 발산하게 되고, 노치 주파수가 공 진 주파수보다 낮은 경우는 노치 주파수를 아주 낮게 설정해도 발산 여부 를 판단할 수 없어 노치 주파수가 공진 주파수보다 높은 경우만 실험을 진 행하였다. 실험에 적용한 파라미터는 표 5.2와 같으며 노치 주파수를 제외 한 나머지 파라미터는 표 5.1의 시뮬레이션 파라미터와 동일하다.

Parameter	Value	Parameter	Value
L_i	330[µH]	v_g	220[V]
L_{g}	$100[\mu \mathrm{H}]$	V _{DC}	380[V]
С	$3[\mu F]$	f_s	50[kHz]
ω _{res}	65,900[rad/s]	Р	100[W]
w _n	65,900[rad/s], 160,000[rad/s]		

표 5.2 실험 파라미터

실험 세트는 그림 5.5와 같으며 인버터는 SEMIKRON사의 SiC MOSFET SKM350MB120SCH17으로 제작하였고 시스템 제어에 사용된 디지털 컨트롤러는 Texas Instruments의 TMS320F28377D를 사용하였다.



그림 5.5 실험 세트

그림 5.6은 노치 주파수가 공진 주파수 보다 높은 경우의 실험 파형이다. 각 파형은 공진 지표 res_{ind} (노랑색), 노치 주파수 ω_n (초록색), 계통 전압 v_g (분홍색), 계통측 전류 i_g (하늘색)를 나타낸다. t_0 에서 노치 주파수를 증가시 켰을 때 제안한 적응형 노치 필터를 적용하지 않았으므로 시스템이 불안정 해지면서 전류는 발산하며 차단기가 동작하여 t_1 부터 계통 측 전류가 흐르 지 않는 것을 확인할 수 있다.



그림 5.6 노치 주파수가 공진 주파수 보다 높은 경우 실험 결과 (제안한 적응형 디지털 노치 필터를 적용하지 않은 경우)
그림 5.7은 제안한 적응형 디지털 노치 필터를 적용한 경우의 실험 결과 이다. t_0 에서 노치 주파수가 증가하였지만 노치 주파수가 공진 주파수를 빠 르게 추종하여 시스템이 안정한 상태를 유지하는 것을 확인할 수 있다. 자 세한 동작 설명을 위해 노치 주파수가 변경되는 구간의 확대 파형을 그림 5.8에 나타내었다.



그림 5.7 노치 주파수가 공진 주파수 보다 높은 경우 실험 결과 (제안한 적응형 디지털 노치 필터를 적용한 경우)

t₀에서 노치 주파수가 증가하여 시스템 공진 주파수 성분이 증가하는 것 을 알 수 있다. 공진 지표가 증가하여 t₁에서 시스템이 불안정해진 것이 감 지되면 공진 주파수의 증감 방향을 판별하기 위해 t₂까지 노치 주파수를 감소시킨다. 공진 지표의 변화량이 감소하여 노치 주파수가 공진 주파수 보 다 높다고 판단되므로 노치 주파수가 감소하여 t₃에서 시스템이 다시 안정 해짐을 알 수 있다.



그림 5.8 그림 5.7의 노치 주파수 변경 구간 확대 파형

제 6 장 결론

본 논문에서는 LCL 필터가 결합된 단상 계통 연계형 인버터에서 시스템 파라미터 변화에 따른 공진 주파수 변화에도 시스템을 안정하게 유지하는 적응형 디지털 노치 필터를 제안하였다. 제안한 적응형 디지털 노치 필터는 노치 주파수가 시스템 공진 주파수를 추종하여 공진 주파수가 변하더라도 시스템을 안정하게 유지한다.

계통 연계형 인버터에서 고조과 저감을 위해 LCL 필터가 사용될 경우 디지털 컨트롤러에 의한 영향과 공진 특성으로 인해 시스템이 불안정해지 는 문제가 발생하는데 노치 필터를 사용하여 시스템을 안정화할 수 있다. 하지만 필터의 에이징, 계통 임피던스 변동 등의 이유로 시스템 파라미터가 바뀌게 되면 공진 주파수가 바뀌어 노치 주파수와 공진을 감쇠시킬 수 없 기 때문에 시스템이 불안정해지는 문제가 있다. 이를 해결하기 위해 DFT 를 사용하여 공진 주파수를 예측하는 기법들이 소개되었으나 운전 중에는 사용이 불가능하거나 추종 속도가 느려 실제 적용이 어렵다는 단점이 있다. 제안하는 적응형 디지털 노치 필터는 피드백 전류의 고조파 성분의 크기 를 검출하여 시스템 공진 주파수 변동으로 인한 시스템 발산 여부를 판단 하고 짧은 시간 동안 노치 주파수를 변동시켜 공진 주파수의 증감 방향을 판별하여 운전 중에도 빠르게 공진 주파수를 추종할 수 있도록 하였다. 기 존 방식에서는 공진 주파수를 추종하는 시간이 약 3.75s 정도 소요되지만 제안한 방식에서는 2ms 정도로 추종 속도를 개선하였다. 시뮬레이션과 실 험을 통해 제안한 방법을 검증하였다.

최근 전력 반도체 기술의 발전과 디지털 컨트롤러의 성능이 향상됨에 따 라 전력 변환기의 스위칭 주파수가 증가하는 추세이고 이로 인해 필터의

- 62 -

소형 경량화가 가능해졌지만, LCL 필터의 공진 주파수는 파라미터 변동에 더 큰 영향을 받게 되는 문제가 발생한다. 그러므로 시스템 파라미터 변동 에 의한 이슈는 더욱 중요해질 것으로 여겨지며 이러한 측면에서 본 논문 에서 제안한 적응형 디지털 노치 필터는 LCL 필터가 결합된 계통 연계형 인버터의 안정성 향상에 기여할 것으로 기대된다.



참 고 문 헌

- "IEEE Recommended Practice and Requirements for Harmonic Control in Electric Power Systems," in IEEE Std 519–2014 (Revision of IEEE Std 519–1992), vol., no., pp.1–29, 11 June 2014, doi: 10.1109/IEEESTD.2014.6826459.
- [2] S. G. Parker, B. P. McGrath and D. G. Holmes, "Regions of Active Damping Control for LCL Filters," in IEEE Transactions on Industry Applications, vol. 50, no. 1, pp. 424–432, Jan.–Feb. 2014, doi: 10.1109/TIA.2013.2266892.
- [3] C. Zou, B. Liu, S. Duan and R. Li, "Influence of Delay on System Stability and Delay Optimization of Grid-Connected Inverters With LCL Filter," in IEEE Transactions on Industrial Informatics, vol. 10, no. 3, pp. 1775–1784, Aug. 2014, doi: 10.1109/TII.2014.2324492.
- [4] J. Wang, J. D. Yan, L. Jiang and J. Zou, "Delay-Dependent Stability of Single-Loop Controlled Grid-Connected Inverters with LCL Filters," in IEEE Transactions on Power Electronics, vol. 31, no. 1, pp. 743–757, Jan. 2016, doi: 10.1109/TPEL.2015.2401612.
- [5] R. Peña-Alzola, M. Liserre, F. Blaabjerg, R. Sebastián, J. Dannehl and F. W. Fuchs, "Analysis of the Passive Damping Losses in LCL-Filter-Based Grid Converters," in IEEE Transactions on Power Electronics, vol. 28, no. 6, pp. 2642–2646, June 2013, doi: 10.1109/TPEL.2012.2222931.

- [6] X. Wang, F. Blaabjerg and P. C. Loh, "Virtual RC Damping of LCL-Filtered Voltage Source Converters With Extended Selective Harmonic Compensation," in IEEE Transactions on Power Electronics, vol. 30, no. 9, pp. 4726-4737, Sept. 2015, doi: 10.1109/TPEL.2014.2361853.
- [7] C. Bao, X. Ruan, X. Wang, W. Li, D. Pan and K. Weng, "Step-by-Step Controller Design for LCL-Type Grid-Connected Inverter with Capacitor - Current-Feedback Active-Damping," in IEEE Transactions on Power Electronics, vol. 29, no. 3, pp. 1239–1253, March 2014, doi: 10.1109/TPEL.2013.2262378.
- [8] J. Xu, S. Xie and T. Tang, "Active Damping-Based Control for Grid-Connected LCL -Filtered Inverter With Injected Grid Current Feedback Only," in IEEE Transactions on Industrial Electronics, vol. 61, no. 9, pp. 4746–4758, Sept. 2014, doi: 10.1109/TIE.2013.2290771.
- [9] J. Dannehl, M. Liserre and F. W. Fuchs, "Filter-Based Active Damping of Voltage Source Converters With LCL Filter," in IEEE Transactions on Industrial Electronics, vol. 58, no. 8, pp. 3623–3633, Aug. 2011, doi: 10.1109/TIE.2010.2081952.
- [10] W. Yao, Y. Yang, X. Zhang and F. Blaabjerg, "Digital notch filter based active damping for LCL filters," 2015 IEEE Applied Power Electronics Conference and Exposition (APEC), Charlotte, NC, 2015, pp. 2399–2406, doi: 10.1109/APEC.2015.7104684.

- [11] W. Yao, Y. Yang, X. Zhang, F. Blaabjerg and P. C. Loh, "Design and Analysis of Robust Active Damping for LCL Filters Using Digital Notch Filters," in IEEE Transactions on Power Electronics, vol. 32, no. 3, pp. 2360–2375, March 2017, doi: 10.1109/TPEL.2016.2565598.
- [12] M. Liserre, F. Blaabjerg and R. Teodorescu, "Grid Impedance Estimation via Excitation of LCL-Filter Resonance," in IEEE Transactions on Industry Applications, vol. 43, no. 5, pp. 1401–1407, Sept.-oct. 2007, doi: 10.1109/TIA.2007.904439.
- [13] R. Peña-Alzola, M. Liserre, F. Blaabjerg, M. Ordonez and T. Kerekes, "A Self-commissioning Notch Filter for Active Damping in a Three-Phase LCL -Filter-Based Grid-Tie Converter," in IEEE Transactions on Power Electronics, vol. 29, no. 12, pp. 6754-6761, Dec. 2014, doi: 10.1109/TPEL.2014.2304468.
- [14] Guan-Chyun Hsieh and J. C. Hung, "Phase-locked loop techniques. A survey," in IEEE Transactions on Industrial Electronics, vol. 43, no. 6, pp. 609–615, Dec. 1996, doi: 10.1109/41.544547.
- [15] S. Golestan, J. M. Guerrero and J. C. Vasquez, "Single-Phase PLLs: A Review of Recent Advances," in IEEE Transactions on Power Electronics, vol. 32, no. 12, pp. 9013–9030, Dec. 2017, doi: 10.1109/TPEL.2017.2653861.
- [16] Z. Xin, X. Wang, Z. Qin, M. Lu, P. C. Loh and F. Blaabjerg, "An Improved Second-Order Generalized Integrator Based Quadrature Signal Generator," in IEEE Transactions on Power Electronics, vol. 31, no. 12, pp. 8068–8073, Dec. 2016, doi: 10.1109/TPEL.2016.2576644.

- [17] M. Liserre, R. Teodorescu and F. Blaabjerg, "Stability of photovoltaic and wind turbine grid-connected inverters for a large set of grid impedance values," in IEEE Transactions on Power Electronics, vol. 21, no. 1, pp. 263–272, Jan. 2006, doi: 10.1109/TPEL.2005.861185.
- [18] D. N. Zmood and D. G. Holmes, "Stationary frame current regulation of PWM inverters with zero steady state error," 30th Annual IEEE Power Electronics Specialists Conference. Record. (Cat. No.99CH36321), Charleston, SC, USA, 1999, pp. 1185–1190 vol.2, doi: 10.1109/PESC.1999.785662.
- [19] S. Fukuda and T. Yoda, "A novel current tracking method for active filters based on a sinusoidal internal model," Conference Record of the 2000 IEEE Industry Applications Conference. Thirty-Fifth IAS Annual Meeting and World Conference on Industrial Applications of Electrical Energy (Cat. No.00CH37129), Rome, Italy, 2000, pp. 2108–2114 vol.4, doi: 10.1109/IAS.2000.883117.
- [20] Daniel Zammit, Cyril Spiteri Staines, Maurice Apap, John Licari. "Design of PR current control with selective harmonic compensators using Matlab", Journal of Electrical Systems and Information Technology, Volume 4, Issue 3, 2017, Pages 347–358, ISSN 2314–7172, https://doi.org/10.1016/j.jesit.2017.01.003.
- [21] S. Bibian and Hua Jin, "Time delay compensation of digital control for DC switchmode power supplies using prediction techniques," in IEEE Transactions on Power Electronics, vol. 15, no. 5, pp. 835–842, Sept. 2000, doi: 10.1109/63.867672.

감사의 글

많은 분들의 도움으로 어리숙한 제가 작은 결과를 맺게 되어 감사의 글 을 적습니다.

존경하는 노의철 교수님 감사드립니다. 교수님의 덕으로 이 논문을 쓰게 되었습니다. 교수님께는 너무나 많은 가르침을 받았습니다. 가르쳐 주신 공 학도의 자세, 가슴에 새기며 살도록 하겠습니다. 불철주야 일하시는 교수님 의 모습을 보는 것만으로도 저에게는 큰 귀감으로 다가왔습니다. 제자로서 받은 은혜와 가르침 잊지 않겠습니다. 석사 생활을 무사히 마칠 수 있도록 지도해주셔서 다시 한번 감사드립니다.

미숙함이 많은 학생이었지만 항상 너그러이 저를 대해주셨던 김인동 교 수님 감사드립니다. 교수님의 수업과 가르침을 통해 많은 것을 배우고 기초 를 쌓아 이 논문을 쓸 수 있었습니다. 제 논문을 봐주시고 날카로운 직언과 충고를 아끼지 않으셨던 김영학 교수님께도 감사드립니다. 저에게 프로젝트 를 함께 할 기회를 주신 전자공학과의 전성즙 교수님 감사드립니다. 새로운 실험을 통해 견문을 넓힐 수 있었고 흥미로운 주제를 통해 정말 즐겁게 실 험할 수 있었습니다.

김학수 선배님, 선배님이 없으셨더라면 저는 망가졌을 겁니다. 제가 힘들 때 조언과 독려를 아끼지 않으시고 넘어지면 일으켜 세워주신 제가 헤아리 지 못할 아량을 베풀어주셨습니다. 기로에 서서 갈팡질팡하는 저의 모습을 보고 무심한 듯 슬쩍 찔러주시던 책이 주는 교훈의 그 절묘함, 커피 한 잔 위에서 오고 갔던 무수한 말들이 저라는 사람을 만든 것은 앞으로도 변함 이 없을 겁니다. 초인적인 인내로 못난 저를 지켜봐 주시고 바로잡아주신 선배님께 글로나마 감사의 말을 전합니다. 졸업한 실험실 선배들에게도 감사의 말을 전합니다. 비록 졸업을 하여 더 많은 시간을 보내지 못한 것이 안타깝지만, 남기고 간 흔적들과 함께한 추억들은 석사 생활을 버티게 하는 가장 큰 원동력이었다 감히 말할 수 있 습니다.

나의 영원한 꺼삐딴, 박권식 선배, 꺼삐딴 박의 어깨가 없었더라면 이 논 문은 세상에 나오지 못했을 겁니다. 선배의 옆 작은 의자 위에 앉아 배운 것들이 이 논문의 근간을 이루었습니다. 서병준 선배와 연구에 관해 설전을 벌이는 날이면 어느샌가 저도 동화되어 귀를 기울여 듣곤 했던 말들 마저 큰 공부가 되었습니다. 예나 지금이나 저에게 가르침을 주는 박권식 선배에 게 감사드립니다.

여러 가지 배움을 준 서병준 선배, 항상 저의 바보같은 질문에 구박도 많이 했지만 날카로움에 깃든 상냥함이 가끔 그립습니다. 무심한 듯 뿜어져 나오는 능숙함으로 일들을 해결하는 모습을 보며 따라하려 노력을 많이 했 습니다. 후에야 그 뒤에는 많은 노력으로 얻은 결실이라는 것을 깨달았습니 다. 운이 좋게도 선배 옆에서 배울 수 있었습니다. 감사합니다. 함께한 추억 소중히 간직하겠습니다.

존재만으로도 든든한 조광래 선배, 가끔 실험실에서 공허한 기분이 들 때 바라만 보아도 위안이 되었습니다. 새로운 일을 맞닥뜨렸을 때 제가 넘 기 힘든 허들을 평지처럼 걸어가는 모습을 보며 자괴감도 들고 부러운 마 음이 많이 들었습니다. 하지만 항상 앞에 서 있는 선배의 듬직한 뒷모습을 쫒아 방황하지 않고 빨리 갈 수 있었습니다. 감사합니다.

항상 저를 걱정해주시고 바쁘신 와중에도 실험실 업무를 도맡아 하신 강 경숙 선배님, 챙겨주시고 저의 미숙함으로 인한 잦은 실수도 이해해주셔서 감사합니다. 선배님의 도움으로 실험실이 원만히 운영될 수 있었습니다. 학부 때부터 제가 모르는 것을 가르쳐 줄 때는 시간을 아끼지 않았던 송 승민 선배, 뭐든 뚝딱뚝딱 만들어 내고 술을 함께 참 많이 먹었던 고무석 선배, 말이 없어도 다 통하는 유진열 선배 동아리에서 교육해주시던 시절부 터 많은 것을 배웠습니다. 감사합니다. 힘든 시기를 같이한 박성현 후배, 좋 은 결과를 얻기를 바랍니다.

나의 파트너, 동기이자 선배인 김준태 동기 선배, 동거하고 동락한 시간 을 이제는 셀 수도 없어졌습니다. 모르는 것이 있으면 함께 고민해주고 퇴 근 후 함께 술잔을 기울이던. 준태형이 없었으면 제 대학 생활 절반은 사라 졌을 겁니다. 고마워요.

짧은 시간이었지만 함께 프로젝트를 진행한 전자공학과 신한호 선배, 김 현동 학생과 김종훈 학생, 힘든 여정이 되겠지만 길의 끝에서 뒤돌아보았을 때 한 번 웃을 수 있기를 바랍니다.

마지막으로 우리 가족, 항상 바쁘다는 핑계라는 이름 뒤에 숨어 얼굴 한 번 제대로 내비치지 않았습니다. 마땅히 함께해야 할 시간들로 이 논문이 만들어졌습니다. 비단 혼자의 시간이 아닌 가족의 시간으로 적은 논문임을 말하고 싶습니다. 미안한 마음과 감사한 마음을 전합니다.

스스로의 힘으로 서 있다 생각할 때 항상 주위에는 많은 분들이 저를 잡 아주고 계심을 깨닫습니다. 이 글이 적히도록 무궁한 도움을 주신 모든 분 들과 가족에게 다시 한번 깊은 감사의 뜻을 전합니다.

> 2021년 2월 허진용