



저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

공학석사학위논문

GaN 소자를 이용한 능동소나용 고출력
전력증폭기의 새로운 제어 방식 연구



2019년 2월

부경대학교 대학원

전기공학과

이상화

공 학 석 사 학 위 논 문

GaN 소자를 이용한 능동소나용 고출력
전력증폭기의 새로운 제어 방식 연구

지도교수 김인동

이 논문을 공학석사 학위논문으로 제출함.



2019년 2월

부 경 대 학 교 대 학 원

전 기 공 학 과

이 상 화

이상화의 공학석사 학위논문을 인준함

2019년 2월 22일



주 심 공학박사 노 의 철 (인)

위 원 공학박사 장 윤 석 (인)

위 원 공학박사 김 인 동 (인)

목 차

그림목차	ii
표 목 차	iii
Abstract	iv
I. 서 론	1
1-1. 디지털 전력증폭기 연구의 필요성	5
1-2. 멀티채널 전력증폭기 연구의 필요성	6
II. 능동소나용 GaN 전력증폭기의 구성 및 특징	8
2-1. 전력증폭기 회로	8
2-2. 임피던스 정합기	12
2-3. 전력 반도체 스위칭 소자의 선정	14
2-4. 전력 손실 계산 및 전력증폭기 배치도	20
III. 제안하는 전력 및 전류제한 전압피드포워드 제어 방식	27
3-1. PWM 제어기법 설계	27
3-2. 전력 및 전류 제한 전압피드포워드 제어 방식	30
IV. 시뮬레이션	33
V. 결론	42
참고문헌	43

그림 목 차

그림 1. Envelope tracking 기술 개요도	3
그림 2. 고효율 송신기의 구성도	5
그림 3. 클러스터링 및 개별 구동 방식	6
그림 4. 디지털 전력증폭기 동작원리	8
그림 5. 디지털 전력증폭기의 전력회로 토폴로지	10
그림 6. 고효율 송신기 전력회로	12
그림 7. 매칭회로의 토폴로지	13
그림 8. Si, SiC 및 GaN 전력 반도체 소자 특성 비교	14
그림 9. GaN와 SiC의 적용 분야	15
그림 10. GaN HEMT의 기본 구조	16
그림 11. GaN HEMT의 단면도 및 평면도	17
그림 12. 선정된 GaN 소자 회로	20
그림 13. 고효율 전력증폭기 회로	21
그림 14. 전력증폭기의 배치도	26
그림 15. Sinusoidal 및 Self-Oscillating PWM	28
그림 16. Unipolar voltage switching 정현파 PWM 관련 파형	28
그림 17. Self-oscillating PWM 관련 파형	29
그림 18. 전력 및 전류제한 전압피드포워드 제어 방식	30
그림 19. 전력 및 전류제한 미적용 파형	33
그림 20. 전력제한 적용 파형	35
그림 21. 전력 및 전류제한 적용 파형	37
그림 22. 피드포워드 미적용 파형	39
그림 23. 피드포워드 적용 파형	40

표 목 차

표 1. 전력증폭기 비교	9
표 2. 하프-브릿지, T-Type, 풀-브릿지의 전력회로 특성 비교	11
표 3. Si, SiC, GaN 소자의 특성 비교	18
표 4. 기존의 피드백 제어기와 제안하는 제어기 비교	41



A New Control Method of GaN High Power Amplifier for Active Sonar

Sang Hwa Lee

*Department of Electrical Engineering, The Graduate School,
Pukyong National University*

Abstract

The acoustic sensor of the active sonar has characteristics that the impedance of the sensor changes greatly due to mutual acoustic interference. The power amplifier for the active sonar with this kind of load characteristics generates harmonic components and introduce various disturbance components. Also, active sonar power amplifiers must ensure wide bandwidth and output linearity, while at the same time they must operate at high efficiency to solve the heat and fuel problems of the system. Therefore, this paper design a power amplifier with high efficiency characteristics by designing a power amplifier using GaN devices, and propose a new power & current limit and feedforward control method to improve stability and linearity of power amplifier for active sonar. The proposed control method improves the stability of the power amplifier and improves the total harmonic distortion (THD) characteristics compared with the conventional feedback control method through PSIM simulation.

I. 서론

소나(SONAR, SOund Navigation And Ranging)는 음파에 의해 수중 목표의 방위 및 거리를 탐지하는 장비를 말하며 음파탐지기, 음향탐지기 또는 음탐기로도 불린다. 공기중에선 음파보다 전자기파(Electromagnetic Wave)가 빠르고 멀리 전달되기에 이를 활용하여 공중, 지상 및 해상의 물체를 탐지 하는 것이 레이더(RADAR) 이다. 하지만 공기와는 다르게 수중에서는 매질의 높은 전도성으로 인해 전자기파의 감쇠 효과가 매우 커 전자기파를 이용한 장거리 운용은 기술적으로 큰 어려움이 따른다. 따라서 수중에서는 장거리 송·수신이나 소음원의 탐지를 위해서는 감쇠가 적은 저주파수의 음파를 이용해야 하며 이를 이용한 대표적인 수중용 장비가 소나다. 소나에 사용되는 음파는 초속 약 1500m 되는 압력파로, 수중에서 잘 전달되는 특성을 갖고 있다. 이 음파는 수중에 존재하는 물체를 능동 및 수동 방식으로 탐지하는 유일한 수단으로 활용되고 있으며 목적 및 용도에 따라 여러 가지 형태의 소나가 개발 및 운용되고 있다 [1].

인간에 의해 수중에서 음파가 사용된 것은 1490년, 레오나르도 다 빈치가 튜브 막대를 물속에 넣은 후 귀에 대고 멀리 있는 배에서 나는 소리를 들음으로써 처음 사용되었다. 이것이 수동소나의 기원이 된다. 1827년 스위스 물리학자 다니엘 콜라돈(Daniel Colladon)과 프랑스 수학자 찰스 스트름(Charles Sturm)이 전등 불빛과 수중의 종소리와의 시간차로 수중음파의 속도를 측정한 것이 시초가 되어, 1880년 자크(Jacques)와 피에르 퀴리(Pierre Curie)가 압전효과를 발견하였으며 제임스 줄(James

Joule)이 자왜현상(Magnetostrictive Phenomena)과 유사한 변환현상을 발견했다. 이들을 이용하는 것이 현재 소나의 기본 원리이다.

소나의 종류는 두 가지로 탐지 목표물이 방사하는 소음을 듣고 방위를 알아내는 방법인 수동 소나, 음파를 방사하여 수중의 물체에 부딪혀 돌아오는 반향음(echo)으로 방위와 거리를 알아내는 방법인 능동 소나가 있다. 이 두 가지 방법 구동 시 음파와 센서, 그리고 변환된 신호를 운용자가 알 수 있는 방법으로 표출해 내는 신호처리가 중요시 되었지만 진공관이 발명되기 전까지는 발전이 없었다. 그러나 1912년, 타이타닉호가 야간 항해 중 빙산에 충돌하여 침몰한 사건이 능동 소나의 필요성을 고조시킨 결정적 계기가 되어 소나용 전력증폭기 연구도 활발해졌다[2].

이 후 1918년 프랑스의 랑개빈(Langevin)이 자신이 고안한 트랜스듀서와 진공관 증폭기를 이용하여 1500m 떨어진 잠수함을 탐지하는데 성공하였다. 이 진공관 형태의 전력증폭기는 높은 출력을 갖기 위해 높은 동작전압이 필요하며 고장률이 높아 신뢰성과 효율성이 낮다는 단점이 있다. 이를 개선한 것이 반도체 소자를 이용한 아날로그 전력증폭기이다. 아날로그 전력증폭기는 진공관 증폭기에 비해 낮은 전압과 작은 면적에 설계/제작 할 수 있었으며 선형성이 뛰어나 고조파 성분 및 상호변조로 인한 왜곡현상이 적다는 장점이 있다.

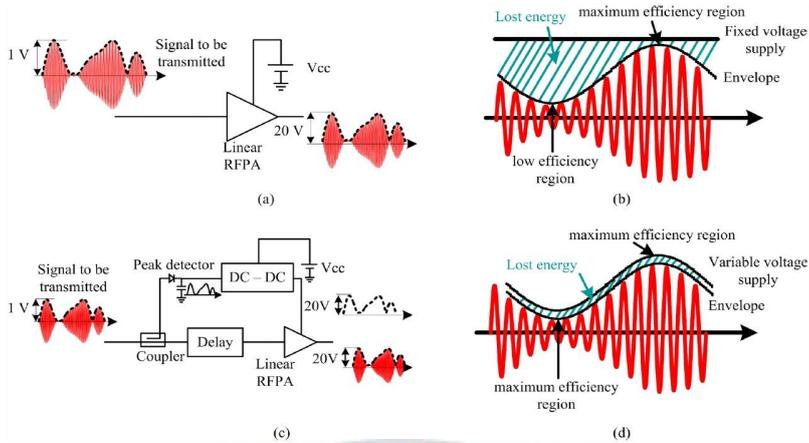


그림 1. Envelope Tracking 기술 개요도

그림 1은 아날로그 전력 증폭기에 인가되는 전압을 가변하여 효율을 높일 수 있는 ET기술(Envelope tracking technique)의 개요도이다. 그림 1의 (a)는 일반적인 아날로그 전력 증폭기 회로로서 구동 입력전압 V_{cc} 가 고정되어 있으므로 그림 1-(b)의 빗금처럼 입력신호가 작을 때는 많은 에너지의 손실이 발생한다. 따라서 그림 1-(a)의 증폭기는 최대 효율이 거의 0.5로서 실제에서는 매우 낮은 값을 갖는다. 이에 반해 그림 1-(c)는 ET기술(Envelope tracking technique)이 적용된 아날로그 전력 증폭기이다. DC-DC 컨버터를 이용하여 구동 입력전압 V_{cc} 을 그림 1-(d)처럼 입력신호에 맞게 제어할 수 있다. 따라서 그림 1-(c)의 전력증폭기는 1-(a) 전력증폭기에 비해 효율이 높지만 이상적인 조건하에서 얻을 수 있는 최대효율이 0.785로서 아직도 매우 낮다[3]-[5]. 또한, 아날로그 전력증폭기는 급변하는 부하 임피던스에서 과전류 발생 시 신속한 보호동작이 어렵다는 단점을 갖고 있다. 이러한 아날로그 전력증폭기의 단점을 개선시키기 위해 디지털 전력증폭기가 개발되었다. 디지털 전력증

폭기는 PWM방식과 전력반도체 스위칭 소자를 사용하는 스위칭 전력증폭기이며 아날로그 전력증폭기에 비해 전력 제어와 보호동작이 용이하고 효율이 높다는 장점이 있다. 따라서 본 논문에서는 능동소나용 고출력 전력증폭기로 높은 효율과 보호동작이 용이한 디지털 전력증폭기를 선정하였다.



1.1 디지털 전력증폭기 연구의 필요성

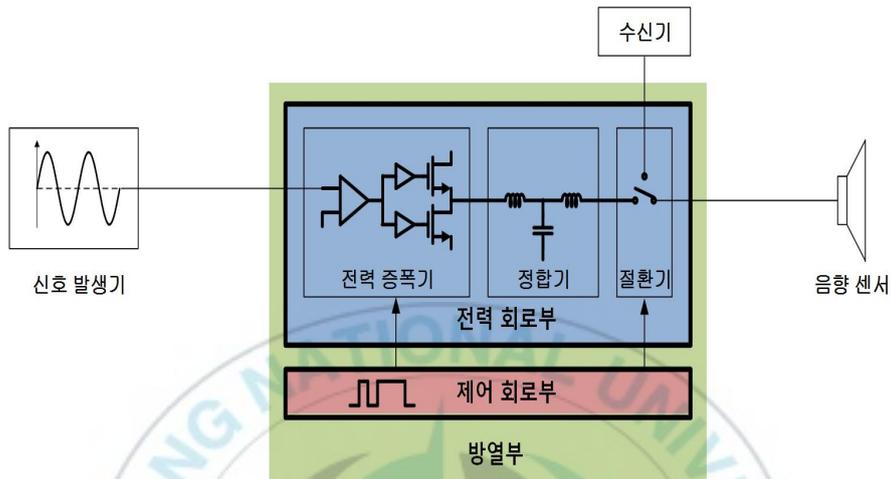


그림 2. 고출력 송신기의 구성도

그림2는 능동소나용 고출력 송신기의 구성도를 나타낸다. 신호발생기에서 보내고자 하는 신호를 발생하여 전력증폭기(Power Amplifier)에서 큰 전력을 갖는 신호로 증폭된다. 증폭된 신호는 정합기, 송수신 절환기를 거쳐 음향 트랜스듀서(Acoustic Transducer, 음향 센서)를 구동하여 수중으로 초음파를 송신한다. 저주파수로 동작할 때의 음향 트랜스듀서(Acoustic Transducer)는 고주파수 동작에 비해 상대적으로 더욱 작은 임피던스를 가지므로 높은 음압으로 구동하기가 어렵다. 게다가 음향 트랜스듀서는 구동 주파수에 따라 임피던스가 가변되므로 이러한 음향 트랜스듀서를 구동하기 위한 전력회로는 넓은 대역폭과 출력 선형성이 보장되어야 하며, 동시에 시스템의 발열과 연료문제를 해결하기 위하여 높은 효율의 전력증폭기가 필요하다.

1.2 멀티채널 전력 증폭기 연구의 필요성

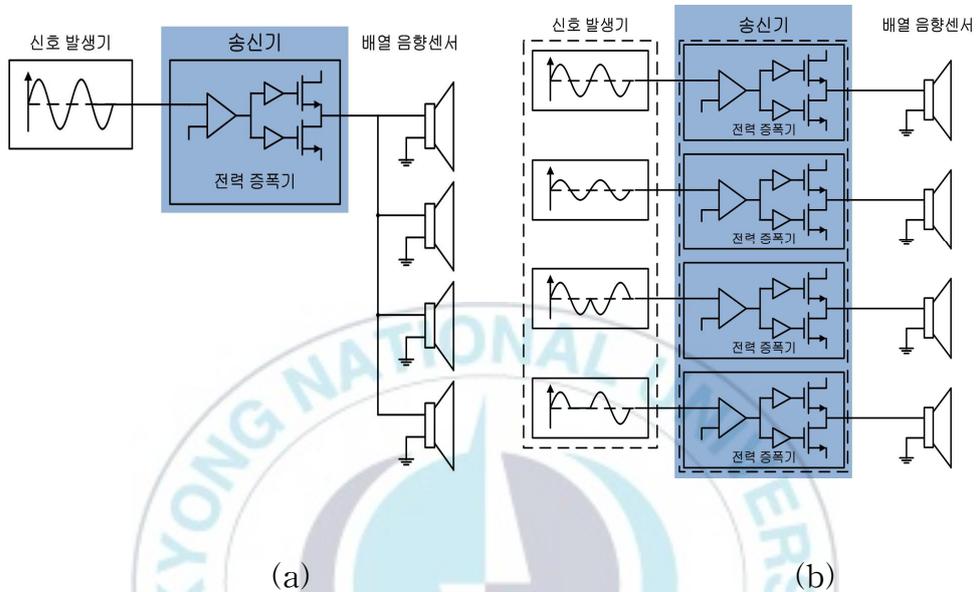


그림 3. (a) 클러스터링 구동방식, (b) 개별 구동방식

음향 트랜스듀서를 단일 능동음원으로 구동하면 송신성능의 한계가 존재하므로 음향 트랜스듀서를 배열형태의 능동음원으로 구성하여 요구되는 음원준위 및 주파수 대역폭을 확보할 수 있다. 하지만 배열형태로 능동음원을 구동할 경우 하나의 음원에서 발생한 음파가 다른 음원에 부하 효과로 작용하게 되는 상호 방사임피던스로 인해 송신 펄스 길이 및 주파수에 따라 개별 음원의 임피던스 특성이 크게 변하게 된다. 특히 수중에서 상호 방사임피던스의 크기는 무시할 수 없는 수준이므로 THD, 왜곡률과 같은 송신 출력 특성 저하를 초래한다. 이에 따른 해결방안으로 그림 3-(a)와 같은 클러스터링 구동방식 대신에 그림 3-(b)와 같은 개별 구동방식이 요구된다. 따라서 개별구동방식을 구현하기 위해 효율적인

멀티채널 전력증폭기 설계와 고출력 송신 전력 제어 기법 연구가 필요하다[6]~[9].

따라서 본 논문에서는 전력소모가 적은 고효율의 소나를 위하여 최신 Wide Band Gap(WBG)소자인 GaN을 연구 및 분석하였으며 GaN의 우수한 성능을 이용하여 능동소나용 디지털 전력 증폭기를 설계함으로써 전력증폭기의 효율특성을 향상시켰다. 또한 높은 선형성과 안정성을 갖는 소나를 위하여 전력증폭기 제어 기법으로써 피드포워드 제어를 이용한 새로운 제어 방식을 제안하며 이 제어 방식이 기존의 전력증폭기 제어방식 보다 선형성과 안정성이 개선됨을 PSIM 시뮬레이션을 통해서 검증 하였다.



II. 능동소나용

GaN 전력증폭기의 구성 및 특징

2.1. 전력증폭기 회로

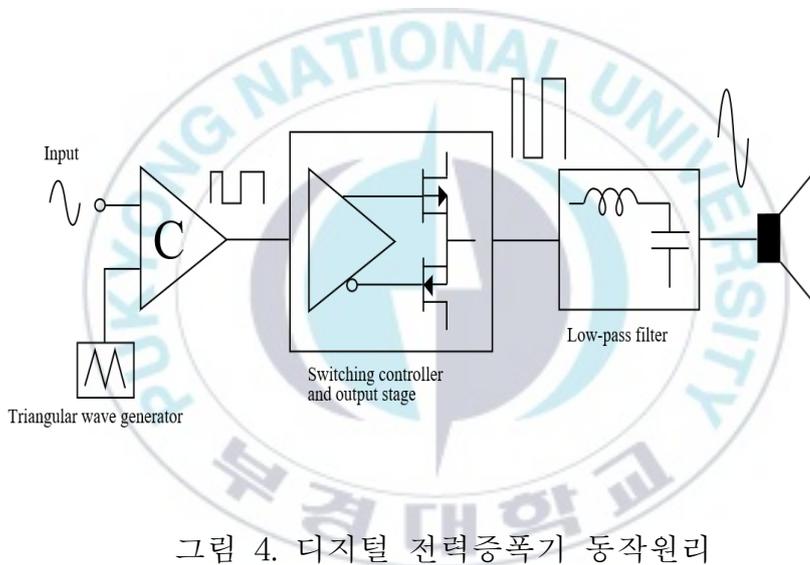


그림 4. 디지털 전력증폭기 동작원리

디지털 전력증폭기는 그림 4과 같이 PWM 변조방식과 전력반도체 스위칭 소자를 사용하는 스위칭 전력 증폭기(Switching Power Amplifier)이다. 기준입력과 삼각파 비교에 의해 PWM 신호를 발생시키며, 이 PWM 신호가 출력단 인버터의 전력반도체 스위칭소자를 ON/OFF 시켜 전압 증폭된 PWM 출력을 얻으며, 최종단에서 있는 저역필터를 통해 기준입력과 같은 증폭된 전압파형을 얻는다. 디지털 전력 증폭기는 출력단 인버터의 스위치 손실과 저역필터의 손실을 고려하더라도 90% 정도

의 높은 효율특성을 갖고 있다. 또한 전력반도체 기술의 발달로 수백 kHz 정도의 높은 스위칭 주파수 동작이 가능하므로 음향 주파수대역에서는 기존의 선형증폭기와 거의 대등한 선형특성(Linearity)을 갖고 있다 [1]. 표 1은 디지털 전력증폭기와 아날로그 전력 증폭기의 특성을 비교한 표이다. 아날로그 전력증폭기는 선형성이 높고 빠른 응답특성을 갖지만 기본적으로 매우 낮은 효율 특성을 갖는다[10]. 반면, 디지털 전력증폭기는 전력 제어가 용이하고 효율이 높으며 저주파수 대역에서는 높은 선형성의 출력이 보장된다. 그러므로 음향 트랜스듀서 구동을 위한 전력증폭기로는 디지털 전력증폭기가 가장 적합하다.

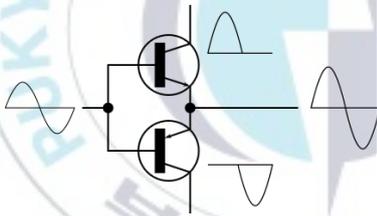
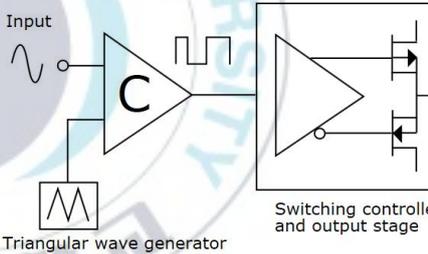
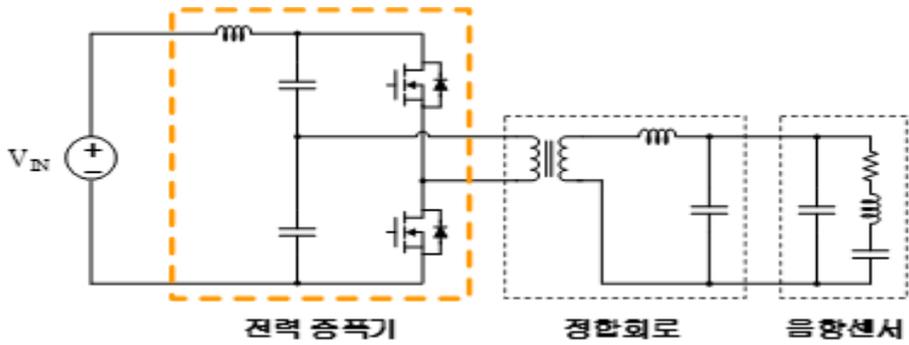
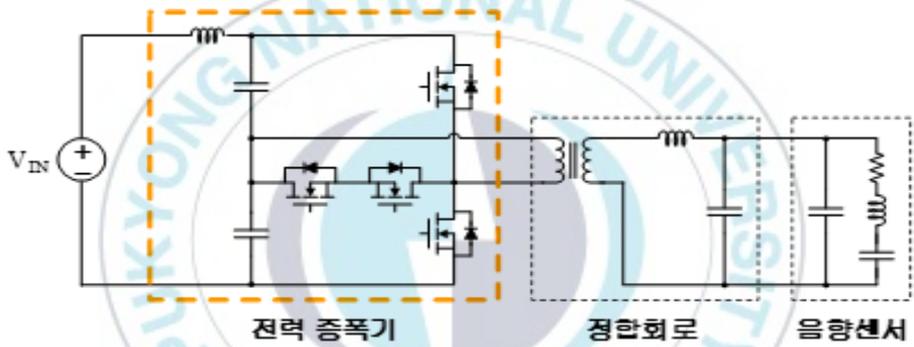
	아날로그 전력증폭기	디지털 전력증폭기
기본 구조		
동작특성	선형 증폭기 (Linear Amplifier)	스위칭 증폭기 (Switching Amplifier)
보호동작 (과전류)	어려움	용이함
효율	낮음	높음
선형성	뛰어남	양호함
시스템 크기	큼	작음
구동 주파수	고주파수 증폭가능 (100kHz 이상)	저주파수 증폭 시 높은 선형성

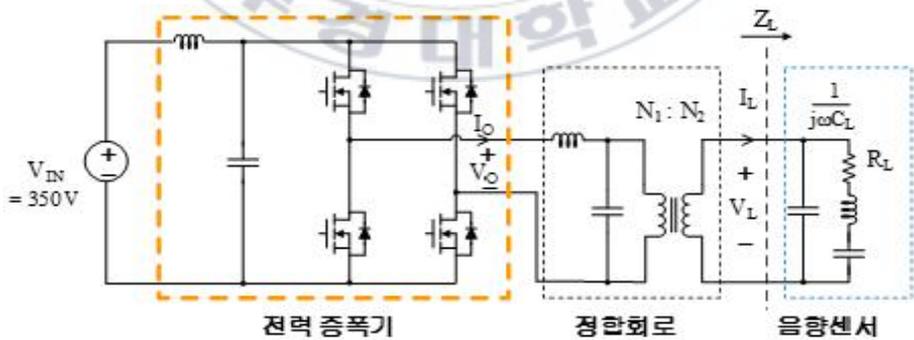
표 1. 전력증폭기 비교



(a)



(b)



(c)

그림 5. 디지털 전력증폭기의 전력회로 토폴로지

(a)하프-브릿지 전력회로, (b) T-Type 전력회로 (c)풀-브릿지 전력회로

디지털 전력증폭기는 PWM방식과 전력반도체 스위칭 소자를 사용하는 스위칭 전력증폭기이다. 디지털 전력증폭기는 일반적으로 그림 5과 같이 하프-브릿지, T-Type, 풀-브릿지의 전력회로 토폴로지를 갖고 있으며 이들의 특성을 비교하면 표2와 같다. 표에서 보는 바와 같이 전체적으로 풀-브릿지 인버터가 가장 좋은 특성을 가지므로 본 논문에서는 전력회로 토폴로지로서 단상 풀-브릿지 인버터를 채택하였다.

Inverter Topology	Half-bridge Inverter	T-type Inverter	Full-bridge Inverter
Output Level	2-Level	3-Level	3-Level
최대 출력 전압	$\frac{V_{IN}}{2}$	$\frac{V_{IN}}{2}$	V_{IN}
전력반도체 소자 전류 용량	I_{HB}	I_{HB}	$\frac{1}{2}I_{HB}$
전력반도체 소자 전압 용량	V_{IN}	$V_{IN}, \frac{V_{IN}}{2}$	V_{IN}
전력반도체 소자 개수	2	4	4
THD	High	Low	Low (주파수 2배 효과)
Common-mode Noise	Low	Low	High
적용 PWM 방식	Bipolar PWM	Unipolar PWM	Unipolar PWM (주파수 2배 효과)
적용 전력 용량	수백[W]급	수백[W]급	수[kW]급

표 2. 하프-브릿지, T-Type, 풀-브릿지의 전력회로 특성 비교

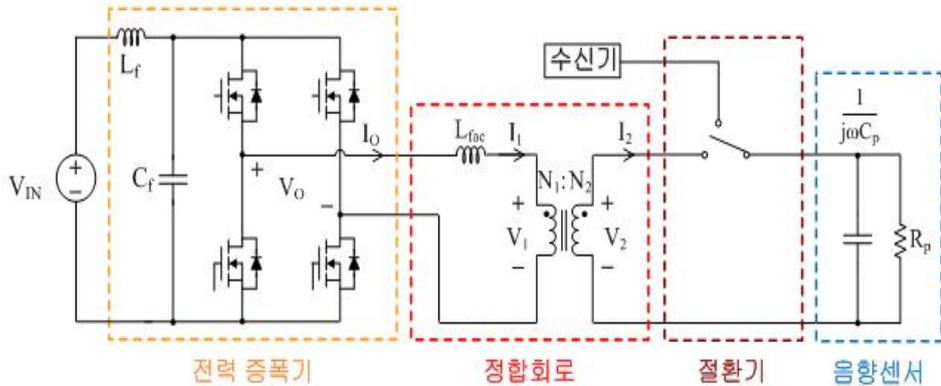


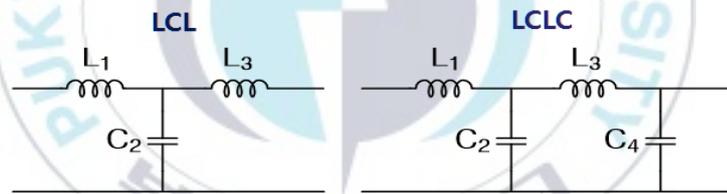
그림 6. 고출력 송신기 전력회로

그림6 은 제안하는 고출력 송신기 전력회로를 나타낸다. 제안하는 전력증폭기의 회로는 전력회로부, 임피던스 정합회로, 송수신 절환기, 음향 센서로 구성된다. 전력증폭기는 입력 고전압 DC Filter, 단상 인버터 등으로 구성되며 PWM 제어를 통해 증폭된 신호 파형을 출력한다. 임피던스 정합회로는 출력 L_{fac} 와 변압기로 구성되며, 송수신 절환기는 양방향 전력전달이 가능한 SiC MOSFET으로 설계한다.

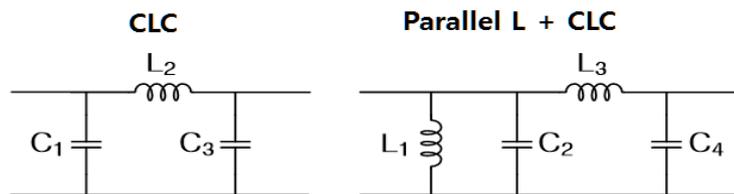
2.2 임피던스 정합기

수중 음향 압전 트랜스듀서는 매질 진동과 무관한 용량성 리액턴스성분을 갖고 있으므로 구동을 위한 큰 무효전력 성분을 필요로 할뿐만 아니라 구동회로와 트랜스듀서의 최대정격과 열적 스트레스를 증가시킨다. 따라서 트랜스듀서를 고효율 및 고출력으로 구동하기 위해 임피던스 정

합회로가 필수적이다. 디지털 전력증폭기와 결합 가능한 매칭회로의 토폴로지는 그림 7과 같이 전압형 전력증폭기 매칭회로와 전류형 전력증폭기 매칭회로로 분류할 수 있다. 전압형 전력증폭기는 출력임피던스가 부하에 비해 상대적으로 매우 작으므로 매칭회로는 그림 7-(a)와 같이 LCL, LCLC 등과 같은 토폴로지를 갖는다. 한편 전류형 전력증폭기는 출력임피던스가 부하에 비해 상대적으로 큰 값을 지니므로 매칭회로는 그림 7-(b)와 같은 CLC, 병렬L+CLC 등과 같은 토폴로지를 갖는다. 1~5 [kHz]의 대역폭을 갖는 송신기에서는 수백 kHz의 스위칭주파수를 갖는 전압형 전력증폭기를 사용하므로 스위칭 리플 성분을 제거하기 위해 출력필터가 필요하다. 하지만 출력필터를 포함한 전력증폭기의 출력임피던스는 부하에 비해 매우 작으므로 특별한 사양에 의해 설계되지 않은 한 전압형 전력증폭기의 특성을 갖는다.



(a) 전압형 전력증폭기용 (전력증폭기 출력임피던스 ≈ 0)



(b) 전류형 전력증폭기용 (전력증폭기 출력임피던스 \approx 큰값)

그림 7. 매칭회로의 토폴로지

(a) 전압형 전력증폭기용, (b) 전류형 전력증폭기용

2.3 전력 반도체 스위칭 소자의 선정

전력반도체 스위칭 소자로는 효율과 고속스위칭을 고려하여 지금까지 IGBT, MOSFET가 많이 사용되었으나, 효율향상과 모듈화를 위해 최신 소자인 CoolMOS, 와 Wide Band Gap(WBG) 소자인 SiC, GaN 등의 사용도 점차적으로 시도되고 있다. WBG 소자는 기존 Si 반도체 소자에 비해 넓은(약 3배 이상) 밴드갭을 갖는 소자를 말한다. Si 반도체 소자의 최대 동작온도는 약 250도 정도인 반면 WBG소자들은 큰 밴드갭 특성으로 인해 훨씬 높은 온도인 약 300도~ 500도에서도 동작이 가능해져 방열 시스템의 사이즈를 감소시키거나 스위칭 속도를 높일 수 있다.

대표적인 WBG 소자로 SiC 와 GaN 소자가 있다. SiC 소자는 내부 결정 구조에 따라 3C-SiN, 6H-SiC 와 4H-SiC 소자로 나뉘지만 제조상의 어려움으로 인하여 일반적으로 4H-SiC 소자가 사용된다[11].

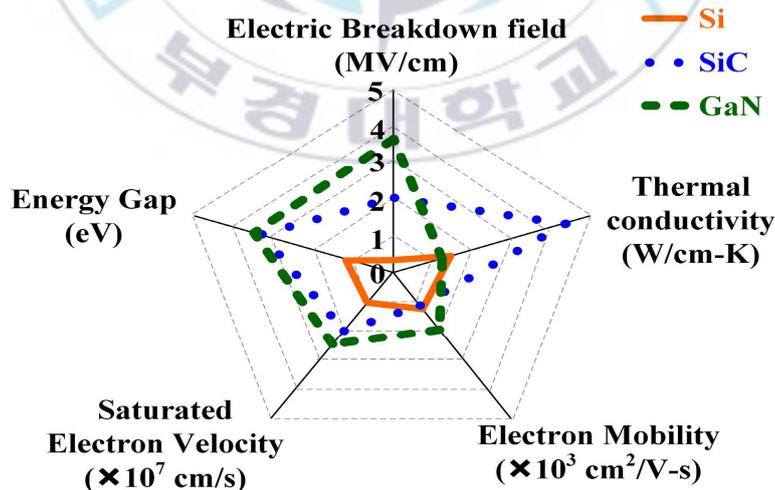


그림 8. Si, SiC 및 GaN 전력 반도체 소자 특성 비교

그림 8은 Si(silicon), SiC(Silicon Carbide)와 GaN(Gallium nitride) 세 전력 반도체 소자의 특성을 비교한 그림이다.

SiC 및 GaN 트랜지스터와 같은 새로운 WBG(Wideband Gap) 전력 소자는 그림 3에서와 같이 기존의 Si 소자에 비해 많은 장점이 있다. Band Gap이 크고 이로 인해 높은 breakdown field을 가지기 때문에 더 얇은 drift region으로 소자를 최적화 할 수 있게 하여 특정 On-resistance이 낮은 전력 소자를 만들 수 있다. WBG소자의 높은 전자 이동도는 On-resistance저항을 추가로 감소 시킨다. 이를 통해 작은 die 크기가 주어진 전류 성능을 만족할 수 있으므로 입력 및 출력 커패시턴스가 낮아져 빠른 스위칭을 가능하게 한다[12].



그림 9. GaN와 SiC의 적용 분야

그림 9는 항복 전압과 시스템 전력 측면에서 GaN 과 SiC의 적용분야를 나타낸다. 두 소자 사이에 겹치는 부분이 거의 없는 것을 확인 할 수

있다. 이러한 이유로 GaN 과 SiC 두 소자를 모두 개발 하는 추세이다.

GaN은 수백 볼트에서 최대 1000V까지 전압범위를 가지는 반면 SiC는 1200V를 초과하거나 더 높은 전압 과 전력에서 사용됨을 알 수 있다 [13].

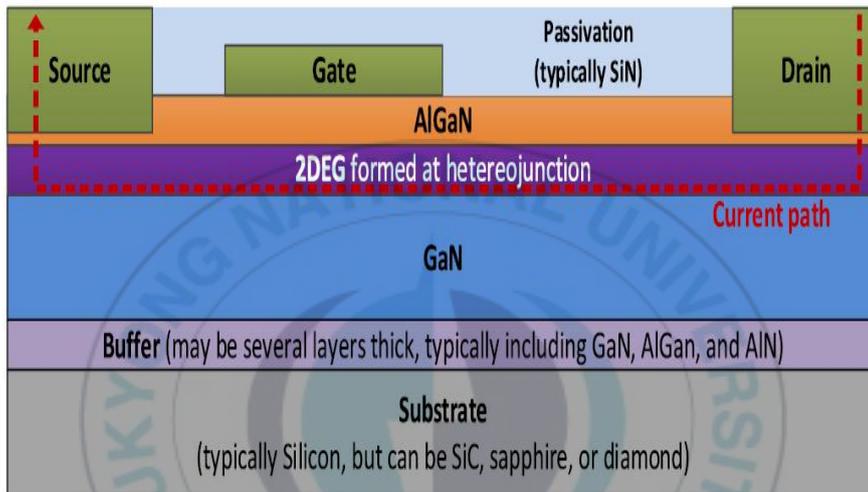


그림 10. GaN HEMT의 기본 구조

그림 10는 GaN HEMT(High Electron Mobility Transistor)의 기본구조를 나타낸다. 이 구조의 특징은 AlGaN/GaN hetero 접합이다. AlGaN 과 GaN 두층 사이엔 높은 이동도의 전자층 2DEG(two-dimensional electron gas)가 형성되며, 이 2DEG가 소자의 Drain 과 Source 사이 채널을 형성한다. 이 2DEG의 형성 때문에 GaN HEMT는 높은 항복전압, 낮은 On-resistance, 작은 die크기를 가지며 소형화, 고효율, 고속 스위칭 동작이 가능하게 한다[12].

그림 11은 기본적인 GaN HEMT의 평면도 및 단면도를 나타낸다. GaN HEMT의 역도통은 기존의 전력반도체 소자 동작과 다르게 Body

Diode가 없어 Reverse recovery가 없다. 하지만 역병렬로 다이오드가 연결된 것과 같이 유사한 역도통이 일어난다. 구조 길이 비율은 $I_{GD} : I_G : I_{GS} = 17 : 1 : 2 \text{ um}$ 로 좌우 비대칭 구조를 가진다. 이러한 구조 형태 때문에 반대로 측정된 HEMT는 항복전압이 낮고 다른 출력 특성을 가지므로 Drain 과 Source를 바꿔 사용해선 안된다. 고전압의 HEMT 같은 경우 Source 및 Gate 사이에 Field Plate가 존재한다[14].

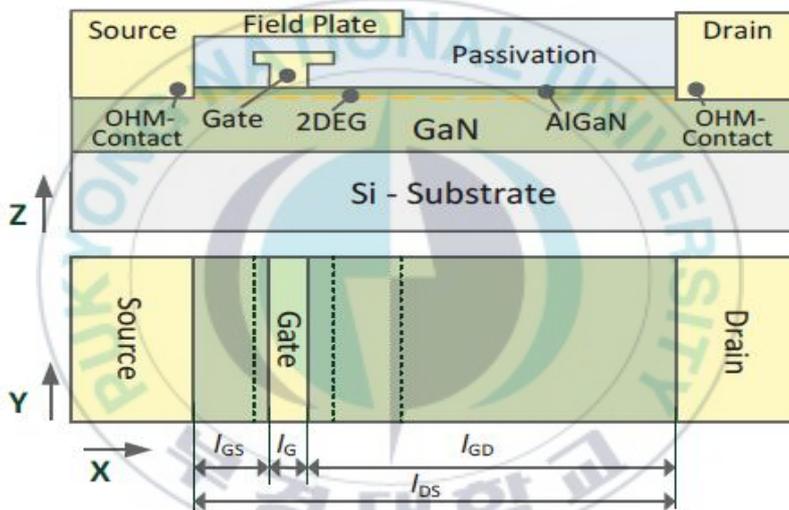


그림 11. GaN HEMT의 단면도 및 평면도

또한 기본 GaN HEMT는 2DEG로 인해 본질적으로 Gate 전압을 인가하지 않았을 때에도 채널이 형성되어 drain-source 전류가 흐르는 Normally-on 소자 특성을 나타낸다.

이 특성은 기존의 normally-off 동작 구동 회로로 설계된 전력 반도체 시스템과 호환성 문제가 발생한다는 단점이 있다. 이로 인해 Normally-off 특성을 얻기 위해서 cascode 구조, P-type gate 구조, MIS

HFET 등 다양한 연구가 진행되고 있다.

특성	Si MOSFET	SiC MOSFET	GaN HEMT
$V_{DS,max}$	600[V]	650[V]	650[V]
$I_{D,max}$	30[A]	39[A]	30[A]
도통손실 ($R_{DS(ON)}$)	Low(110[m Ω])	Low(60[m Ω])	Low(50[m Ω])
스위칭 손실	Medium	Medium	Low
스위칭 주파수 (T_{on}, T_{off})	100[kHz] (20~50[nsec])	100[kHz] (20[nsec])	500[kHz] (10[nsec])
열저항 ($R_{thJ-C(max)}$)	0.57[K/W]	0.7[K/W]	0.5[K/W]
열전도도 (W/cm^2K)	1.5	4.9	2.3
Short-circuit withstand time	10[usec] 이상	10[usec] 이상	1[usec] 이하
$V_{GS(th)}$	3.5[V]	4.2[V]	1.7[V]
접합 온도 T_J	150[$^{\circ}C$]	175[$^{\circ}C$]	150[$^{\circ}C$]
역회복 (T_{rr}, Q_{rr})	400[nsec] 9[nC]	15[nsec] 55[nC]	역회복 없음
모델 / 제조사	IXKH30N60C5/ IXYS	SCT3060AL/ ROHM	GS66508B/ GaN System

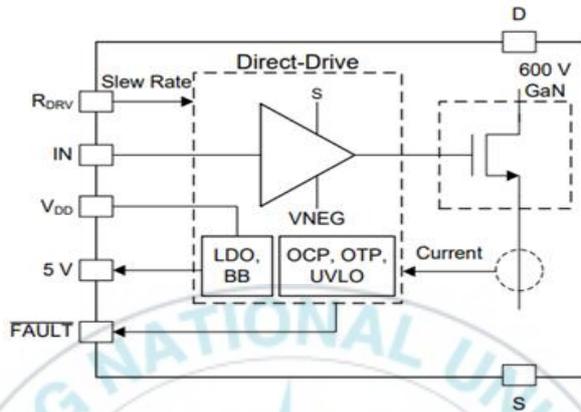
표 3. Si, SiC, GaN 소자의 특성 비교

표3 은 비슷한 전압, 전류정격의 Si, SiC 및 GaN 소자 특성을 나타낸 표이다. WBG소자인 SiC 와 GaN 소자가 Si에 비해 낮은 On-resistance 을 가짐을 확인 할 수 있다. 또한 SiC는 Si와 비슷한 스위칭 주파수 및 열저항을 갖지만 아주 높은 열전도도 때문에 고온 응용분야에서 우수성을 나타낸다. GaN의 경우 Short-Circuit withstand time이 1usec 이하이므로 GaN 및 Gate Driver 자체적으로 OCP(Over Current Protection, 과전류 보호) 동작을 수행하는 소자를 선정하거나 부가회로를 추가해줘야

한다는 단점이 있다[15]. 하지만 GaN은 Si에 비해 높은 스위칭 주파수 및 낮은 스위칭 손실을 가지며 역회복시간이 없어 고효율 고주파 Converter 분야에서 우수성을 나타내므로 전력증폭기 전력회로 설계 시 GaN소자를 선정하였다.



2.4 전력 손실 계산 및 전력증폭기 배치도



(a)

Device Information⁽¹⁾

PART NUMBER	PACKAGE	BODY SIZE (NOM)
LMG3410	QFN (32)	8.00 mm × 8.00 mm

(1) For all available packages, see the orderable addendum at the end of the data sheet.



(b)

그림 12. (a) GaN 소자 회로도, (b) GaN 소자 외형

GaN소자로는 Ti 사의 LMG3410 모델을 선정하였다. 그림 12-(a)는 선정된 소자의 회로도, 12-(b) 는 소자 외형을 나타낸다. LMG3410은 최대

V_{DS} 전압 600[V], I_{DS} 전류 12[A] 사양을 가지며 GaN과 Gate Driver가 합쳐진 형태의 소자이다. $R_{DS,on}$ 가 $70m\Omega$ 으로 매우 낮은 도통저항을 가지며 역회복이 없고 최대 1[MHz] 까지 동작하여 낮은 전력 손실 및 고속 스위칭이 가능하다. 보호기능으로는 Drain과 Source 사이 전류를 센싱하여 24~50 [A] 전류가 흐르면 소자를 차단시키는 Over Current Protection 기능과 소자 온도가 165°C 초과 시 소자를 차단시키는 Over Temperature Protection 기능이 있다. Over Current Protection에 의해 GaN 소자는 100[ns] 이내로 차단되므로 단점인 짧은 Short-Circuit Withstand Time을 보완 할 수 있다. 보호기능에 의해 소자가 차단될 시 FAULT Pin에 신호를 보내어 보호동작이 수행됨을 알 수 있다. Package Size는 8mm X 8mm 로 작은 소자크기를 가져 전력증폭기 설계 시 소형 및 경량화가 가능하다.

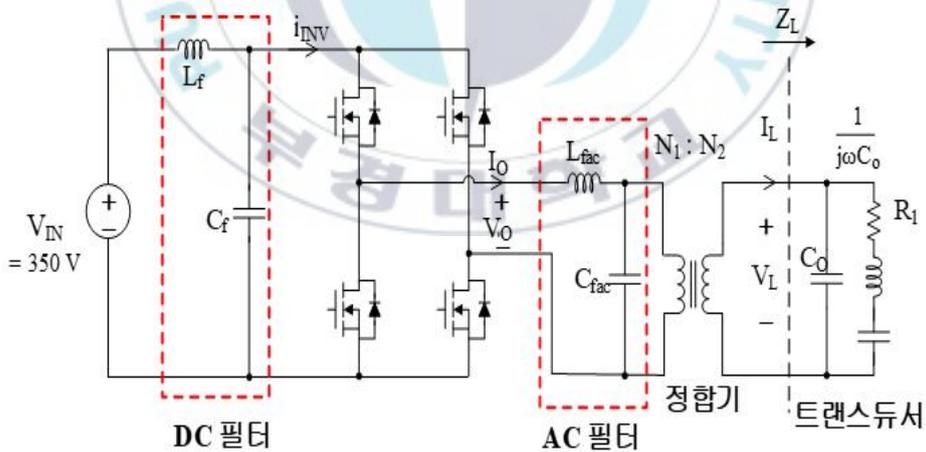


그림 13. 고출력 전력증폭기 회로

그림13은 고출력 전력증폭기 회로를 나타낸다. 전력증폭기 회로는 그림과 같이 DC필터, 인버터, AC필터, 정합기, 트랜스듀서로 구성된다.

$$I_S = \frac{I_O}{\sqrt{2}} = \frac{3.5[A]}{\sqrt{2}} = 2.475[A] \quad \dots\dots\dots (2-1)$$

입력전압 350V 시 인버터 출력 전류(I_O)는 3.5[A]가 흐르며 GaN에 흐르는 전류(I_S)는 식 (2-1)을 이용하여 계산 할 수 있다.

$$P_{con} = \left(\frac{I_O}{\sqrt{2}}\right)^2 \times R_{DS(on)} = \left(\frac{3.5[A]}{\sqrt{2}}\right)^2 \times 70[m\Omega] = 0.429[W] \quad \dots\dots\dots (2-2)$$

$$P_{gate.loss} = V_{DD} \times I_{VDD,op} = 12[V] \times 65[mA] = 0.078[W] \quad \dots\dots\dots (2-3)$$

GaN소자의 도통손실(P_{con})은 식 (2-2)를 이용하여 0.429[W]의 손실이 계산되며 게이트 손실($P_{gate.loss}$)은 식 (2-3)을 이용하여 0.078[W]의 손실을 계산 할 수 있다.

$$t_f = 15[ns], t_r = 4.2[ns], C_{OSS} = 71[pF] \quad \dots\dots\dots (2-4)$$

$$P_{SW} = \frac{1}{2} V_D \times I_S \times f_{SW} \times t_{SW}$$

$$= \frac{1}{2} \times 350[V] \times 2.475[A] \times f_{SW}[Hz] \times (15[ns] + 4.2[ns]) \quad \dots\dots\dots (2-5)$$

LMG3410의 Fall time(t_f), Rise time(t_r), Output Capacitance(C_{OSS})는 식(2-4)와 같으므로 스위칭손실(P_{SW})은 식 (2-5)를 이용하여 계산 할 수 있다.

$$P_{BD} = V_{SD} \times I_D \times f_{SW} \times (T_{DEADON} + T_{DEADOFF})$$

$$= 7.1[V] \times 2.475[A] \times f_{SW}[Hz] \times (T_{DEADON} + T_{DEADOFF}) \dots\dots\dots (2-6)$$

$$P_{CAP} = \frac{1}{2} \times f_{SW} \times C_{OSS} \times V_{IN}^2 = \frac{1}{2} \times f_{SW}[Hz] \times 71[pF] \times 350[V]^2 \dots\dots\dots (2-7)$$

GaN의 바디다이오드 손실(P_{BD})은 식 (2-6)을 이용하여 계산 할 수 있으며 Output Capacitance 손실(P_{CAP})은 식 (2-7)으로 계산 할 수 있다.

$$P_{Switching.loss} = P_{SW} + P_{BD} + P_{CAP} = 1.751[W] \dots\dots\dots (2-8)$$

총 스위칭 손실($P_{Switch.loss}$)은 스위칭손실(P_{SW}), 바디다이오드 손실(P_{BD}), Output Capacitance 손실(P_{CAP})의 합으로 1.751[W]의 손실이 발생한다.

$$P_{total.loss} = P_{con} + P_{gate.loss} + P_{Switching.loss} = 2.258[W] \dots\dots\dots (2-9)$$

전체 전력 손실($P_{total.loss}$)는 도통손실(P_{con}), 게이트 손실($P_{gate.loss}$), 총 스위칭 손실($P_{Switch.loss}$)을 더한 값으로 식 (2-9)를 통해 GaN소자 하나 당 2.258[W]의 전력 손실이 발생함을 알 수 있다. 단상 풀-브릿지 인버터에서 GaN 소자는 4개이므로 총 9W의 전력이 인버터에서 손실된다. 이 전력 손실은 정격 전력의 4.5% 정도에 해당된다.

$$P_{con} = \left(\frac{I_O}{\sqrt{2}}\right)^2 \times R_{DS(on)} = \left(\frac{3.5[A]}{\sqrt{2}}\right)^2 \times 200[m\Omega] = 1.225[W] \dots\dots\dots (2-10)$$

비슷한 사양의 Si mosfet, IXFH30N60P 모델로 전력 손실 계산 시 도통 손실(P_{con})은 식 (2-10)을 이용하여 1.225[W]의 손실이 계산된다.

$$t_f = 25[ns], t_r = 20[ns], C_{OSS} = 430[pF] \dots\dots\dots (2-11)$$

$$P_{SW} = \frac{1}{2} V_D \times I_S \times f_{SW} \times t_{SW}$$

$$= \frac{1}{2} \times 350[V] \times 2.475[A] \times f_{SW}[Hz] \times (25[ns] + 20[ns]) \dots\dots\dots (2-12)$$

Si mosfet의 Fall time(t_f), Rise time(t_r), Output Capacitance(C_{OSS})는 식(2-11)와 같으므로 스위칭손실(P_{SW})은 식 (2-12)를 이용하여 계산 할 수 있다.

$$P_{BD} = V_{SD} \times I_D \times f_{SW} \times (T_{DEADON} + T_{DEADOFF})$$

$$= 0.75[V] \times 2.475[A] \times f_{SW}[Hz] \times (T_{DEADON} + T_{DEADOFF}) \dots\dots\dots (2-13)$$

$$P_{CAP} = \frac{1}{2} \times f_{SW} \times C_{OSS} \times V_{IN}^2 = \frac{1}{2} \times f_{SW}[Hz] \times 430[pF] \times 350[V]^2 \dots\dots (2-14)$$

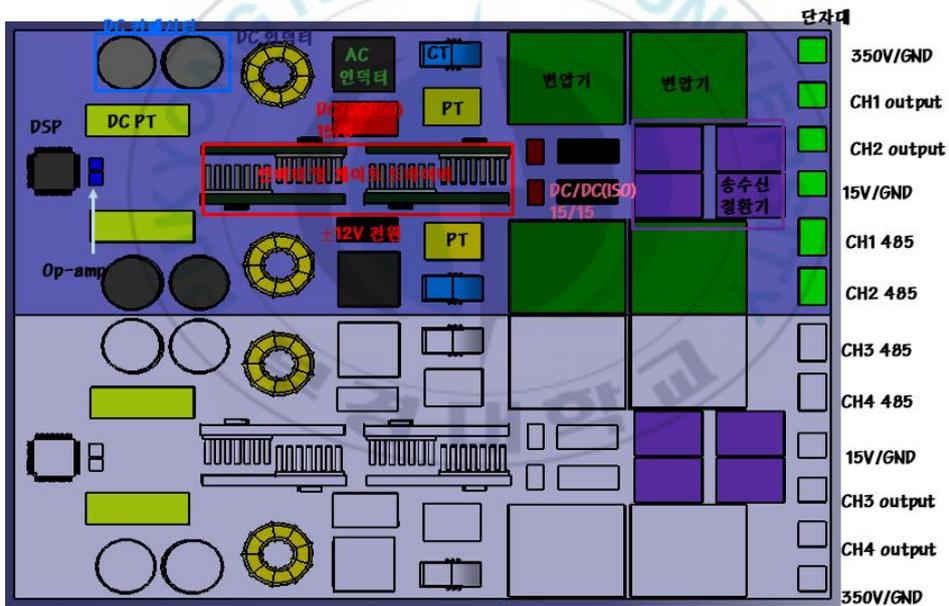
Si mosfet의 바디다이오드 손실(P_{BD})은 식 (2-13)을 이용하여 계산 할 수 있으며 Output Capacitance 손실(P_{CAP})은 식 (2-14)으로 계산 할 수 있다.

$$P_{Switching.loss} = P_{SW} + P_{BD} + P_{CAP} = 6.977[W] \dots\dots\dots (2-15)$$

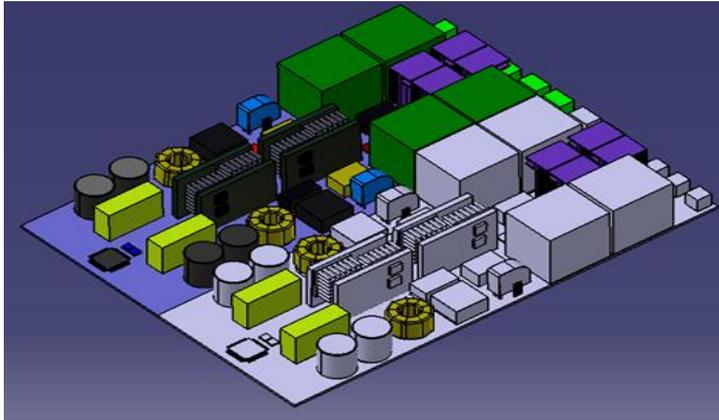
총 스위칭 손실($P_{Switch.loss}$)은 스위칭손실(P_{SW}), 바디다이오드 손실(P_{BD}), Output Capacitance 손실(P_{CAP})의 합으로 6.977[W]의 손실이 발생한다.

$$P_{total.loss} = P_{con} + P_{Switching.loss} = 8.202[W] \quad \dots\dots\dots (2-16)$$

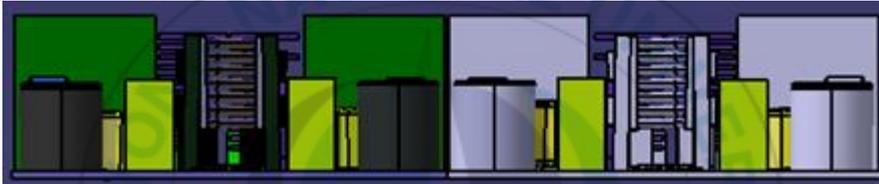
전체 전력 손실($P_{total.loss}$)는 도통손실(P_{con})과 총 스위칭 손실($P_{Switch.loss}$)을 더한 값으로 식 (2-16)를 통해 mosfet 하나 당 8.202[W]의 전력 손실이 발생함을 알 수 있다. 단상 풀-브릿지 인버터에서 mosfet은 4개이므로 총 32.808[W]의 전력이 인버터에서 손실된다. 따라서 GaN을 이용하여 능동소나용 고효율 전력증폭기를 설계한다면 기존의 Si mosfet 전력증폭기 보다 높은 효율특성을 갖는 전력증폭기를 설계 할 수 있다.



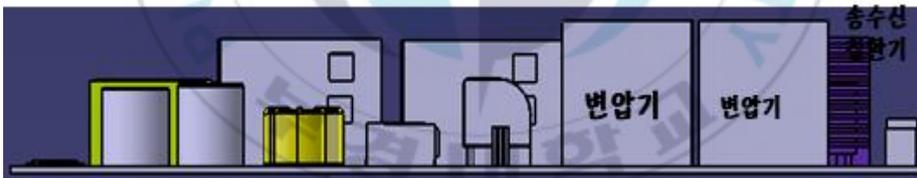
(a)



(b)



(c)



(d)

그림 14. 전력증폭기의 배치도

(a) 정면도 (b) 우측면도 (c) 평면도 (d) 측면도

그림14는 Catia 프로그램을 이용한 전력증폭기의 그림 14-(a)정면도 14-(b)우측면도 14-(c)평면도 14-(d)측면도를 나타낸다. 전력증폭기의 DC필터, 인버터, AC필터, 정합기, 송수신 절환기, 트랜스 듀서가 그림과 같이 배치되며 총 4채널로 구성된다.

Ⅲ. 제안하는 전력 및 전류제한 전압피드포워드 제어방식

3.1 PWM 제어기법 설계

그림 15-(a)는 정현파 PWM(Sinusoidal PWM)를 사용한 Class-D 전력 증폭기의 개요도이다. 일반적으로 Class-D 전력증폭기는 아날로그 입력 신호(기준파)와 높은 주파수의 삼각파(반송파)를 비교하여 얻는 PWM 신호를 기반으로 동작한다. 정현파 PWM은 반송파의 주파수가 전력반도체의 스위칭 주파수와 같으며 고정된 값을 갖는다. 이 스위칭 주파수는 인버터의 스위칭 손실, 출력파형의 THD, 증폭신호 최대 주파수를 동시에 고려하여 적절한 값으로 결정해야 한다. 고정된 스위칭 주파수 때문에 출력단 필터 설계와 인버터의 스위칭손실 계산이 다소 용이하다[1][16][17].

풀-브릿지 인버터를 사용하여 디지털 전력증폭기를 구현할 시 정현파 PWM을 구현하는 방법으로는 Bipolar voltage switching 방식과 Unipolar voltage switching 방식이 있다. 이 중에서 Unipolar voltage switching 방식의 출력파형은 그림 16과 같다. 이 방식으로 구동 시 실제 스위칭 주파수는 Bipolar voltage switching 방식과 같지만 출력파형의 고조파 성분 관점에서 스위칭 주파수를 2배 상승시키는 효과를 나타내므로 향상된 THD 특성을 지닌다. 또한 인버터의 풀 전압의 변동폭이 항상 DC 링크 전압의 1/2이므로 EMI/EMC 관점에서 더 좋은 특성을 지니고 있다[18][19].

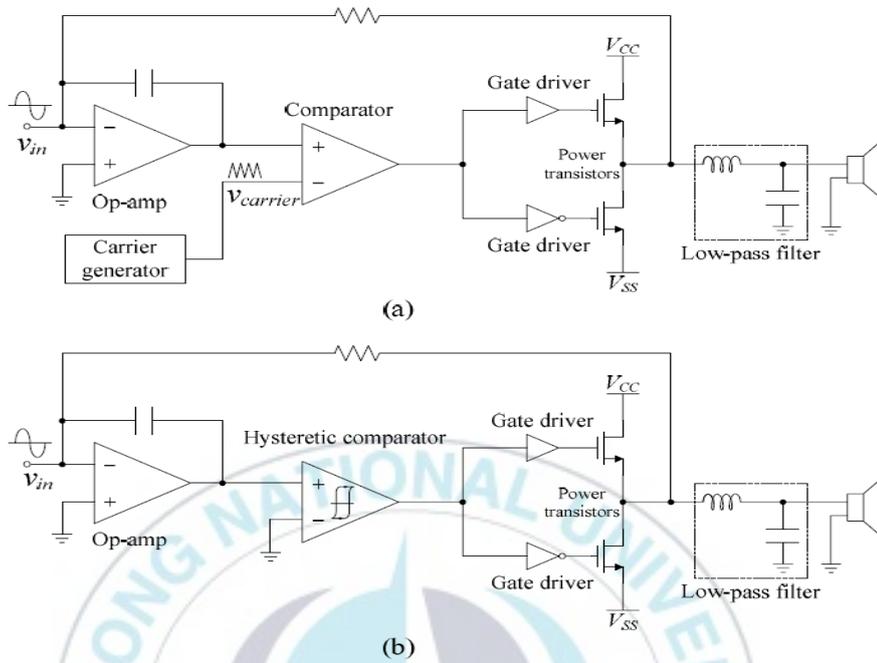


그림15. (a)Sinusoidal PWM 방식(b) Self-Oscillating PWM 방식

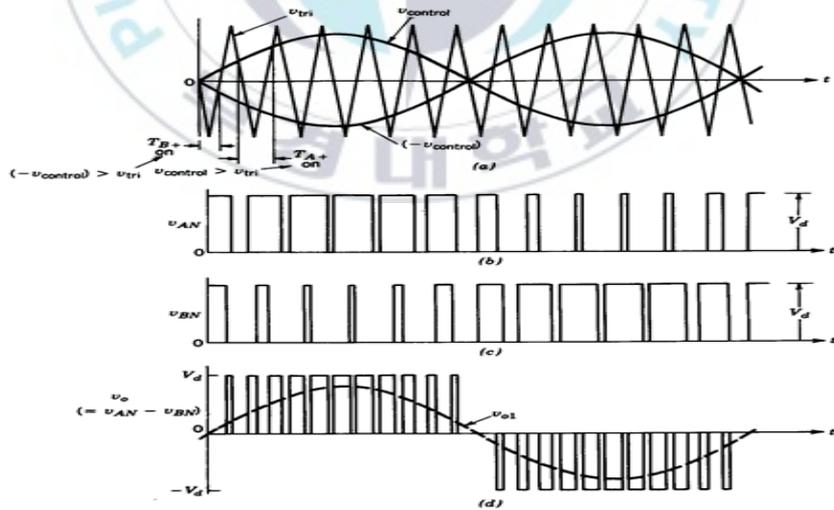


그림16. Unipolar voltage switching 방식 정현파 PWM 관련 파형

Self-Oscillating PWM을 이용하는 Class-D 전력 증폭기의 개요도는 그림 15-(b)와 같이 기본적으로 전압제어 폐루프를 갖고 있다. 특히 반송파(삼각파) 발생기를 사용하지 않으며, 출력신호의 피드백과 히스테리시스 비교기를 통해 Self-Oscillating PWM을 발생하게 되며, 이와 관련된 출력 파형은 그림 17와 같다. 피드백 루프의 루프 이득이 크며, 부풀수가 작고, 제어기 설계가 용이한 장점을 갖고 있다. 또한 인버터의 스위칭 주파수가 가변적이지만, 전체적으로 스위칭 주파수를 낮출 수 있으므로 전력증폭기의 전력 소모를 줄일 수 있다. 그러나 가변 스위칭 주파수 때문에 출력단 필터 설계와 인버터의 스위칭손실 계산이 다소 어려운 특징을 갖고 있다 [18]-[21].

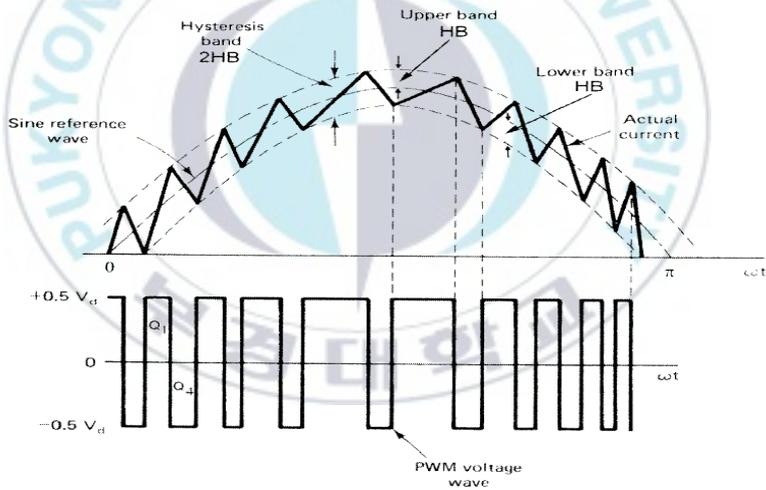


그림 17. Self-oscillating PWM 관련 파형

따라서 본 논문에서는 PWM 제어 기법으로 능동소나용 전력증폭기의 송신 출력 특성을 향상시키기 위해 낮은 THD 특성을 가지는 Unipolar PWM 제어를 선정하였다.

3.2 전력 및 전류 제한 전압피드포워드 제어 방식

현재 능동소나용 전력증폭기들은 광대역에서의 고출력과 높은 선형성 특성들이 요구되고 있다. 그러나 입력신호에 다양한 외란 성분과 고조파 성분들이 발생하고 이로 인해 변조된 신호로 출력하게 된다. 이러한 전력증폭기의 변조 성분들을 제거하기 위해 일반적인 선형화 방법으로는 피드백, 피드포워드, 전치왜곡 등이 있다. 피드백제어는 원하는 값과 출력간의 편차를 감지한 후 보상하는 제어 방법인 반면 피드포워드 제어는 외란을 바로 측정하여 미리 공정의 출력에 미치게 될 영향을 사전에 예측하여 제거하는 제어방법이다.

본 논문에서는 능동소나용 전력증폭기를 구동하는 PWM 제어 중 가장 적합한 Unipolar PWM 방식에 피드포워드 제어와 전력 및 전류 제한 제어를 추가함으로써 출력전압의 선형성 개선과 트랜스듀서단의 안정성을 높이는 새로운 제어 방식을 제안한다. 제안하는 제어 방식은 전력제한부, 입력전압 피드포워드 제어부, 전류제한 및 출력전압 제어 PWM 발생부로 구성된다.

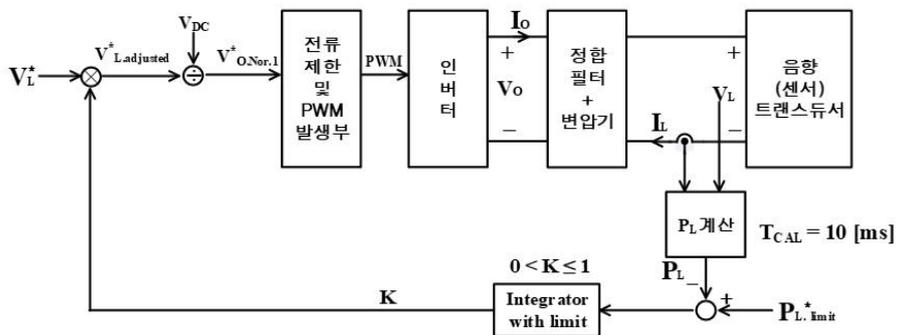


그림 18. (a) 전력제한, 입력전압 피드포워드 제어루프

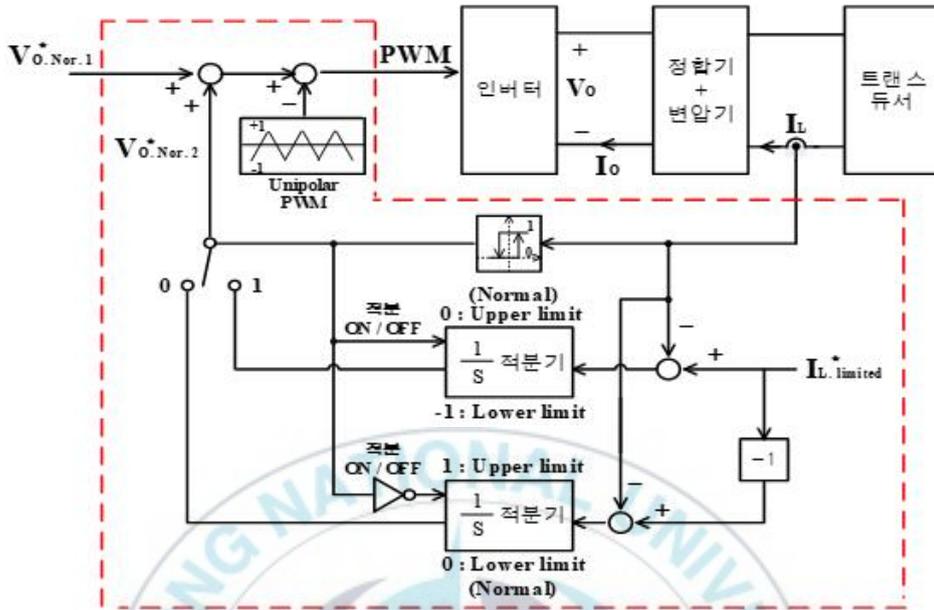


그림 18. (b) 전류제한 및 출력전압 제어 PWM 발생부

그림 18-(a)는 전력제한, 입력전압 피드포워드 제어회로를 나타낸다. 그림 18-(b)는 전류제한, 출력전압 제어회로를 나타내며 (a)의 전류제한에 해당된다. 전압은 DC Link 전압의 피드포워드 제어를 하며, 전류는 최대전류를 제한하는 제어방식을 보인다.

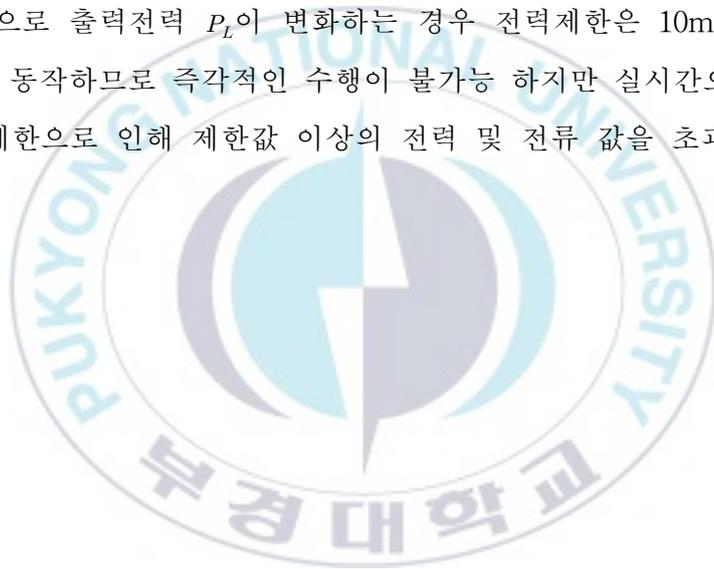
그림 18-(a)에서 최외각루프인 전력제한루프는 최대전력을 제한하는 제어를 행하며 DC Link 전압에 의해 출력전압을 제어하는 피드포워드 제어, 그림 18-(b)에선 출력전류의 최대값을 제한하는 출력전류제한 제어로 구성되어 있다.

출력전력(P_L)은 전력제한루프를 통해 10ms 주기로 계산된 V_L 과 I_L 의 각 평균값을 곱한 값이다. 이 출력전력(P_L)과 전력제한값($P_{L,limit}^*$)의 오차를 적분한 K는 Reference 출력전압(V_L^*)과 곱해져 인버터 Duty Cycle을

제어한다. 전력제한으로 제어된 전압명령치($V_{Ladjusted}^*$)를 피드포워드 제어를 위해 센싱 받은 입력전압(V_{DC})로 나누어 $V_{O.Nor.1}^*$ 가 계산된다. 계산된 $V_{O.Nor.1}^*$ 은 전류제한 제어루프로 전달된다.

전류제한, 출력전압 제어는 실시간 검지한 트랜스듀서 전류(I_L)를 설정한 전류제한값($I_{Llimited}^*$)과 오차를 계산하여 산출된 오차를 각 양,음의 주기마다 적분하여 $V_{O.Nor.2}^*$ 를 계산한다. 전력제한 제어에서 계산된 $V_{O.Nor.1}^*$ 와 $V_{O.Nor.2}^*$ 를 더하여 Unipolar PWM 제어를 동작한다.

순간적으로 출력전력 P_L 이 변화하는 경우 전력제한은 10ms 주기마다 계산되어 동작하므로 즉각적인 수행이 불가능 하지만 실시간으로 검지하는 전류제한으로 인해 제한값 이상의 전력 및 전류 값을 초과하지 않는다.



IV. 시뮬레이션

시뮬레이션은 DC Filter($C_f : 1[\text{mF}]$, $L_f : 25.2[\text{uH}]$), AC Filter $L_{fac} : 90[\text{uH}]$ 와 부하정격전력을 200[W]로 설정하였다. 시뮬레이션은 입력전압을 일정하게 유지한 상태에서 출력전력(P_L)을 150[W]에서 300[W]로 증가시키기 위해 부하의 크기를 서서히 변화시킨 경우와 순간적으로 변화시키는 2가지 경우를 PSIM을 통해 수행하였다.

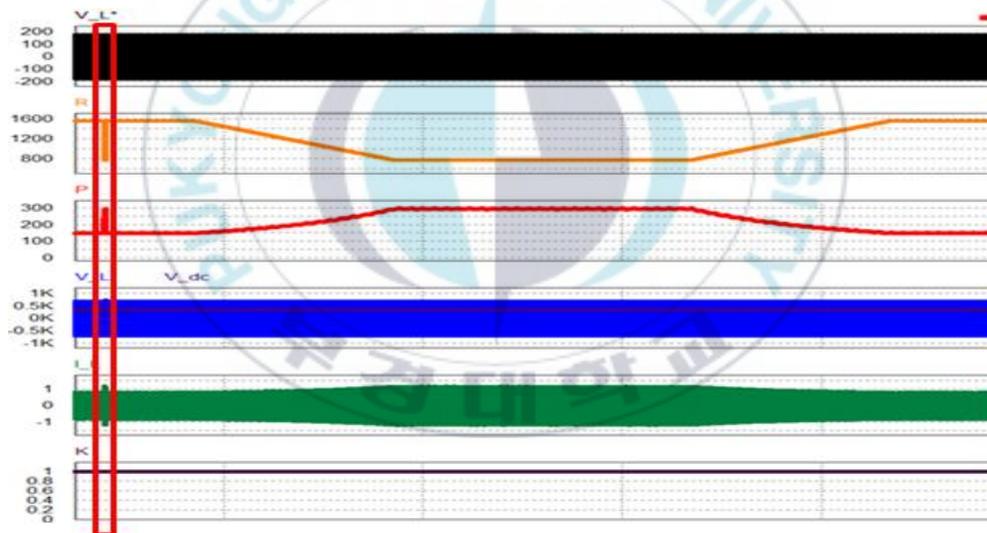


그림 19. (a) 부하 변화 시 전력 및 전류제한 미적용 파형

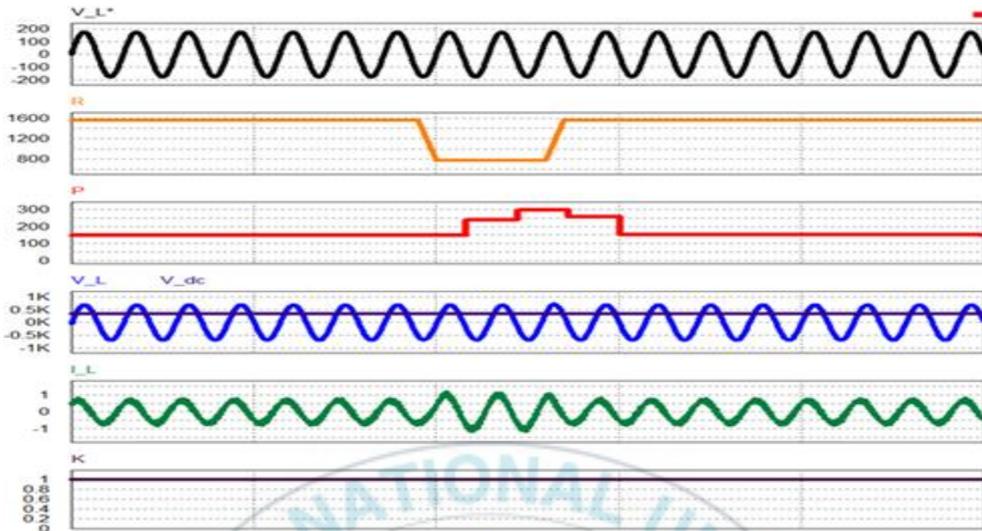


그림 19. (b) 순간적인 부하 변화 시 전력 및 전류제한 미적용 과정

그림 19-(a)는 부하 변화 시, (b)는 순간적인 부하 변화 시 전력 및 전류제한을 미적용한 과정을 나타낸다. 그림 19-(a)에서 부하가 서서히 변하는 경우 전력제한이 없으므로 300[W]를 출력하는 것을 확인 할 수 있다. 그러므로 200[W]이상의 전력을 출력하지 않도록 전력제한 제어가 필요하다. 그림 19-(b)에서는 전력제한이 동작하지 않는 순간적인 부하 변화 시 전류제한이 없으므로 순간적으로 300[W]를 출력하는 것을 확인 할 수 있다. 그러므로 순간적인 부하 변화 시 200[W]이상의 전력을 출력하지 않도록 전류제한 제어가 필요하다.

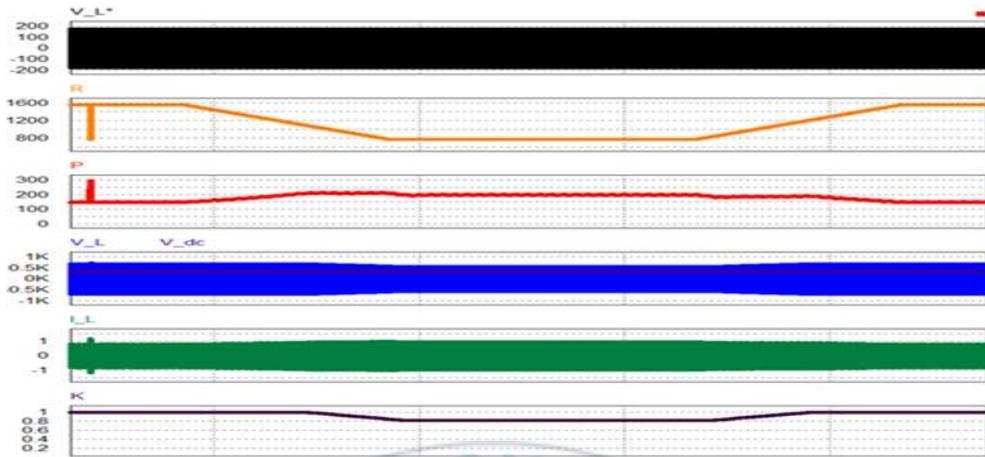


그림 20. (a) 부하 변화 시 전력제한 적용 파형

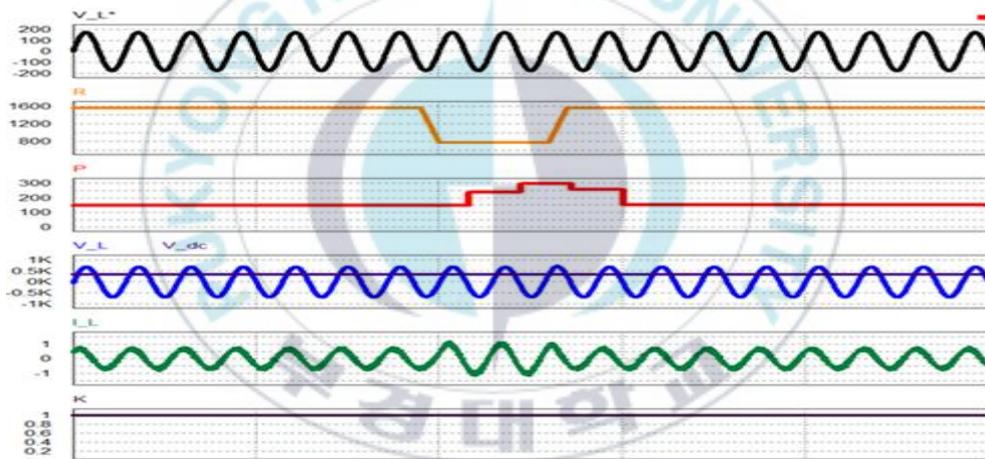


그림 20. (b) 순간적인 부하 변화 시 전력제한 적용 파형

그림 20-(a)는 부하 변화 시, (b)는 순간적인 부하 변화 시 전력제한을 적용한 파형을 나타낸다. 그림 20-(a)에서 부하가 서서히 변하는 경우 전력제한 K 값이 작아져 출력전압(V_L)이 감소하므로 200[W]이상의 전력이 출력되지 않는 것을 확인 할 수 있다. 그림 20-(b)에서는 순간적인 부하 변화 시 전류제한이 없으므로 300[W]를 출력하는 것을 확인 할 수 있다. 그러므로 200[W] 이상의 전력을 출력하지 않도록 전류제한 제어가 필요하다.

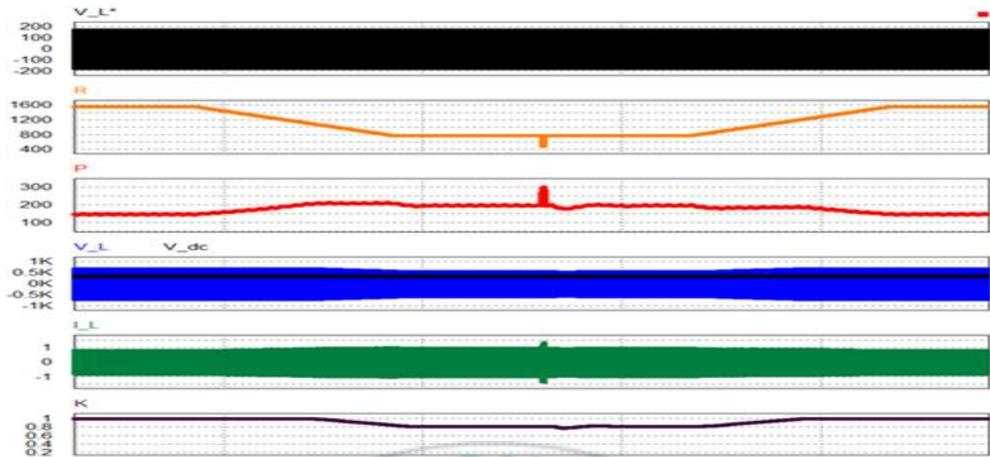


그림 20. (c) 전력제한 동작 중 추가적인 부하 변화 시 전체파형

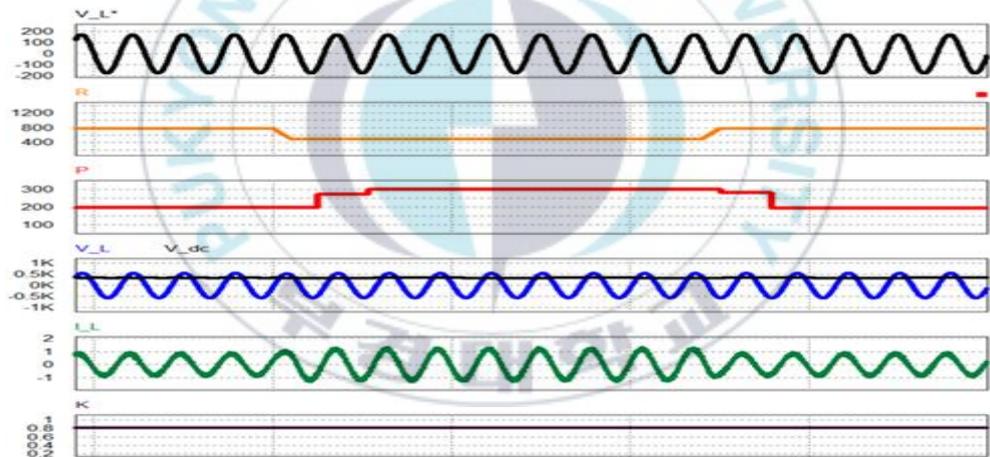


그림 20. (d) 전력제한 동작 중 추가적인 부하 변화 시 확대파형

그림 20-(c)는 전력제한 동작 중 추가적인 부하 변화 시 전체파형을, 20-(d)는 확대파형을 나타낸다. 그림 20-(b)에서와 마찬가지로 부하가 순간적으로 변하는 경우 전력제한 K값이 일정하며 전류제한이 없으므로 300[W]를 출력하는 것을 확인 할 수 있다. 그러므로 200[W] 이상의 전력을 출력하지 않도록 전류제한 제어가 필요하다.

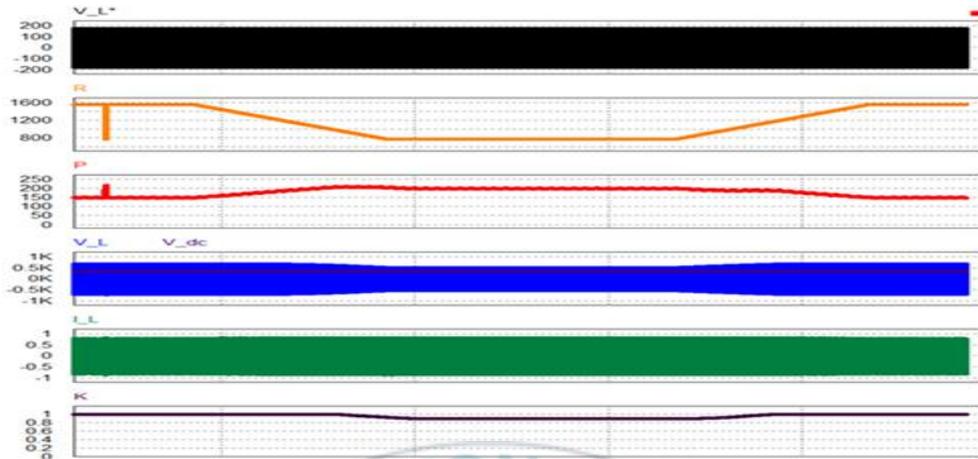


그림 21. (a) 부하 변화 시 전력 및 전류제한 적용 파형

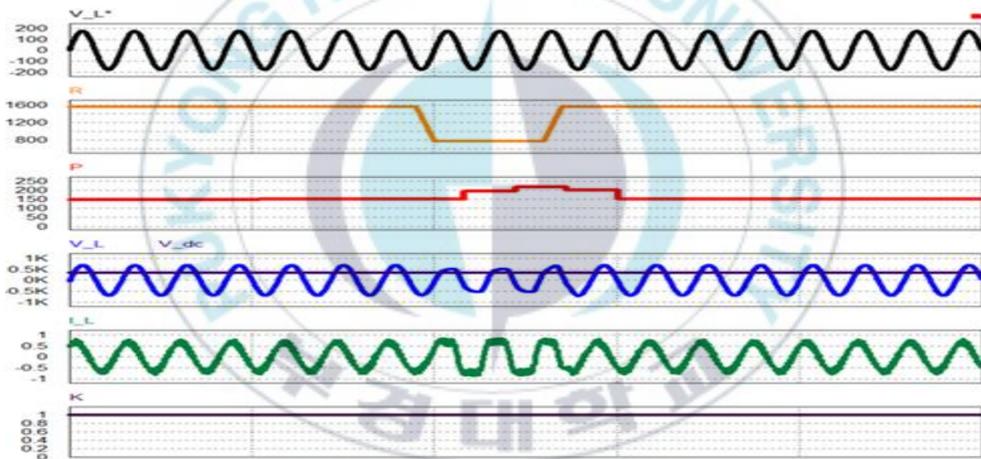


그림 21. (b) 순간적인 부하 변화 시 전력 및 전류제한 적용 파형

그림 21-(a)는 부하 변화 시, (b)는 순간적인 부하 변화 시 전력 및 전류제한을 적용한 파형을 나타낸다. 그림 21-(a)에서 부하가 서서히 변하는 경우 전력제한 K 값이 작아져 출력전압(V_L)이 감소하므로 200[W]이상의 전력이 출력되지 않는 것을 확인 할 수 있다. 그림 21-(b)에서는 전력제한 K 값은 일정하지만 전류제한에 의해 출력전압(V_L)이 감소하며 전력 제한 값 200[W]를 약간 초과하지만 빠른 주기내로 제한됨을 확인 할 수 있다.

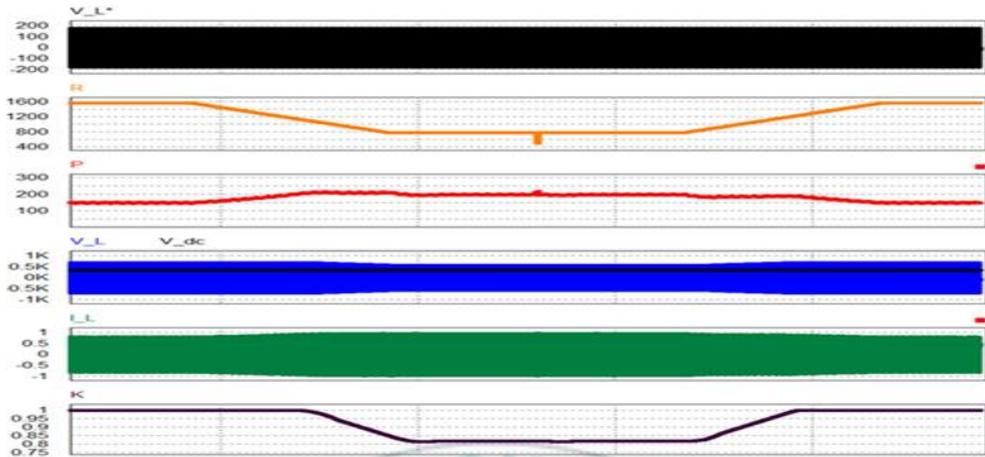


그림 21. (c) 전력 및 전류제한 동작 중 추가적인 부하 변화 시 전체파형

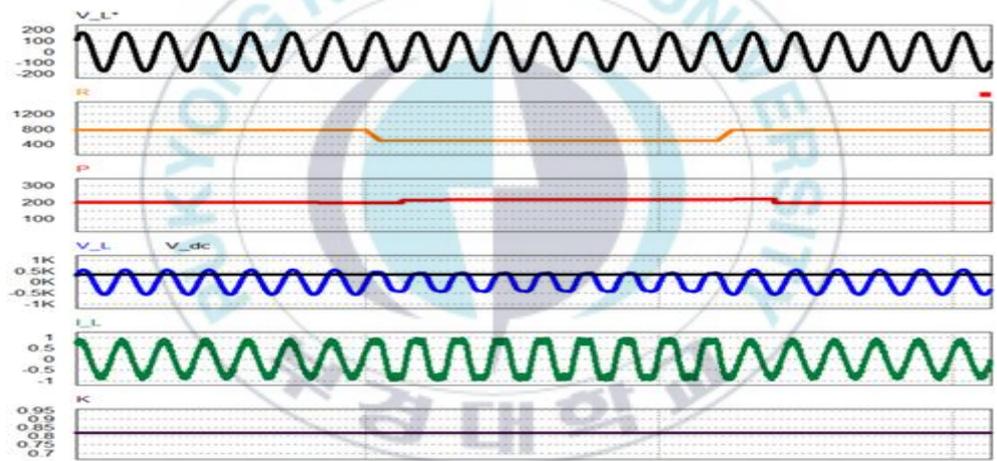


그림 21. (d) 전력 및 전류제한 동작 중 추가적인 부하 변화 시 확대파형

그림 21-(c)는 전력 및 전류제한 동작 중 추가적인 부하 변화 시 전체 파형을, 21-(d)는 확대파형을 나타낸다. 전력 및 전류 제한 동작 중 부하의 순간적인 추가 변화 시 전력제한 K 값이 일정하여 전력제한이 동작하지 않는 것을 확인 할 수 있다. 하지만 전류제한에 의해 출력전압(V_L)이 감소하며 전력 제한값 200[W]를 약간 초과하지만 빠른 주기내로 제한됨을 확인 할 수 있다.

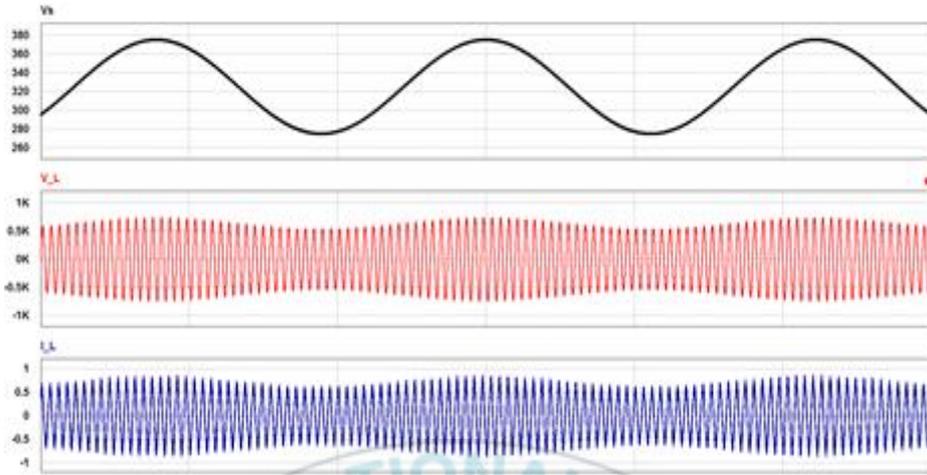


그림 22. (a) 입력전압 피드포워드 미적용 전체파형

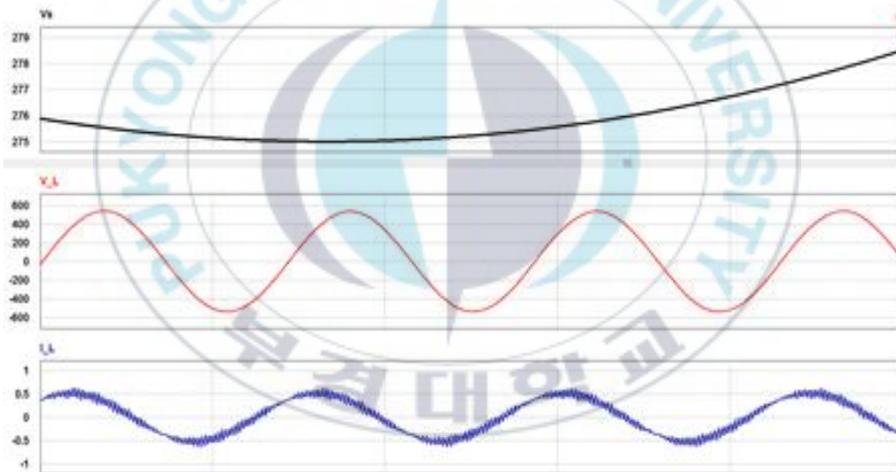


그림 22. (b) 입력전압 피드포워드 미적용 확대파형

그림 22-(a)는 입력전압 피드포워드 제어를 적용하지 않은 전체파형을, 22-(b)는 확대파형을 나타낸다. 피드포워드제어를 적용하지 않고 입력전압 V_s 가 그림과 같이 변할 경우 출력전압(V_L) THD는 13%, 출력전류(I_L) THD는 17%로 측정되었다.

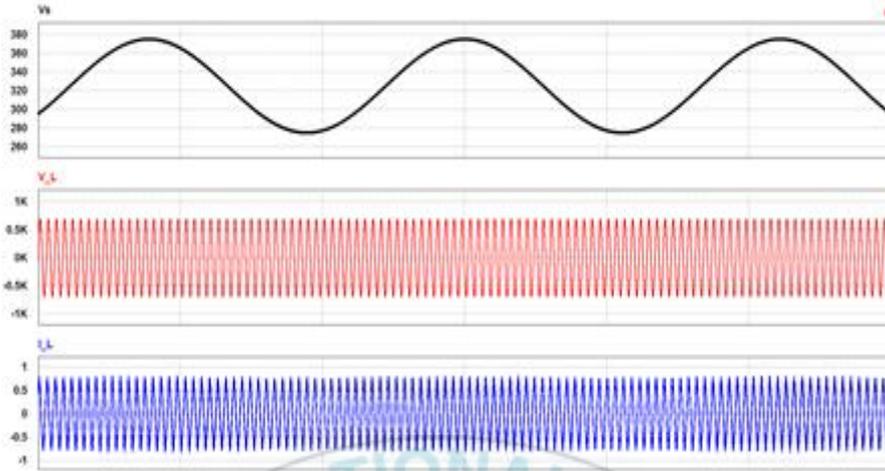


그림 23. (a) 입력전압 피드포워드 적용 전체파형

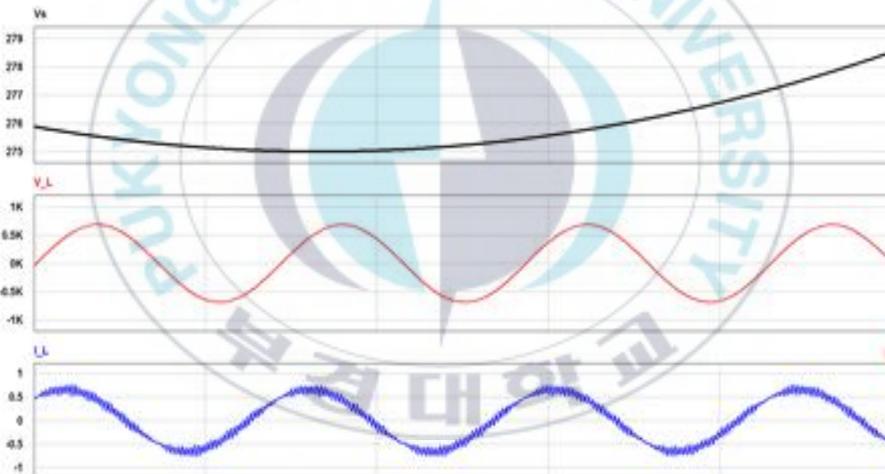


그림 23. (b) 입력전압 피드포워드 적용 확대파형

그림 23-(a)는 입력전압 피드포워드 제어 적용 시 전체파형을, 22-(b)는 확대파형을 나타낸다. 피드포워드제어를 적용시키고 입력전압 V_s 가 그림과 같이 변할 경우 출력전압(V_L) THD는 0.8%, 출력전류(I_L) THD는 13.4%로 측정되었다. 시뮬레이션을 통해 피드포워드 제어가 출력 전압(V_L), 전류(I_L) THD를 개선시킨다는 것을 확인 할 수 있었다.

기존의 피드백 제어기	<ul style="list-style-type: none"> - 정전력 제어, 정전압 제어 가능 - 내부 전류루프와 내부 전압루프 (설계 다소 복잡) - 상시 전류 피드백으로 인해 전류 제한제어 용이 - 부하변동, 입력전압 변동 시 피드백제어에 의해 출력전압 안정적 제어 - 출력전류 센서, 출력전압센서 필요 - 트랜스듀서의 전압/전류 THD 약간 높음
제안하는 전력 및 전류제한 피드포워드 제어기	<ul style="list-style-type: none"> - 정전력 제어, 정전압 제어 가능 - 전류, 전압 피드백 루프 없음(설계 용이) - DC link 전압 피드포워드 제어 및 전력제한 루프로 구성됨 - 과전류보호회로 필요 - 입력전압 변동 시 DC link전압의 피드포워드제어로 출력전압에 대해 보상 - 트랜스듀서의 전압/전류 THD 낮음 - DC link 전압 센서 추가

표 4. 기존의 피드백 제어기와 제안하는 제어기 비교

표 4는 기존의 피드백 방식과 전력 및 전류제한 피드포워드 제어기 설계 시 비교한 표를 나타낸다. 두 제어기 모두 정전력 제어, 정전압 제어가 가능하다. 전력 및 전류제한 피드포워드 제어기는 기존의 피드백 제어기에 비해 DC Link 전압 센서 추가 및 과전류보호기능은 갖춘 GaN을 선정해야한다는 단점이 있지만 설계가 용이하며 트랜스듀서의 전압 (V_L), 전류(I_L) THD가 낮다는 장점이 있다.

V. 결 론

본 논문에서는 트랜스듀서 구동 시 필요한 새로운 능동소나용 고출력 전력증폭기 회로를 제안한다. 제안하는 회로는 GaN 소자를 이용하여 기존의 전력증폭기 보다 높은 효율 특성을 갖는 능동소나용 고출력 전력증폭기 회로이며 Catia 프로그램을 이용하여 전력증폭기 회로 배치도를 구상하였다.

또한 전력 및 전류제한 제어와 입력전압 피드포워드 제어가 결합된 새로운 전력증폭기 제어 방식을 제안하였다. PSIM 시뮬레이션을 통해 회로 안정성과 트랜스듀서 출력전압(V_L), 전류(I_L)의 송신 출력 특성(THD)이 개선됨을 검증하였다.

본 논문에서 연구한 능동소나용 고출력 전력증폭기는 높은 송신 출력 특성과 고효율 및 경량화가 필요한 고출력 전력 증폭기 구현에 활용될 것으로 기대된다.

참고문헌

- [1] Desidoc, "Technology for Sonar systems", Technology Focus, Vol. 18, No. 4, pp. 369-381, Aug. 2010.
- [2] <https://ko.wikipedia.org/wiki/%EC%86%8C%EB%82%98>
- [3] Miguel Rodriguez, Pablo Fernandez-Miaja, Alberto Rodriguez, and Javier Sebastian, "A Multiple-Input Digitally Controlled Buck Converter for Envelope Tracking Applications in Radio frequency Power Amplifiers," IEEE Trans. on Power Electronics, Vol. 25, No. 2, pp. 369-381, Feb. 2010.
- [4] D. Diaz, M. Vasic, O. Garcia, J.A. Oliver, P. Alou, R. Prieto, and J.A. Cobos, "Three-level Cell Topology for a Multilevel Power Supply to Achieve High Efficiency Envelope Amplifier," IEEE Trans. on Circuits and Systems, Vol. 59, No. 8, pp. 1-14, April 2012.
- [5] M. Vasic, O. Garcia, J.A. Oliver, P. Alou, D. Diaz, and J.A. Cobos, "Multilevel Power Supply for High-Efficiency RF Amplifiers," IEEE Trans. on Power Electronics, Vol. 25, No. 4, pp. 1078-1089, April 2010.
- [6] I.V. Vovk and V. T. Grinchenko, "Interaction of electroacoustic transducers in an array," Acoustical Physics, Vol. 42, No. 2, pp.183-190, 1996.
- [7] Charles H. Sherman, "Analysis of Acoustic Interaction in

- Transducer Array,” IEEE Trans. on Sonics and Ultrasonics, Vol. 13, pp. 9-15, Mar 1966.
- [8] David T. Porter, “Method for Computing the electrical and Acoustical Behavior of Free-Flooding Cylindrical Transducer Array,” J. Acoust. Soc. Am, Vol. 44, No. 2, pp. 514-522, Feb 1968
- [9] I. V. Vovk and V. T. Grinchenko, “Interaction of Electroacoustic Transducers in an Array,” Acoustical Physics, Vol. 42, No. 2, pp. 159-165, Mar 1996.
- [10] Robert F. Coughlin, “Operational Amplifiers and Linear Integrated Circuits,” Prentice Hall, 6th Edition, 2007.
- [11] 조인호, 이재범, “WBG소자를 적용한 보조전원장치의 고효율, 경량화 연구” J. of Advanced Engineering and Technology Vol. 10, No.2 (2017) pp. 203~208
- [12] Edward A. Jones, Fei(Fred) Wang, Daniel Costinett, “Review of Commercial GaN Power Devices and GaN-Based Converter Design Challenges” IEEE JOURNAL OF EMERGING AND SELECTED TOPICS IN POWER ELECTRONICS, VOL. 4, NO. 3, SEPTEMBER 2016
- [13] <http://www.elec4.co.kr/article/articleView.asp?idx=11597#>
- [14] Richard Reiner, “Investigation of GaN-HEMTs in Reverse Conduction”, PCIM Europe 2017, 16-18 May 2017
- [15] 송승민, “고효율 고풍력 전력증폭기의 전력회로 설계”, 대한전기학회 전기기기 및 에너지변환시스템부문회 춘계학술대회 논문집, pp 132, 2018

- [16] Bob Cordell, “Designing Audio Power Amplifiers”, McGraw Hill, 2011
- [17] <http://www.instrumentsinc.com/products.html>, Instruments, INC. Homepage.
- [18] N. Mohan, T.M. Undeland, and W.P. Robbins, Power Electronics–Converters, Applications, and Design, Wiley, 3rd Edition, 2003,
- [19] M. H. Rashid, Power Electronics Handbook, Academic Press,
- [20] Jingxue Lu and Ranjit Gharpurey, “Design and Analysis of a Self-Oscillating Class D Audio Amplifier Employing a Hysteretic Comparator”, IEEE Journal Of Solid-State Circuits, Vol. 46, No. 10, October 2011
- [21] Weibo Li, Yuichiro Orino, Shinnosuke Hirata, And Minoru Kuribayashi Kurosawa, “Design of A Self-Oscillating PWM Signal Generator with a Double Integration Loop”, IEEE Transactions On Circuits And Systems –I: Regular Papers, Vol. 60, No. 8, August 2013

감사의 글

먼저 본 논문이 완성되기까지 항상 넓은 마음으로 이해해주시며 정성 어린 지도와 많은 도움을 주신 김인동 교수님께 감사의 말씀을 드리고 싶습니다. 대학원 석사과정 2년간 개인적인 일들이 있었는데도 무사히 졸업할 수 있었던 건 항상 제자들을 생각해주는 교수님 덕분이라고 생각합니다. 앞으로도 교수님의 은혜 잊지 않고 항상 노력하는 사람이 되도록 하겠습니다. 그리고 대학원 수업에서 책으로는 배울 수 없는 귀중한 가르침을 주신 노의철 교수님께도 감사드린다는 말씀 전해드리고 싶습니다. 노의철 교수님의 조언과 가르침을 바탕으로 한층 더 성장하는 사람이 되도록 노력하겠습니다.

전력전자 에너지 연구실에서 많은 조언과 도움을 주시는 천사 같은 승수 선배님, 항상 후배들 생각해주며 전공적으로도 많은 도움을 준 승민형, 같은 시기에 실험실 생활 시작하며 어려울 때 마다 항상 친형 같이 잘 챙겨주던 창우형, 궂은 일 도맡으면서 불평 없이 묵묵히 일 해내는 진열, 전공공부에 열정을 불태우며 항상 선배들 기쁘게 해주겠다는 무석, 언제나 성실하고 긍정적인 태도로 우리를 웃게 해주는 자카리, 실망시키지 않겠다며 매사에 선배들에게 잘 하려는 준태 에게도 감사드립니다.

지금은 연구실에 없지만 언제나 잘해주시며 물심양면으로 챙겨주시던 진영선배님 과 바쁜 상황에서도 개인적으로 많은 도움을 준 학과 사무실 조교 김현찬 선배님께도 감사 인사드립니다.

언제나 제 편이 되어주시고 해보고 싶은 것 해보고 살라며 못나고 부족한 아들 믿어주시는 아버지, 어머니, 그리고 인생의 조언자이자 든든한

버팀목처럼 의지할 수 있는 형에게 사랑한다는 말씀 드리고 싶습니다.
이렇게 도와주신 분들이 많아 무사히 졸업할 수 있었지 않나 생각이 듭니다.

짧으면 짧고 길다면 긴 대학원 생활이 마무리되니 흥가분하면서도 아쉽다는 생각이 듭니다. 대학원 생활을 하면서 얻었던 경험과 느꼈던 것을 토대로 그 어떤 어려움도 헤쳐 나갈 수 있는 사람이 되도록 하겠습니다.



2019년 2월

이 상 화 올림