



저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

공학석사 학위논문

가변출력전압 AC/DC 컨버터를 이용한
파라메트릭 어레이 트랜스듀서용
고효율 전력증폭기의 설계



2013년 2월

부경대학교 대학원

전기공학과

이창열

공학석사 학위논문

가변출력전압 AC/DC 컨버터를 이용한
파라메트릭 어레이 트랜스듀서용
고효율 전력증폭기의 설계

지도교수 김인동

이 논문을 공학석사 학위논문으로 제출함.



2013년 2월

부경대학교 대학원

전기공학과

이창열

이창열의 공학석사 학위논문을 인준함

2013년 2월 22일



주 심 공학박사 노 의 철 (인)

위 원 공학박사 장 윤 석 (인)

위 원 공학박사 김 인 동 (인)

목 차

그림목차	iii
표 목 차	v
Abstract	vi
1. 서 론	1
2. 파라메트릭 어레이 트랜스듀서용 전력증폭기	6
2-1. 파라메트릭 어레이 트랜스듀서 특성 및 설계사양	6
2-2. 전력증폭기 토폴로지 설계	8
2-3. 안정도 및 전압루프 설계	10
3. 파라메트릭 어레이 트랜스듀서용 가변 전원회로의 설계	13
3-1. 가변 AC/DC 컨버터의 전력회로 및 설계사양	13
3-2. 가변 전원 AC/DC 컨버터의 출력단 전력 산정	15
3-3. 입력전압 변동에 대한 듀티 사이클 제어	18
3-4. 입력 필터 커패시터 C_f 의 설계	20
3-5. 입력 필터 인덕터 L_f 의 설계	22
3-6. 고주파 변압기의 설계	24
3-6-1. 고주파 변압기 권선비의 설계	24
3-6-2. 고주파 변압기 용량의 설계	24
3-7. 출력 필터 인덕터 L_o 의 설계	26
3-8. 출력 필터 커패시터 C_o 의 설계	27
4. 시뮬레이션 및 실험 결과	29
4-1. 브릿지 모드 전력증폭기의 시뮬레이션 결과	29
4-2. 가변출력전압 AC/DC 컨버터 회로의 시뮬레이션	32

4-3. 수중통신용 고효율 전력증폭기의 시뮬레이션	33
4-4. 수중통신용 고효율 전력증폭기의 제작	35
5. 결 론	37
참 고 문 헌	38



그림 목 차

그림 1-1. 수중통신 시스템 개념도	1
그림 1-2. 파라메트릭 어레이 트랜스듀서의 동작원리 개념도	2
그림 1-3. 초음파를 이용한 수중음향 송신 시스템 구성도	3
그림 1-4. Envelope tracking 기술 개요도	4
그림 2-1. 파라메트릭 어레이 트랜스듀서 외형과 내부구조	6
그림 2-2. 파라메트릭 어레이 트랜스듀서의 전기적 등가 모델	6
그림 2-3. 주파수에 따른 파라메트릭 어레이 트랜스듀서의 전기적 특성 그래프 ...	7
그림 2-4. 브릿지 모드로 연결된 전력증폭기 회로	8
그림 2-5. 마스터와 슬레이브 증폭기의 등가 부하 모델	10
그림 2-6. 루프 설계를 위한 마스터 전력증폭기 등가회로	10
그림 2-7. 부하특성을 고려한 마스터 증폭기의 보드선도	12
그림 3-1. 가변 AC/DC 컨버터의 전력회로	13
그림 3-2. 그림 2-4에 있는 전력증폭기의 전원전압 V_+ , V_- 관점에서 본 등가회로	15
그림 3-3. 전력증폭기 등가회로의 출력파형	16
그림 3-4. 전원전압변동에 따른 듀티 사이클(D)와 출력전압(V_{OP})	18
그림 3-5. 입력단 L-C 필터의 등가회로	20
그림 3-6. 출력단 정류기 전압 V_d 및 전류 i_{LO}	26
그림 3-7. 출력 인덕터 전류 i_{LO} 와 출력커패시터 전압 V_{OP}	27
그림 3-8. 출력필터의 공진주파수	28
그림 4-1. 고정 DC전압 인가 시 전력증폭기 출력전압 파형	30
그림 4-2. Envelope를 따라가는 가변전압 인가 시 전력증폭기 출력전압 파형	30
그림 4-3. 인간전원이 고정 DC 전압일 때와 가변 전압일 때의 증폭기 효율 비교 그래프	31
그림 4-4. 사인과 명령에 대한 컨버터의 출력전압 파형	32

그림 4-5. $V_{O.PK} = 80[V]$ 일 때 전력증폭기 출력전압 파형	33
그림 4-6. $V_{O.PK} = 160[V]$ 일 때 전력증폭기 출력전압 파형	34
그림 4-7. $V_{O.PK} = 200[V]$ 일 때 전력증폭기 출력전압 파형	34
그림 4-8. 실제 제작한 수중통신용 고효율 전력증폭기	35
그림 4-9. 가변 AC/DC 컨버터와 Gate-Driver, DSP2808보드	35
그림 4-10. 수중통신용 전력증폭기 전원부	36
그림 4-11. 수중통신용 전력증폭기 증폭부	36



표 목 차

표 2-1. 파라메트릭 어레이 트랜스듀서용 전력증폭기의 설계사양	7
표 2-2. 브릿지 모드 전력증폭기의 마스터 / 슬레이브 설계사양	9
표 3-1. 가변 AC/DC 컨버터의 설계사양	14
표 4-1. 파라메트릭 어레이 트랜스듀서용 전력증폭기 시뮬레이션 조건	29



Design of High-Efficiency Power Amplifier for Parametric Array
Transducer using Variable Output Voltage AC/DC Converter

Chang Yeol Lee

*Department of Electrical Engineering, The Graduate School,
Pukyong National University*

Abstract

Parametric array transducers that make parametric array phenomenon are used for telecommunication and high directivity communication in underwater. The power amplifier for driving the parametric array transducers should have good linearity and high efficiency in order to solve fuel problem and heating phenomenon in underwater. However, classical amplifiers using constant supply voltage suffer from the power loss and low efficiency due to large gap between the supply voltage and the amplifier output voltage. Therefore, this paper proposes a new high efficiency power amplifier for parametric array transducer. The proposed power amplifier achieves good linear output characteristic by using class B push-pull amplifier, and high efficiency by adopting ET(Envelope Tracking) technology that make variable supply voltage for power amplifier after input signal. Also, the paper suggests design guidelines and detailed topology

about class B push-pull power amplifier and AC/DC converter. Finally, the paper confirms characteristics of the proposed power amplifier system through design and simulation of 2kW-rated variable output voltage AC/DC converter and class B push-pull power amplifier with 20kHz bandwidth.

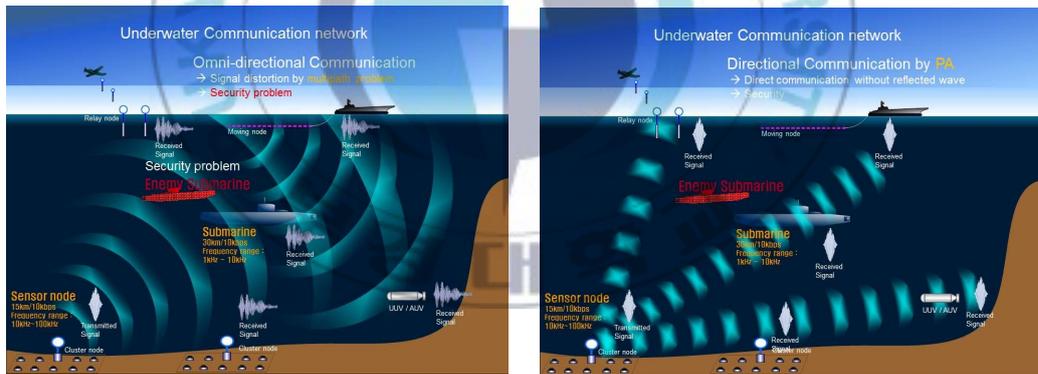


1. 서 론

해양은 많은 수중 및 해저 자원을 지니고 있으며, 이를 탐사, 발굴하는 것은 수많은 경제적 이익을 가져온다. 이를 위해 해양자원이나 환경 혹은 수중의 물체를 실시간, 지속적으로 모니터링 및 수집하고, 필요에 따라 수중장치나 장비를 제어하는 기술이 필요하다. 최근 천안함 폭침 사건에서 잘 나타나듯이 수중에서 정보를 교환할 수 있는 수중 통신 및 탐지 시스템은 군사 전략적으로도 매우 중요하다.^[1]

수중에서의 통신 및 탐지는 수중에서의 매질 특성으로 인한 통신 제약 때문에 공기 중에서 사용하는 전파 대신에 주로 초음파를 이용하여 데이터를 송·수신한다.

그림 1-1은 수중통신 시스템의 개념도이다.



(a) 전방향 수중통신 개념도

(b) 고지향 수중통신 개념도

그림 1-1. 수중통신 시스템 개념도

그림 1-1의 (a)와 같이 초음파를 전 방향으로 송신을 하게 되면 급격한 신호의 감쇄로 송신거리에 제약이 있으며, 신호의 산란으로 정보가 왜곡될 수 있다. 또한 적 잠수함에 의한 정보 노출로 보안문제가 발생할 수 있다.

하지만 그림 1-1의 (b)와 같이 고지향성 초음파를 이용하면, 신호의 왜곡 없이 송신거리를 늘일 수 있을 뿐만 아니라 보안 문제도 완화 시킬 수 있다.

수중에서 원거리통신과 고지향성 통신을 가능하게 하기위해 그림1-2과 같은 파라메트릭 어레이(Parametric Array) 현상을 이용하고 있다.

그림 1-2는 파라메트릭 어레이 현상을 이용한 고지향성 초음파 발생에 대한 동작원리 개념도이다.

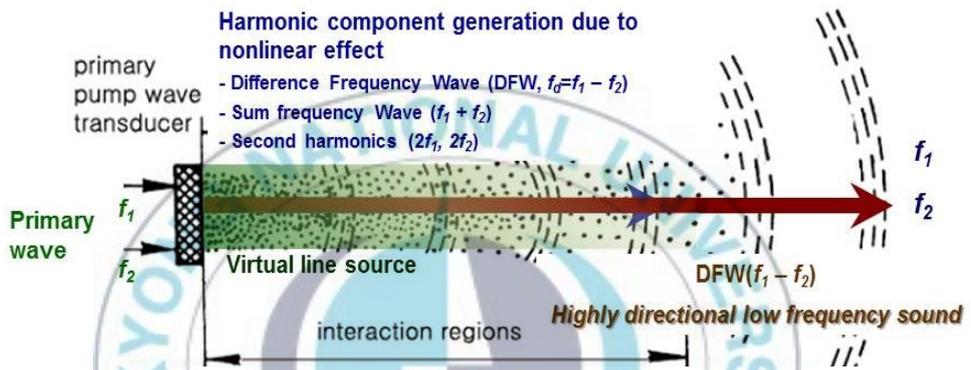


그림 1-2. 파라메트릭 어레이 트랜스듀서의 동작원리 개념도

파라메트릭 어레이 트랜스듀서가 주파수가 충분히 큰 2개의 초음파를 1차적으로 발생시키면 두 초음파의 주파수에 대한 차음(2차 음파)도 함께 발생하게 된다. 이 때 발생하는 차음은 수중에서 매질의 비선형 현상에 의해 고지향성을 가지게 되며 원거리 통신이 가능한 저주파수의 신호가 된다.^{[2]-[4]}

이를 위한 수중음향 송신 시스템 구성도는 그림 1-3과 같다.

그림 1-3은 초음파를 이용한 수중음향 송신 시스템의 구성도이다.

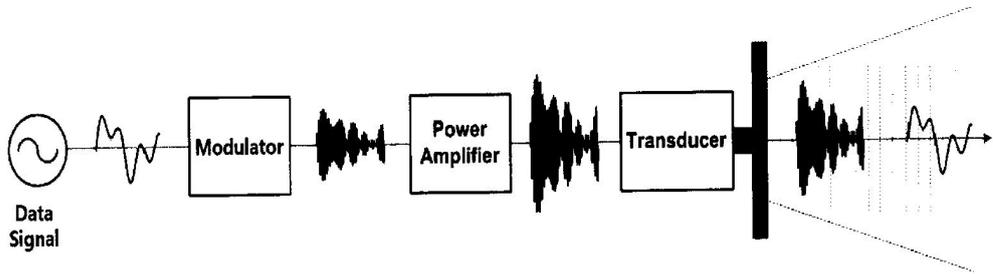


그림 1-3. 초음파를 이용한 수중음향 송신 시스템 구성도

보내고자하는 음파 신호원은 변조기(Modulator)에 의해 반송파로 변조되며, 변조된 신호는 전력증폭기(Power Amplifier)에서 큰 전력을 갖는 신호로 증폭되며, 증폭된 신호는 수중 음향압전트랜스듀서(Underwater acoustic piezoelectric transducer)를 구동하여, 수중으로 초음파를 송신한다.

전력증폭기는 송신하고자하는 신호를 증폭하여 트랜스듀서를 통해 음파 형태로 변경하여 수중으로 송신하기 위해 필수적인 부분이다. 전력증폭기는 송신신호의 왜곡 손실을 줄이기 위해 넓은 대역폭과 출력 선형성이 보장되어야 하며, 동시에 시스템의 발열과 연료문제를 해결하기 위하여 높은 효율로 동작하여야 한다. 하지만 전력증폭기의 선형성과 효율은 Trade off 관계로 두 가지 모두를 적절히 만족시키기 위한 활발한 연구가 계속되고 있다.

기존의 Class A, Class B 형태의 전력증폭기는 증폭기의 구동 전원을 일정한 고정전압으로 인가 시, 이상적인 조건으로 증폭하고자 하는 정현파 신호의 포락선(Envelope)이 고정전원의 크기와 같은 경우라도 이론적으로 얻을 수 있는 최대효율은 각각 50 [%]와 78.5 [%]이다. 실제에서는 다양한 손실 때문에 0.8내지 0.85를 곱한 만큼 더 감소한다. 더욱이 정현파의 피크값이 고정전원의 크기보다 작을수록 효율은 더 작은 값을 갖게 된다.^{[5]-[8]}

이와 같은 문제점을 해결하기 위해 증폭기에 인가하는 전원을 고정전원으로 하지 않고 증폭하고자 하는 입력신호의 피크값에 따라 변동하는 가변전원을 사용하는 방식이 Envelope Tracking(ET) 기술로서 그림 1-4와 같다. 이 방식은

입력신호의 포락선이 변동하더라도 Class A 와 Class B 증폭기의 경우 이론적으로 각각 최대 50 [%]와 78.5 [%]의 효율을 얻을 수 있다.

그림 1-4는 선형증폭기에 인가되는 전압을 가변하여 효율을 높일 수 있는 ET(Envelope Tracking)기술의 개요도이다.

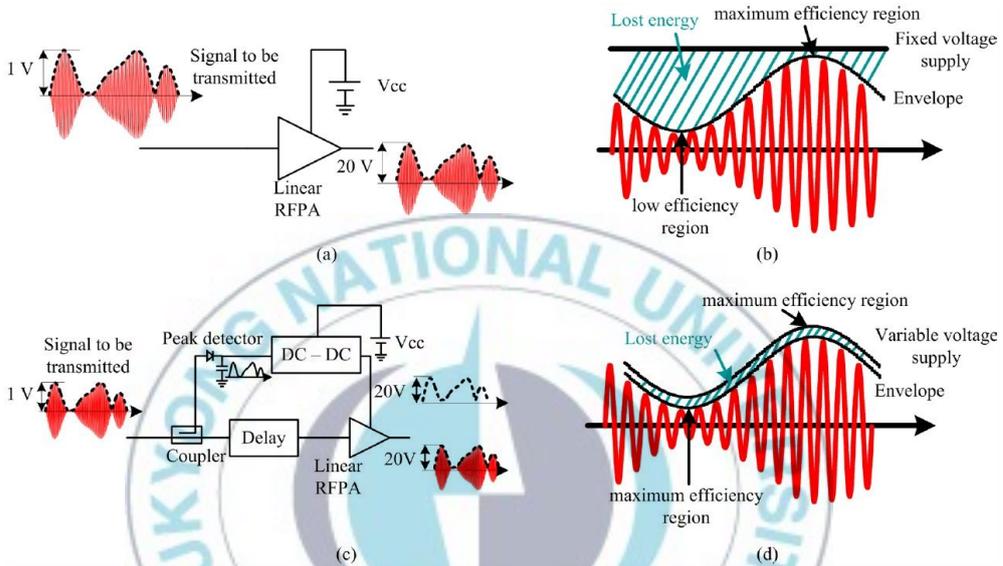


그림 1-4. Envelope tracking 기술 개요도

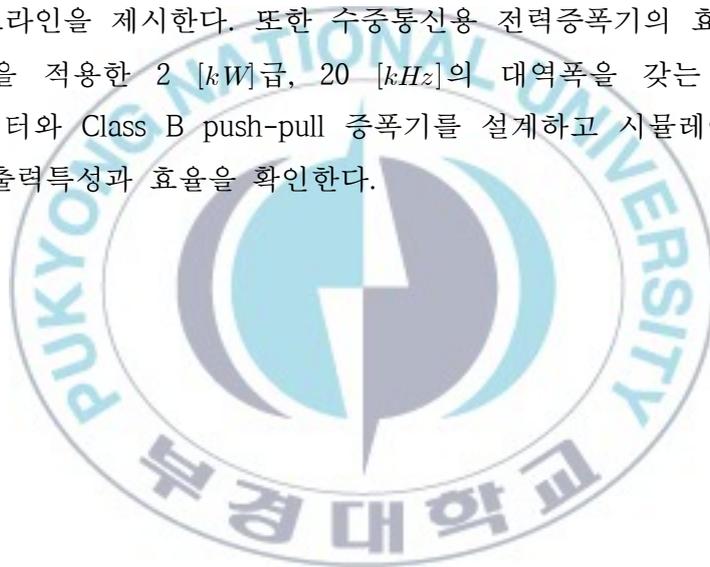
- (a) DC전압 인가된 증폭기 회로, (b) (a)의 입·출력 전압 파형
- (c) ET기술 적용된 증폭기 회로, (d) (c)의 입·출력 전압 파형

위에서 설명한 ET기술을 성공적으로 구현하기 위해서는 증폭하고자하는 입력신호의 포락선(Envelope)의 변동을 따라가는 빠른 가변출력전압 응답성능을 갖는 가변전원의 구현이 핵심요구조건이다. 빠른 응답특성을 갖은 가변전원의 구현을 위해서는 그림 1-4에서 보는 바와 같은 DC-DC 컨버터의 적절한 토폴로지 제안과 최적 설계가 필수적이다. 이를 위한 가변 전원전압용 DC-DC 컨버터로서 휴대폰 혹은 기지국에서의 응용 같은 작은 용량(수십 W급)의 가변 전원용 DC-DC 컨버터는 여러 논문에서 제시되고 있으나, 본 논문에서 목표로 하고 있는 수중음향 센서의 압전트랜스듀서 구동에 사용될 큰 전력용량(최대

수 kW 급)의 포락선 전압(Envelope Voltage)을 얻기 위한 가변 전원전압용 DC-DC 컨버터는 아직 발표되지 않고 있다.

따라서 본 논문에서는 가변출력전압 AC/DC 컨버터를 이용한 파라메트릭 어레이 트랜스듀서용 고효율 전력증폭기를 제안한다. 제안하는 고효율 전력증폭기는 크게 보아 전원회로로 가변전압을 출력하는 출력 위상제어 풀 브리지 DC-DC컨버터와 효율과 선형성이 뛰어난 Class B push-pull 증폭기로 구성되어 있다.

본 논문에서는 증폭기의 부하로 파라메트릭 어레이 트랜스듀서를 사용하며, 가변전압 출력 AC-DC 컨버터와 Class B 전력증폭기의 상세 토폴로지와 설계 가이드라인을 제시한다. 또한 수중통신용 전력증폭기의 효율 향상을 위해 ET기술을 적용한 2 $[kW]$ 급, 20 $[kHz]$ 의 대역폭을 갖는 가변출력전압 AC/DC 컨버터와 Class B push-pull 증폭기를 설계하고 시뮬레이션과 실험을 통해 선형 출력특성과 효율을 확인한다.



2. 파라메트릭 어레이 트랜스듀서용 전력증폭기

2-1. 파라메트릭 어레이 트랜스듀서 특성 및 설계사양

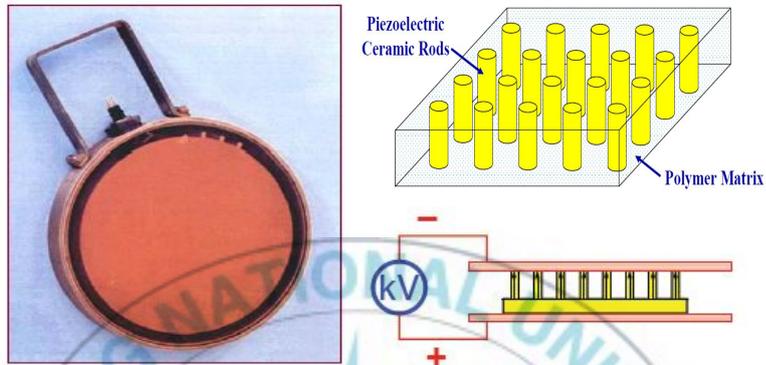


그림 2-1. 파라메트릭 어레이 트랜스듀서 외형과 내부구조

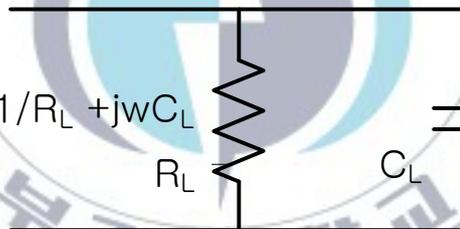


그림 2-2. 파라메트릭 어레이 트랜스듀서의 전기적 등가 모델

일반적으로 그림 2-1와 같이 파라메트릭 어레이 트랜스듀서(Parametric Array Transducer)는 내부 압전 구조로 되어 있으며, 압전소자의 입력단자에 특정주파수의 전압을 인가하여 기계적인 진동을 발생시켜 진동자에 직접 접촉되어 있는 매질로 신호를 전달한다. 파라메트릭 어레이 트랜스듀서의 전기적 특성으로서 입력단에서 본 주파수 변화에 따른 임피던스 그래프는 일반적으로 그림 2-3과 같으며, 이 모델을 본 논문에서 샘플 모델로서 사용하고자 한다. 인가전압의 주파수 범위 $95 [kHz] \sim 135 [kHz]$ 의 회로동작을 모델링하면 그림 2-2와 같이 저항과 커패시터의 병렬 등가모델로 나타낼 수 있다.

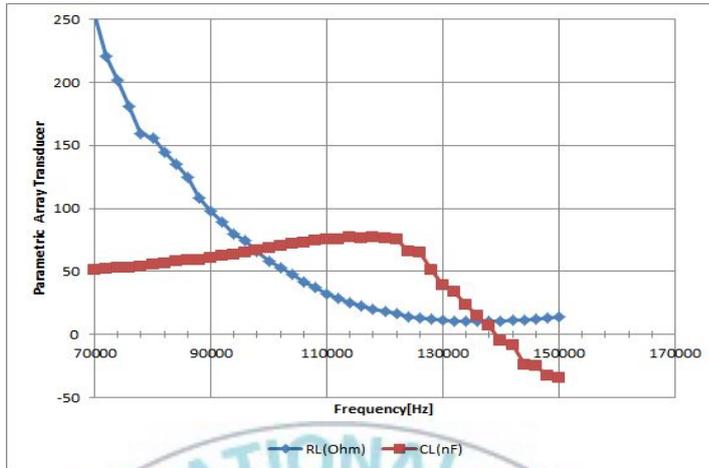


그림 2-3. 주파수에 따른 파라메트릭 어레이 트랜스듀서의 전기적 특성 그래프

그림 2-3에서 보는 바와 같이 동작주파수 135 [kHz]에서 입력단 임피던스가 최소값을 갖으며, 이때 파라메트릭 어레이 트랜스듀서가 최대 전력을 전력증폭기로부터 요구하므로 이점을 전력증폭기의 설계점으로 사용하면, 본 논문에서 설계하고자하는 파라메트릭 어레이 트랜스듀서용 전력증폭기의 설계사양은 표 2-1과 같다. 설계점에서 파라메트릭 어레이 트랜스듀서의 임피던스각이 영이며 또한 최소 임피던스를 가지므로, 이때 전력증폭기 부하는 최대부하로서 저항성분만을 갖고 있다.

표 2-1. 파라메트릭 어레이 트랜스듀서용 전력증폭기의 설계사양

항 목	설계사양
출력전력	1.12 [kW]
출력전압	140 [V _s] (396 [V _{pp}])
출력전류	8 [A _s] (23 [A _{pp}])
인가신호 주파수	95 ~ 135 [kHz]
대역폭	300 [kHz]

2-2. 전력증폭기 토폴로지 설계

파라메트릭 어레이 트랜스듀서 구동용 전력증폭기 토폴로지(Topology)는 입출력 특성에서의 선형성(Linearity), 전력용량, 동작주파수 범위, 소자의 구입가능성 등을 고려하여 선정한다. 파라메트릭 어레이 트랜스듀서는 반송파로 2개의 주파수 성분을 사용할 뿐 만 아니라 신호의 보안성을 확보하기 위해 반송파 주파수의 가변이 필요하므로 동작주파수 범위에서 충분한 선형성을 갖고 있어야 하므로 Push-pull Class B 타입의 전력증폭기를 선정한다.

또한 수중음향용 트랜스듀서이므로 RF 전파용에 비해 큰 전력을 필요로 하므로 충분한 용량의 전력을 출력하기 위해 단일 모드(Single mode) 증폭기 방식에 비해 2배의 전력용량과 2배의 슬루레이트(Slew rate)를 확보 할 수 있는 브릿지 모드(Bridge mode) 방식을 선정하였다. 뿐만 아니라 증폭기 후단의 충분한 전류 증폭을 위해 2개의 BJT 트랜지스터를 Push-pull 방식으로 연결한다.

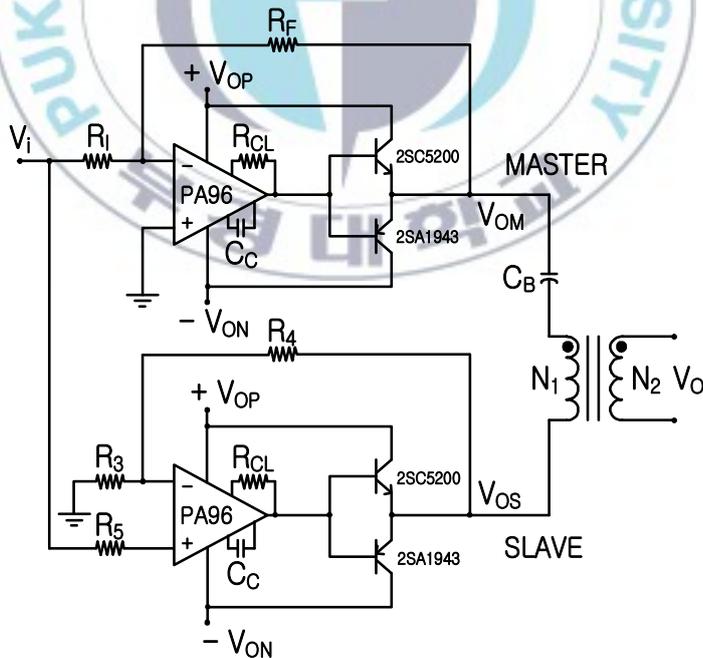


그림 2-4. 브릿지 모드로 연결된 전력증폭기 회로

최종적으로 설계한 브릿지 모드로 연결한 전력증폭기는 그림2-4와 같으며, 위쪽은 마스터 증폭기로 반전증폭기이며, 아래쪽은 슬레이브 증폭기로 비반전 증폭기이며, 출력단은 출력전압의 조정과 입·출력간 절연을 위해 고주파 변압기를 사용한다.

마스터 증폭기는 반전 증폭비 $A_{vm} = -R_F/R_I$ 에 따라 신호를 증폭하여 부하단의 V_{om} 에 출력을 전달한다. 슬레이브 증폭기는 비반전 증폭비 $A_{vm} = 1 + R_4/R_3$ 에 따라 신호를 증폭하여서 부하단의 V_{os} 에 출력을 전달한다.

또한 $R_F/R_I = 1 + R_4/R_3$ 되게 증폭비를 설계하며 권선비 N_1/N_2 를 고려하면 최종출력 증폭비 A_v 는 식(2-1)과 같다.

$$A_v = \frac{V_o}{V_i} = \frac{R_F}{R_I} \frac{N_2}{N_1} \dots\dots\dots (2-1)$$

따라서 그림 2-4와 같이 브릿지 모드로 구성하게 되면 부하에 인가되는 최종 출력전압은 마스터 증폭기만 존재할 경우의 증폭비에 2배가 되며 슬루레이트(Slew rate)도 2배로 높일 수 있는 장점이 있다. 표 2-1의 전체 사양을 만족시키는 마스터 증폭기와 슬레이브 증폭기 각각의 설계사양은 표 2-2와 같다.

표2-1의 전력증폭기 사양에서 전체출력전압은 140 [V_{rms}]이며, 서로 반대부호의 전압을 출력하는 마스터와 슬레이브 증폭기의 각각의 출력은 70 [V_{rms}]이므로 출력단 변압기의 권선비는 $N_1 : N_2 = 140 : 140$ 로 결정한다.

표 2-2. 브릿지 모드 전력증폭기의 마스터 / 슬레이브 설계사양

구 성	마스터 증폭기	슬레이브 증폭기
최대 평균출력(P_{av})	560 [W]	560 [W]
출력전압(V_{OM}, V_{OS})	± 100 [V _{pk}]	± 100 [V _{pk}]
출력전류	± 8 [A _s]	± 8 [A _s]
인가신호 주파수	95 ~ 135 [kHz]	95 ~ 135 [kHz]
대역폭	300 [kHz]	300 [kHz]

2-3. 안정도 및 전압루프 설계

파라메트릭 어레이 트랜스듀서는 내부 압전 구조로 인하여 저항 성분과 커패시턴스 성분이 함께 존재한다. 동작주파수 범위에서 전기적 특성이 저항 R_L 과 커패시턴스 C_L 의 병렬연결로 모델링된다. 이로 인해 파라메트릭 어레이 트랜스듀서를 전력증폭기 부하로 연결할 시 전력증폭기의 전체 오픈 루프 이득이 변동하므로 마스터와 슬레이브 증폭기는 이를 반영하여 설계할 필요가 있다. 마스터 증폭기와 슬레이브 증폭기의 부하는 그림 2-5와 같이 $Y_M = Y_S = 2/R_L + j2\omega C_L$ 으로 나타낼 수 있다. 설계할 마스터 전력증폭기의 내부 등가회로는 그림 2-6과 같다.

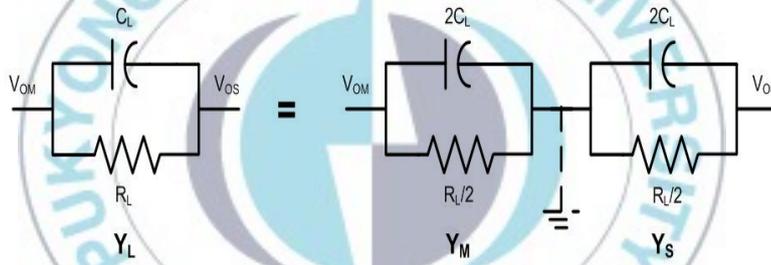


그림 2-5. 마스터와 슬레이브 증폭기의 등가 부하 모델

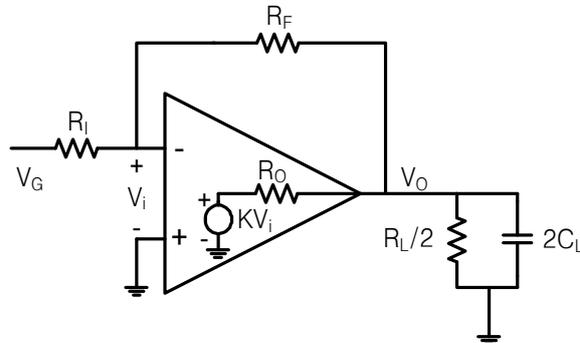


그림 2-6. 루프 설계를 위한 마스터 전력증폭기 등가회로

그림 2-3으로부터 동작주파수 범위 95 ~ 135 [kHz] 에서 C_L 이 가장 큰 값을 갖는 경우는 주파수 114 [kHz]이며, 이때의 $R_L = 25 [\Omega]$ 과 $C_L = 77 [nF]$ 이다. PA96 데이터 시트로부터 내부저항 $R_{o,amp} = 10[\Omega]$ 이며, 출력단 push-pull 트랜지스터의 전류변환비 h_{FE} 가 15이상이므로 그림2-6의 등가회로에서 루프 설계 시 최악의 조건인 R_o 의 최대값 $R_{o,max}$ 은 식(2-2)와 같다.

$$R_{o,max} = \frac{R_o}{h_{FE}} = 2/3 [\Omega] \dots\dots\dots (2-2)$$

안정도를 판별하기 위해 부하특성을 고려한 전력증폭기의 전달함수는 식 (2-3)와 같이 수정된다. 식(2-3)에서 K는 전력증폭기 자체의 이득이다.

$$\frac{V_o}{V_i} = K \frac{R_L/2}{\left(R_{o,max} + \frac{R_L}{2} \right) \left(1 + \frac{s}{\left(R_{o,max} \parallel \frac{R_L}{2} \right) 2C_L} \right)} \dots\dots\dots (2-3)$$

$$= \frac{K_1}{1 + \frac{s}{2\pi \times 1.59 [MHz]}}$$

$$f_p = \frac{w_p}{2\pi} = \frac{1}{2\pi (R_{o,max} \parallel \frac{R_L}{2}) 2C_L} = 1.59 [MHz] \dots\dots\dots (2-4)$$

$R_o \ll R_L/2$ 이므로 부하특성에 의해 생긴 폴(pole) f_p 는 R_o 와 C_L 에 의해 결정된다. 식(2-4)에서 $R_{o,max} = 2/3 [\Omega]$, 그림 2-6에서 $C_{L,max} = 77 [nF]$ 이므로 $f_p = 1.59 [MHz]$ 이다. 이를 반영하여 마스터 증폭기의 보드선도를 그리면 그림 2-7와 같다.

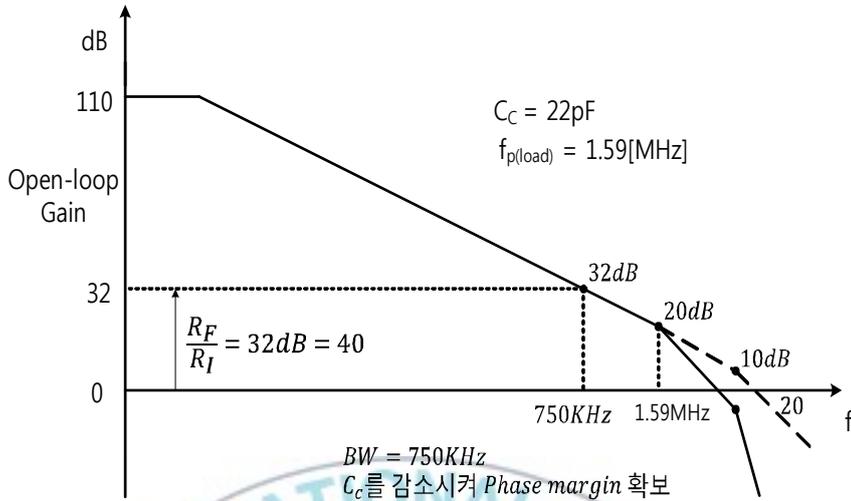


그림 2-7. 부하특성을 고려한 마스터 증폭기의 보드선도

반전 증폭비를 $A_{VM}=R_F/R_I=40$ 로 선정할 시 마스터 증폭기의 보드선도 그림 2-7을 보면, 대역폭 $300 [kHz]$ 에서 위상 여유(Phase margin)가 $45 \sim 60 [^\circ]$ 이기 때문에 추가적인 보상회로가 필요 없다. 여기서 반전 증폭비 $A_V=40$ 를 위해 $R_I = 1 [k\Omega]$, $R_F = 40 [k\Omega]$ 로 선정한다.

비반전 증폭기인 슬레이브 증폭기는 마스터증폭기와 거의 같은 피드백 이득을 가지므로 슬레이브 증폭기의 루프설계 및 안정도판별은 마스터 증폭기와 같다. 여기서 슬레이브 증폭기의 증폭비를 마스터 증폭기와 같게 $A_V=40$ 로 설정하기 위해 $R_3 = 1 [k\Omega]$, $R_4 = 39 [k\Omega]$ 로 선정한다. 설계된 전력증폭기의 대역폭(Bandwidth)은 $300 [kHz]$ 이상 이다.

3. 파라메트릭 어레이 트랜스듀서용 가변 전원회로의 설계

3-1. 가변 AC/DC 컨버터 전력회로 및 설계사양

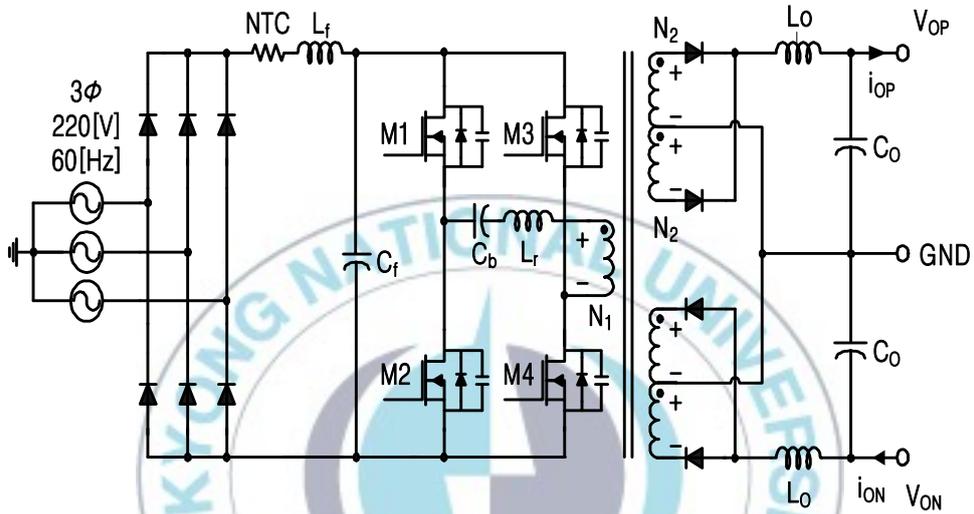


그림 3-1. 가변 AC/DC 컨버터의 전력회로

그림 3-1은 파라메트릭 어레이 트랜스듀서용 전력증폭기에 인가하는 전원을 가변하기 위한 AC/DC 컨버터의 전력회로도이다.^{[9]-[10]}

표3-1은 표2-1과 표2-2로부터 유도한 가변 AC/DC 컨버터의 설계사양이다. 본 가변 AC/DC 컨버터의 정격전류는 $I_{OP} = I_{ON} = 11.3 [A_{pk}]$, 정격출력전압 $V_{OP} = V_{ON} = 100 [V_{pk}]$ 이며, 정격 출력은 $P_{CON.pk} = 2.2 [kW]$ 이다.

표 3-1. 가변 AC/DC 컨버터의 설계사양

입력전압	$AC\ 220\ [V],\ 3\phi,\ 60\ [Hz]$
컨버터 출력전력	$P_{CON.pk} = 2.2\ [kW], P_{CON.av} = 1.4\ [kW]$ $(P_{V_{OP}.pk} = P_{V_{ON}.pk} = 0.720\ [kW], \eta_{pamp} = 78.5\ [%],$ margin=50 [%])
출력전압	$V_{OP}, V_{ON} = \pm 100\ [V_{pk}]$
출력전류	$I_{OP}, I_{ON} = \pm 11.3\ [A_{pk}]$
대역폭	$BW = 40\ [kHz]$
출력필터	2nd order LC Low Pass Filter
제어방법	Phase-shifted PWM Control 스위칭 주파수 $f_{sw} = 125\ [kHz]$ 등가 스위칭 주파수 : $250\ [kHz]$

3-2 가변 전원 AC/DC 컨버터의 출력단 전력 산정

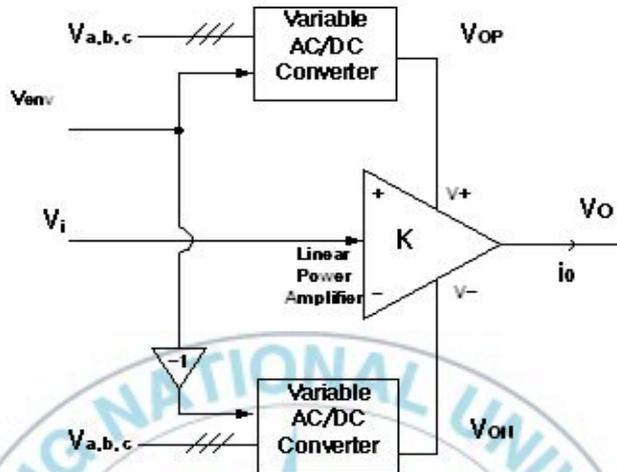


그림 3-2. 그림 2-4에 있는 전력증폭기의 전원전압 V_+ , V_- 관점에서 본 등가회로

그림 2-4의 브릿지모드 전력증폭기회로와 그림 3-1의 가변전원회로를 결합한 전체 전력증폭기의 전원전압 V_+ , V_- 관점에서 본 등가회로는 그림 3-2와 같다. 파라메트릭 어레이 트랜스듀서는 수중에서 2개 주파수성분을 갖는 초음파의 전파 시 매질의 비선형성에 의해 발생하는 차주파수 성분을 통해 신호를 전달한다. 이를 위해 파라메트릭 어레이 트랜스듀서용 전력증폭기는 2개의 주파수 성분을 동시에 증폭해야 한다. 따라서 파라메트릭 어레이 트랜스듀서용 전력증폭기의 출력전압 V_O 는 2개의 주파수 성분으로 구성된 신호로서 식(3-1)과 같이 표현할 수 있다.

$$\begin{aligned}
 V_O &= kV_i && \dots\dots\dots (3-1) \\
 &= V_P \cos \omega_a t + V_P \cos \omega_b t \\
 &= 2V_P \cos\left(\frac{\omega_a - \omega_b}{2}t\right) \cos\left(\frac{\omega_a + \omega_b}{2}t\right) \\
 &= 2V_P \cos\left(\frac{\pi}{T_d}t\right) \cos \omega_c t
 \end{aligned}$$

또한 이와 관련된 전력증폭기 등가회로의 동작파형은 그림 3-3와 같다.

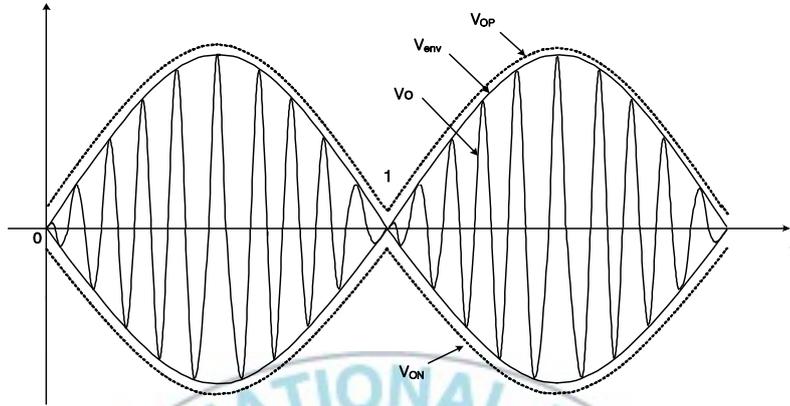


그림 3-3. 전력증폭기 등가회로의 출력 파형 (V_o, V_{OP}, V_{ON})

여기서 $\omega_c = (\omega_a + \omega_b)/2$ 는 ω_a 와 ω_b 의 중심주파수이며, $\omega_d = (\omega_a - \omega_b) = 2\pi/T_d$ 는 ω_a 와 ω_b 의 차주파수이다. 이상적인 가변출력전압 전원의 경우 V_{OP} 와 V_{ON} 은 포락선 전압 V_{env} 과 같게 제어된다. 이때 동작 주파수에서의 파라메트릭 어레이 트랜스듀서의 입력임피던스를 병렬 연결된 저항성분과 커패시턴스성분으로 가정할 때 가변전압전원의 중심주파수 ω_c 의 1주기 동안 피크 출력 $P_{VOP,pk}$ 와 $P_{VON,pk}$ 는 식(3-2)과 같다.

$$P_{V_{OP,pk}} = P_{V_{ON,pk}} = \frac{V_{OP} I_{O,pk}}{\pi} = \frac{V_{OP}^2}{\pi Z_L} \dots\dots\dots (3-2)$$

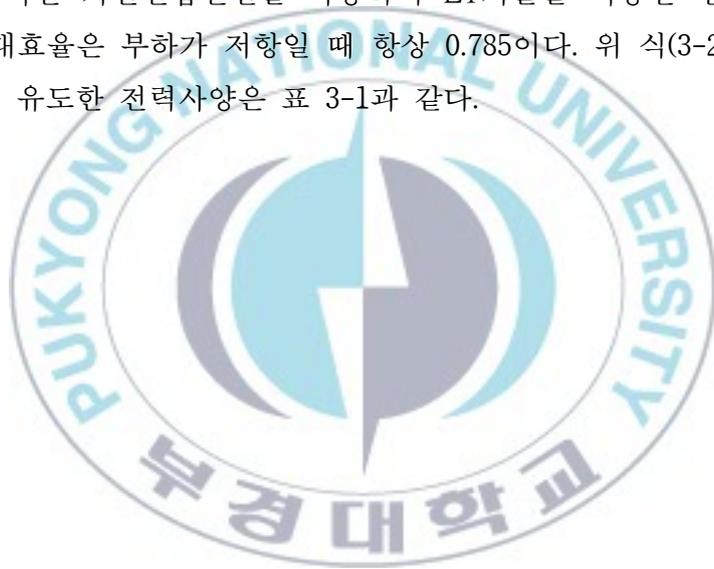
$$= \frac{V_{OP}^2}{\pi} (1/R_L^2 + \omega_c^2 C_L^2)$$

AC/DC 컨버터를 제외한 선형 전력증폭기에서의 피크 손실전력과 효율은 식 (3-3)과 식(3-4)와 같이 표현 할 수 있다.

$$P_{D.pk} = \frac{2V_{OP}^2}{\pi Z_L} - \frac{V_{OP}^2 \cos \phi_L}{2Z_L} \dots\dots\dots (3-3)$$

$$\eta_{PAMP} = \frac{\pi}{4} \cos \phi_L \dots\dots\dots (3-4)$$

이때 이상적인 가변전압전원을 사용하여 ET기술을 적용한 전력증폭기회로의 경우 최대효율은 부하가 저항일 때 항상 0.785이다. 위 식(3-2), (3-3), (3-4)를 사용하여 유도한 전력사양은 표 3-1과 같다.



3-3 입력전압 변동에 대한 듀티 사이클 제어

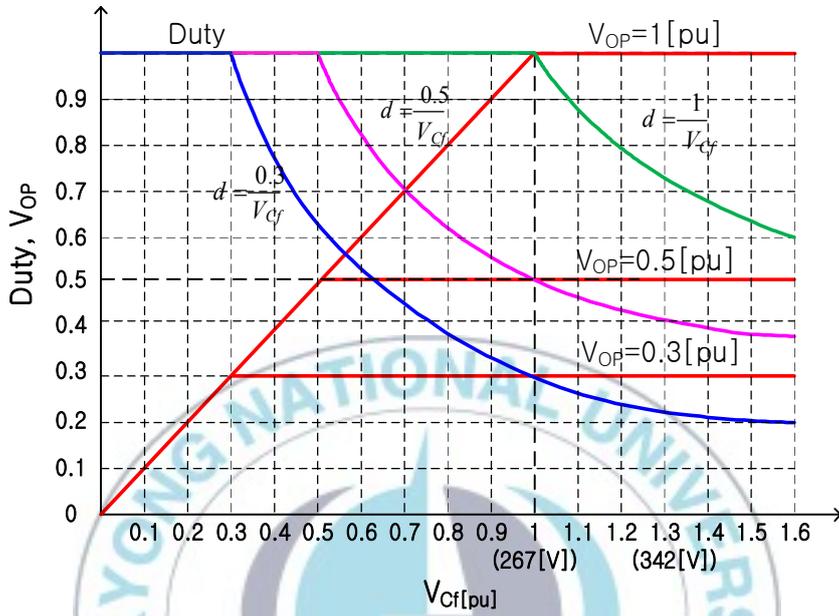


그림 3-4. 전원전압변동에 따른 듀티 사이클(D)과 출력전압(V_{OP})

가변 전원 AC/DC 컨버터의 안정적인 동작을 위해서는 입력 전원전압의 변동에 관계없이 출력전압을 원하는 값으로 제어해야 한다. 이를 위해 변압기 2차측 정류전압 V_{dc1} 을 권선비 N_2/N_1 , 듀티 사이클 D , 입력단 DC링크전압 V_{CF} 로 표현하면 식(3-5)와 같다. 그림 3-4는 입력 전원전압 변동에 따른 듀티 사이클 D 과 이때의 출력전압 V_{dc1} 를 나타낸다.

$$V_{dc1} = \frac{N_2}{N_1} D V_{CF} \dots\dots\dots (3-5)$$

입력 전원이 3상이므로 필터 전류가 연속일 때 입력단 필터 커패시터 전압 V_{Cf} 는

$$V_{Cf} = \frac{3\sqrt{2}}{\pi} V_{L-L} \dots\dots\dots (3-6)$$

전류가 불연속일 때 입력단 필터 커패시터 전압 V_{Cf} 는 $V_{Cf} = \sqrt{2} V_{L-L}$ 이므로

$$\frac{3\sqrt{2}}{\pi} V_{L-L} < V_{Cf} < \sqrt{2} V_{L-L} \dots\dots\dots (3-7)$$

입력전원 변동을 10%로 가정하면, $V_s = 220 [V] \pm 10\%$ 이므로 입력전압 변동 범위는 $267 [V] < V_{Cf} < 342 [V]$ 이다. 그림 16에서 보는 바와 같이 입력전압의 변동에 관계없이 출력전압을 원하는 값으로 제어하기 위해서는 가변 DC-DC 컨버터의 듀티 사이클(D)을 적절하게 제어해야 한다. 본 설계에서 최악조건인 설계 동작점은 그림 3-4에서의 입력전압이 $220 [V] - 10\%$ 이며, DC링크 필터 전류가 연속인 $V_{dc.min} = 267 [V]$ 인 점으로서 이때의 듀티 사이클은 $D = 1$ 이다.

3-4 입력필터 커패시터 C_f 의 설계

안정적인 DC전압 공급을 위해서는 정류기의 출력전압 V_{REC} 의 고조파 성분이 필터 커패시터 C_f 로 흐르게 해야 한다.

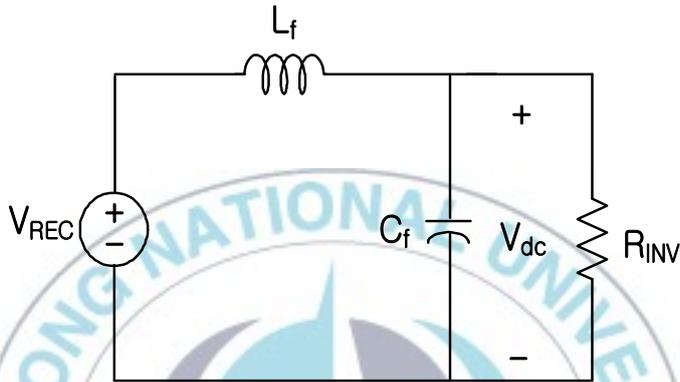


그림 3-5. 입력단 $L-C$ 필터의 등가회로

정류기 출력전압 V_{REC} 를 푸리에 시리즈 전개 하면 다음과 같다.^[11]

$$V_{REC} = 1.35 V_{L-L} \left(1 + \frac{2}{35} \cos 6\omega t - \frac{2}{143} \cos 12\omega t + \dots \right) \dots \dots \dots (3-8)$$

전류의 고조파성분이 필터 커패시터로 흐르게 해야 하므로 다음의 조건을 만족해야한다.

$$\frac{1}{n\omega C_f} \ll R_{INV} \dots \dots \dots (3-9)$$

필터 인덕터 전류에서 가장 낮은 고조파 성분은 $n=6$ 이며,

$$R_{INV} = \frac{V_{dc}^2}{P_o/\eta} = \frac{267^2}{2.2[kW]/0.95} = 30 [\Omega] \dots\dots\dots (3-10)$$

$$C_f \gg \frac{1}{n\omega R_{INV}} = \frac{1}{6 \times 2\pi \times 60 \times 30} \dots\dots\dots (3-11)$$

$$\cong 14.7 [\mu F]$$

위의 값보다 20배 큰 C_f 값을 고려하면, $C_f = 20 \times 14.7 [\mu F] = 294 [\mu F]$ 이다.



3-5 입력필터 인덕터 L_f 의 설계

출력단의 n 차 고조파성분은 L_f 와 C_f 의 임피던스 전압분배에 의해 결정되므로 식 3-12와 같다.

$$V_{on} = \left| \frac{\frac{-1}{n\omega C_f}}{n\omega L_f - \frac{1}{n\omega C_f}} \right| V_{nh} = \frac{1}{|(n\omega)^2 L_f C_f - 1|} V_{nh} \dots\dots\dots (3-12)$$

여기서 V_{nh} 는 다이오드 정류기의 출력단, 즉 필터의 입력단 전압의 고조파 성분의 최대값이다. 리플전압의 대부분은 최저고조파인 6고조파 성분이므로 리플율(Ripple Factor : RF)은 식 3-13과 같다.

$$RF = \frac{V_{ac}}{V_{dc}} \cong \frac{V_{6h}/\sqrt{2}}{V_{dc}} \cdot \frac{1}{|(12\pi f)^2 L_f C_f - 1|} \dots\dots\dots (3-13)$$

리플율을 $RF=0.01$ 로 설정하면,

$$L_f = \frac{1+4.04}{(12\pi f)^2 C_f} = 3.4 [mH] \dots\dots\dots (3-14)$$

한편 3상 전파 다이오드 정류기에서 출력 전류 연속을 위한 출력필터의 임계 인덕턴스 값 L_c 는 10 [%] 부하에서 식 3-15와 같다.

$$L_c = \frac{R_{INV}}{3\pi k(k^2-1)f} = \frac{30/(0.1)}{3\pi 6(6^2-1)60} = 2.5 [mH] \dots\dots\dots (3-15)$$

(3상 전파정류 $k=6$)

따라서 3상 전파정류 출력 필터의 인덕턴스 L_f 를 4 [mH]로 선정한다.

정격부하에서 필터 인덕터의 평균전류 I_{dc} 는 DC-DC 컨버터의 효율을 $\eta=0.95$ 로 가정하면,

$$I_{L_f.av} = \frac{P_o/n}{V_{dc}} = \frac{2.2[kW]/0.95}{267[V]} = 8.7 [A] \quad \dots\dots\dots (3-16)$$

정격과 전류 리플성분 최대 10 [%]를 고려하면 인덕터의 포화 전류값 $I_{L_f.sat}$ 는 $I_{L_f.sat} = I_{L_f.av} \times 1.0 \times 1.1 = 9.5 [A]$ 이다.



3-6. 고주파 변압기의 설계

3-6-1 고주파 변압기 권선비의 설계

DC링크 전압 V_{dc} 와 V_{OP} 의 관계는 출력전압이 크므로 다이오드에서의 전압 강하를 무시하면 식 (3-17)과 같다.

$$V_{OP} = \frac{N_2}{N_1} D V_{dc} \dots\dots\dots (3-17)$$

본 설계에서, 변압기의 입력단은 권선 1개, 출력단은 직렬 연결된 중간 탭 권선(center-tapped winding) 2개로 구성되어 있어 출력전압 $+100 [V_{dc}]$ 와 $-100 [V_{dc}]$ 를 각각 출력한다. V_{dc} 전압의 최소값은 $V_{dc.min} = 267 [V_{dc}]$ 이고, 듀티 사이클 D 가 최대값 $D_{max} = 0.8$ 일 때 최대 $V_{OP.max} = 100 [V_{dc}]$ 를 얻기 위한 변압기의 권선비 $N1/N2$ 는

$$\frac{N_1}{N_2} = \frac{D_{max} V_{dc.min}}{V_{OP.max}} = \frac{0.8 \times 267 [V]}{100 [V]} = 2.136 \dots\dots\dots (3-18)$$

따라서 변압기의 권선비는 $N1 : N2 = 2 : 1$ 로 한다.

3-6-2 고주파 변압기 용량의 설계

변압기의 출력용량 P_T 은 출력전압이 크므로 다이오드에서의 손실을 무시하면 AC/DC 컨버터 출력($P_{CON.av}$)와 같다.

표 3-1에 의해 $P_T = P_{CON.av} = 1.4 [kVA]$ 이다. 2차 권선에서 V_{OP} 용 센터탭 변압기권선 출력 $P_{T.VOP}$ 및 V_{ON} 용 센터탭 변압기 권선 출력 $P_{T.VON}$ 은 각각은 $0.7 [kVA]$ 의 출력용량을 갖는다. 센터탭 2차 권선에서 한 상의 전압 실효치

$V_{2.rms}/ph$ 는 정의식에 따라 다음과 같이 구한다.

$$\begin{aligned}
 V_{2.rms}/ph &= \sqrt{\frac{1}{T_d} \int_0^{T_d} V_2^2 dt} \dots\dots\dots (3-19) \\
 &= \sqrt{\frac{1}{T_d} \int_0^{T_d} (V_{OP.max} \cos(\frac{\pi}{T_d}t))^2 dt} \\
 &= \frac{V_{OP.max}}{\sqrt{2}} = 70.7 [V_s]
 \end{aligned}$$

센터탭 2차 권선에서 한 상의 전류 실효치 $I_{2.rms}/ph$ 는 다음과 같다.

$$I_{2.rms}/ph = \frac{P_{T.Vor}/2}{V_{2.s}} = \frac{700[VA]/2}{70.7[V]} = 5 [A_s] \dots\dots\dots (3-20)$$

변압기 1차 권선의 전력용량 $P_{T.PRI}$ 은 변압기의 효율을 η_T 라 할 때

$$\begin{aligned}
 P_{T.PRI} &= (P_{T.Vor} + P_{T.Von})/\eta_T \dots\dots\dots (3-21) \\
 &= 1.4[kVA]/0.97 = 1.44 [kVA]
 \end{aligned}$$

변압기 1차 권선에서의 전압 실효치는

$$V_{1.rms} = \frac{N_1}{N_2} V_{2.s} = 2 \times 70.7 = 141.4 [V_s] \dots\dots\dots (3-22)$$

변압기 1차 권선에서의 전류 실효치는

$$I_{1.rms} = \frac{P_{T.PRI}}{V_{1.s}} = 10 [A_s] \dots\dots\dots (3-23)$$

3-7. 출력필터 인덕터 L_o 의 설계

그림 3-6로부터 출력단의 필터 인덕터는 $D=0.5$ 일 때, 인덕터 전류 I_{L_o} 의 첨두 대 첨두(Peak to peak) 리플을 정격전류의 25[%] 가정하면, 출력 인덕터의 전압식 $L_o \frac{\Delta I}{\Delta t} = 0.5 \times \left(\frac{N_2}{N_1} V_{dc.min} \right) \Delta t$ 으로부터,

$$L_o = \frac{0.5 \times \left(\frac{N_2}{N_1} V_{dc.min} \right) \Delta t}{\Delta I} \dots\dots\dots (3-24)$$

$$= \frac{0.5 \times 133.5 [V] \times 2 [\mu sec]}{11 [A] \times 0.25} = 48 [\mu H]$$

따라서 출력 인덕터는 $L_o = 40 [\mu H]$ 로 한다.

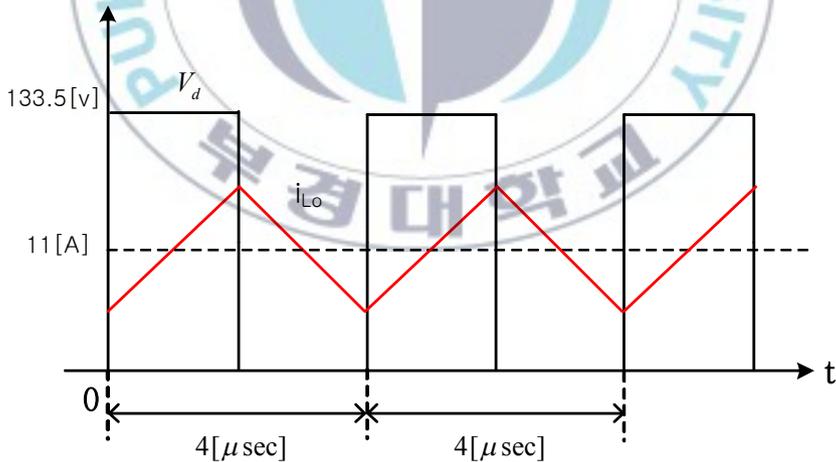


그림 3-6. 출력단 정류기 전압 V_d 및 전류 i_{L_o}

3-8. 출력필터 커패시터 C_o 의 설계

그림 3-7에서처럼 인덕터의 전류 리플성분에 의한 출력단 커패시터의 전압 리플은 다음 식과 같이 구할 수 있다.

$$\begin{aligned} \Delta V_{OP} &= \frac{\Delta Q}{C_o} = \frac{1}{C_o} \left\{ \frac{1}{2} \cdot \frac{\Delta I}{2} \cdot \left(\frac{T_s}{2} \cdot \frac{1}{2} \right) \right\} \dots\dots\dots (3-25) \\ &= \frac{T_s \Delta I}{16 C_o} \end{aligned}$$

출력전압 리플의 첨두 대 첨두(Peak to peak) 전압 ΔV_{OP} 을 최대 출력전압의 9[%]로 설정하면,

$$\begin{aligned} C_o &= \frac{T_s \Delta I}{16 \Delta V_{OP}} = \frac{8 \cdot 10^{-6} \times 11 \cdot 0.25}{16 \times (0.09 \cdot 100)} \dots\dots\dots (3-26) \\ &= 0.15 [\mu F] \end{aligned}$$

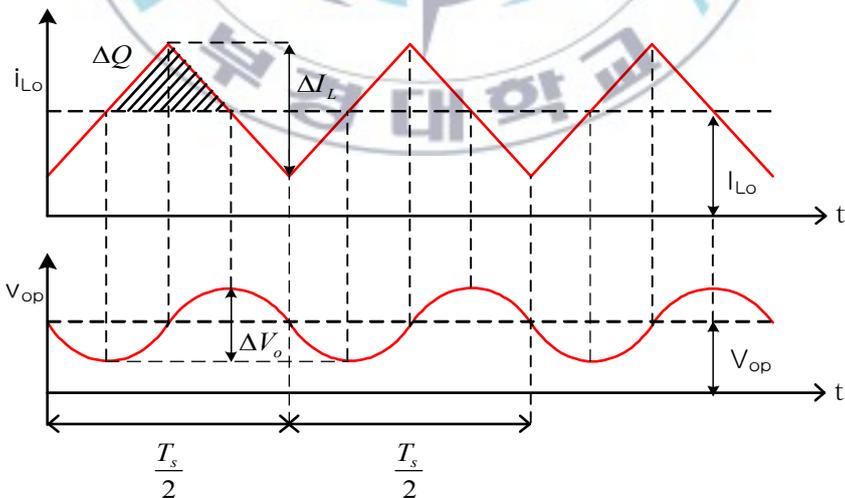


그림 3-7. 출력 인덕터 전류 i_{L0} 와 출력커패시터 전압 V_{OP}

한편 L_o 와 C_o 로 구성된 출력필터의 공진주파수를 $50 [kHz]$ 로 설정하면

$$f_o = \frac{1}{2\pi\sqrt{L_o C_o}} \dots\dots\dots (3-27)$$

$$C_o = \frac{1}{(2\pi)^2 f_o^2 L_o} \dots\dots\dots (3-28)$$

$$= \frac{1}{(2\pi)^2 \times (50 \cdot 10^3)^2 \times (80 \cdot 10^{-6})}$$

$$= 0.12 [\mu F]$$

따라서 출력 커패시터 값으로 $C_o = 0.15 [\mu F]$ 로 선정한다.

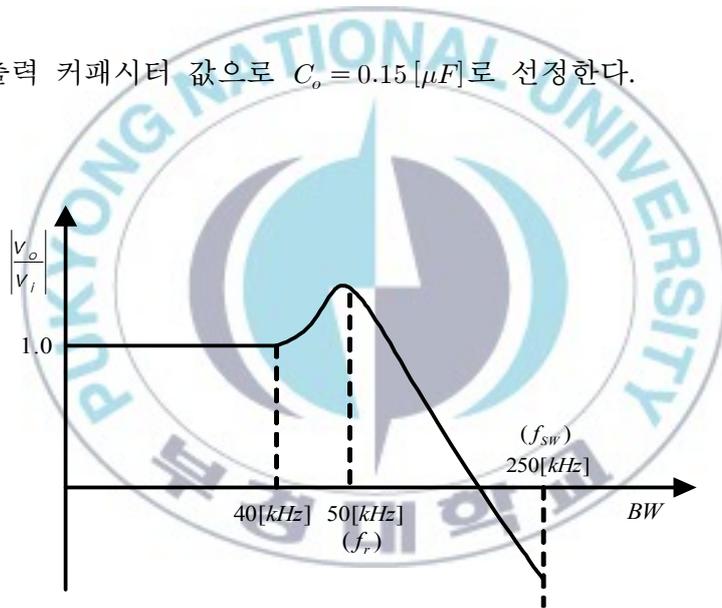


그림 3-8. 출력필터의 공진주파수 (50 [kHz])

4. 시뮬레이션 및 실험 결과

4-1. 브릿지 모드 전력증폭기의 시뮬레이션 결과

ET기술이 적용된 파라메트릭 어레이 트랜스듀서용 전력증폭기의 출력파형과 향상된 효율을 확인하기 위해 그림 2-4의 브릿지 모드 전력증폭기를 PSIM 시뮬레이션 툴을 사용하여 시뮬레이션 하였으며, 시뮬레이션 조건은 표 4-1과 같다.

그림 4-1의 (a)는 DC전압 인가 시 출력신호의 최대값이 75 [V]일 때, 브릿지 모드 전력증폭기의 마스터와 슬레이브 출력전압과 입력전압 파형이며, 그림 4-1의 (b)는 마스터 증폭기 출력전압과 슬레이브 증폭기 출력전압 차인 출력전압 파형이다. DC전압 인가 시 출력 효율은 35 [%]이다.

그림 4-2의 (a)는 Envelope를 따라가는 가변전압 인가 시 출력신호의 최대값이 75 [V]일 때, 브릿지 모드 전력증폭기의 마스터와 슬레이브 출력전압과 입력전압 파형이며, 그림 4-2의 (b)는 마스터 증폭기 출력전압과 슬레이브 증폭기 출력전압 차인 출력전압 파형이다. Envelope전압 인가 시 출력 효율은 59 [%]이다.

표 4-1. 파라메트릭 어레이 트랜스듀서용 전력증폭기 시뮬레이션 조건

항 목	값
신호 a	100 [kHz]
신호 b	120 [kHz]
증폭비	80
$V_{o,max}$	150 [V_{pk}]
Load	25 [Ω], 77 [nF]

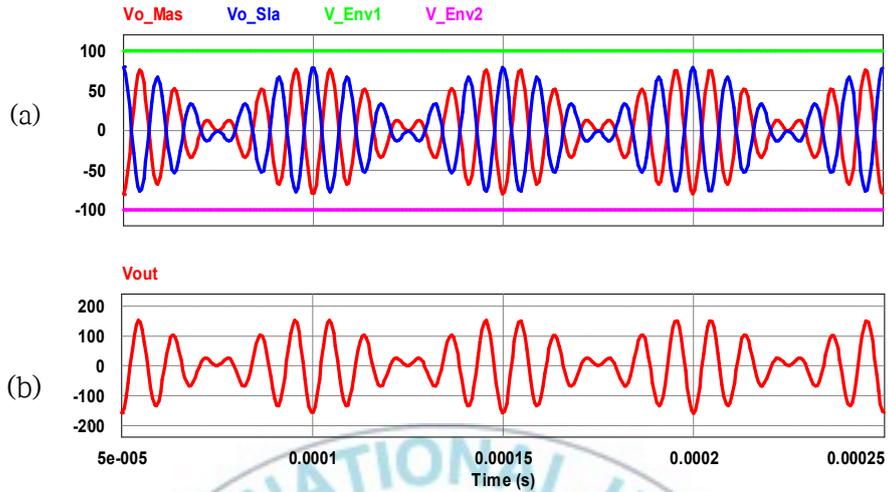


그림 4-1. 고정DC전압 인가 시 전력증폭기 출력전압 파형
 (a) 마스터/슬레이브 증폭기 출력전압파형, (b) 출력전압파형

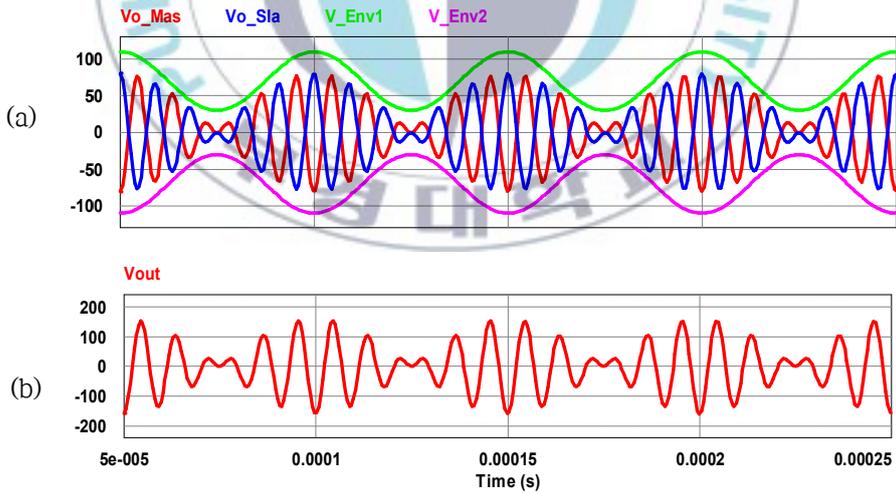


그림 4-2. Envelope를 따라가는 가변전압 인가 시 전력증폭기 출력전압 파형
 (a) 마스터/슬레이브 증폭기 출력전압파형, (b) 출력전압파형

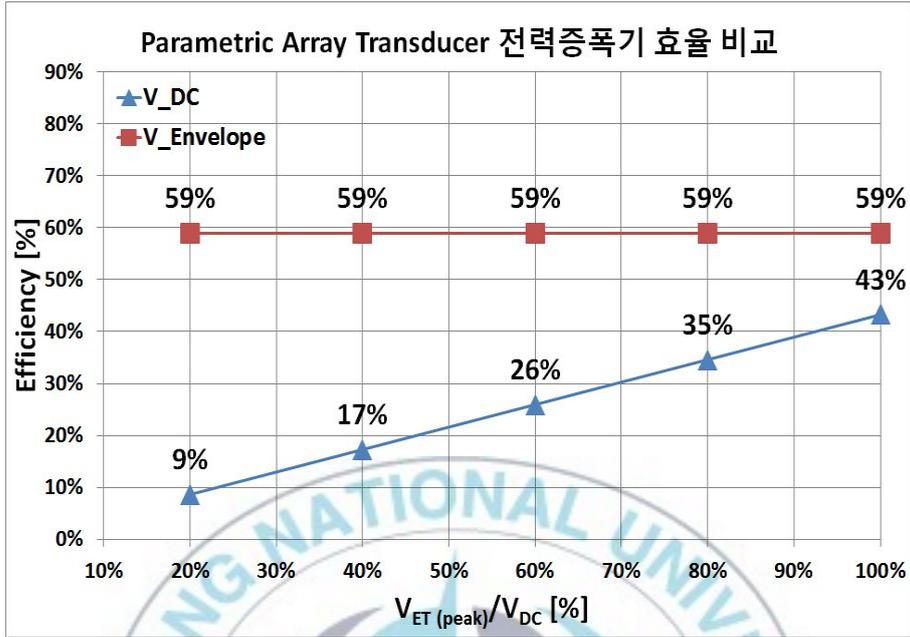
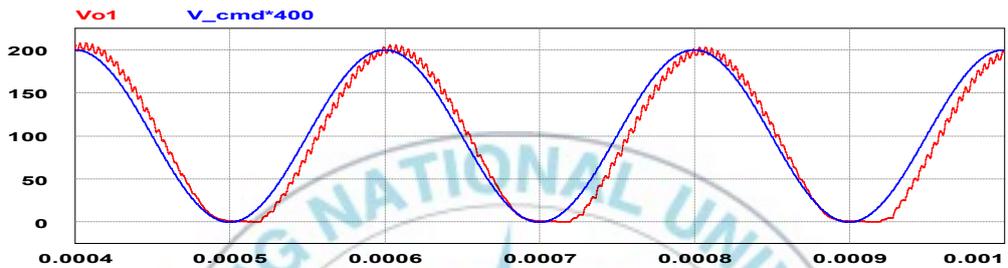


그림 4-3. 인가전원이 고정 DC 전압일 때와 가변 전압일 때의 증폭기 효율 비교 그래프

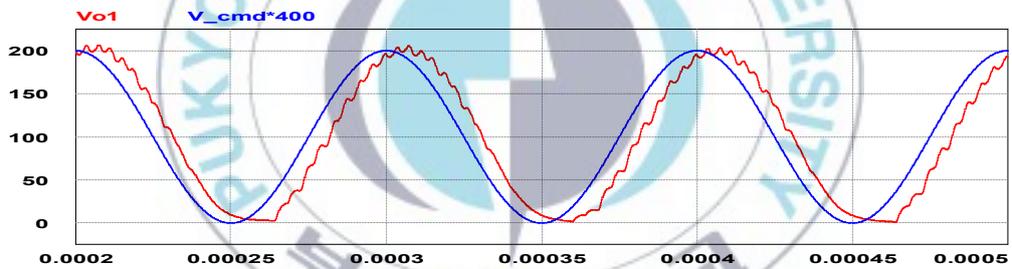
Envelope tracking 기술을 적용하여 전력증폭기를 구동하면 그림 4-3에서와 같이 증폭하고자 하는 파형의 크기에 따라 약 15 [%] ~ 50 [%] 의 효율을 향상시킬 수 있음을 PSIM 시뮬레이션을 통해 확인하였다.

4-2. 가변출력전압 AC/DC 컨버터 회로의 시뮬레이션

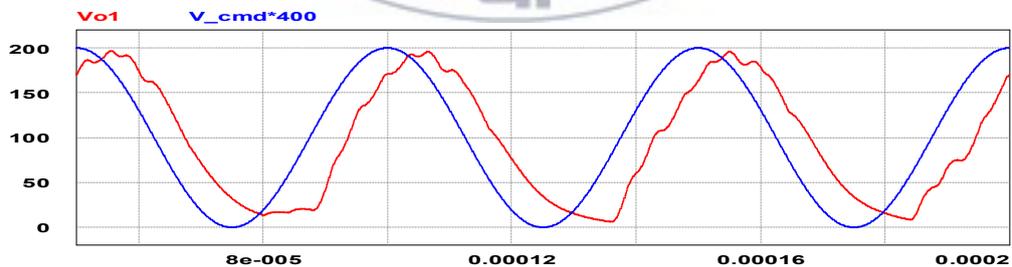
ET 기술을 적용하기 위한 가변전압전원을 얻기 위한 가변 AC/DC 컨버터 회로와 시뮬레이션 조건은 각각 그림3-1과 표3-1과 같다. 그림 4-4는 오픈 루프 제어될 때 사인과 명령에 대한 AC/DC 컨버터의 출력전압 파형이다.



(a) 5 [kHz] 사인과 명령



(b) 10 [kHz] 사인과 명령



(c) 20 [kHz] 사인과 명령

그림 4-4. 사인과 명령에 대한 컨버터의 출력전압 파형

4-3. 수중통신용 고효율 전력증폭기의 시뮬레이션

전원부와 증폭부를 결합한 파라메트릭 어레이 트랜스듀서를 위한 수중통신용 고효율 전력증폭기를 시뮬레이션하였으며, 시뮬레이션 조건은 표 3-1과 같다. 그림 4-5은 $28 V_{o.pk} = 80 [V]$ 일 때 전력증폭기와 컨버터의 출력전압파형이다. 가변 출력 전압 AC/DC 컨버터를 통해 전력증폭기에 전압을 인가 시 효율은 59 [%]로서 고정 DC전압을 인가할 때의 효율 19 [%]에 비해 40 [%]의 효율 향상이 가능함을 시뮬레이션을 통해 확인하였다.

그림 4-6은 $V_{o.pk} = 160 [V]$ 일 때 전력증폭기와 컨버터의 출력 전압 파형이다. 가변 AC/DC 컨버터를 통해 전력증폭기에 전압을 인가 시 효율은 38 [%]로서 고정 DC전압을 인가할 때의 효율 61 [%]에 비해 24 [%]의 효율 향상이 가능함을 시뮬레이션을 통해 확인하였다.

그림 4-7은 $V_{o.pk} = 200 [V]$ 일 때 전력증폭기와 컨버터의 출력 전압 파형이다. 가변 AC/DC 컨버터를 통해 전력증폭기에 전압을 인가 시 효율은 49 [%]로서 고정 DC전압을 인가할 때의 효율 61 [%]에 비해 12 [%]의 효율 향상이 가능함을 시뮬레이션을 통해 확인하였다.

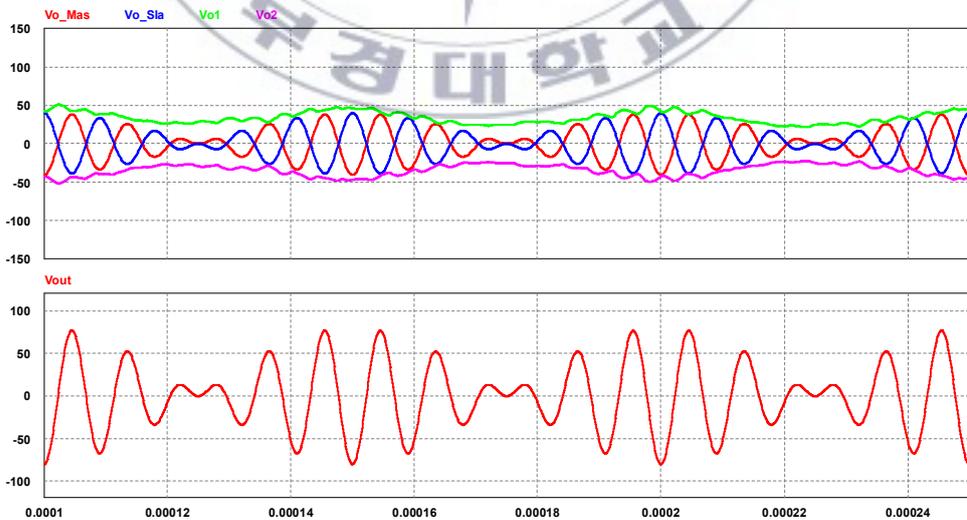


그림 4-5. $V_{o.pk} = 80 [V]$ 일 때 전력증폭기 출력전압 파형 (120[kHz] 부하특성)

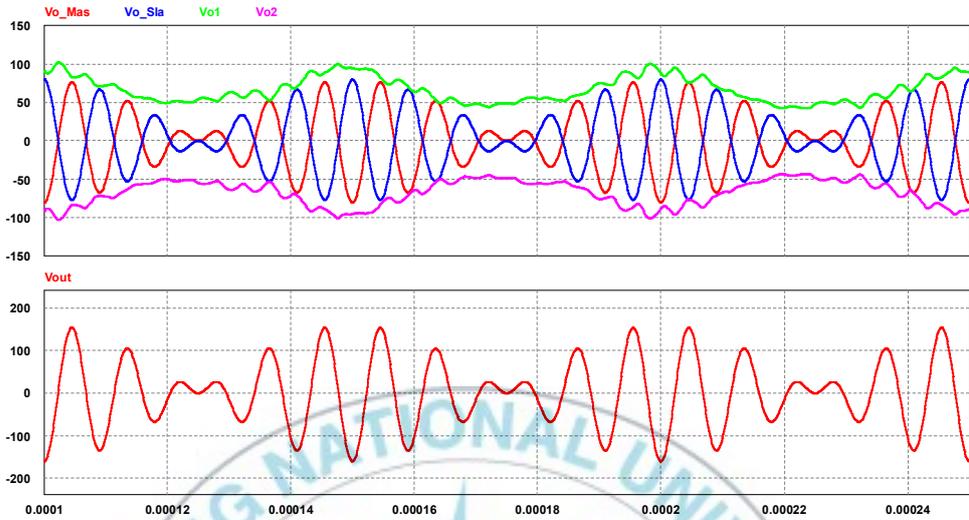


그림 4-6. $V_{o.pk} = 160[V]$ 일 때 전력증폭기 출력전압 파형 (120[kHz] 부하특성)

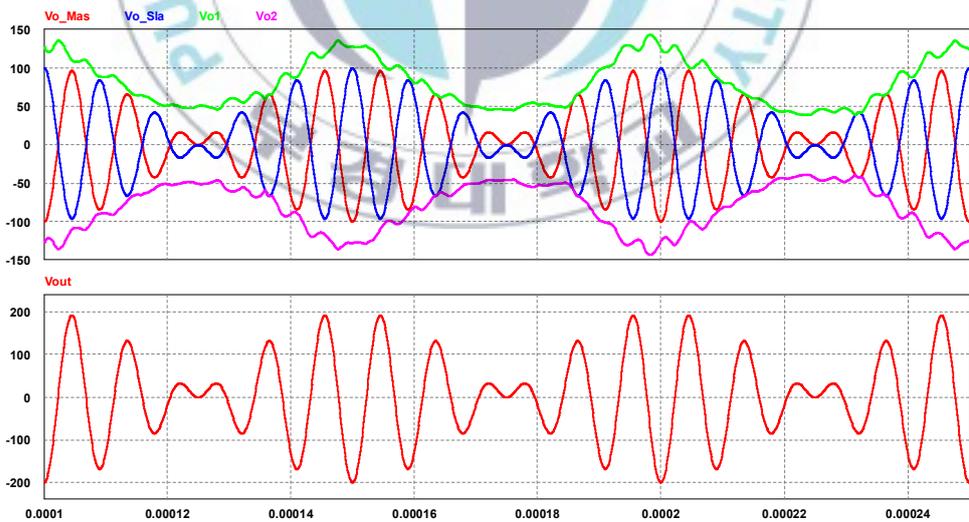


그림 4-7. $V_{o.pk} = 200[V]$ 일 때 전력증폭기 출력전압 파형 (120[kHz] 부하특성)

4-4. 수중통신용 고효율 전력증폭기의 제작

그림 4-8은 실제 제작한 파라메트릭 어레이 트랜스듀서를 위한 수중통신용 고효율 전력증폭기의 전원부와 증폭부의 사진이다.



그림 4-8. 실제 제작한 수중통신용 고효율 전력증폭기

그림 4-9는 파라메트릭 어레이 트랜스듀서를 위한 수중통신용 고효율 전력증폭기의 전원부 내부 사진으로 (a) 4kW급 가변 AC/DC 컨버터, (b) 스위칭 주파수 125kHz Gate-Driver © 가변 AC/DC 컨버터를 제어하기 위한 DSP2808 보드이다.

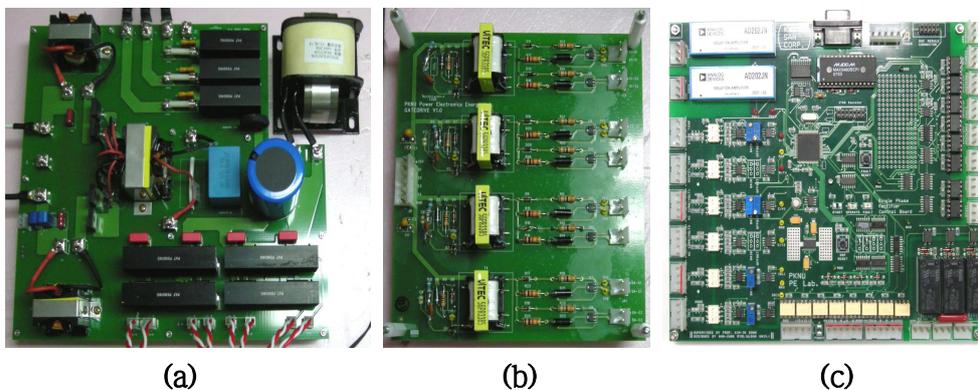


그림 4-9. 가변 AC/DC 컨버터와 Gate-Driver, DSP 2808 보드

그림 4-10은 파라메트릭 어레이 트랜스듀서를 위한 수중통신용 고효율 전력 증폭기의 전원부 내부 사진이다.



그림 4-10. 수중통신용 전력증폭기의 전원부

그림 4-11은 파라메트릭 어레이 트랜스듀서를 위한 수중통신용 고효율 전력 증폭기의 증폭부 내부 사진이다.



그림 4-11. 수중통신용 전력증폭기의 증폭부

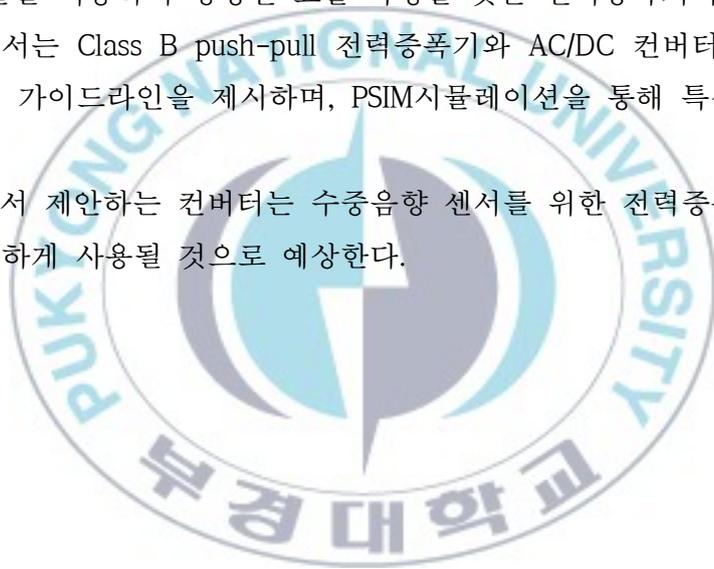
5. 결 론

본 논문에서는 수중통신용 파라메트릭 어레이 트랜스듀서를 구동하기 위한 고효율 전력증폭기를 제안한다.

제안한 전력증폭기는 크게 나누어 증폭부로 Class B push-pull type 증폭기와 전원부로 가변전압을 얻는 Phase-shifted PWM AC/DC 컨버터로 구성되어 있다. 증폭부로 Class B push-pull type 증폭기를 사용하므로 뛰어난 선형 동작 특성을 가지며, 또한 전원부로 가변전압 AC/DC 컨버터를 통한 ET(Envelope tracking)기술을 적용하여 향상된 효율 특성을 갖는 전력증폭기이다.

본 논문에서는 Class B push-pull 전력증폭기와 AC/DC 컨버터의 상세 토폴로지와 설계 가이드라인을 제시하며, PSIM시뮬레이션을 통해 특성을 확인하였다.

본 논문에서 제안하는 컨버터는 수중음향 센서를 위한 전력증폭기용 전원회로로서 유용하게 사용될 것으로 예상된다.



참고 문헌

- [1] 박성준, 박수현, 김상경, 김창화, “수중통신과 해양센서네트워크 기술” 정보과학회지, pp 79~88, 2010 07
- [2] 한정희, 이종현, 팽동국, 배진호, 김원호, “최대우도 검파에 기반한 파라메트릭 어레이 소나 시스템,” 전자공학회 논문지, 제48권 TC편 제1호, pp 25~31, 2011 01
- [3] Yub Je, Haksue Lee, Wonkyu Moon, Wonho Kim, Cheeyoung Joh, “The optimal design method for parametric array sonar system,” 23th Underwater Acoustics Symposium Proceedings, pp.107 ~ 112, 2008.
- [4] 이경우, 소형종, 임실목, 김원호, 조운현, “1-3형 압전 복합체를 이용한 광대역 수중 통신용 음향 트랜스듀서에 관한 연구” , 한국해양공학회지 제22권 제2호, pp 65~71, 2008 04
- [5] Robert F. Coughlin, “Operational Amplifiers and Linear Integrated Circuits“, Prentice Hall,6th Edition
- [6] Miguel Rodriguez, Pablo Fernandez-Miaja, Alberto Rodriguez, and Javier Sebastian, “A Multiple-Input Digitally Controlled Buck Converter for Envelope Tracking Applications in Radiofrequency Power Amplifiers“, *IEEE Trans. on Power Electronics*, Vol. 25, No. 2, pp369-381, Feb. 2010
- [7] D. Diaz, M. Vasic, O. Garcia, J.A. Oliver, P. Alou, R. Prieto, and J.A. Cobos, “Three-level Cell Topology for a Multilevel Power Supply to Achieve High Efficiency Envelope Amplifier“, *IEEE Trans. on Circuits and Systems*, Vol. 59, No. 8, pp1-14, April 2012
- [8] M. Vasic, O. Garcia, J.A. Oliver, P. Alou, D. Diaz, and J.A. Cobos, “Multilevel Power Supply for High-Efficiency RF Amplifiers“, *IEEE Trans. on Power Electronics*, Vol.25, No.4, pp1078-1089, April 2010
- [9] In-Dong Kim, E. C. Nho and G. H. Cho, “Novel Constant Frequency PWM DC/DC Converter with Zero Voltage Switching for Both Primary Switches and Secondary

Rectifying Diodes," *IEEE Trans. on Ind. Elec.*, Vol. 39, No. 5, pp.444-452, Oct. 1992

[10] In-Dong Kim and Eui-Cheol Nho, "Module-Type Switching Rectifier for Cathodic Protection of Underground and Maritime Metallic Structures," *IEEE Trans. on Industrial Electronics*, Vol. 52, No. 1, pp. 181-189, Feb. 2005

[11] M. H. Rashid, *Power Electronics Handbook*, Academic Press, 2001

