



저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

공 학 석 사 학 위 논 문

그린 PC용 저전압 대전류 LLC 공진형
컨버터 설계



2013년 2월

부 경 대 학 교 대 학 원

전 기 공 학 과

유 영 도

공 학 석 사 학 위 논 문

그린 PC용 저전압 대전류 LLC 공진형 컨버터 설계

지 도 교 수 김 인 동

이 논문을 공학석사 학위논문으로 제출함.



2013년 2월

부 경 대 학 교 대 학 원

전 기 공 학 과

유 영 도

유영도의 공학석사 학위논문을 인준함

2013년 2월 24일



주 심 공학박사 김 영 학 (인)

위 원 공학박사 백 주 원 (인)

위 원 공학박사 김 인 동 (인)

목 차

그림목차	iii
표 목 차	v
Abstract	vi
1. 서 론	1
2. Full-Bridge LLC 공진형 컨버터 Power Stage 설계	5
2-1. 특징 및 동작원리	5
2-2. 설계사양	7
2-3. 설계 알고리즘	8
2-4. Power Stage 설계	9
2-5. 공진 네트워크 설계 및 시뮬레이션	11
2-5-1. 공진네트워크 최소, 최대 이득 산정	11
2-5-2. 변압기 권선비 산정	13
2-5-3. AC 등가 부하 저항값 산정	14
2-5-4. 공진 네트워크 C_r, L_m, L_r 값 산정	17
2-5-5. 공진 네트워크 Pspice 시뮬레이션	20
2-5-6. 변압기 설계	21
2-5-7. 공진 커패시터 C_r 설계	23
2-6. 출력측 동기 정류단 설계	25
3. Full-Bridge LLC 공진형 컨버터 전압 보상기 설계	27
3-1. 주파수 대 출력 전달 함수	27
3-2. 2극점 1영점 전압 보상기 설계	29
3-3. PSM1735를 이용한 Loop Gain 측정	32

4. Full-Bridge LLC 공진형 컨버터 병렬운전 제어	34
5. 실험 결과	35
5-1. 단일 모듈	35
5-1-1. 효율 특성 비교	38
5-2. 병렬 모듈	39
6. 결 론	42
참 고 문 헌	43



그림 목 차

그림 1-1. 그린 PC 시스템 구성도	1
그림 1-2. RPSU 기본 구성도	3
그림 2-1. LLC 공진형 컨버터 회로 구성도	5
그림 2-2. 주파수 특성 곡선	5
그림 2-3. Full-Bridge LLC 공진형 컨버터 동작 파형	6
그림 2-4. Full-Bridge LLC 공진형 컨버터 동작 모드	6
그림 2-5. 그린 PC용 전원공급장치 시스템 구성도	7
그림 2-6. LLC 공진형 컨버터 설계 알고리즘	8
그림 2-7. 변압기 1차측 전압 V_{ab}	14
그림 2-8. 변압기 2차측 전압 V_{T2}	15
그림 2-9. 공진 네트워크 구성도	17
그림 2-10. Peak Gain vs. for different m Value	17
그림 2-11. Pspice AC sweep 시뮬레이션 회로	20
그림 2-12. 공진 네트워크 주파수 특성 곡선	20
그림 3-1. $G_v(s)$ 제어 대 출력전달함수 (open loop)	28
그림 3-2. 2극점 1영점 전압 보상기	29
그림 3-3. $F_v(s)$ 2극점 1영점 전압 보상기 전달함수	30
그림 3-4. $T_m(s)$ 루프이득 (closed loop)	31
그림 3-5. $T_m(s)$ 루프이득 (closed loop)을 측정하기 위한 회로구성도	32
그림 3-6. 측정된 $T_m(s)$ 루프이득 (closed loop)	33
그림 4-1. 병렬 운전제어 회로 구성도	34
그림 5-1. 그린 PC용 Full-Bridge LLC 공진형 컨버터 외형	35
그림 5-2. 부하별 입력단 스위치, 공진전류 파형	36

그림 5-3. 출력전압 리플	37
그림 5-4. 부하 20 → 70[%] 스텝응답	37
그림 5-5. 효율 특성 비교	38
그림 5-6. AC-DC 전체 효율	38
그림 5-7. 병렬운전 구성 외형	39
그림 5-8. 병렬운전 부하별 모듈 1, 2 전류 파형	39
그림 5-9. 부하전류 36→76[A]	40
그림 5-10. 부하전류 76→36[A]	40
그림 5-11. 병렬동작 off. 부하율 40[%]	41
그림 5-12. 병렬동작 on. 부하율 40[%]	41

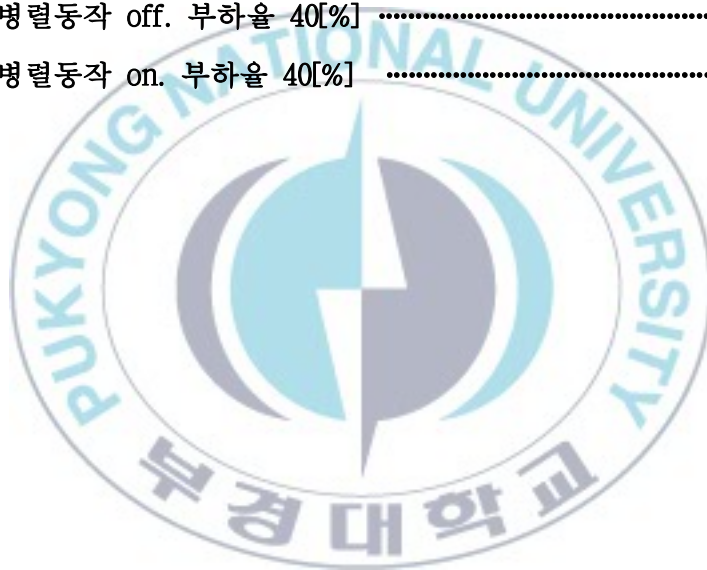


표 목 차

표 1-1. 그린 PC 에너지 절감 효과	2
표 2-1. 그린 PC용 Full-Bridge LLC 공진형 컨버터 사양	7
표 2-2. 출력 사양	9
표 2-3. 입력 전압 범위	10
표 2-4. 스위칭 주파수 범위	10
표 2-5. 부하별 AC 부하 증가 부하 저항값	16
표 5-1. Full-Bridge LLC 공진형 컨버터 실험 조건	35



Design of Low Voltage High Current LLC Resonant Converter for Green PC

Young Do Yoo

Department of Electrical Engineering, The Graduate School,

Pukyong National University

Abstract

Green PC is composed of a lot of blade PCs, and it is a centralized system to manage them in computer center. Green PC should require that its power supplies have several characteristics such as low output voltage, high output current, and high power conversion efficiency.

Conventional PSFB (Phase Shift Full Bridge) converter is usually used as DC/DC converter for computer power supply because it has high power conversion efficiency thanks to ZVS (Zero Voltage Switching) operation under middle and high load conditions. However, this converter has some problems such as large switching noise and limitation of ZVS operation under light load condition.

In order to improve the performance of power supply for Green PC, a new power supply using popular high efficiency LLC resonant converter for low voltage and high current application is proposed in this paper. The proposed power supply has ZVS capability over the entire load range, thus resulting in good efficiency and high switching frequency. Experimental results verify the performance of the proposed power supply for Green PC using 2kW (19V, 105A) rated prototype converter

1. 서 론

정보화 시대가 가속화 되고, IT기술이 발전함에 따라 컴퓨터는 일상생활에서 없어서는 안 되는 필수적인 요소로 자리 잡고 있다. 그 중 수많은 서버용 컴퓨터를 가진 데이터 센터의 수는 전 세계적으로 증가 하였으며, 그에 따른 전력 소비량도 2000년대 이후로 해마다 증가하는 추세이다.^[1]

국내에서도 데이터 센터의 증가와 함께 학교 전산 실습실, 사무실, PC방 등 공용 PC설비의 대형화, 고사양화된 하드웨어의 사용에 따른 전력 소비량도 급격히 늘어나고 있다.

공용 PC 시설들은 전국에 백만 대가 넘으며, 연간 3.6 [TWh] (팔당댐 발전량 0.5 [TWh/년]) 가량의 전력을 소모할 정도로 전력 소비량이 높은 문제를 가지고 있다.^[3]

이렇게 급증하는 전력 소비량을 절약하기 위한 방안으로 지식 경제부는 “2010년 녹색성장 추진계획” 에서 그린 PC를 10대 녹색 기술중의 하나로 선정하였다.

그린 PC란 여러 대로 구성된 블레이드 형태의 PC를 하나의 rack에 두어 전산센터에서 통합관리 하는 단말형 중앙 집중식 PC rack 시스템 방식이다.

그림 1-1은 그린 PC의 시스템 구성도이다.

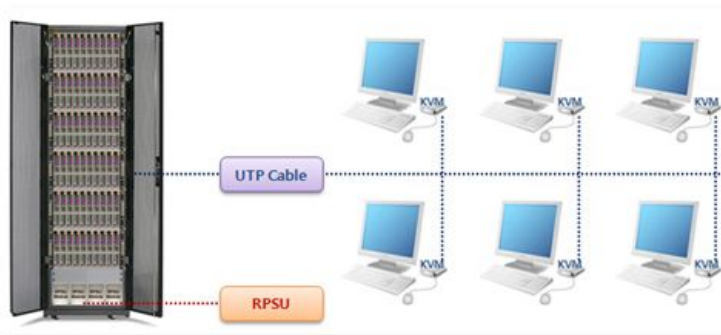


그림 1-1. 그린 PC 시스템 구성도

그림 1-1의 그린 PC 시스템 구성도와 같이 실제로 데스크에서 PC의 본체는 사라지고 모니터, 마우스, 키보드만 남고 사용자는 단말기를 통해 데이터 센터의 자신의 PC에 접속하여 PC를 사용할 수 있게 된다.

PC의 본체를 하나의 Rack에 집적화 하여 사용하지 않는 PC의 효율적인 전력 관리가 가능하고, PC의 발열으로 인한 냉난방비가 절감 된다.

그리고 무엇보다 일반 PC의 낮은 효율의 Power Supply를 높은 효율 특성의 전원공급장치 RPSU(Rack Power Supply Unit)로 대신함으로써 에너지 절감을 할 수 있다.

표 1-1을 통해 일반 PC에 비해 그린 PC의 PC 소모 전력 절감율이 23.9 [%]로 개선 된 것을 확인할 수 있다. 이를 전력요금으로 추산하면 월평균 약 37만원, 연간 약 440만원의 요금 절약을 한 것으로 볼 수 있다. 따라서 높은 효율 특성의 RPSU의 선택은 에너지 절감을 위한 중요한 요소이다.^[4]

표 1-1 그린 PC 에너지 절감 효과 [1] ^[4]

구분	일반 PC	그린 PC	절감율 [%]	비고
PC 소모전력 [kWh]	92	70	23.9	·PC전력:가동율, 사용조건 동일 기준
냉난방 소모전력 [kWh]	38	30	21.2	·냉난방전력:그린 PC 금년치 보정 후 추정값 적용
소계	130	100	23.1	

RPSU의 기본 구성은 그림 1-2와 같다.

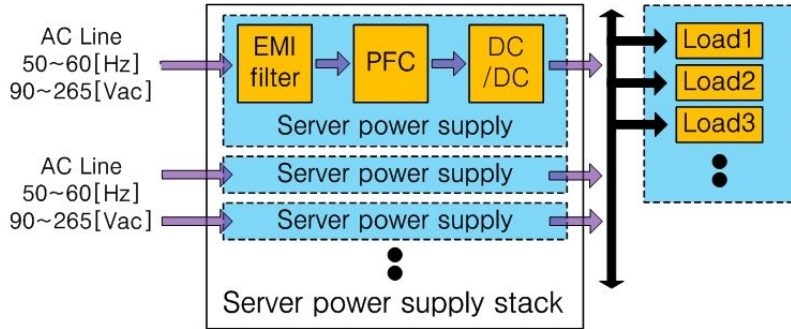


그림 1-2. RPSU 기본 구성도

고조파와 역률규제를 만족하기 위해 PFC가 전단에 위치하고, 그 후 블레이드 PC에 전원을 공급하기 위한 저전압, 대전류 사양의 DC/DC 컨버터가 위치한다.

일반적으로 DC/DC 전원단은 스위칭 손실, 출력측 대전류에 의해 도통 손실에 의한 효율 감소가 주된 고려사항이다. 스위칭 주파수가 높아짐에 따라 RPSU의 부피는 감소하지만 스위칭 손실이 증가하므로 높은 효율특성을 위해서는 ZVS (Zero Voltage Switching) 동작은 필수 조건이다. 또한 출력단 저전압 출력사양에서 다이오드 정류 방식은 대전류에 의한 도통손실을 발생하여 효율 감소의 큰 원인이 되므로 동기 정류 방식을 선택하는 것이 바람직하다.

이런 이유로 ZVS 동작이 가능하며, 출력단 도통 손실의 최소화를 위해 동기 정류 방식이 가능한 PSFB(Phase Shift Full Bridge) 컨버터가 서버 전원용으로 주로 사용되고 있다.

하지만 입력단 스위치 양단의 커패시터와 변압기의 누설 인덕턴스 성분에 의해 ZVS 동작을 하는 PSFB 컨버터는 낮은 부하영역에서 ZVS 동작이 제한된다. 이는 최대 부하의 20~30 [%]의 부하조건에서 가장 많이 동작하는 서버전원의 특성상 낮은 부하 조건에서 효율이 좋지 않은 문제가 있다. 따라서 낮은 부하 조건에서도 ZVS 동작이 가능한 DC/DC 토폴로지의 선택이 필요하다.

LLC 공진형 컨버터는 주파수 제어를 통해 출력을 제어하는 DC/DC 토폴로지이다. 부하 전 범위 영역에서 ZVS 동작이 가능하며, 높은 전력밀도와 회로 구성이 간단한 장점이 있다. PSFB 컨버터에 비해 입력전압 제어 범위가 좁은 단점이 있지만 RPSU의 전단에 PFC가 위치하여 일정한 DC link 전압을 유지하기 때문에 큰 문제가 되지 않는다.

따라서 본 논문에서는 LLC 공진형 컨버터를 그린 PC용 RPSU의 DC/DC 토폴로지로 선정하였다. LLC 공진형 컨버터 설계 알고리즘을 적용하여 2[kW] (19[V], 105[A])급 사양의 Power Stage를 설계 하였으며, 전압 보상기 설계 기법을 제안 하였다. 그리고 시뮬레이션 및 시제품을 제작하여 제안된 LLC 공진형 컨버터의 효율 특성을 검증하였다.



2. Full-Bridge LLC 공진형 컨버터 Power Stage 설계

2-1. 특징 및 동작원리

그림 2-1은 LLC 공진형 컨버터의 회로구성도이다.

그림 2-3은 LLC 공진형 컨버터의 주파수 특성 곡선이다. 부하의 크기에 따라 주파수 특성곡선의 기울기는 다르게 나타나며, ZVS(Zero Voltage Switching) 영역과 ZCS(Zero Current Switching) 영역으로 구분 된다. 그리고 공진 주파수 지점을 기준으로 Region1, 2로 나뉘지며 변압기 2차측의 스위칭 손실을 고려하여 Region2의 주파수 영역에서 동작을 할 수 있도록 한다.

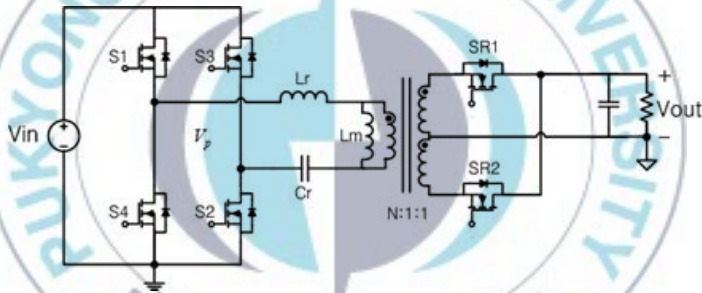


그림 2-1. LLC 공진형 컨버터 회로 구성도

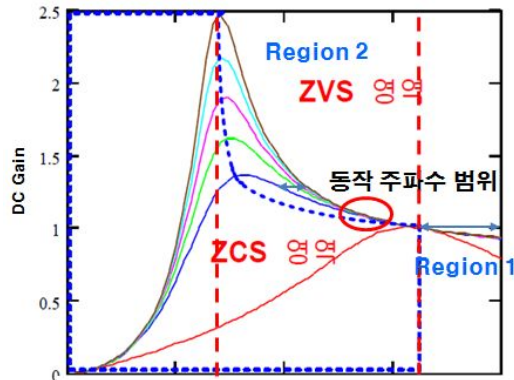


그림 2-2. 주파수 특성 곡선

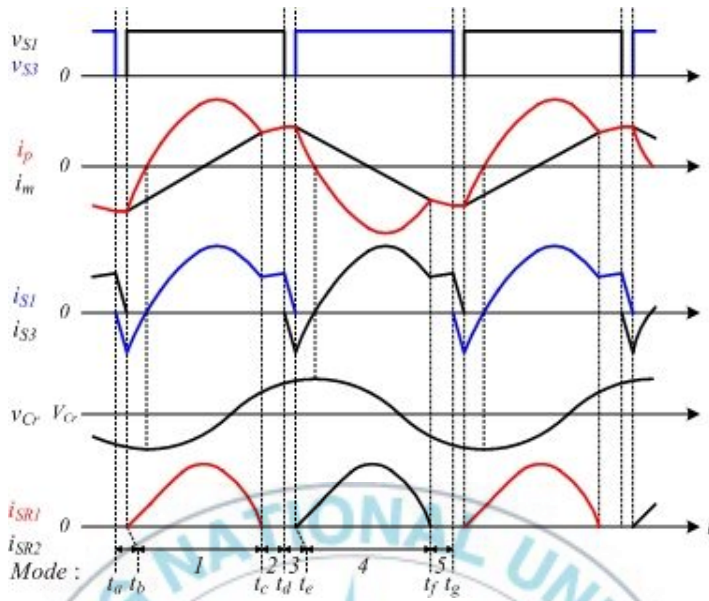
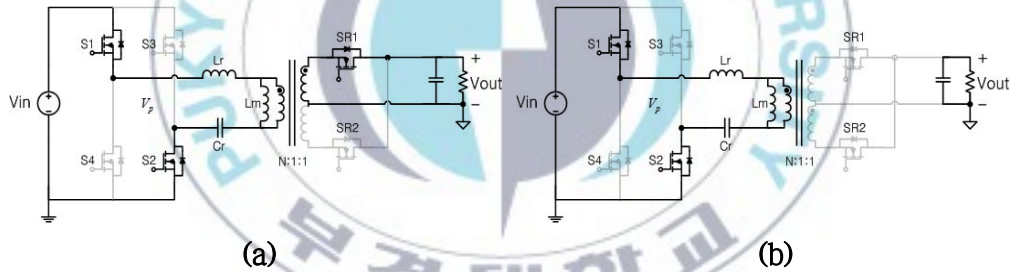
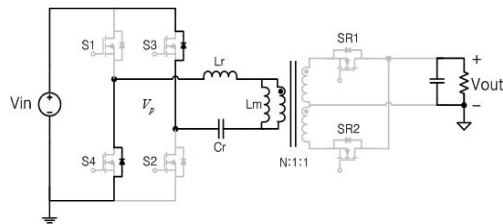


그림 2-3. Full-Bridge LLC 공진형 컨버터 동작 파형



(a)

(b)



(c)

그림 2-4. Full-Bridge LLC 공진형 컨버터 동작 모드

(a) mode 1. (b) mode 2. (c) mode 3.

2-2. 설계사양

그린 PC용 LLC 공진형 컨버터의 입력단에는 역률 보상을 위한 브릿지리스 PFC(DC link : 380 [v])가 위치한다. 그림 2-1은 시스템 회로 구성도이다.

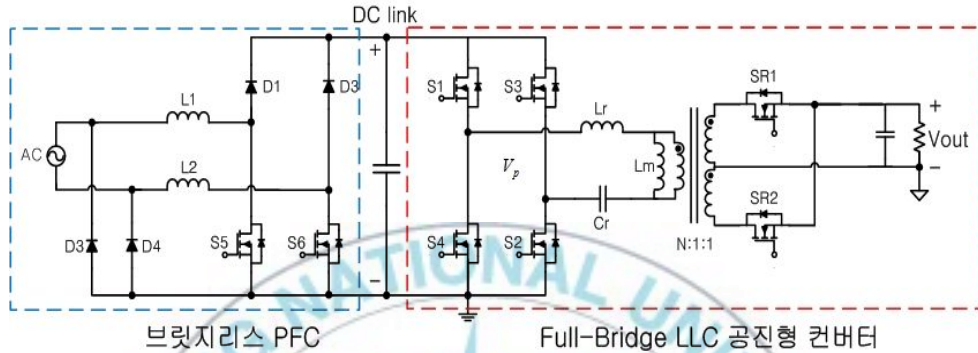


그림 2-5 그린 PC용 전원공급장치 시스템 구성도

그린 PC용 Full-Bridge LLC 공진형 컨버터의 사양은 표 2-1과 같다.

표 2-1. 그린 PC용 Full-Bridge LLC 공진형 컨버터 사양

항 목	수 식	설계사양
출력전압	V_{out}	19 [V]
출력전류	I_{out}	105 [A]
최대 출력 전력	$P_{out} = V_{out} \times I_{out}$	1995 [W]
목표 최대 효율	Eff	94 [%]
최대 입력 전력	$P_{in} = \frac{P_{out}}{Eff}$	2122 [W]
입력 최소 전압	V_{inmin}	375 [V]
입력 최대 전압	V_{inmax}	395 [V]
직렬 공진 주파수	F_{sumax}	80 [kHz]

2-3. 설계 알고리즘

LLC 공진형 컨버터는 일반적인 PWM 컨버터와는 달리 주파수 특성에 의해 출력이 결정 된다. 그리고 공진네트워크의 공진 이득과 주파수 변화폭을 같이 고려해야 하므로 설계가 간단하지 않다. 따라서 설계의 최적화 및 실행 오차를 줄이기 위해 그림 2-2의 설계 알고리즘을 적용하여 LLC 공진형 컨버터의 최적 설계를 할 수 있도록 하였다.

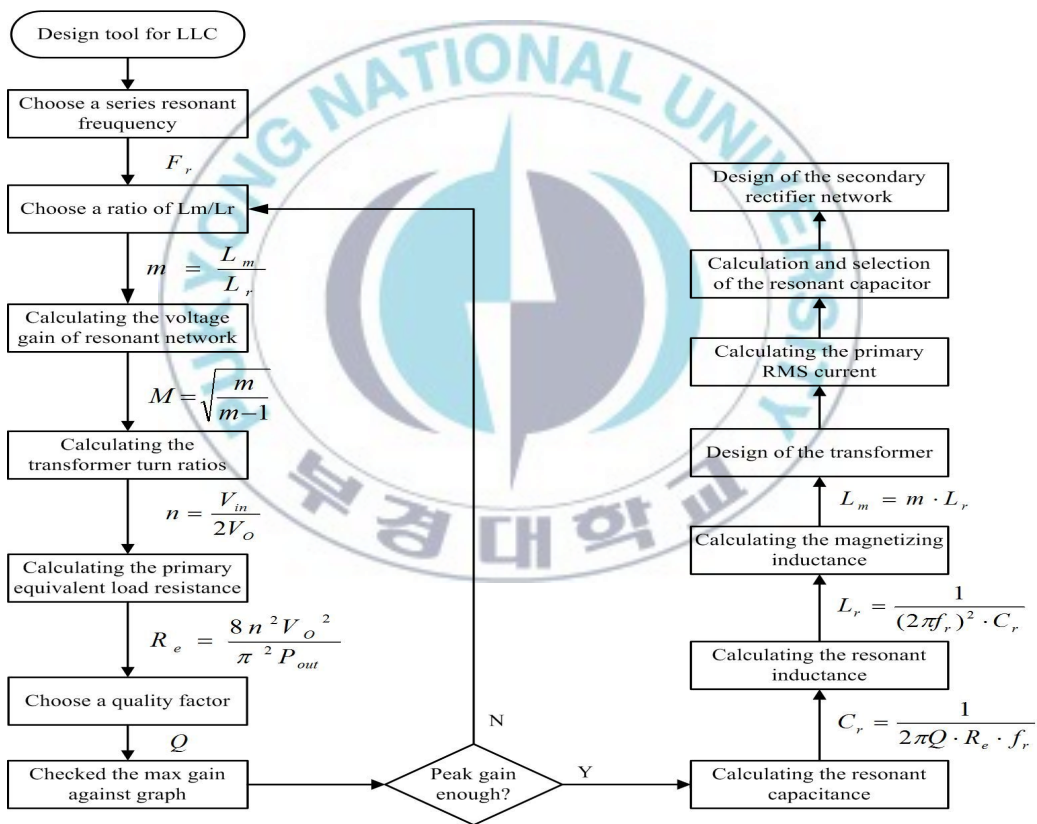


그림 2-6. LLC 공진형 컨버터 설계 알고리즘

2-4. Power Stage 설계

(1) 출력 사양

블레이드 PC의 정격은 19[V], 105[A] 이며, RPSU 하나당 20여대의 블레이드 PC에 전원을 공급하기 위해 출력전류 I_{out} 은 마진을 고려한 105[A] 이다.

최대 출력조건에서 등가 출력저항 R_L 은 Pspice 시뮬레이션을 이용한 공진 네트워크 주파수 특성 확인에 필요한 AC 등가 저항 계산을 위해 미리 산정하였다.

표 2-2. 출력 사양

항 목	수 식	설계사양
출력전압	V_{out}	19[V]
출력전류	I_{out}	105[A]
최대 출력 전력	$P_{out} = V_{out} \times I_{out}$	1995[W]
목표 최대 효율	Eff	94[%]
최대 입력 전력	$P_{in} = \frac{P_{out}}{Eff}$	2122[W]
최대 출력조건에서 등가 출력 저항	$R_L = \frac{V_{out}^2}{P_{out}}$	0.18[Ω]

(2) 입력 전압 범위

브릿지리스 PFC의 출력단 DC Link 전압은 380[V] 로 유지되지만, 외부조건에 의해 변할 수 있으므로 +15, -5[V] 입력전압 범위를 정하였다.

표 2-3. 입력 전압 범위

항 목	수 식	설계사양
입력 최소 전압	V_{inmin}	375 [V]
입력 최대 전압	V_{inmax}	395 [V]

(3)스위칭 주파수 설정

최초 공진 네트워크의 설계를 위해 직렬 공진 주파수 F_{swmax} 를 결정하고, 변압기 2차측의 스위칭 손실을 고려한 동작 기준 주파수 F_{swnom} 를 직렬 공진 주파수 F_{swmax} 의 아래 영역에서 동작을 하도록 하였다. 최저 동작 주파수 F_{swmin} 은 공진 네트워크가 설계된 이후 Pspice 시뮬레이션으로 확인된 값이다.

표 2-4. 스위칭 주파수 범위

항 목	수 식	설계사양
동작 기준 주파수	F_{swnom}	70[kHz]
공진 주파수 (최고 동작 주파수)	F_{swmax}	80[kHz]
최저 동작 주파수	F_{swmin}	45[kHz]
한 주기 시간 (동작 기준 주파수)	$T_s = \frac{1}{F_{swnom}}$	14.3[μ sec]

2-5. 공진 네트워크 설계 및 시뮬레이션

2-5-1 공진 네트워크 최소, 최대 이득 산정

공진 네트워크의 최소 이득 M_{\min} , 최대 이득 M_{\max} 값을 구하기 위해 변압비의 자화 인덕턴스 L_m 과 누설 인덕스트 L_r 의 비인 $m = \frac{L_m}{L_r}$ 값을 정해야 한다. 이때, 최소 이득 M_{\min} 은 직렬 공진점에서의 이득, 최대 이득 M_{\max} 은 입력전압이 최소일 경우, 최대 부하 조건에서 필요로 하는 이득을 말한다.

m 의 값이 작을수록 공진 네트워크의 높은 이득을 얻을 수 있다. 하지만 직렬 공진점이 병렬 공진점에 가까워 지고, 외부 공진 인덕터를 추가 하지 않는다고 가정 하였을 때, 변압기의 커플링이 좋지 않아 효율적인 측면에서 좋지 않은 단점이 있다.

반대로 m 의 값이 큰 경우에는 공진 네트워크의 이득이 나오지 않기 때문에 일반적으로 실험적인 결과에 의존하여 m 의 값을 3~8정도의 값을 가지는 것을 추천하고 있다.

최소 이득 M_{\min} 과 최대 이득 M_{\max} 은 식 2-1, 2-2와 같다.

$$M_{\min} = \sqrt{\frac{m}{m-1}} \dots\dots\dots (2-1)$$

$m = 5.3$ 으로 선정하면,

$$M_{\min} = \sqrt{\frac{5.3}{5.3-1}} = 1.110 \text{ 이고,}$$

$$M_{\max} = \frac{V_{in\max} \times M_{\min}}{V_{in\min}} \dots\dots\dots (2-2)$$

$$M_{\max} = \frac{395 - 1.110}{375} = 1.169$$

이다.



2-5-2 변압기 권선비 산정

출력측 동기 정류단의 스위치 도통 전압을 고려하여 변압기 최소 권선비를 계산한다.

변압기 권선비는 식 2-3과 같다.

$$\frac{N_p}{N_s} = \frac{V_{inmax}}{2 \times (V_o + V_F)} \cdot M_{min} \dots\dots\dots (2-3)$$

V_F 는 동기 정류단에 사용 될 스위치의 datasheet를 참고하였다.
 $V_{out} = 19 [V], I_{out} = 105 [A]$ 인 점을 고려하여 International Rectifier 사의 IRFB3206PbF ($V_{DSS} = 60 [V], I_D = 210 [A], V_F = 0.3 [V]$)를 선정하였다.

그러므로, 권선비 $\frac{N_p}{N_s}$ 은

$$\frac{N_p}{N_s} = \frac{395}{2 \times (19 + 0.3)} \cdot 1.11 = 22 \text{ 로 산정 된다.}$$

계산된 변압기 최소 권선비를 참고하여 변압기 포화 마진을 고려한 실제 변압기 권선비 $n = 24$ 로 정하였다.

2-5-3 AC 등가 부하 저항값 R_{ac} 산정

AC 등가 부하 저항값 R_{ac} 는 First harmonic Fundamental 방법에 의해 공진 네트워크에 걸리는 사각파 입력 전압을 정현파로 모델링 하는 과정을 통해 AC 등가 부하 저항값 R_{ac} 의 산정이 가능하다.^[5]

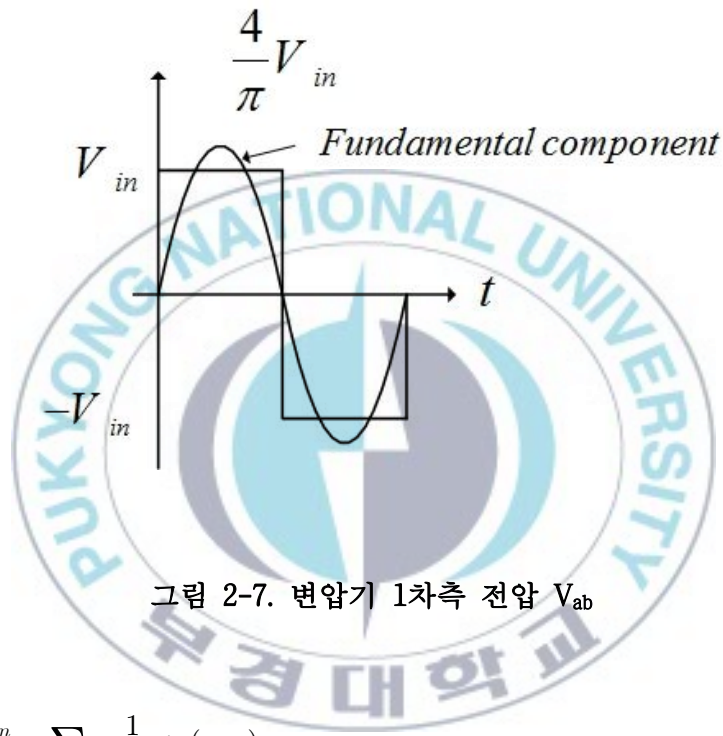


그림 2-7. 변압기 1차측 전압 V_{ab}

$$V_{ab} = \frac{4V_{in}}{\pi} \sum_{n=1,3,5\dots} \frac{1}{n} \sin(n\omega t) \dots\dots\dots (2-4)$$

$$V_{ab, \text{fundamental}} = \frac{4V_{in}}{\pi} \sin(\omega t)$$

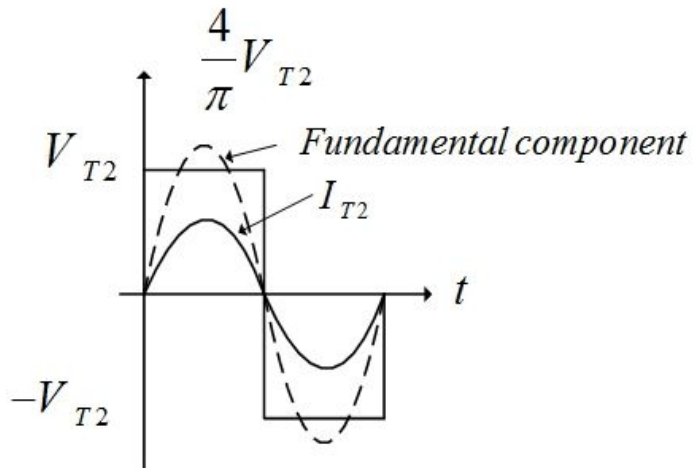


그림 2-8. 변압기 2차측 전압 V_{T2}

$$V_{T2} = \frac{4V_o}{\pi} \sum_{n=1,3,5,\dots} \frac{1}{n} \sin(n\omega t) \dots\dots\dots (2-5)$$

$$V_{T2, \text{fundamental}} = \frac{4V_o}{\pi} \sin(\omega t)$$

$$I_o = \frac{2}{T} \int_0^{T/2} I_{T2} |\sin(\omega t)| dt = \frac{2}{\pi} I_{T2} \dots\dots\dots (2-6)$$

$$I_{T2} = \frac{\pi}{2} I_o$$

$$R_{ac} = \frac{V_{T2}}{I_{T2}} = \frac{8}{\pi^2} R_L \dots\dots\dots (2-7)$$

식 2-7에 의 산정된 부하별 AC 등가 부하 저항값은 표 2-5와 같다.

표 2-5. 부하별 AC 부하 등가 부하 저항값

항 목	수식	저항값
100 [%] 부하 조건에서 등가 부하 저항	$R_{ac(100\%)} = \frac{8n^2}{\pi} \cdot R_L$	84.57 [Ω]
80 [%] 부하 조건에서 등가 부하 저항	$R_{ac(80\%)} = \frac{8n^2}{\pi} \cdot \frac{R_L}{0.8}$	105.71 [Ω]
60 [%] 부하 조건에서 등가 부하 저항	$R_{ac(60\%)} = \frac{8n^2}{\pi} \cdot \frac{R_L}{0.6}$	140.95 [Ω]
40 [%] 부하 조건에서 등가 부하 저항	$R_{ac(40\%)} = \frac{8n^2}{\pi} \cdot \frac{R_L}{0.4}$	211.43 [Ω]
20 [%] 부하 조건에서 등가 부하 저항	$R_{ac(20\%)} = \frac{8n^2}{\pi} \cdot \frac{R_L}{0.2}$	422.85 [Ω]
1 [%] 부하 조건에서 등가 부하 저항	$R_{ac(1\%)} = \frac{8n^2}{\pi} \cdot \frac{R_L}{0.01}$	8457.02 [Ω]

2-5-4 공진 네트워크 C_r , L_r , L_m , 산정

공진 네트워크의 구성은 그림 2-10과 같다.

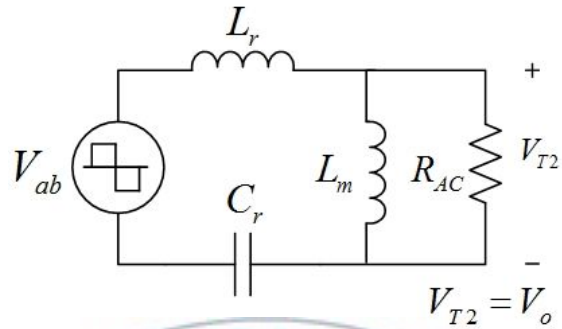


그림 2-9. 공진 네트워크 구성도

그림 2-10의 그래프를 참고 하여 $m = 5.3$, $M_{\max} = 1.169$ 를 이용하여 $Q = 0.55$ 를 정하였다.^[5]

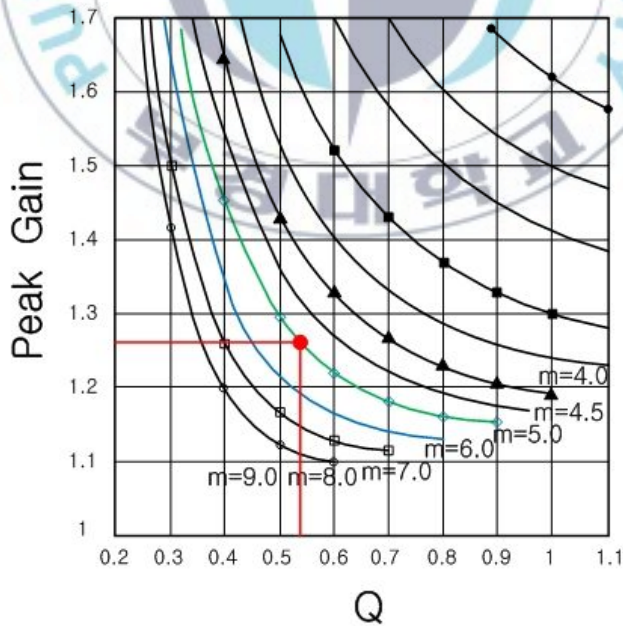


그림 2-10. Peak Gain vs. for Different m Value

과도 응답 및 안정적인 ZVS(Zero Voltage Switching) 확보를 위해 이득의 여유도 $margin M_{max}$ 는 5 [%] 이다.

마진을 고려한 DC gain은 식 2-8와 같다.

$$M_{max} + M_{max} \cdot \frac{margin M_{max}}{100} \dots\dots\dots (2-8)$$

이득의 여유도 $margin M_{max} = 5$ [%] 로 정하면.

마진을 고려한

$$DC \text{ gain} = 1.169 + 1.169 \cdot \frac{5}{100} = 1.228$$

이다.

공진 커패시터 C_r 의 값은 식 2-9과 같다.

$$C_r = \frac{1}{2\pi Q \cdot f_{swmax} \cdot R_{ac(100)}} \dots\dots\dots (2-9)$$

$$= \frac{1}{2\pi \cdot 0.55 \cdot 80[kHz] \cdot 84.57[\Omega]} = 42.8[nF]$$

이다.

공진 인덕턴스 L_r 의 값은 식 2-10과 같다.

$$L_r = \frac{1}{(2\pi f_{smax})^2 \cdot C_r} \dots\dots\dots (2-10)$$

$$= \frac{1}{(2\pi \cdot 80[kHz])^2 \cdot 42.8[nF]} = 85[uH]$$

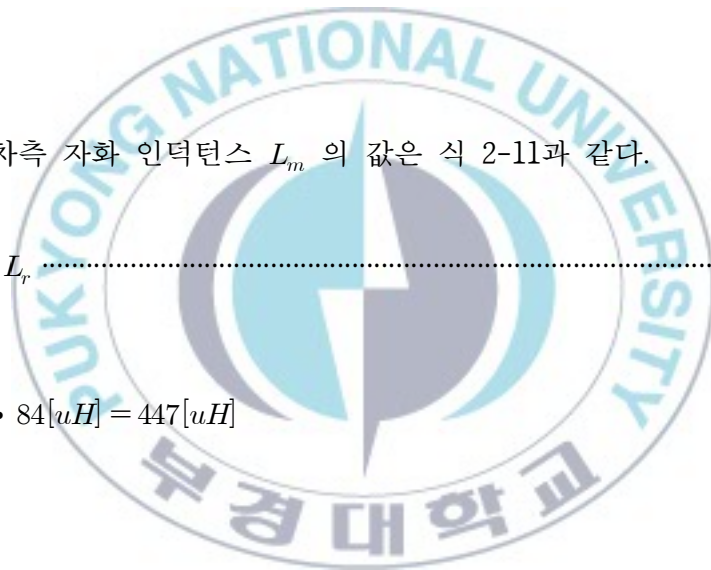
이다.

변압기 1차측 자화 인덕턴스 L_m 의 값은 식 2-11과 같다.

$$L_m = m \cdot L_r \dots\dots\dots (2-11)$$

$$= 5.3 \cdot 84[uH] = 447[uH]$$

이다.



2-5-5 공진 네트워크 Pspice 시뮬레이션

산정된 공진 네트워크 C_r, L_m, L_r 값으로 Pspice AC Sweep 시뮬레이션을 하였다. 그림 2-11는 시뮬레이션 회로이다.

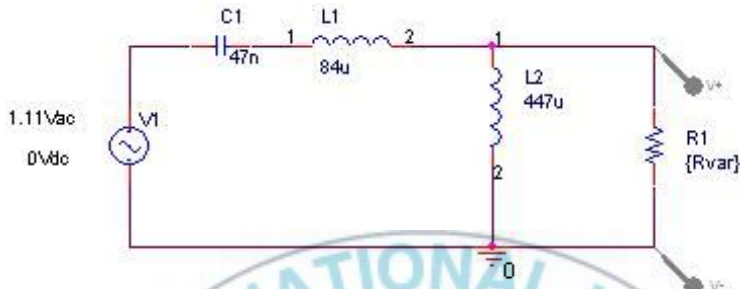


그림 2-11. Pspice AC Sweep 시뮬레이션 회로

그림 2-12의 공진 네트워크 주파수 특성 곡선을 통해 $M_{\min} = 1.110$, $M_{\max} = 1.169$ 의 값에 대한 부하별 주파수 변동 범위 65 ~ 80[kHz] 를 확인 하였다.

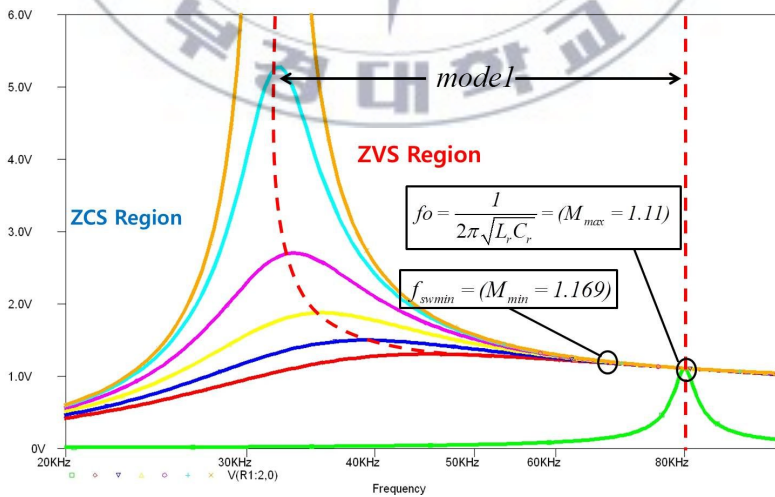


그림 2-12. 공진 네트워크 주파수 특성 곡선

2-5-6 변압기 설계

변압기 설계를 위해 ISU사의 PM7 재질의 EE6565 Core를 사용 하였다.

1차 권선수의 결정과 포화마진을 고려한 $\Delta B = \pm 0.23[T]$ 로 정하였다.

EE6565 Core의 $A_e = 545[mm^2]$ 이다.

1차측 최소 권선수 N_{pmin} 는 식 2-12과 같다.

$$\begin{aligned} N_{pmin} &= \frac{n \cdot (V_{out} + V_F)}{f_{sumin} \cdot M_{min} \cdot \Delta B \cdot A_e} \dots\dots\dots (2-12) \\ &= \frac{24 \cdot (19[V] + 0.3[V])}{65[kHz] \cdot 1.11 \cdot 0.5 \cdot 545[mm^2]} \\ &= 23.8 \end{aligned}$$

이다.

1차측 권선수 $N_p = 24$ 로 정하였다.

2차측 권선수 N_s 는 식 2-13과 같다.

$$N_s = \frac{N_p}{n} \dots\dots\dots (2-13)$$
$$= \frac{24}{24} = 1$$

이다.

실제 사용할 2차측 권선수 $N_{ss} = 1$ 이다.

실제 사용할 1차측 권선수는 식 2-14과 같다.

$$N_{pp} = \frac{N_{ss} \cdot N_p}{N_s} \dots\dots\dots (2-14)$$
$$= \frac{1 \cdot 24}{24} = 1$$

이다.

2-5-7 공진 커패시터 C_r 설계

공진 커패시터 C_r 에 흐르는 I_{crms} 의 값은 식 2-15과 같이 구할 수 있다.

$$I_{crms} = \frac{1}{E_{ff}} \sqrt{\left[\frac{\pi I_{out}}{2\sqrt{2}n}\right]^2 + \left[\frac{n(V_{out} + V_F)}{4\sqrt{2}f_{swnom} \cdot M_{min} \cdot (L_p - L_r)}\right]^2} \dots\dots\dots (2-15)$$

$$= \frac{1}{0.94} \sqrt{\left[\frac{\pi \cdot 10[A]}{2\sqrt{2} \cdot 24}\right]^2 + \left[\frac{24(19[V] + 0.3[V])}{4\sqrt{2} \cdot 65[kHz] \cdot 1.11 \cdot (447[uH] - 87[uH])}\right]^2}$$

$$= 6.038[A]$$

이므로,

공진 커패시터 C_r 에 흐르는 최대 전류 $I_{cr-peak}$ 는 식 2-16와 같다.

$$I_{cr-peak} = \sqrt{2} \cdot I_{crms} \dots\dots\dots (2-16)$$

$$= \sqrt{2} \cdot 6.038[A]$$

$$= 8.539[A]$$

이다.



공진 커패시터 C_r 에 걸리는 전압 V_{cr} 은 식 2-17와 같다.

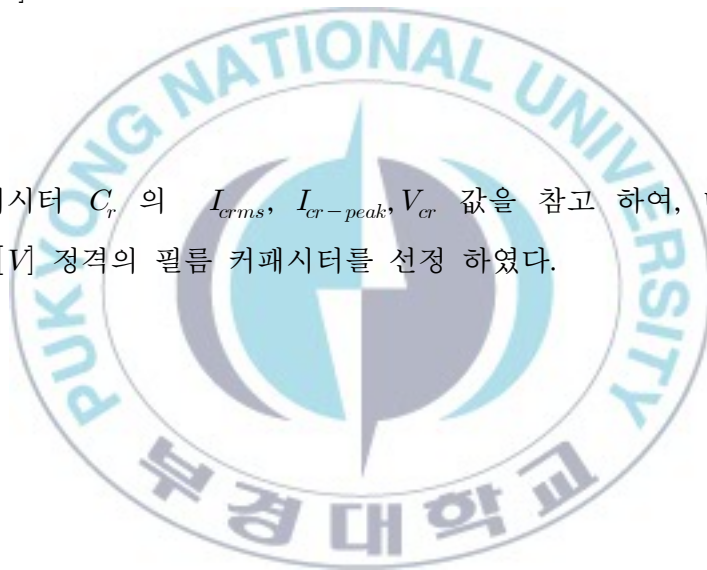
$$V_{cr} = \frac{V_{inmax}}{2} + \frac{\sqrt{2} \cdot I_{crms}}{2\pi f_{swnom} \cdot C_r} \dots\dots\dots (2-17)$$

$$= \frac{395[V]}{2} + \frac{\sqrt{2} \cdot 6.038[A]}{2\pi \cdot 65[kHz] \cdot 43[nF]}$$

$$= 651[V]$$

이다.

공진 커패시터 C_r 의 I_{crms} , $I_{cr-peak}$, V_{cr} 값을 참고 하여, 마진을 고려한 $47[nF]$, $1600[V]$ 정격의 필름 커패시터를 선정 하였다.



2-6. 출력측 동기 정류단 설계

출력측 정류단은 다이오드 정류단으로 가정하여 설계값을 산정 하였다.

스위치 양단에 걸리는 전압 V_D 은 식 2-18와 같다.

$$V_D = 2(V_{out} + V_F) \dots\dots\dots (2-18)$$

$$= 2(19[V] + 0.5[V])$$

$$= 39[V]$$

이다.

2차측 전류 I_{D-rms} 은 식 2-19와 같다.

$$I_{D-rms} = \frac{\pi}{4} I_o \dots\dots\dots (2-19)$$

$$= \frac{\pi}{4} 105[A]$$

$$= 82.4[A]$$

이다.

출력필터 커패시터 C_o 에 흐르는 전류 I_{C_o-rms} 은 식 2-20와 같다.

$$I_{C_o-rms} = \sqrt{\left(\frac{\pi I_o}{2\sqrt{2}}\right)^2 - I_o^2} \dots\dots\dots (2-20)$$

$$= \sqrt{\left(\frac{\pi \cdot 105[A]}{2\sqrt{2}}\right)^2 - (105[A])^2}$$

$$= 50.6[A]$$

이다.

출력전압 리플률 ΔV_o 는 식 2-21와 같다.

$$\Delta V_o = \frac{\pi}{2} I_o \cdot R_c \dots\dots\dots (2-21)$$

$$= \frac{\pi}{2} 105[A] \cdot 0.003[\Omega]$$

$$= 0.495[V]$$

이다.

3. Full-Bridge LLC 공진형 컨버터 전압 보상기 설계

3-1. 주파수 대 출력 전달 함수

일반적으로 LLC 공진형 컨버터의 정확한 소신호 전달 함수를 얻기 위해서는 높은 차수들의 변수들이 필요하다. 하지만 높은 차수의 공진 극점들은 제어 범위를 넘어 높은 주파수대에 위치하기 때문에 주파수 대 출력 소신호 전달 함수를 식 3-1와 같이 근사화 할 수 있다.^[8]

$$G_{vf}(s) \approx \frac{K_{vf} \left(1 + \frac{s}{\omega_{csr}}\right)}{\left(1 + \frac{s}{Q\omega_o} + \frac{s^2}{\omega_o^2}\right) \left(1 + \frac{s}{\omega_{pl}}\right)} \dots\dots\dots (3-1)$$

저주파 이득 K_{vf} 는 동작영역의 전압이득곡선의 기울기에 비례하는 값을 가진다.

저주파 극점 ω_{pl} 은 출력 필터에 기인하는 저주파 극점으로써, 컨버터의 동작 상태에 따라 변화한다. 식 3-2와 같다.

$$\omega_{pl} = \frac{1}{CR} \dots\dots\dots (3-2)$$

댐핑 팩터 Q , ω_o 는 컨버터의 동작 상태에 따라 달라지며, 이 변수들이 이중 극점이나 두 개의 극점으로 변화하면서 전원단의 동특성에 영향을 미친다. 이때, 이중 극점으로 발생하는 경우, 이중 극점이 나타나는 주파수의 위치는 직렬 공진 주파수와 스위칭 주파수의 차이에서 발생하며, 이것을 비트 주파수 이중 극점이라고 부른다.^[8]

ω_{esr} 은 고정된 주파수에서 나타나며, 출력 커패시터와 ESR에 의해서 생성된다. 식 3-3와 같다.

$$\omega_{esr} = \frac{1}{CR_c} \dots\dots\dots (3-3)$$

그림 3-1은 제어 대 출력전달함수 $G_{vc}(s)$ 이다. $G_{vc}(s)$ 는 주파수 대 출력 전달함수 $G_{vf}(s)$ 와 제어 IC의 CCO(Current controlled oscillator) 이득 G_{CCO} 의 곱으로 나타난다.

f_{pl}, f_{esr} 의 지점은 식 3-2, 식 3-3에 의해 각각 $17.66 [Hz], 6.2 [kHz]$ 이다.

$$f_{pl} = \frac{1}{2\pi \cdot 50 [mF] \cdot 500 [u\Omega]} = 17.68 [Hz]$$

$$f_{esr} = \frac{1}{2\pi \cdot 50 [mF] \cdot 0.18 [\Omega]} = 6.2 [kHz]$$

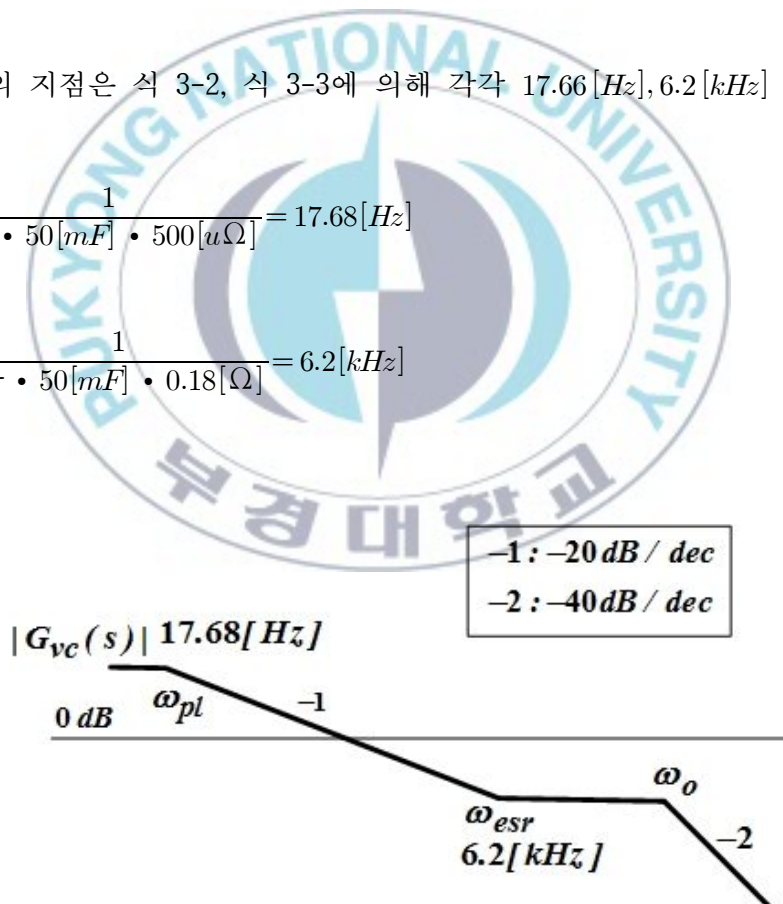


그림 3-1. $G_{vc}(s)$ 제어 대 출력전달함수 (open loop)

3-2. 2극점 1영점 전압 보상기 설계

그림 3-1의 $G_{vc}(s)$ 제어 대 출력전달함수를 참고하여 안정적인 루프이득을 얻기 위해 절연형 타입의 Shunt regulator-type Error amplifier와 optocoupler가 결합된 2극점 1영점의 전압 보상기를 구성하였다. 그림 3-2은 2극점 1영점 전압 보상기 구조이다.

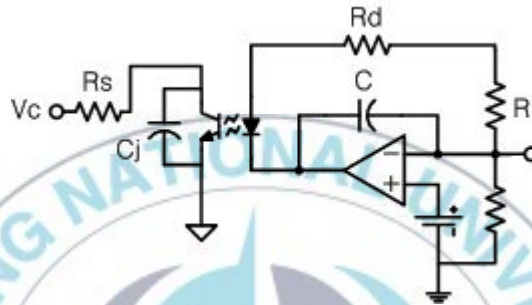


그림 3-2. 2극점 1영점 전압 보상기

C_j 는 전압 보상기 내부 기생커패시터 성분으로 보통 10 [nF]의 값을 가진다.

R_s 는 LLC 공진형 컨버터 전용 구동 드라이버 IC의 최대 주파수 제한 저항이다.

R_d 는 optocoupler의 전류 제한저항이며, R 은 전압분배저항이다.

CTR (Current Transfer Ratio) 은 optocoupler의 전류전달비이다.

2극점 1영점 전압보상기의 전달함수 $F_v(s)$ 은 그림 3-3와 식 3-4와 같다.
 직류이득 K_v 와 영점 w_{zc} , 극점 w_{pc} 는 식 3-5, 3-6, 3-7와 같다.

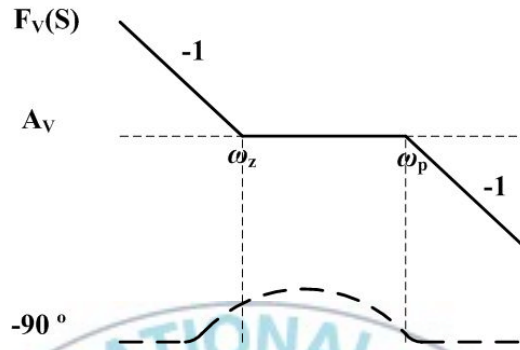


그림 3-3. $F_v(s)$ 2극점 1영점 전압 보상기 전달함수

$$F_v(s) = \frac{K_v \left(1 + \frac{s}{\omega_{zc}}\right)}{s \left(1 + \frac{s}{\omega_{pc}}\right)} \quad (3-4)$$

$$K_v = \frac{CTR \cdot R_S}{C \cdot R \cdot R_D} \quad (3-5)$$

$$\omega_{pc} = \frac{1}{C_j \cdot R_S} \quad (3-6)$$

$$\omega_{zc} = \frac{1}{C \cdot R} \quad (3-7)$$

그림 3-4는 2극점 1영점의 전압 보상기를 적용한 LLC 공진형 컨버터의 루프이득 $T_m(s)$ 이다.

ω_{pl} 지점에 ω_{zc} 를 두어 크로스오버 주파수 이전에 나타나는 위상의 감소를 하도록 하였으며, ω_{esr} 지점에 ω_{pc} 를 두어 고주파 노이즈 성분을 저감 할 수 있도록 하였다.

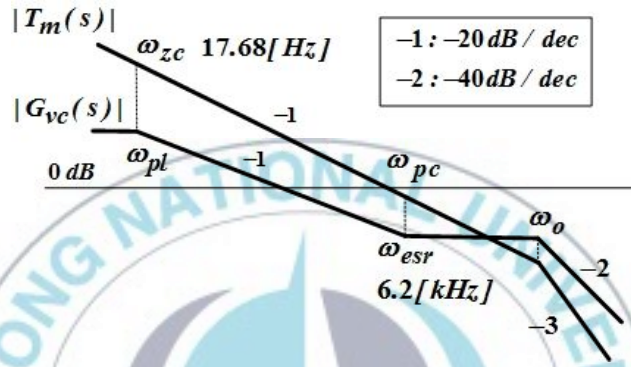


그림 3-4. $T_m(s)$ 루프이득 (closed loop)

전압 보상기를 구성하는 값들은 식 3-5, 3-6, 3-7을 이용하여 아래와 같이 계산하였다.

$$C = \frac{1}{2\pi \cdot 17.68[\text{Hz}] \cdot 8.2[\text{k}\Omega]} = 1[\mu\text{F}]$$

$$R_s = \frac{1}{2\pi \cdot 5[\text{nF}] \cdot 6.2[\text{kHz}]} = 5.134[\text{k}\Omega]$$

$$K_v = \frac{1.1 \cdot 5.1[\text{k}\Omega]}{1[\mu\text{F}] \cdot 8.2[\text{k}\Omega] \cdot 4.7[\text{k}\Omega]} = 1341.5$$

3-3. PSM1735를 이용한 Loop Gain 측정

그림 3-5는 PSM1735 임피던스 분석기를 통해 $T_m(s)$ 루프이득을 측정하기 위해 출력단 V_{out} 와 전압 보상기의 입력 사이에 $R_{shunt}(20 \sim 50 [\Omega])$ 를 추가한 회로구성이다.

PSM1735의 OUT 단자로부터 amplitude : $10[mV]$, sweep : $100 \sim 100[kHz]$ 의 왜란신호를 R_{shunt} 에 실어 왜란신호에 대한 전압 보상기의 입력 CH1, 출력전압 CH2 (V_{out})의 비를 측정하여 그림 3-6 과 같은 $T_m(s)$ 루프이득 (closed loop) 을 확인 할 수 있다.

그림 3-6을 통해 f_c 교차 주파수 (crossover frequency) 는 $1.2[kHz]$, Phase margin 은 80° 인 것을 확인 하였다. 안정적인 제어기 설계를 위해 스위칭 주파수의 1/10 지점에 f_c 를 위치하도록 하지만, 측정결과 스위칭 주파수의 1/10 지점에 해당하는 $6.4 \sim 6.7[kHz]$ 보다 다소 낮은 주파수대에 f_c 가 위치한다고 볼 수 있다.

이는 일반적인 전압 보상기와는 달리 shunt regulator 와 optocoupler 가 결합된 구조의 전압 보상기를 사용함에 따라 CTR (Current Transfer Ratio), 내부 junction capacitance 등에 의해 전압 보상기를 설계함에 있어 현실적 제약이 따른 것으로 볼 수 있다.

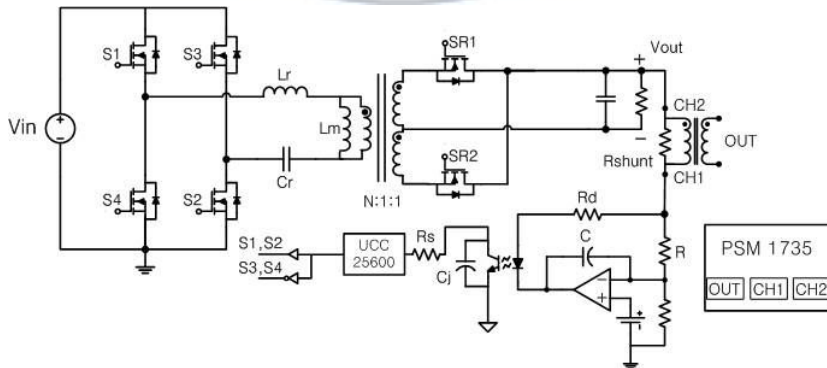
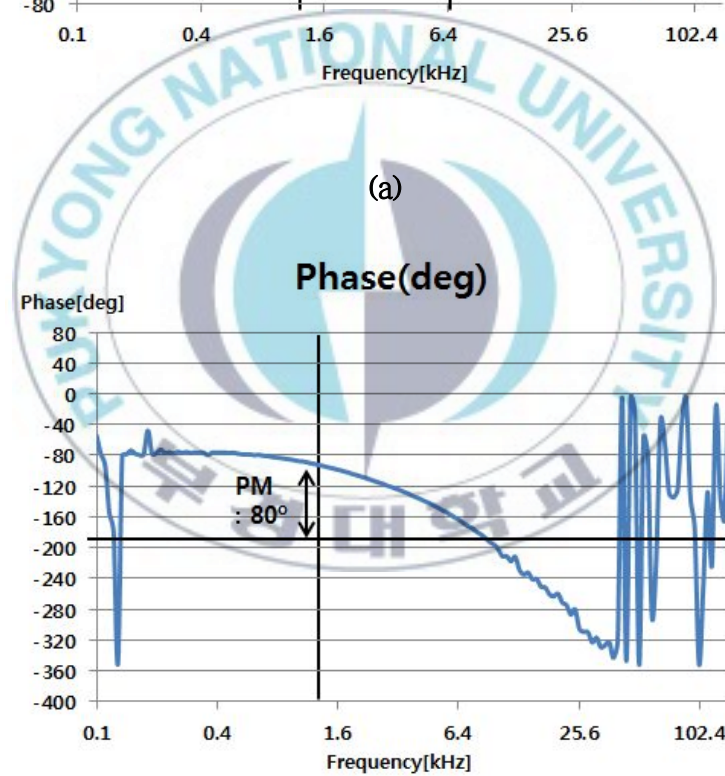
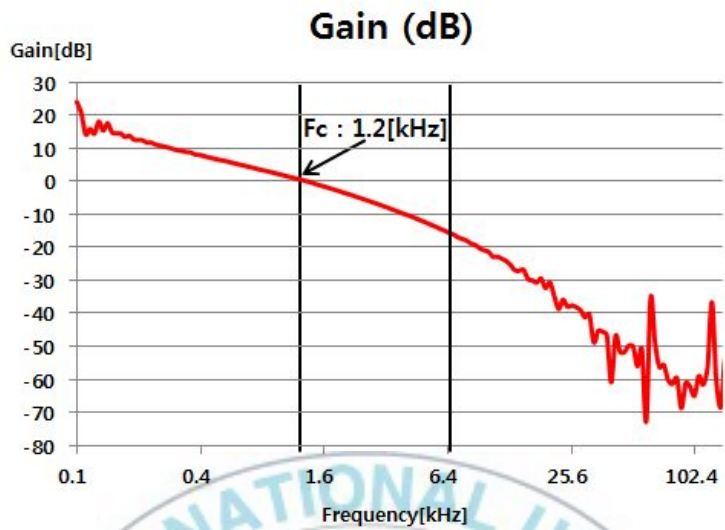


그림 3-5. $T_m(s)$ 루프이득 (closed loop)을 측정하기 위한 회로구성도



(b)

그림 3-6. 측정된 $T_m(s)$ 루프이득 (closed loop). (a) 크기, (b) 위상

4. Full-Bridge LLC 공진형 컨버터 병렬운전 제어

부하가 중요한 데이터를 처리하는 PC일 경우에는 전원의 신뢰성이 굉장히 중요하다. 안정적인 전원 공급을 위해서 보통 2개 이상의 N+1의 병렬운전으로 전원을 공급하기 때문에 각 모듈간의 load-share 기능이 필수적이다.

그림 3-6은 제안된 Full-Bridge LLC 공진형 컨버터의 병렬운전을 위한 회로 구성이다.

Master/Master 방식의 병렬운전제어 전용 IC UCC39002 를 사용하였다.

R_{sense} 의 전류정보를 Current Sense Amplifier 를 통해 신호를 증폭 한 다음, 각각의 IC는 VAS 단자를 통해 전류정보를 비교하게 된다. 비교된 전류정보가 큰 IC의 모듈이 Master 가 되며, 나머지가 Slave 가 되어 Master 은 기준으로 Slave 의 Adjust amplifier 를 통해 임피던스를 제어함으로써 병렬운전이 되도록 하는 방식이다.^[10]

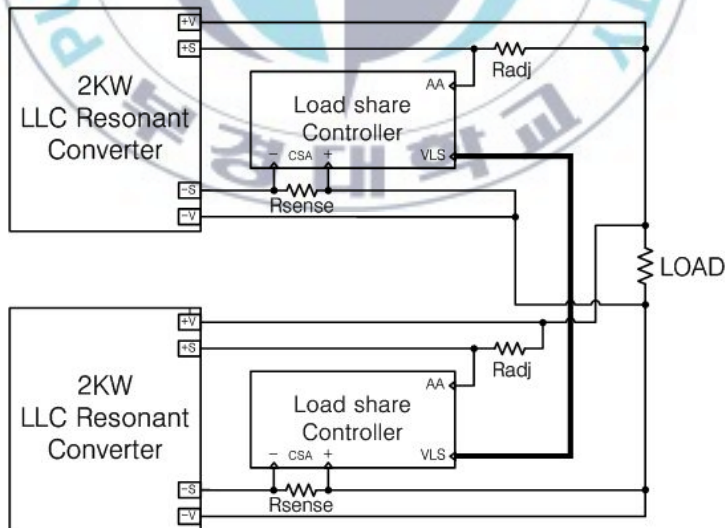


그림 4-1. 병렬 운전제어 회로 구성도

5. 실험 결과

5-1. 단일 모듈

그림 5-1은 제작한 그린 PC용 Full-bridge LLC 공진형 컨버터의 외형 사진이다.

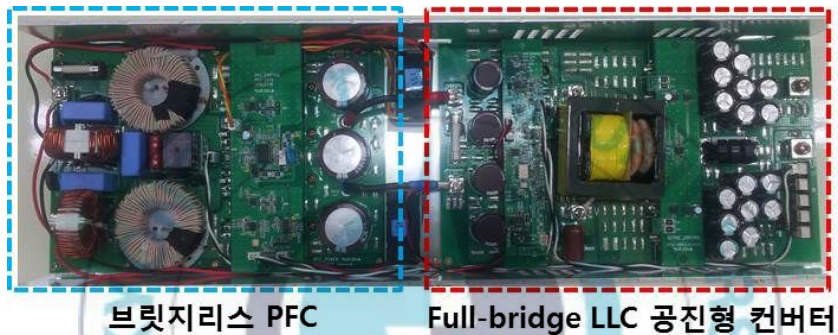


그림 5-1. 그린 PC용 Full-bridge LLC 공진형 컨버터 외형

Full-bridge LLC 공진형 컨버터의 실험 조건은 표5-1과 같다.

표 5-1. Full-bridge LLC 공진형 컨버터 실험조건

항 목	값
입력전압 V_{in}	380[V]
부하율	0 ~ 100[%]
스텝응답	20 → 70[%]

그림 5-2은 그린 PC용 LLC 공진형 컨버터의 0~100[%] 부하별 입력단 스위치 양단의 전압과 공진전류의 파형이다.

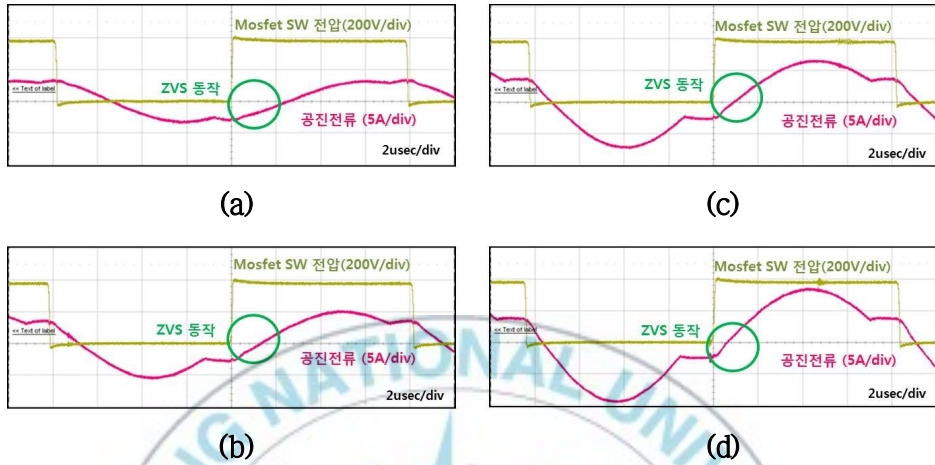


그림 5-2. 부하별 입력단 스위치, 공진전류 파형
(a) 10 [%]. (b) 50 [%]. (c) 70 [%]. (d) 100 [%]

0~100[%] 부하의 정상동작 상태에서 제어스위칭 주파수 범위는 64~67[kHz]임을 확인하였다.

그림 5-3는 부하율 100[%] 일 때, 그린 PC용 LLC 공진형 컨버터의 출력전압 리플을 측정한 파형이다.

파란색의 파형이 출력전압의 파형이다.



그림 5-3. 출력전압 리플

출력전압 리플률 ΔV_o 는 1[%] 이내임을 확인 할 수 있다.

그림 5-4는 부하율 20 → 70[%] 의 스텝응답에 대한 출력전압, 출력전류의 파형이다.



그림 5-4. 부하 20 → 70[%] 스텝응답

5-1-1 효율 특성 비교

그림 5-5은 제작된 Full-Bridge LLC 공진형 컨버터와 기존의 PSFB 컨버터의 효율특성을 비교한 그래프이다.

20 ~ 40[%] 의 부하영역에서 제안된 LLC 공진형 컨버터의 효율이 기존의 PSFB (Phase Shift Full Bridge) 컨버터^[2]에 비해 효율특성이 우수함을 확인 하였다.



그림 5-5. 효율 특성 비교

그림 5-6은 브릿지 리스 PFC와 Full-Bridge LLC 공진형 컨버터의 전체 효율 특성 그래프이다.

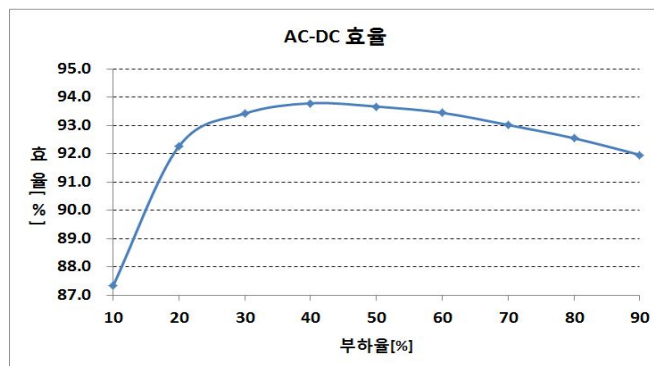


그림 5-6. AC-DC 전체 효율

5-2. 병렬 모듈

그림 5-7는 병렬운전을 위한 그린 PC용 Full-bridge LLC 공진형 컨버터 2대를 병렬 구성한 외형 사진이고, 그림 5-8 은 병렬운전 정상동작 상태에서 부하별 모듈1, 2의 각각의 전류 파형을 측정한 결과이다.

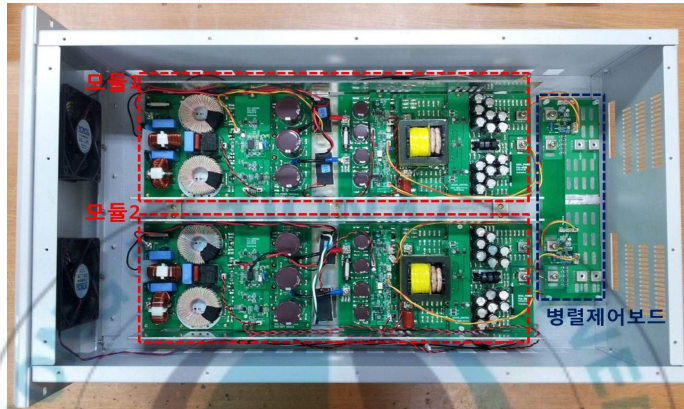


그림 5-7. 병렬운전 구성 외형

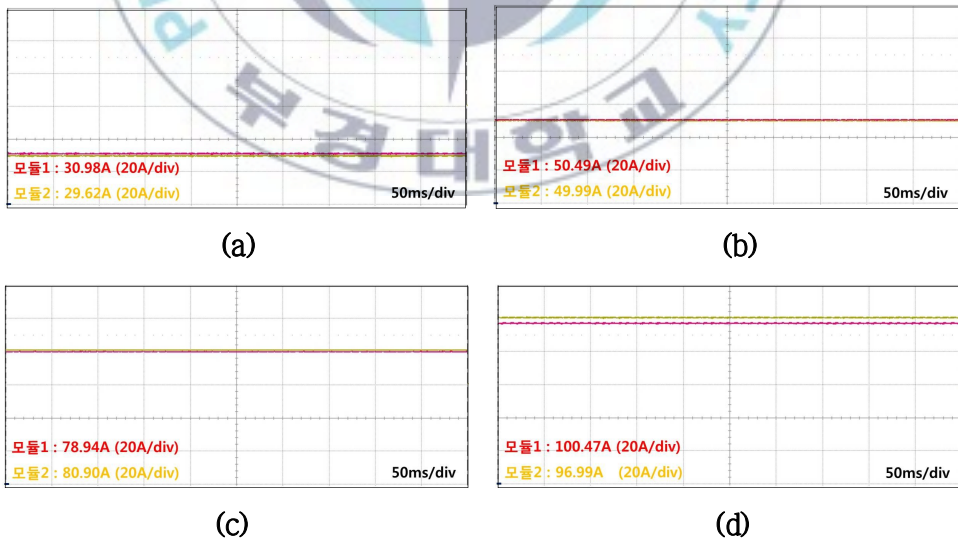


그림 5-8. 병렬운전 부하별 모듈 1, 2 전류 파형.

(a) 30 [%]. (b) 50 [%]. (c) 80 [%]. (d) 100 [%]

그림 5-9, 5-10은 병렬운전 정상동작 상태에서 $36 \rightarrow 76[A]$, $76 \rightarrow 36[\%]$ 의 스텝응답의 파형이다.

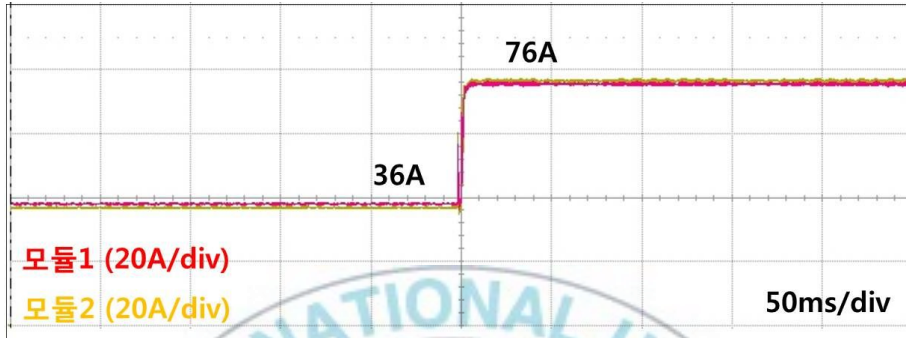


그림 5-9. 부하전류 $36 \rightarrow 76[A]$

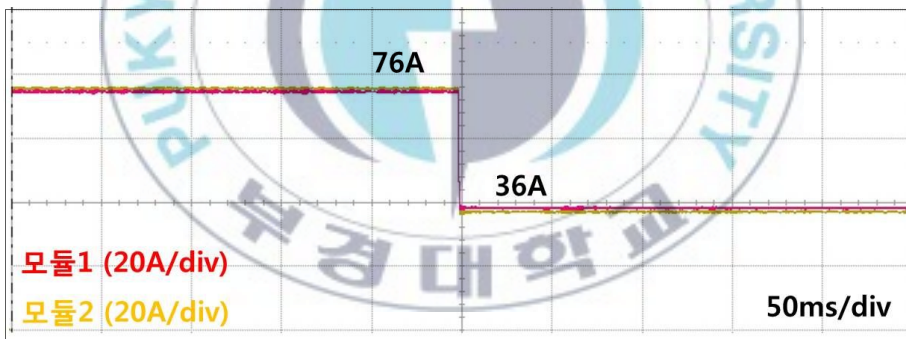


그림 5-10. 부하전류 $76 \rightarrow 36[A]$

그림 5-11, 5-12은 병렬운전 정상동작 상태에서 on/off 동작을 확인한 실험 결과이다.

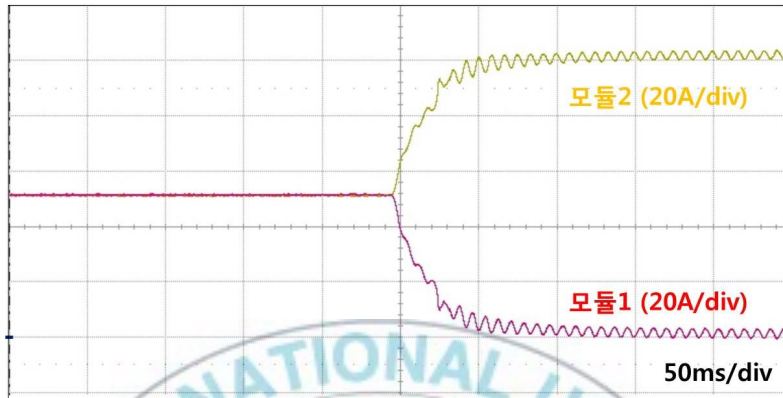


그림 5-11. 병렬동작 off. 부하율 40[%]



그림 5-12. 병렬동작 on. 부하율 40[%]

6. 결 론

본 논문에서는 그린 PC를 구동하기 위한 새로운 RPSU (Rack Power Supply Unit)를 제안한다. 제안한 RPSU는 DC/DC 변환기로 전 범위 부하영역에서 ZVS (Zero Voltage Switching) 동작이 가능한 Full-Bridge LLC 공진형 컨버터를 사용함에 따라 PSFB (Phase Shift Full Bridge) 컨버터를 사용한 기존의 RPSU에서의 경부하시 낮은 효율 특성을 개선하였다.

또한 본 논문은 제안한 RPSU용 DC/DC 변환기로 2 [kW]급 저전압, 대전류 형태의 Full-Bridge LLC 공진형 컨버터를 설계 및 제작하고 실험을 통해 그 특성을 확인 하였다. 출력전압의 레귤레이션과 과도응답에 대한 신뢰성 확보를 위해 절연형 타입의 2극점, 1영점의 전압 보상기를 구성하여 충분한 Gain margin, Phase margin을 확보하였으며 실험을 통해 안정적인 동작 특성을 확인 하였다.

또한 그린 PC용 RPSU의 용량 증대를 위해 제작된 2[kW] LLC 공진형 컨버터 2대를 병렬구성한 후 Mater/Master 병렬운전 방식을 적용하여 4[kW]급 RPSU의 동작이 가능함을 확인 하였다.

전 범위 부하영역에서 ZVS 동작을 확인 하였고, 최대 효율은 40% 부하 일 때 95.94[%] 이다. 그리고 기존의 PSFB 컨버터와 효율 특성 비교 결과 25 ~ 40 [%] 의 부하영역에서 1[%] 이상의 효율특성이 개선됨을 확인 하였다.

PSFB 컨버터와 LLC 공진형 컨버터의 효율 특성 비교를 통해 제안한 LLC 공진형 컨버터의 경부하시 효율 특성이 우수함을 확인 할 수 있었다.

향후 에너지 문제를 해결하기 위해 그린 PC가 널리 사용됨에 따라 제안된 방식의 RPSU가 널리 사용 될 것으로 기대한다.

참 고 문 헌

- [1]. 조규민, 김영도, 문건우, 김창화, “고효율 고밀도 서버용 전원장치의 기술 및 개발 동향”, 전력전자학회논문지, 제15권 제2호, pp.87~95, 2011. 10.
- [2]. 김영도, 조규민, 김덕유, 김정은, 문건우, “서버파워를 위한 작은 도통 손실을 갖는 위상 천이 폴 브릿지 컨버터”, 전력전자학회 2011년도 학술대회 논문집, pp.372-373, 2011. 7.
- [3]. 김성운, “그린 PC 시스템 기술 및 산업 동향”, 한국정보기술학회지, 제8권 제 1호, pp.17-24, 2010. 12.
- [4]. “그린 PC 시스템 본격 보급”, 월간전자진흥, 2010. 10.
- [5]. Hang-Seok, Choi, “Deisign Consideration of Half-Bridge LLC resonant converter“, Journal of Power Electronics, Vol. 7, No. January 2007. pp.13-20.
- [6] B. Lu, W. Liu, Y. Liang, F.C. Lee, and J.D, van Wyk, “Optical design methodology for LLC resonant converter“, Proceedings of the IEEE APEC 06, Vol. 1, pp.533-538, 2006.
- [7] Bo Yang, Lee, F.C, A.JI Zang, Guisong Huang, “LLC resonant converter for front end DC/DC conversion,“ APEC 2002. pp.1108 - 1112
- [8] 장진행, 정민재, 최병조, “절연형 LLC 공진형 컨버터의 소신호 해석과 제어기 설계”, 전력전자학회 2009년도 하계학술대회 논문집, pp.521~523, 2009. 7.
- [9] Bo Yang, Lee, F.C. Lee, “Small-signal analysis for LLC resonant converter,“ CPES Seminar, 2003, S7.3 pp.144-149.
- [10] Zhang Danyan, Wu Xiaobo, Zhao Menglian, Chen Hai, Yan Xiaolang, “Load Share Controller IC and Its Control Strategy Design,“ APCCAS 2006. IEEE Asia pacific, ppl379-1382, Dec. 2006