공학박사 학위논문

Ferroelectric Random Access Memory용 Pb[(Zr,Sn)Ti]NbO_3 박막의 제조 및 특성에 관한 연구

2002년 8월

부경대학교 대학원

전 자 공 학 과

최 우 창

공학박사 학위논문

Ferroelectric Random Access Memory용 Pb[(Zr,Sn)Ti]NbO_3 박막의 제조 및 특성에 관한 연구

지도교수 권 태 하

이 논문을 공학박사 학위논문으로 제출함.

2002년 8월

부경대학교 대학원

전 자 공 학 과

최 우 창

최우창의 공학박사 학위논문을 인준함

2002년 6월

주 심 공학박사 이 명 교 (인)

부 심 공학박사 최 혁 환 (인)

위 원 공학박사 김 진 섭 (인)

위 원 공학박사 박 기 철 (인)

위 원 공학박사 권 태 하 (인)

목　　차

Abstract

Ⅰ. 서 론 ··································· 1

Ⅱ. 강유전체 커패시터의 특성 ··································· 4

1. 강유전체의 결정구조 및 일반론 ··································· 4
2. 강유전체 커패시터의 기본 모델 ··································· 8
3. 강유전체 커패시터의 해결 과제 ··································· 11
4. 강유전체 박막의 증착방법 ··································· 16

Ⅲ. PNZST 커패시터의 제작 및 측정 ··································· 18

1. 전극용 타겟제작 및 하부전극의 증착 ··································· 19
2. PNZST 타겟제작 및 강유전체 박막의 증착 ··································· 24
3. PNZST 커패시터의 제작 ··································· 27
4. 측정 ··································· 29

Ⅳ. 결과 및 고찰 ··································· 30

1. 하부전극에 따른 PNZST 커패시터의 특성 ··································· 30
2. 증착변수 및 급속 열처리에 따른 PNZST 박막의 XRD 회절곡선 ··································· 56
3. 급속 열처리에 따른 PNZST 박막의 표면상태 ··································· 63
4. 증착변수 및 급속 열처리 조건에 따른 강유전 특성 ··································· 67
5. 고 찰 ··································· 77

Ⅴ. 결 론 ··································· 78

참고 문헌 ··································· 80

그림 및 도표 목록

Figure 2-1. A cubic ABO_3 perovskite structure. ········ 5

Figure 2-2. Hysteresis loop of a ferroelectric thin film. ········ 6

Figure 2-3. The basis of (a) the two-layer capacitor model, and (b) the electrical representation of a ferroelectric capacitor with an interface layer between the electrode. ········ 8

Figure 2-4. Diagram of oxygen and titanium diffusion and subsequent reactions for a Pt/Ti electrode stack. ········ 13

Figure 2-5. Schematic diagram of a possible domain configuration in which trapped charge pins domains. ········ 14

Figure 2-6. Double hysteresis loop of a anti-ferroelectric thin films. ········ 15

Figure 3-1. Fabrication steps of the PNZST capacitors. ········ 19

Figure 3-2. Fabrication steps of the target. ········ 20

Figure 3-3. Schematic diagram of RF magnetron sputtering system. ········ 25

Figure 3-4. Photograph of Rapid Thermal Process(RTP) system. ········ 26

Figure 3-5. Lift-off process. ········ 28

Figure 3-6. Photograph of mask aligner. ········ 28

Figure 3-7. Photograph of analysis instruments. (a) 4-point probe, (b) metallurgical microscope, (c) surface profiler. ········ 29

Figure 4-1. Resistivity of Pt/Ti electrode as a function of (a) RF power, (b) substrate temperature. ········ 31

Figure 4-2. Plot of dielectric constant and dissipation factor of PNZST thin film deposited on Pt/Ti/SiO_2/Si. ········ 32

Figure 4-3. Plot of hysteresis curve of PNZST thin film deposited on Pt/Ti/SiO_2/Si. ········ 33

Figure 4-4. Fatigue characteristics of PNZST thin film deposited on Pt/Ti/SiO_2/Si. ········ 34

Figure 4-5. E-J characteristics of the PNZST thin film deposited on Pt/Ti/SiO_2/Si. ········ 35

Figure 4-6. Resistivity of RuO_2 electrode as a function of (a) RF power, (b) substrate temperature. ········ 36

Figure 4-7. Plot of dielectric constant and dissipation factor of PNZST thin film deposited on RuO_2/SiO_2/Si. ········ 37

Figure 4-8. Plot of hysteresis curve of PNZST thin film deposited on $RuO_2/SiO_2/Si$. ········ 38
Figure 4-9. Fatigue characteristics of PNZST thin film deposited on $RuO_2/SiO_2/Si$. ·· 39
Figure 4-10. E-J characteristics of the PNZST thin film deposited on $RuO_2/SiO_2/Si$. ·· 40
Figure 4-11. Resistivity of RuO_2/Pt/Ti electrode as a function of (a) RF power, (b) substrate temperature. ········ 41
Figure 4-12. Plot of dielectric constant and dissipation factor of PNZST thin film deposited on $RuO_2/Pt/Ti/SiO_2/Si$. ········ 42
Figure 4-13. Plot of hysteresis curve of PNZST thin film deposited on $RuO_2/Pt/Ti/SiO_2/Si$. ········ 43
Figure 4-14. Fatigue characteristics of PNZST thin film deposited on $RuO_2/Pt/Ti/SiO_2/Si$. ········ 44
Figure 4-15. E-J characteristics of the PNZST thin film deposited on $RuO_2/Pt/Ti/SiO_2/Si$. ········ 45
Figure 4-16. Resistivity of LSCO electrode as a function of (a) RF power, (b) substrate temperature. ········ 46
Figure 4-17. Plot of dielectric constant and dissipation factor of PNZST thin film deposited on LSCO/SiO_2/Si. ········ 47
Figure 4-18. Plot of hysteresis curve of PNZST thin film deposited on LSCO/SiO_2/Si. ········ 48
Figure 4-19. Fatigue characteristics of PNZST thin film deposited on LSCO/SiO_2/Si. ·· 49
Figure 4-20. E-J characteristics of the PNZST thin film deposited on LSCO/SiO_2/Si. ·· 50
Figure 4-21. Resistivity of LSCO/Pt/Ti electrode as a function of (a) RF power, (b) substrate temperature. ········ 51
Figure 4-22. Plot of dielectric constant and dissipation factor of PNZST thin film deposited on LSCO/Pt/Ti/SiO_2/Si. ········ 52
Figure 4-23. Plot of hysteresis curve of PNZST thin film deposited on LSCO/Pt/Ti/SiO_2/Si. ········ 53
Figure 4-24. Fatigue characteristics of PNZST thin film deposited on LSCO/Pt/Ti/SiO_2/Si. ········ 54
Figure 4-25. E-J characteristics of the PNZST thin film deposited on LSCO/Pt/Ti/SiO_2/Si. ········ 55
Figure 4-26. XRD patterns of the PNZST thin films deposited at substrate temperature of 500 ℃ as a function of RF power. ········ 58

Figure 4-27. XRD patterns of the PNZST thin films deposited at RF power of 80 W as a function of substrate temperature. ························ 59
Figure 4-28. XRD patterns of the PNZST thin films annealed for 10 seconds as a function of annealing temperature. ························ 61
Figure 4-29. XRD patterns of the PNZST thin films annealed at 650 ℃ as a function of annealing time. ························ 62
Figure 4-30. AFM images of the PNZST thin films annealed for 10 seconds as a function of annealing temperature. ························ 64
Figure 4-31. AFM images of the PNZST thin films annealed at 650 ℃ as a function of annealing time. ························ 65
Figure 4-32. Mean roughness of the PNZST thin films as a function of (a) annealing temperature, (b) annealing time. ························ 66
Figure 4-33. Plot of dielectric constant and dissipation factor of PNZST thin films (a) as-deposited, (b) annealed for 5 sec., (c) annealed for 10 sec., (d) annealed for 15 sec. at 650 ℃. ························ 68
Figure 4-34. Plot of dielectric constant and dissipation factor of PNZST thin films annealed for 10 sec. at (a) room temperature, (b) 600 ℃, (c) 650 ℃ (d) 700 ℃. ························ 70
Figure 4-35. Plot of hysteresis curve of PNZST thin films annealed at 650 ℃ for various annealing time. ························ 73
Figure 4-36. Plot of hysteresis curve of PNZST thin films annealed for 10 sec. at various annealing temperature. ························ 74
Figure 4-37. Fatigue characteristics of the PNZST thin films annealed at various temperature for 10 seconds. ························ 75
Figure 4-38. E-J characteristics of the PNZST thin films annealed at various temperature for 10 seconds. ························ 76

Table 3-1. Sputtering conditions of the Pt and Ti thin films. ························ 22
Table 3-2. Sputtering conditions of the RuO_2 and $(La_{0.5}Sr_{0.5})CoO_3$ thin films. ························ 22
Table 3-3. Annealing conditions of the electrodes and buffer layers. ························ 23
Table 3-4. Sputtering conditions of the PNZST ferroelectric thin films. ························ 25
Table 3-5. Annealing conditions of the PNZST ferroelectric thn films. ························ 26
Table 3-6. Sputtering conditions of the Pt and SiO_2 thin films. ························ 27

A Study on Preparation and Characteristics of $Pb[(Zr,Sn)Ti]NbO_3$ Thin Films for Ferroelectric Random Access Memory

Choi, Woo-Chang

Department of Electronic Engineering, Graduate School,

Pukyong National University

Abstract

Characteristics of the $Pb_{0.99}[(Zr_{0.6}Sn_{0.4})_{1-x}Ti_{x}]_{0.98}Nb_{0.02}O_3$(PNZST) thin film capacitor for ferroelectric random access memory(FRAM) were investigated. To enhance the microstructural and electrical properties, the PNZST thin films with different dopants and composition ratios were deposited under various gas atmospheres and at different substrate temperature by RF magnetron sputtering method. To improve the crystallinity of thin films, the thin films were annealed at different temperature, time, and atmosphere by rapid thermal process(RTP). The buffer layer that placed under the ferroelectric layer was deposited on $Pt/Ti/SiO_2/Si$ to serve as a tolerable barrier against diffusion of oxygen. The Pt top electrode with the area of 0.25 mm^2 was deposited by a RF magnetron sputtering method and patterned by the lift-off process.

$Pb_{0.99}[(Zr_{0.6}Sn_{0.4})_{0.9}Ti_{0.1}]_{0.98}Nb_{0.02}O_3$ ferroelectric thin film deposited on $(La_{0.5}Sr_{0.5})CoO_3/Pt/Ti/SiO_2/Si$ showed the better properties than the others. When the thin films were deposited at the RF power of 80 W, substrate temperature of 500 ℃, atmosphere of $Ar:O_2$ = 9:0.5, gas pressure of 10 mTorr and then were annealed at 650 ℃ for 10 seconds in oxygen, these films had a good crystallinity and ferroelectric properties. Leakage current characteristic of the thin films was also found to be strongly dependent on the type of the buffer layers and their microstructures. The remanent polarization and coercive field of the PNZST capacitor were about 20 $\mu C/cm^2$ and 50 kV/cm, respectively. The reduction of the polarization after 2.2×10^9 switching cycles was less than 8 %

keyword : FRAM, ferroelectric, PNZST, RTA, buffer layer, thin film, RF magnetron sputtering

I. 서　론

최근에 가장 대표적인 메모리로 사용되고 있는 DRAM은 한 개의 트랜지스터와 한 개의 커패시터로 셀을 구성하는 구조로서, 대용량화가 뛰어나고 비용이 저렴하다는 장점을 갖고 있기 때문에 컴퓨터를 비롯한 각종 전자 및 통신기기에 폭넓게 이용되고 있다. 그러나 화상처리를 비롯하여 고속의 데이터 전송이 요구되는 분야에서는 수 Gbit 정도의 고집적화가 이루어져야 되는데 현재의 SiO_2 절연막을 이용한 DRAM 제조기술로는 대단히 어려울 뿐만 아니라, 휴대형 정보통신기기 및 각종 메모리장치에서는 외부기억장치인 flash EEPROM이 추가로 사용되어야 한다[1-4]. 그리고 DRAM의 고집적화를 위해서는 박막화 및 비유전율이 큰 절연막이 사용되어야 하지만, 기존에 사용되고 있는 SiO_2 계열은 이의 향상이 불가능할 뿐만 아니라, 현재의 마이크로머시닝 기술로서는 거의 한계에 이르고 있다. 또한, DRAM은 휘발성(volatile)이기 때문에 갑작스런 전원 차단시 데이터의 장기보존이 불가능하다. 최근 DRAM의 이러한 단점들을 보완하고, 그와 관련된 응용분야 등에 적극 활용하기 위해, 불휘발성(nonvolatile)의 특성을 가지고 있고, 1Gbit 이상의 고집적화 및 박막화가 가능한 강유전체 박막을 이용한 메모리, 즉 Ferroelectric Random Access Memory(FRAM)에 대한 연구와 검토가 활발히 진행되고 있다[1-16].

종래의 불휘발성 메모리는 중에서는 지금까지 발표된 EEPROM등이 있지만, 고쳐쓰기 회수가 10^6 cycle 정도로서 워크스테이션등의 고성능 제품에 있어서 요구되는 성능을 만족시키지 못한다. 또한, 두개의 트랜지스터로 구성되어 있고, 고내압 회로의 내장도 필요하기 때문에, 저가형 제품의 용도에는 적용이 어렵다. 반면에 FRAM은 주기억과 외부기억을 겸할 수 있고, 전원이 공급되지

않더라도 마치 ROM이나 하드 디스크 및 플로피 디스크처럼 데이터가 보존되는 불휘발성 메모리이기 때문에 카드형태로 갖고 다닐 수 있으며, 휴대형 정보통신기기 및 멀티미디어 기기에 꽂으면 주기억장치의 역할을 할 수 있다. 또한, 직전에 사용했던 소프트웨어가 그대로 보존되어 있기 때문에 전원의 on과 거의 동시에 시스템이 동작가능하며, 부팅시에 소프트웨어를 읽어내기 위해 대기하는 시간이 짧다. 그리고, 3 V 이하의 전원전압에서도 동작 가능하고, 액세스 시간이 100 ns 이하로 아주 빠르며, 구조가 간단하여 초고집적화(1Gbit 이상)가 가능하다[14-16].

우수한 특성의 FRAM 제작을 위한 강유전체 재료들은 막의 피로현상, 누설전류 및 항전계 등이 작아야 하고, 비유전율과 잔류분극 및 기계적 강도가 커야 한다[5-9]. 또한, FRAM에 적용될 하부전극은 강유전체 박막과의 정합성 및 내산화성이 우수하여야 하고, 강유전체와 전극사이의 계면층이 최소한으로 억제되어야 한다. RuO_2상에 증착된 Layered-SBT(Y1) 박막은 피로현상과 누설전류 특성은 우수하나, 잔류분극이 작고, 항전계가 크다고 알려져 있다[1,2]. 페로브스카이트 구조를 가지는 Lead zirconate titanate(PZT)계 박막은 높은 비유전율과 breakdown strength 및 우수한 강유전 특성에 가지므로 1 Gbit급 이상의 고집적 FRAM의 강유전체 박막으로 적용 가능성이 큰 재료중의 하나이다[17-24].

본 논문의 목적은 FRAM용 커패시터에 이용 가능한 lead zirconate titanate (PZT)계 박막을 개발하고, 그 박막의 특성 및 적용 가능성을 분석하는 것이다. 플라즈마의 밀도를 높이기 위하여 자장을 이용하고, 반응 가스인 산소를 활성화시켜 박막의 용이한 조성 조절, 치밀화 및 결정화를 촉진시킬 수 있으며, 공정 단순화 및 다성분계 박막의 증착이 용이한 RF magnetron sputtering 방법으로 PNZ계 박막을 증착하였다. 증착된 박막에 대해 RTA(Rapid Thermal

Annealing) 방법을 이용하여 박막의 증착 및 열처리시 많은 양의 Pb가 휘발되는 문제점을 해결하고자 하였다. PZT계 박막의 결정성과 전기적 특성을 향상시키기 위해 기존의 PZT 재료에 Sn과 Nb등의 불순물을 첨가하여 $Pb_{0.99}Nb_{0.02}[(Zr_{0.6}Sn_{0.4})_{0.9}Ti_{0.1}]_{0.98}O_3$(PNZST) 박막을 증착하였으며, 강유전체의 피로현상 및 누설전류를 개선하고, 강유전체 박막과 전극사이의 계면층 문제를 해결하기 위하여 다양한 전극 및 버퍼층을 이용하였다.

II. 강유전체 커패시터의 특성

1. 강유전체의 결정구조 및 일반론

강유전체는 전계에 의해 반전될 수 있는 자발분극(spontaneous polarization)을 갖는 물질을 말하며, 대부분의 강유전체는 페로브스카이트 구조를 가지고 있다[14-16]. 이러한 강유전체는 두 가지 특성을 가지고 있는데, 첫째는 어떤 특정 온도 이하에서 대칭성을 가지는 결정상태가 불안정해지면서 결정의 특정 방향으로 자발적인 전기분극이 발생하고, 둘째는 외부에서 교류 전기장을 걸어주면 이에 대응하는 전기분극의 벡터 방향이 바뀌는 기본 특성을 가지고 있다[5-7]. 강유전체는 일반적으로 ABO_3의 화학식을 가지고 있으며, A는 큰 이온반경을 가지고 있는 양이온이고, B는 작은 이온반경을 가지고 있는 양이온이며, O는 산소를 나타낸다. ABO_3의 화학식을 가지는 $PbTiO_3$ 강유전체의 결정 구조를 그림 2-1에 나타내었다. 그림 2-1과 같은 페로브스카이트 구조에서의 강유전성은 중앙에 위치한 Ti 양이온 원자와 이를 둘러싸면서 8면체 배위를 하고 있는 6개의 산소 음이온 원자들간의 상대적인 변위에 기인한다고 알려져 있다[1,2]. 또한, 페로브스카이트 화합물의 강유전상은 tetragonal, orthorhombic 혹은 rhombohedral의 결정구조를 가지며, 상유전상에서는 cubic의 결정구조를 가진다. 자발분극의 방향은 각 격자구조의 자발변형과 일치하며, tetragonal 상의 경우에는 [001]방향, rhombohedral 상의 경우에는 [111] 방향, orthorhombic 상의 경우에는 [110] 방향을 갖는다[1,2].

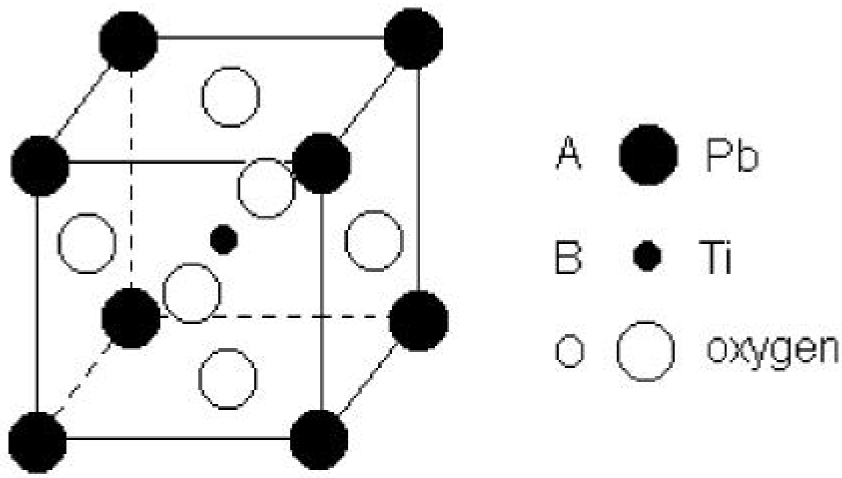


그림 2-1. ABO_3의 페로브스카이트 결정구조
Fig. 2-1. A cubic ABO_3 perovskite structure.

강유전체에서의 전형적인 P vs. E 이력곡선을 그림 2-2에 나타내었다[15-16]. 초기에 전기적 분역(도메인)들이 물질 내에 분포하나 그들이 불규칙적으로 분포하므로 순수 분극(net polarization)은 zero이다. 그러나 전계를 가하면, 전계 방향의 분역들이 성장하여 분극이 비선형적으로 증가하게 된다. 전계를 가한 후, 전계를 제거하여도 분역들이 제자리로 돌아오지 못하는 분극이 존재하는데 이를 잔류분극(remanant polarization)이라 한다. 이 잔류 분극을 없애기 위해서는 처음과 반대 방향의 전계를 가해야 하며, 잔류 분극을 완전히 없애는데 필요한 전계의 세기를 항전계(coercive field)라 한다[1,2,14-16].

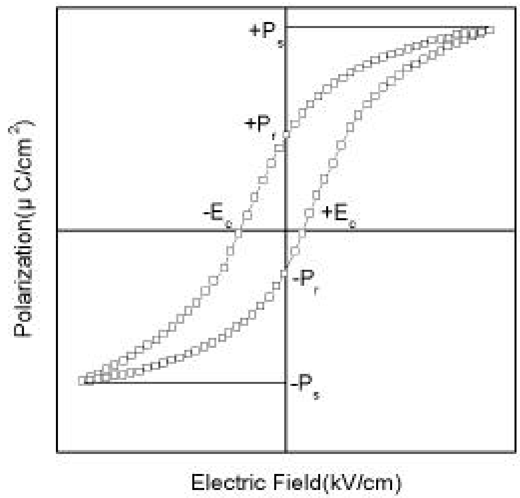


그림 2-2. 강유전체 커패시터의 이력곡선
Fig. 2-2. Hysteresis loop of a ferroelectric capacitor.

$Pb(Zr,Ti)O_3$는 $PbZrO_3$와 $PbTiO_3$의 완전 고형체이며, 상온에서 PZT는 Zr:Ti의 비가 53:47인 상 경계에서, Zr이 풍부한 쪽에서는 rhombohedral, Ti가 풍부한 쪽에서는 tetragonal 구조를 가지고 있으며, 큐리온도 이상의 고온에서는 강유전 특성을 잃고, 상유전 특성을 갖는 cubic 결정이 된다[1,2]. 일반적으로 PZT 박막은 Zr:Ti의 비가 53:47인 상 경계에서 비유전율, 압전 상수, 전기기계 결합계수가 크다고 보고되고 있다. 이러한 상 경계는 비교적 넓은 조성 범위에서 tetragonal 상과 rhombohedral 상이 공존하는 영역으로 되어 있으며, 이러한 상 공존영역은 많은 연구자들에 따라 $PbTiO_3$의 양이 2 mol%에서 15 mol%까지 차이가 있다[10-13].

유전체에 있어서 전기 변위와 전계의 관계는 다음과 같다[1].

$$D = \varepsilon_0 E + P = \varepsilon_r E \tag{1}$$

$$P = (\varepsilon_r - \varepsilon_0)E = \varepsilon_0(k - 1)E \tag{2}$$

여기서, ε_r와 ε_0는 각각 물질과 진공의 permitivity($\varepsilon_0 = 8.854 \times 10^{-14}$F/cm)이고, k는 비유전율이다. 여기에서 $\varepsilon_0 E$ 값이 P 값보다 매우 작으므로 무시할 수 있으므로, 위 식을 다음과 같이 쓸 수 있다.

$$D \fallingdotseq P = \varepsilon' E = \varepsilon_0 k E \tag{3}$$

식 (3)으로부터 $\varepsilon_0 k$가 P vs. E 곡선의 기울기에 해당함을 알 수 있고, 그림 2-2에서와 같이, P vs. E 곡선이 비선형적이므로 비유전율은 전계의 크기에 따라 변하는 값은 갖는다.

자발 분극 및 비유전율 k는 전계의 세기뿐만 아니라 온도에 따라서도 변화한다. 일반적인 경우, 큐리온도 이하에서는 강유전 상을 나타내고, 그 온도 이상에서는 상유전 상을 보인다. 비유전율의 경우, 강유전 상에서는 비유전율이 온도에 따라 증가하다가 큐리온도에서 급격히 증가하고, 큐리온도 이상의 상유전 상에서는 다음과 같은 Curie-Weiss 법칙을 만족하면서 온도에 따라 감소한다. 여기서 C는 Curie 상수, T_c는 Curie 온도이다[1-4].

$$k = C/(T - T_c) \tag{4}$$

2. 강유전체 커패시터의 기본 모델

강유전체 커패시터에서 비유전율은 계면층과 강유전체의 두께에 따라서 크게 달라지고, 커패시터의 내부 전계(local field)는 항전계(E_c)에 큰 영향을 미친다. 이는 그림 2-3에서와 같이 계면층을 고려한 강유전체 커패시터의 모델에서 정의될 수 있다. 2-3(a)는 강유전체와 전극 사이의 원자 확산에 의해 생성된 계면층을 고려한 것이고, 2-3(b)는 그 등가회로를 나타낸 것이다[1,2].

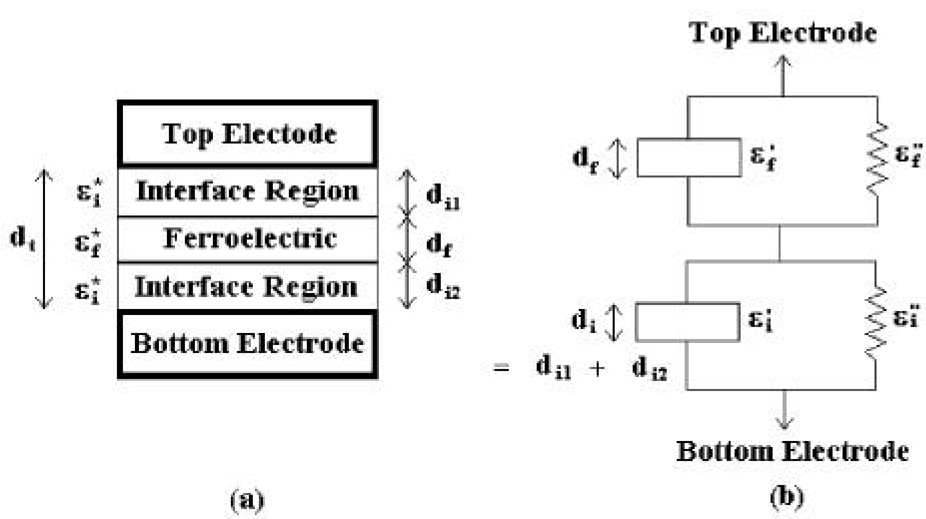


그림 2-3. 강유전체 커패시터의 기본모델. (a) 계면층이 존재하는 강유전체 커패시터의 모델, (b) 계면층을 고려한 강유전체 커패시터의 등가회로

Fig. 2-3. The basis of (a) the two-layer capacitor model, and (b) the electrical representation of a ferroelectric capacitor with an interface layer between the electrode.

그림 2-3에서, d_f의 두께를 가지는 강유전체의 비유전율(ε_f^*)은 $\varepsilon_f' - i\varepsilon_f''$, d_i의 두께를 가지는 계면층의 비유전율(ε_i')은 $\varepsilon_i' - i\varepsilon_i''$로 각각 표현된다. 또한, 커패시터의 전체 비유전율(ε_m^*)은 $\varepsilon_m' - i\varepsilon_m''$, 전체 두께($d_t$)는 $d_i + d_f$가 된다. 전체 강유전체 커패시터의 비유전율은 유전체내의 커패시턴스와 저항성분을 고려하여 식 (5)와 같이 표현되며, 식 (6)과 (7)에서 표현되는 R은 유전체의 커패시턴스를, I는 저항성분을 나타낸 것이다. 이 식에서 정의한 저항성분은 유전 손실에 해당되는 값이다[2].

$$\varepsilon_m' = \frac{R}{R^2 + I^2} \qquad \varepsilon_m'' = \frac{I}{R^2 + I^2} \tag{5}$$

$$\text{where,} \qquad R = \frac{d_i}{d_t}\left(\frac{\varepsilon_i'}{\varepsilon_i'^2 + \varepsilon_i''^2} - \frac{\varepsilon_f'}{\varepsilon_f'^2 + \varepsilon_f''^2}\right) + \frac{\varepsilon_f'}{\varepsilon_f'^2 + \varepsilon_f''^2} \tag{6}$$

$$\text{and} \qquad I = \frac{d_i}{d_t}\left(\frac{\varepsilon_i''}{\varepsilon_i'^2 + \varepsilon_i''^2} - \frac{\varepsilon_f''}{\varepsilon_f'^2 + \varepsilon_f''^2}\right) + \frac{\varepsilon_f''}{\varepsilon_f'^2 + \varepsilon_f''^2} \tag{7}$$

여기서, 유전체내의 유전 손실이 없다면, $\varepsilon_i'' = \varepsilon_f'' = 0$이 되므로, 식 (5)는 식 (8)과 같이 표현될 수 있다. 식 (8)에서와 같이 전체 두께(d_t)가 두꺼워지고, 계면층의 두께(d_i)가 얇아질수록 전체 비유전율(ε_m^*)은 강유전체의 비유전율(ε_f^*)과 유사한 값을 가지게 된다.

$$\frac{1}{\varepsilon_m'} = R = \frac{d_i}{d_t}\left(\frac{1}{\varepsilon_i'} - \frac{1}{\varepsilon_f'}\right) + \frac{1}{\varepsilon_f'} \qquad \varepsilon_m'' = 0 \tag{8}$$

강유전체와 전극 사이에 존재하는 계면층은 커패시터의 내부 전계에 큰 영향을 미치고, 이는 커패시터의 항전계를 증가시킨다고 알려져 있다[5-7]. 계면층이 존재하는 강유전체 커패시터에 전계가 가해지면, 대부분의 전압 강하는 계면층(저유전체)에서 발생한다. 그림 2-3의 모델에서 강유전체 커패시터의 전계는 계면층과 강유전체간의 비유전율의 비에 따라서 식 (9)와 같이 감소하고, 항전계는 식 (10)과 같이 표현되며, 유전 손실이 없다고 가정할 경우, 식 (11)과 같이 나타낼 수 있다. 식 (10)과 (11)에 따르면, 전체 두께(d_t)가 증가할수록 항전계(E_c)가 감소하면서 강유전체의 항전계(E_{c0})와 유사해진다. 하지만, 일반적으로 항전계는 후막에서 $d_t^{(-1/3)}$, 박막에서 $d_t^{(-4/3)}$의 비율로 감소한다고 알려져 있다[1,2].

$$E_f = (\varepsilon_i' / \varepsilon_f')E_i \tag{9}$$

$$E_C = E_{C0}\sqrt{\varepsilon_f'^2 + \varepsilon_f''^2}\,\sqrt{R^2 + I^2} \tag{10}$$

$$E_C = E_{C0}\varepsilon_f'\left[\frac{d_i}{d_t}\left(\frac{1}{\varepsilon_i'} - \frac{1}{\varepsilon_f'}\right) + \frac{1}{\varepsilon_f'}\right] \tag{11}$$

3. 강유전체 커패시터의 해결 과제

강유전체 박막에 이용할 전극 물질의 선택 및 관련 공정은 강유전체 박막의 실용화에 있어서 해결해야 하는 문제점 중의 하나이다. 대부분의 강유전체는 복합 산화물로 구성되어 있어서, 실리콘 상에 강유전체 박막을 형성하는 경우에는 실리콘과 강유전체 박막 계면에 SiO_2와 같은 저유전체가 형성되어 전체 박막의 비유전율을 급격히 감소시키며, 박막 증착시 실리콘 및 강유전체를 구성하고 있는 원소들의 상호 확산에 의해 페로브스카이트의 안정된 형성을 방해하는 문제점이 있다[25-32]. 따라서 실리콘 기본 공정에 강유전체를 적용하기 위해서는 다음과 같은 요구 조건을 만족시키는 전극 재료의 개발 연구가 병행되어야 한다[14-16].

(1) Si 및 강유전체 원소에 대한 diffusion barrier

(2) 내 산화성(계면 산화막 방지)

(3) 전도도

(4) Adhesion

(5) 강유전체와의 작은 입자 불일치

(6) 식각등 가공성의 우수

강유전체 전극의 재료로는 platinum(Pt), iridium(Ir), gold(Au)등의 금속 전극과 ruthenium oxide(RuO_2), iridium oxide(IrO_2), indium tin oxide(ITO), (La,Sr)CoO_3 (LSCO)등의 전극 개발에 관한 연구가 활발히 진행되고 있다[33-50]. 이중에서 가장 많이 연구되어지는 전극 재료는 Pt, RuO_2 및 LSCO이다.

Pt는 내산화성이 우수하며, PZT 및 BST와의 격자 불일치가 작아서 강유전

체의 전극 재료로 널리 사용되고 있다[35]. 또한 Pt의 일함수는 약 5.2 - 5.5 eV로서 다른 전극 재료들에 비하여 PZT 및 PLZT등의 유전체와 높은 shottky barrier height를 갖는다[35-38]. 따라서 FRAM 커패시터와 같이 낮은 누설전류 특성이 중요한 소자에 적용이 가능한 전극 재료이다. 그러나 Pt는 Si과의 adhesion이 나쁘며, 증착시 compressive stress에 의해 Pt 표면에 hillock이 생겨 전기적 특성의 우수하지 못하고, 또한 patterning을 위한 식각 공정의 어려움등의 많은 문제점들을 가지고 있으나, 최근에는 이러한 문제점들을 해결하기 위한 많은 연구들이 진행되고 있다[38,39]. Pt의 adhesion을 향상시키기 위하여 Si와 Pt 사이에 Ti, TiN, Ta등의 adhesion 층에 대한 연구가 진행되고 있으나, 이러한 adhesion 층들도 silicide의 형성 및 계면 산화막등의 많은 문제점을 가지고 있다. 그림 2-4는 Pt/Ti의 전극구조에서 산소의 확산과 Ti의 out-diffusion에 의해 계면층이 생성되는 것을 나타내고 있다. 그림 2-4에서와 같이 Pt는 내산화성이 우수하여 산화가 잘 이루어지지 않는 반면에, Ti는 산화성이 매우 우수하여 강유전체 내에 존재하는 산소와 활발히 반응한다. 이와 같이 산소의 확산에 의하여 PZT 박막내의 산소결핍 현상 및 전극과 강유전체 사이의 계면층이 생성되고, Ti의 out-diffusion에 의하여 PZT내의 Ti 양이 증가하여 화학론적 양론비가 일치하지 않는 문제점이 생긴다.

RuO_2와 LSCO는 최근 들어 Pt와 함께 가장 활발히 연구되고 있는 재료이다[44-50]. 이러한 산화물계의 기판은 Pt에 비하여 식각이 수월하며, 피로 특성이 우수하다는 장점을 가지고 있으나, Pt에 비하여 PZT, PLZT와의 schottky barrier height가 낮아 누설전류 특성이 나쁘다는 문제점이 있다. 강유전체를 반도체 소자에 응용하기 위해서는 강유전체 물질의 상호 확산을 방지하면서 강유전 특성을 유지할 수 있는 전극 구조의 개발이 절실히 요구된다.

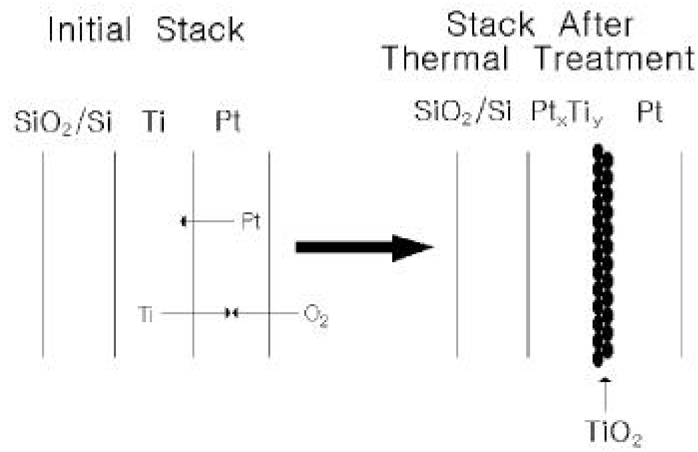


그림 2-4. Pt/Ti 전극구조에서 산소와 Ti의 확산과 상호 반응도
Fig. 2-4. Diagram of oxygen and titanium diffusion and subsequent reactions for a Pt/Ti electrode stack.

강유전체 박막에 반복적인 전계를 인가하면, 분극 반전이 거듭됨에 따라 잔류 분극 및 포화 분극이 감소하는 현상을 피로라 한다[1,2]. 피로의 원인은 분극 반전을 반복하는 동안에 PZT와 전극의 계면에서 PbO가 빠져나가서 생성된 계면 결함층이 두꺼워지기 때문이고, 또한 박막내의 mobile 전하들이 이동하여 전극과 박막의 계면이나 grain boundary, 또는 도메인 boundary에 포획됨으로써 박막내에 local field를 상쇄하기 때문인 것으로 추측되고 있다[1,2]. 그림 2-5는 강유전체 내의 도메인을 나타낸 것으로 포획된 전하들이 도메인 boundary에 존재하는 것을 볼 수 있다. 그림 2-5에서와 같이 전하들은 도메인 boundary에 집중적으로 포획되며, 특히 전극과 강유전체의 계면에서 활발히 일어난다[2]. FRAM에서는 피로의 개선이 FRAM의 실용화의 관건이라고 볼 수 있으며, 이

러한 피로의 문제를 해결하고자 많은 연구들이 진행되고 있다[29-52]. 전극 물질로 RuO_2[29], IrO_2[30,41], CeO_2[27,28,39], LSCO[31,46]등의 연구, 강유전체 재료로 layered-SBT(Y1) 재료의 연구[51,52], La등의 도핑에 따른 피로 특성 향상 등의 보고가 있으나, 현재까지 뚜렷한 연구 성과는 발표되지 않고 있다.

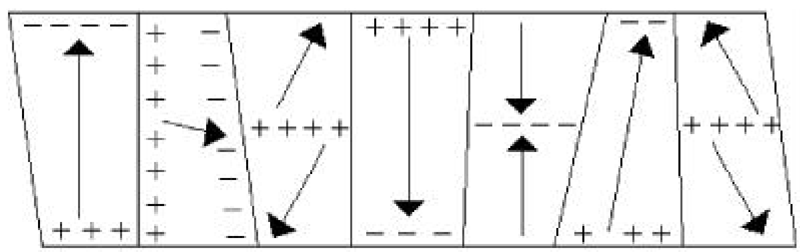


그림 2-5. 포획된 전하들이 존재하는 도메인의 개략도
Fig. 2-5. Schematic diagram of a possible domain configuration in which trapped charge pins domains.

강유전체를 FRAM에 적용하기 위하여 해결되어야 할 또 다른 문제점은 imprint 현상이다. Imprint 현상은 강유전체 박막과 전극 사이의 계면에 전하가 포획되면서, 전계축을 따라서 이력곡선이 이동되어 비대칭적인 곡선을 보이는 것이다. 그림 2-5에서와 같이 포획된 전하가 음전하인 경우에는 이력곡선이 음의 전계축 방향으로 이동된다. 또한, 계면에서의 음전하는 전극의 일함수를 낮추기 때문에 누설전류가 증가하는 특성을 나타낸다. 반면에, 포획된 전하가 양전하인 경우에는 양의 방향으로 이동되며, 누설전류가 감소하는 경향을 보인다. Imprint 현상으로 인하여 이력곡선이 이동되면, 항전계의 값이 달라져서 메모리의 값을 read/write 할 때 bit error가 발생한다. 이러한 문제점은 강유전체에 donor를 도핑하거나, 적절한 전극으로 최소화할 수 있다고 알려져 있다[1,2].

전형적인 강유전체는 90° 분극 반전을 일으키므로 큰 내부 stress가 발생되는 반면에 반강유전체는 180° 분극 반전만을 일으키기 때문에 내부 stress가 거의 발생되지 않는다[17-24]. 또한, 이러한 반강유전체는 적합한 원소를 도핑한 후, 적절한 증착조건과 열처리 조건에서 제조되면, 강유전 특성을 가진다고 알려져 있다[17-24]. 그림 2-6은 반강유전체 박막의 전형적인 이중 이력곡선을 나타낸 것인데, 그림에서와 같이 반강유전체의 경우 잔류분극이 존재하지 않아서 그 자체로는 메모리로의 적용이 힘들다.

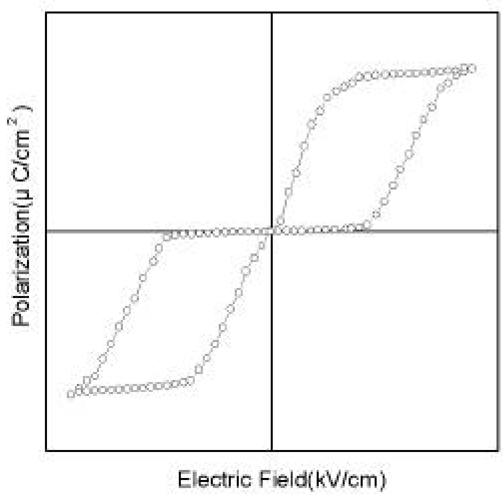


그림 2-6. 반강유전체 커패시터의 이중 이력곡선
Fig. 2-6. Double hysteresis loop of a anti-ferroelectric thin films.

4. 강유전체 박막의 증착방법

PZT계 박막은 sol-gel, sputtering 및 MOCVD(metal organic chemical vapor deposition) 등의 방법으로 많은 연구가 진행되어 오고 있다[51-62]. Sol-gel 방법은 조성의 조절이 용이하다는 장점이 있는 반면에 100 nm 이하의 얇은 박막을 얻기 어려우며, 큰 단차를 가지고 있는 소자의 경우에서는 균일한 박막을 얻기 어렵다는 문제점이 있다[31,53,57]. Sputtering 방법은 공정이 간단하여 다성분계 박막의 증착에 유리하다는 장점이 있어 가장 널리 사용되어지는 방법이다[54,56-61]. MOCVD 방법은 step coverage와 양산성이 우수하다는 큰 장점을 가지고 있으나, 현재까지 안정된 metal organic source가 개발되지 않아 공정상의 재현성 문제점과 공정이 복잡하다는 문제점을 가지고 있다[52,55,61].

RF sputtering 법은 ion beam sputtering 법과 함께 가장 널리 사용되고 있는 물리적 증착법이다. 특히 타겟에 자장을 형성시켜 플라즈마를 타겟에 집중시킴으로서 sputtering 효율을 높인 magnetron sputtering 방법이 가장 널리 사용되고 있다[60-70]. 이러한 magnetron sputtering 방법은 플라즈마내에서의 전자 이동거리가 길어져 3 mTorr 내외의 저압에서도 sputtering이 가능하여 불순물이 적고 치밀한 박막을 얻을 수 있는 장점도 가진다. PZT 등의 산화물 유전체 박막을 제조하는 방법으로는 세라믹과 같은 절연성 타겟을 RF 플라즈마를 이용하여 sputtering 하는 방법과 금속 타겟을 DC 플라즈마를 이용하여 reactive sputtering하는 방법으로 크게 나눌 수 있는데, 일반적으로 magnetron sputtering 방법과 reactive sputtering 방법을 합친 방법이 널리 사용되고 있다[65-70]. 이 방법의 경우에서는 sputtering 가스로 Ar을 사용하고, reactive gas로 O_2를 사용하

는데, sputtering 가스에 의해서 sputtering되어진 atom들은 기판에서 산소와 반응하여 산화물을 형성하게 된다. DC sputtering의 경우에는 타겟이 전도체이어야 하므로 세라믹 타겟은 사용할 수 없고, 금속 타겟을 사용하여야 하는데, 이러한 금속 타겟에는 합금 타겟을 이용하거나 각 원소별로 독립적인 타겟을 이용한다. 반면에, 세라믹 타겟을 사용할 때는 Pb의 높은 휘발성 때문에 생기는 PZT 박막의 Pb 결핍 현상을 막기 위하여 약 10 20% 정도의 과잉 PbO를 함유한 산화물 타겟을 이용한다. 각 타겟을 사용함에 있어서 장단점을 비교하면 다음과 같다[61-65]. 금속 타겟의 경우, 원소별로 독립적인 타겟을 이용할 수 있어 박막의 조성 변화를 용이하게 할 수 있다는 장점이 있지만, 타겟 표면에 산화물이 형성되어 급격히 sputtering rate이 감소하는 'poisoning' 현상이 생기는 문제점이 있다. 반면에, 세라믹 타겟의 경우, Ar^+가 타겟에 충돌할 때 발생되는 음이온(O^-)들에 의해서, 증착되어진 박막이 re-sputtering되어 박막의 조성이 변하는 문제점, 금속 타겟에 비하여 열전도도가 낮아서 장시간 sputtering할 경우에는 타겟에 심한 균열이 생기는 문제점 등이 있다[66-71].

III. PNZST 커패시터의 제작 및 측정

본 논문에서는 강유전체 커패시터의 강유전 특성을 개선하고, 강유전체 박막과 전극의 계면층 문제를 해결하기 위하여 하부전극으로 Pt/Ti, RuO_2/Pt 및 (La,Sr)CoO_3/Pt 등의 다중전극을 이용하였다[23,24]. 그리고, PZT계 강유전체 박막의 결정성과 전기적 특성을 향상시키기 위해 기존의 PZT 재료에 Sn과 Nb등의 불순물을 첨가하여 RF magnetron sputtering 방법을 이용하여 $Pb_{0.99}Nb_{0.02}[(Zr_{0.6}Sn_{0.4})_{0.9}Ti_{0.1}]_{0.98}O_3$(PNZST) 박막을 증착하였다. 또한, 박막의 결정성 및 안정성을 향상시키기 위해 다양한 조건에서 급속 열처리를 한 후, XRD 및 AFM 등의 장치를 이용하여 박막의 결정성을 분석하였다. 그런 다음, 열처리된 강유전체 박막상에 원형형태(직경 0.25 mm^2)의 상부전극을 증착하여 커패시터를 완성한 후, 항전계, fatigue, 이력곡선, 잔류분극, 누설 전류 등의 특성을 조사하였다[23,24,72-74]. 그림 3-1은 본 연구에서 제작한 PNZST 커패시터의 제작공정을 나타낸 것이다.

(a) (100) 방향의 p-type Si 이용

(b) p-type Si에 습식산화

(c) 하부전극 증착

(d) RuO_2, LSCO 등의 버퍼층 증착

(e) PNZST 강유전체 박막의 증착

(f) Pt 상부전극 증착 및 패터닝

(g) passivation 막(SiO_2) 증착

(h) contact hall 패터닝 및 silver wire 연결

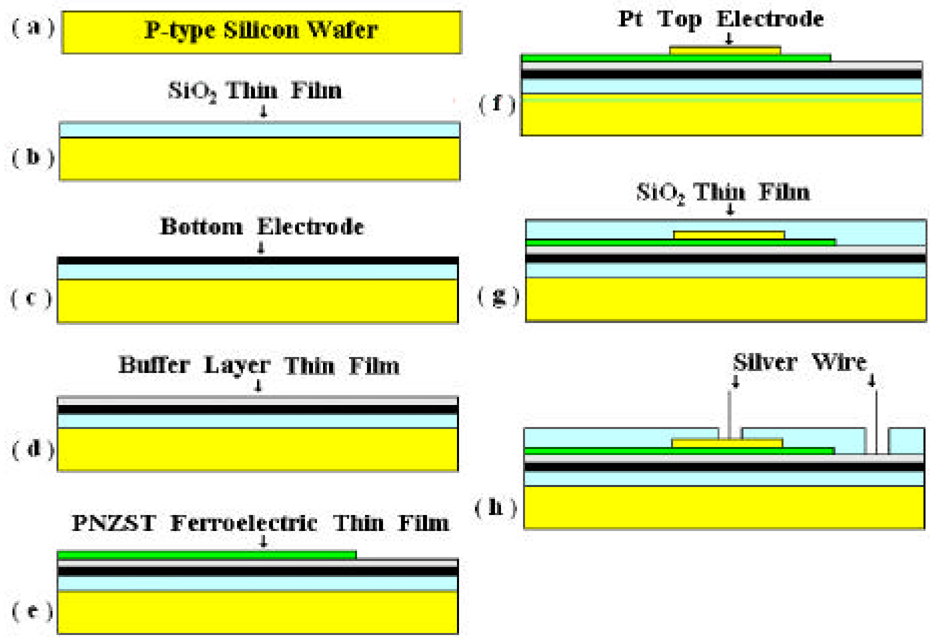


그림 3-1. PNZST 커패시터의 제작 공정
Fig. 3-1. Fabrication steps of the PNZST capacitors.

1. 전극용 타겟 제작 및 하부전극의 증착

1.1. 전극용 타겟의 제작

전극 물질의 종류와 전극 제작방법은 강유전체 박막의 피로현상에 많은 영향을 미친다[23,24,72-74]. 특히, 전극과 강유전체 물질간의 계면층에 생기는 전하 charging 문제와 비정합성은 FRAM의 성능을 결정한다. 따라서, 본 연구에서는 전하 charging의 문제와 비정합성의 영향을 최소화하고 강유전체 박막의 stress를 줄이기 위해 강유전체 박막과 SiO_2/Si 기판 사이에 Pt/Ti의 금속 전극 및 RuO_2, $(La_{0.5}Sr_{0.5})CoO_3$등의 금속산화물들을 사용하였다. 그림 3-2는 이러한 박막들의 증착에 필요한 타겟의 제작 공정을 나타낸 것이다[41].

Raw material

↓

Weighing

↓

Mixing — 2 hrs.

↓

Calcining — 750 ℃, 3 hrs.

↓

Grinding — 2 hrs.

↓

Pressing — 1000 kg/cm^2, 2"

↓

Sintering — 1050 ℃, 5 hrs.

그림 3-2. **타겟의 제작 공정**

Fig. 3-2. Fabrication steps of the target.

금속산화물 전극으로 이용될 재료는 그 자체가 PNZST와 동일한 구조를 가지는 산화물이기 때문에 전하 charging 문제와 비정합성의 영향을 최소화할 수 있다고 생각된다. 그러나, 금속 전극보다 금속산화물을 전극으로 사용하게 되면 FRAM을 동작시키는데 더 큰 항전압이 필요하므로 본 연구에서는 Pt를 사용하여 Pt/Ti, RuO_2/Pt/Ti, LSCO/Pt/Ti등의 다중 구조를 가지는 전극도 함께 제작하였다. 또한, 전극의 증착 조건을 다양하게 바꾸어 가며, 강유전체 박막과의 문제점들을 최소화하여 박막의 피로현상을 최소화되도록 하였다. RuO_2 및 $(La_{0.5}Sr_{0.5})CoO_3$(LSCO) 타겟은 RuO_2, La_2O_3, Sr_2O_3, CoO_3 등의 분말을 이용하여 제작하였고, Pt 및 Ti 타겟은 순수한 금속 타겟을 이용하였다[23,24,72-74].

이러한 분말들을 2인치 타겟의 크기에 적당하도록 각각 적당한 무게와 비율로 측량하여 마노유발에서 3시간 정도 혼합 분쇄하고, 750 ℃의 공기 중에서 3시간 하소한 다음, 다시 2시간 정도 혼합 분쇄한 후, 1,000 kg/cm^2으로 압축하여 원판 형태로 성형하였다. 이들을 1050 ℃의 공기 중에서 5시간 소결하여 직경이 2 인치이고, 두께가 6 mm 정도인 타겟들을 제작하였다[23,24,72-74].

1.2. 전극의 증착 및 열처리

표 3-1 및 3-2는 버퍼층 및 전극의 증착조건을 각각 나타낸 것이다. Sputtering은 진공 chamber 내에서 타겟과 기판이 서로 마주보도록 위치(on axis)시켰으며, 타겟과 기판과의 간격은 막의 균일성을 관찰하면서 4 10 cm의 범위가 되도록 조절하였다. 기판온도는 PBN 히터를 이용하여 다양하게 조절하고, 그 값은 CA(chromel-alumel) 열전대를 이용해서 측정하였다. 또한, 증착된 박막의 결정화와 안정화를 위해 furnace에서 표 3-3과 열처리하였다[23,24,72-74].

표 3-1. Pt와 Ti 박막의 스퍼터링 조건

Table 3-1. Sputtering conditions of Pt and Ti thin films.

		Pt	Ti
RF power	:	45 150 W	80 W
Substrate	:	Ti/SiO_2/Si	SiO_2/Si
Substrate temp.	:	350 550 ℃	500 ℃
Base Pressure	:	1×10^{-6} Torr	1×10^{-6} Torr
Gas Pressure	:	10 mTorr	10 mTorr
Gas atmospheric	:	Ar	Ar
Thickness	:	150 nm	50 nm
Cooling	:	natural cooling	natural cooling

표 3-2. RuO_2와 $(La_{0.5}Sr_{0.5})CoO_3$ 박막의 스퍼터링 조건

Table 3-2. Sputtering conditions of RuO_2 and $(La_{0.5}Sr_{0.5})CoO_3$ thin films.

		RuO_2	$(La_{0.5}Sr_{0.5})CoO_3$
RF power	:	30 80 W	45 150 W
Substrate	:	Pt/Ti/SiO_2/Si, SiO_2/Si	Pt/Ti/SiO_2/Si, SiO_2/Si
Substrate temp.	:	300 500 ℃	300 500 ℃
Base Pressure	:	1×10^{-6} Torr	1×10^{-6} Torr
Gas Pressure	:	10 mTorr	10 mTorr
Gas atmospheric	:	Ar:O_2 = 1:1, 0:1	Ar:O_2 = 1:0, 0:1
Thickness	:	100, 150 nm	100, 150 nm
Cooling	:	natural cooling	natural cooling

표 3-3. **전극과 버퍼층의 열처리 조건**

Table 3-3. Annealing conditions of electrodes and buffer layers.

	Atmospheric gas	Temperature	Time
Pt/Ti	N_2	950 ℃	60 min.
RuO_2	O_2	650, 700 ℃	60 min.
$(La,Sr)CoO_3$	O_2	700 ℃	30 min.

2. PNZST 타겟 제작 및 강유전체 박막의 증착

2.1. PNZST 타겟 제작

PNZST 강유전체 박막을 증착하기 위한 $Pb_{0.99}[(Zr_{0.6}Sn_{0.4})_{0.9}Ti_{0.1}]_{0.98}Nb_{0.02}O_3$ 타겟은 10 mole%의 과잉 PbO를 첨가하여 제작하였다[23,24,72-74]. 10 mole%의 과잉 PbO를 첨가한 첫 번째 이유는 박막의 증착 또는 열처리시 휘발되는 Pb를 보상하기 위해서이고, 두 번째 이유는 PZT계 박막의 증착 초기에 PbO가 부족할 경우 파이로클로어 상이 우선 배향된다고 알려져 있고, 이는 페로브스카이트 상의 배향을 억제하기 때문에 증착 초기에 파이로클로어 상의 배향을 억제하기 위해서이다[1,2].

PbO, Nb_2O_3, SnO_2, ZrO_2, TiO_2등의 분말들을 전체무게가 각각 90 g 정도가 되도록 필요한 비율로 측량하여 마노유발에서 3시간 정도 혼합 분쇄하고, 750 ℃의 공기 중에서 4시간 하소한 다음, 다시 2시간 정도 혼합 분쇄한 후, 1000 kg/cm^2으로 압축하여 원판 형태로 성형하였다. 이들을 950 ℃의 공기 중에서 3시간 소결하여 직경이 2 인치이고, 두께가 6 mm 정도인 타겟들을 제작하였다.

2.2. PNZST 박막의 증착 및 열처리

표 3-4는 PNZST계 박막의 증착조건을 나타낸 것이고, 본 연구에서 사용된 RF magnetron sputtering 장치는 그림 3-3에 나타내었다. 그림 3-3에서와 같이, 플라즈마 가스로 사용하기 위한 Ar은 타겟 부위로 흐르도록 하였다. 또한, 증착되어진 박막이 re-sputtering되어 박막의 조성이 변하는 문제점을 억제하기 위해, 산소는 기판 주변에 흐르도록 하였다[23,24,72-74]. 증착된 PNZST계 박막의 급속 열처리 조건은 표 3-5에 나타내었으며, 그 장치는 그림 3-4에 나타내었다

표 3-4. PNZST 강유전체 박막의 스퍼터링 조건

Table 3-4. Sputtering conditions of PNZST ferroelectric thin films.

RF power	:	PNZST Target - 60, 70, 80, 90, 100 W
Substrate	:	$Pt/Ti/SiO_2/Si$, $RuO_2/SiO_2/Si$, $RuO_2/Pt/Ti/SiO_2/Si$
		$(La_{0.5}Sr_{0.5})CoO_3/SiO_2/Si$, $(La_{0.5}Sr_{0.5})CoO_3/Pt/Ti/SiO_2/Si$
Substrate temp.	:	350, 400, 450, 500, 550 ℃
Base vacuum	:	1×10^{-6} Torr
Gas Pressure	:	10 m Torr
		Ar : O_2 (9 : 0.5)
Deposition rate	:	8 10 Å/min
Film thickness	:	200 nm
Cooling	:	natural cooling

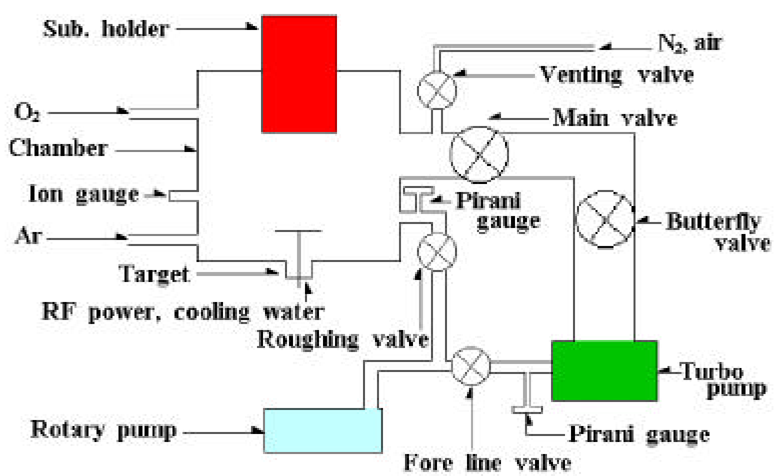


그림 3-3. RF magnetron sputtering 장치의 개략도

Fig. 3-3. Schematic diagram of RF magnetron sputtering system.

표 3-5. PNZST **강유전체 박막의 열처리 조건**

Table 3-5. Annealing conditions of PNZST ferroelectric thin films.

	Conditions
Atmospheric gas	O_2
Temperature	550, 600, 650, 700 ℃
Time	5, 10, 15, 20, 30 sec.

그림 3-4. **급속열처리 장치의 사진**

Fig. 3-4. Photograph of Rapid Thermal Process(RTP) system.

3. PNZST 커패시터의 제작

PNZST 커패시터의 상부전극은 Pt 타겟과 RF magnetron sputtering을 이용하여 실온, 50 W에서 100 nm의 두께로 증착하였다. 상부전극의 패터닝은 lift-off 방법 및 mask aligner 장치를 이용하여 0.25 mm^2 크기의 원형으로 형성하였다 [23,24,72-74]. 또한, 소자를 보호하기 위한 passivation 층은 SiO_2를 증착하였고, 증착된 SiO_2 막을 패터닝한 후, silver wire로 contact 하였다. 표 3-6은 Pt 상부전극과 SiO_2 층의 증착조건을 나타낸 것이고, 그림 3-5과 그림 3-6은 lift-off 공정 및 패터닝을 위한 mask aligner 장치를 각각 나타낸 것이다.

표 3-6. Pt와 SiO_2 박막의 스퍼터링 조건
Table 3-6. Sputtering conditions of Pt and SiO_2 thin films.

		Pt	SiO_2
RF power	:	80 W	150 W
Substrate	:	PNZST/buffer layer/	Pt/PNZST/buffer layer/
	:	electrode/SiO_2/Si	electrode/SiO_2/Si
Substrate temp.	:	room temperature	350 ℃
Base Pressure	:	1×10^{-6} Torr	1×10^{-6} Torr
Gas Pressure	:	10 mTorr	10 mTorr
Gas atmospheric	:	Ar	Ar
Thickness	:	100 nm	1 μm
Cooling	:	natural cooling	natural cooling

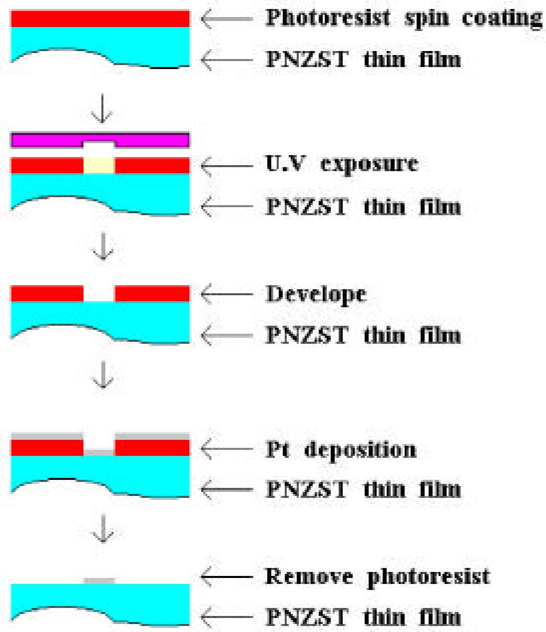


그림 3-5. Lift-off **공정**
Fig. 3-5. Lift-off process.

그림 3-6. **마스크 얼라이너의 사진**
Fig. 3-6. Photograph of mask aligner.

4. 측정

제작된 박막의 결정성 조사를 위하여 X-Ray Diffractometer(XRD) 분석을 하였다. X선은 Cu-Kα1을 이용하여 2θ = 20 50°까지 2°/min의 속도로 scanning하였으며, tube의 전압과 전류는 각각 45kV 및 25mA에서 측정하였다. 또한, 박막의 미세구조 분석은 Atomic Force Microscope(AFM)를 이용하였다.

제작된 커패시터의 비유전율 및 누설전류는 impedance analyzer를 이용하여 측정하였고, 이력특성 및 fatigue 특성은 Sawer-Tower 회로를 이용한 ferroelectric tester로 측정하였다. 또한, 그림 3-7의 각종 측정장치들을 이용하여 전극의 비저항, 전극의 표면상태, 및 박막의 두께를 각각 측정하였다[23,24,72-74]. 그림 3-7(a)는 four-point probe이고, (b)는 금속 현미경이며, (c)는 surface profiler 장치를 각각 나타낸 것이다.

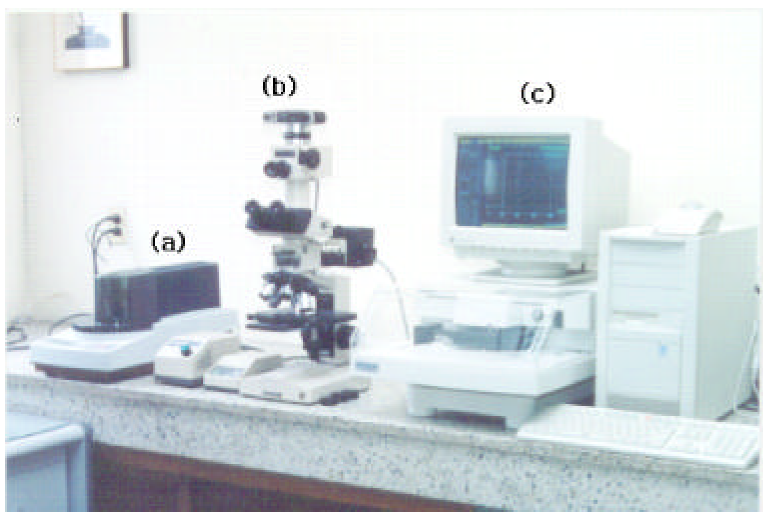


그림 3-7. 측정 장치들의 사진. (a) four-point probe, (b) metallurgical microscope, (c) surface profiler.

Fig. 3-7. Photograph of analysis instruments. (a) four-point probe, (b) metallurgical microscope, (c) surface profiler.

IV. 결과 및 고찰

1. 하부 전극에 따른 PNZST 커패시터의 특성

1.1. Pt/PNZST/Pt/Ti/SiO_2/Si 커패시터의 전기적 및 강유전 특성

1.1.1. Pt/Ti 전극의 비저항 특성

Pt는 3.9231±0.005의 격자상수, 20 μΩ ·cm의 비저항, 5.4 eV의 일함수를 가지는 재료로 강유전체 박막의 전극으로 가장 적당한 재료이다[35]. 하지만 SiO_2와의 정합성이 좋지 않고, 강유전체 박막의 증착시 두꺼운 계면층이 형성된다는 단점이 있다. 이와 같은 단점은 Ti를 부착층으로 하고, 적절한 증착 과정과 열처리 과정을 통하여 어느 정도 극복될 수 있다[35]. Pt와 Ti 박막은 각각 2인치 타겟을 이용하여 Ar 분위기에서 기판온도와 RF power를 다양하게 변화시키면서 스퍼터링 방법으로 증착하였다. 그림 4-1(a)는 타겟에 가해지는 RF power의 변화에 따라서 박막을 증착한 후, 질소 분위기, 950 ℃에서 1시간동안 열처리한 Pt/Ti 전극의 비저항을 나타낸 것이다. RF power가 증가할수록 비저항이 감소하고, 80 W 이상의 power에서는 비저항이 증가하는 경향을 보였다. power가 증가하면 sputtering되어 기판에 도달하는 입자의 에너지가 증가되어 기판상에서 입자의 이동도가 커지며, 이러한 입자가 안정한 격자위치를 찾아갈 확률이 증가하므로 박막의 결정화가 촉진되어 비저항이 감소한 것으로 생각된다[25,29]. 반면에, power가 더욱 커지면 빠른 증착속도로 인하여 기판에 흡착된 입자가 안정한 격자위치를 찾아갈 수 있는 시간이 줄어들어 박막의 결정화가 감소되어 비저항이 증가한 것으로 생각된다[54,56]. 그림 4-1(b)는 증착온도에 따른 하

부전극의 비저항을 나타낸 것이다. 그림 4-1(b)에서 알 수 있듯이 500 ℃의 기판온도에서 증착된 박막이 가장 낮은 비저항을 나타내었다. 증착온도가 증가하면 기판위에 증착된 입자의 이동도가 커지므로 박막의 결정화가 촉진되어 비저항이 낮아진다[30]. 그러나, 증착온도가 500 ℃이상으로 증가하면 오히려 비저항은 커짐을 알 수 있다. 그림 4-1에서와 같이 80 W의 RF power, 500 ℃의 기판온도, 10 mTorr의 Ar 분위기에서 증착하고, 950 ℃, 질소 분위기에서 1시간동안 열처리한 Pt/Ti 박막은 FRAM의 전극으로 이용하기 적합한 40 μΩ ·cm 정도의 낮은 비저항을 보였다.

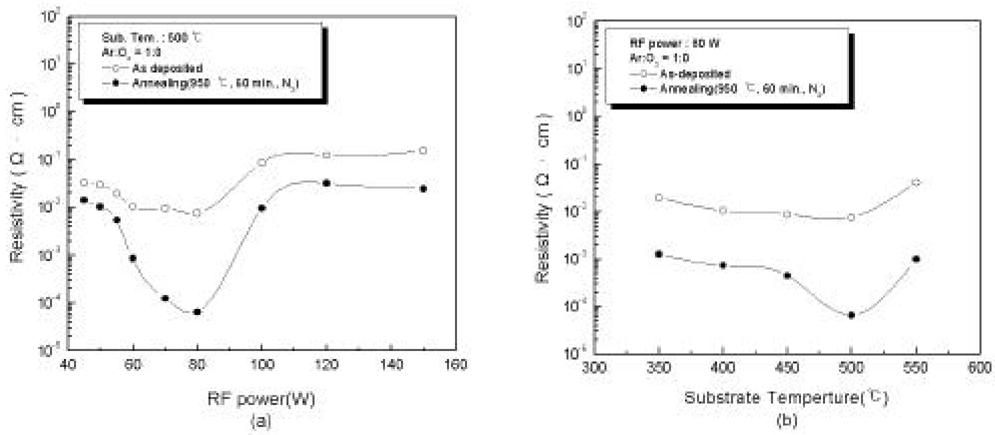


그림 4-1. Pt/Ti 전극의 (a) RF power, (b) 기판온도에 따른 비저항

Fig. 4-1. Resistivity of Pt/Ti electrode as a function of (a) RF power, (b) substrate temperature.

1.1.2. Pt/PNZST/Pt/Ti/SiO_2/Si 커패시터의 유전특성

그림 4-2는 Pt/Ti/SiO_2/Si 상에 80 W의 RF power, 500 ℃의 기판온도, Ar:O_2 = 9:0.5의 분위기에서 증착된 박막을 650 ℃, 산소 분위기에서 10초동안 열처리한 PNZST 박막의 주파수에 대한 비유전율(ε_r)과 유전손실(tanδ)을 나타낸 것이다. 여기서 PNZST 박막의 두께는 300 nm였고, 상부전극의 면적은 0.25 mm^2였으며, 측정에 이용된 램프 전압의 크기는 10 mV였다. 그림 4-2에서와 같이 1 kHz의 주파수에서 비유전율은 약 506 정도였고, 유전손실은 약 0.07을 나타내었다. 주파수가 커질수록 비유전율이 크게 감소하고, 유전손실이 크게 증가하는 이유는 Pt와 PNZST의 큰 격자 불일치로 인하여 두 박막의 계면에 발생하는 격자결함과 계면층의 영향이라고 생각된다[1,2].

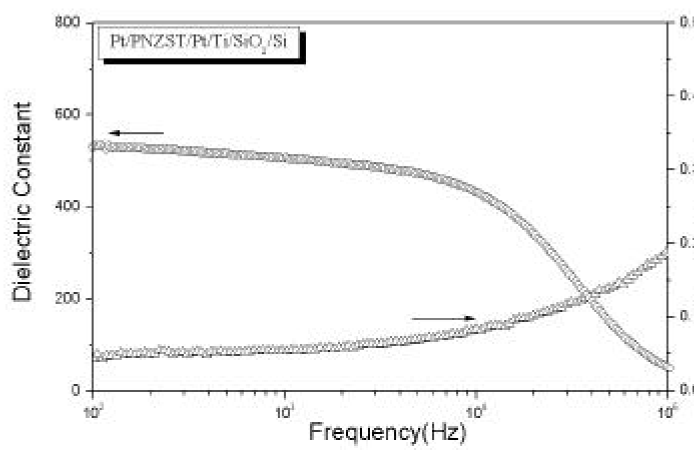


그림 4-2. Pt/Ti/SiO_2/Si 상에 증착된 PNZST 박막의 비유전율 및 유전손실

Fig. 4-2. Plot of dielectric constant and dissipation factor of PNZST thin film deposited on Pt/Ti/SiO_2/Si.

1.1.3. $Pt/PNZST/Pt/Ti/SiO_2/Si$ 커패시터의 이력특성

그림 4-3은 $Pt/PNZST/Pt/Ti/SiO_2/Si$ 커패시터의 이력특성을 나타낸 것이다. 이 측정에서 이용된 램프 전압은 1 kHz의 주파수를 가지는 10 V였다. 전극을 Pt로 이용한 이와 같은 구조에서는 10 V의 비교적 높은 전압에서 이력곡선이 포화되었다. 이는 큰 계면층으로 인하여 비교적 높은 스위칭 전압이 필요하다는 것을 의미한다. 또한, 그림 4-3에서와 같이 잔류분극은 5.6 $\mu C/cm^2$, 항전계는 62 kV/cm를 나타내었고, 스위칭 후에는 급격한 잔류분극 소멸현상을 보였다. 이는 $Pt/Ti/SiO_2/Si$ 상에 증착된 PNZST 박막의 도메인이 완전히 한 방향으로 정렬되지 않았음을 보여준다.

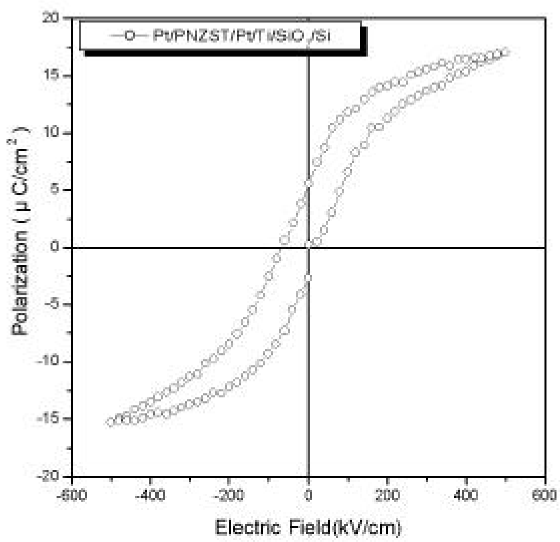


그림 4-3. $Pt/Ti/SiO_2/Si$ 상에 증착된 PNZST 박막의 이력특성

Fig. 4-3. Plot of hysteresis curve of PNZST thin film deposited on $Pt/Ti/SiO_2/Si$.

1.1.4. Pt/PNZST/Pt/Ti/SiO_2/Si 커패시터의 피로특성

강유전체 박막에 있어서 가장 중요한 요소중의 하나는 소자의 수명과 관계가 있는 피로특성이다. 강유전체 박막의 피로를 증가시키는 원인은 강유전체 박막과 하부전극사이에 존재하는 계면층과 강유전체 박막내의 결함이다. 이러한 문제점들은 적합한 하부전극의 사용과 적절한 열처리 과정에서 최소화할 수 있다[1,2]. 그림 4-4는 Pt/PNZST/Pt/Ti/SiO_2/Si 커패시터에 대하여 2.2×10^9의 스위칭 동안 $2P_r$의 변화를 나타낸 것이다. Pt/PNZST/Pt/Ti/SiO_2/Si 커패시터의 경우, 10^7 이상의 스위칭부터 급격한 분극저하를 보였다. 이는 산소가 PNZST 박막에서 Pt 박막쪽으로 확산을 하였기 때문이라고 생각된다. 이러한 확산에 의하여 PNZST 박막내에는 결함(defect)이 발생하고, 계면에서는 Pt와 산소가 결합한 산화막의 계면층이 생겨서 분극저하 현상이 커지는 것으로 생각된다[1,2].

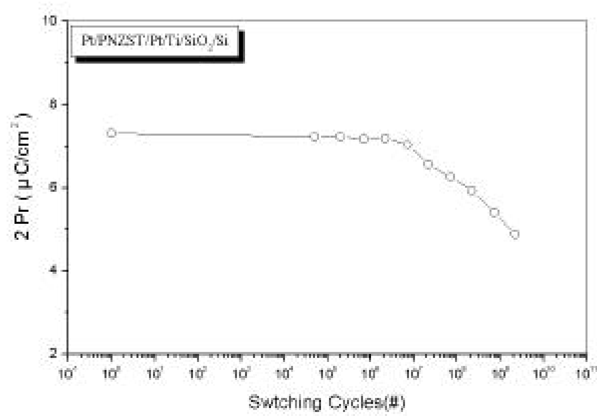


그림 4-4. Pt/Ti/SiO_2/Si 상에 증착된 PNZST 박막의 피로특성
Fig. 4-4. Fatigue characteristics of PNZST thin film deposited on Pt/Ti/SiO_2/Si.

1.1.5. $Pt/PNZST/Pt/Ti/SiO_2/Si$ 커패시터의 누설전류특성

그림 4-5는 $Pt/Ti/SiO_2/Si$ 상에 80 W의 RF power, 500 ℃의 기판온도, $Ar:O_2$ = 9:0.5의 분위기에서 증착된 박막을 650 ℃, 공기중에서 10초동안 열처리한 PNZST 박막의 누설전류 특성을 나타낸 것이다. 그림 4-5에서와 같이 100 kV/cm의 전계에서 10^{-7}정도의 누설 전류를 보였고, 150 kV/cm 이상의 전계에서는 급격한 전류의 흐름이 생겼다. 이는 PNZST 박막의 산소결핍으로 인한 결함이 캐리어로 작용하여 커패시터의 누설전류가 증가된 것으로 생각된다[1,2].

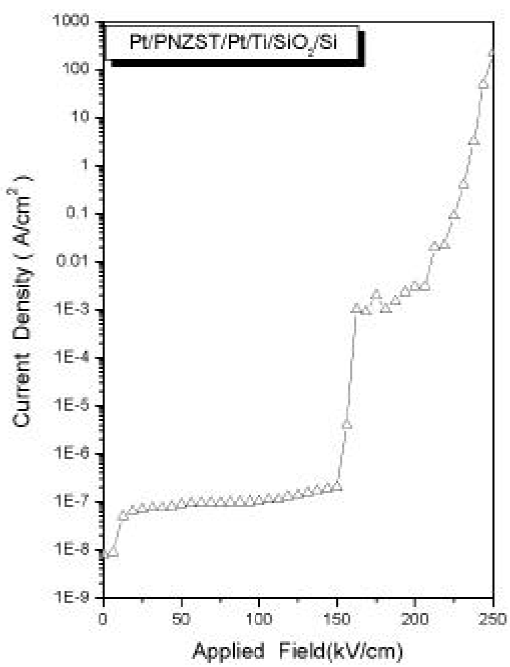


그림 4-5. $Pt/Ti/SiO_2/Si$ 상에 증착된 PNZST 박막의 누설전류

Fig. 4-5. E-J characteristics of the PNZST thin film deposited on $Pt/Ti/SiO_2/Si$.

1.2. Pt/PNZST/RuO_2/SiO_2/Si 커패시터의 전기적 및 강유전 특성

1.2.1. RuO_2 전극의 비저항 특성

RuO_2는 tetragonal 구조이며, 100 μΩ ·cm의 비저항을 가지는 재료로 강유전체 박막과의 정합성이 우수하고 비저항이 비교적 낮다는 장점이 있다[23-27]. 그림 4-6(a)는 타겟에 가해지는 RF power의 변화에 따라서 박막을 증착한 후, 650 ℃, 산소 분위기에서 60분간 열처리한 RuO_2 전극의 비저항을 나타낸 것이다. RF power가 증가할수록 비저항이 감소하고, 40 W 이상의 power에서는 비저항이 크게 증가하는 경향을 보였다. 증착온도에 따른 RuO_2 전극의 비저항을 그림 4-6(b)에 나타내었다. 그림 4-6(b)에서 알 수 있듯이 400 ℃의 기판온도에서 증착된 박막이 가장 낮은 비저항을 나타내었다. 그림 4-6에서와 같이 40 W, 400 ℃, Ar:O_2=1:1의 분위기에서 증착하고, 650 ℃, 산소 분위기에서 60분동안 열처리한 경우, RuO_2 전극은 FRAM의 전극으로 이용하기 힘든 650 μΩ ·cm 정도의 비저항을 보였다.

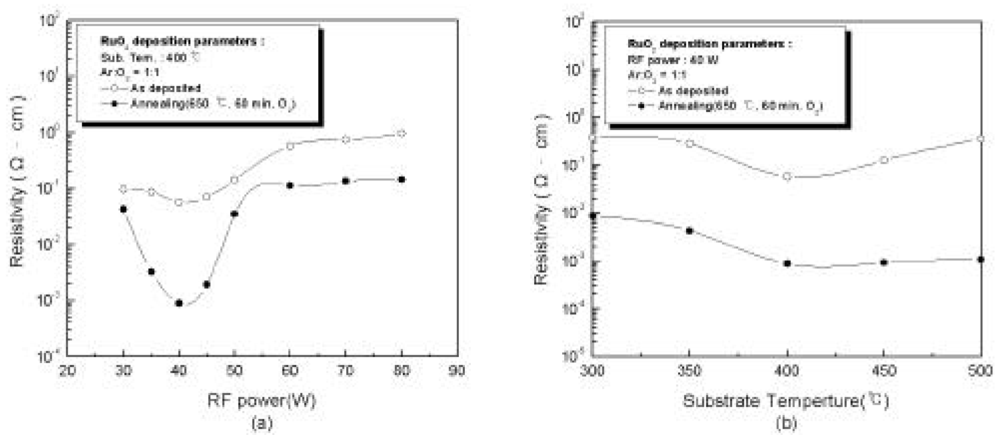


그림 4-6. RuO_2 전극의 (a) RF power, (b) 기판온도에 따른 비저항

Fig. 4-6. Resistivity of RuO_2 electrode as a function of (a) RF power, (b) substrate temperature.

1.2.2. Pt/PNZST/RuO_2/SiO_2/Si 커패시터의 유전특성

그림 4-7은 RuO_2/SiO_2/Si 상에 80 W의 RF power, 500 ℃의 기판온도, Ar:O_2 = 9:0.5의 분위기에서 증착된 박막을 650 ℃, 산소분위기에서 10초동안 열처리한 PNZST 박막의 주파수에 대한 비유전율(ε_r)과 유전손실(tanδ)을 나타낸 것이다. 그림 4-7에서와 같이 1 kHz의 주파수에서 비유전율은 약 157 정도였고, 유전손실은 약 0.07을 나타내었다. 주파수에 따른 비유전율의 감소와 유전손실의 증가는 크지 않았으나, 매우 작은 비유전율 값을 보였다. 이는 증착된 PNZST 박막과 RuO_2는 비교적 우수한 정합을 이루지만, PNZST 박막의 결정성 향상에는 크게 기여하지 못하는 것으로 생각된다.

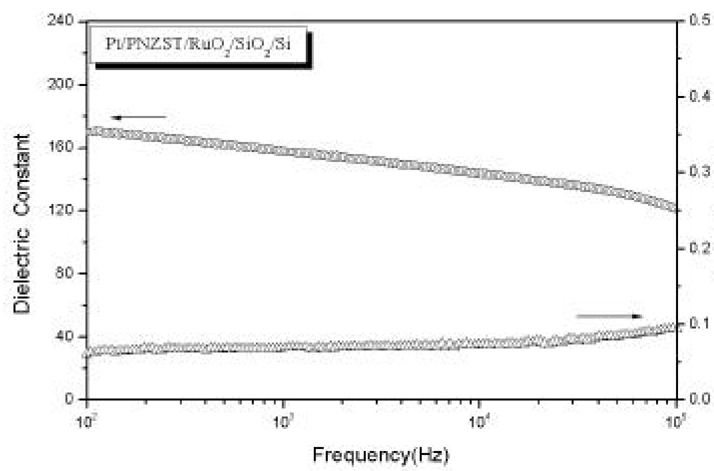


그림 4-7. RuO_2/SiO_2/Si 상에 증착된 PNZST 박막의 비유전율 및 유전손실

Fig. 4-7. Plot of dielectric constant and dissipation factor of PNZST thin film deposited on RuO_2/SiO_2/Si.

1.2.3. $Pt/PNZST/RuO_2/SiO_2/Si$ 커패시터의 이력특성

그림 4-8은 $Pt/PNZST/RuO_2/SiO_2/Si$ 커패시터의 이력특성을 나타낸 것이다. 이와 같은 구조에서도 5 V의 비교적 낮은 전압에서 이력곡선이 포화되었으며, 그림 4-8에서와 같이 잔류분극은 3.1 $\mu C/cm^2$, 항전계는 53 kV/cm를 나타내었고, 스위칭 후에도 급격한 잔류분극 소멸현상은 나타나지 않았다. 하지만, 전계축의 음의 방향으로 imprint 되었다. 이는 PNZST 박막과 RuO_2의 계면에 음의 전하들이 포획된 것으로 생각된다[29].

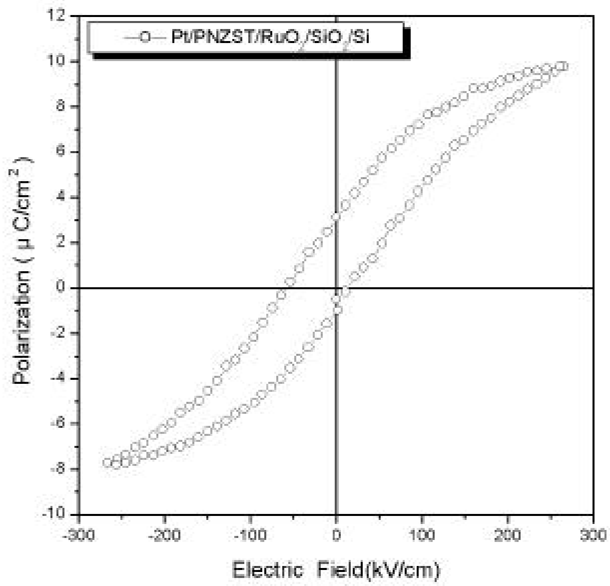


그림 4-8. $RuO_2/SiO_2/Si$ 상에 증착된 PNZST 박막의 이력특성

Fig. 4-8. Plot of hysteresis curve of PNZST thin film deposited on $RuO_2/SiO_2/Si$.

1.2.4. Pt/PNZST/RuO_2/SiO_2/Si 커패시터의 피로특성

그림 4-9는 Pt/PNZST/RuO_2/SiO_2/Si의 커패시터에 대하여 2.2×10^9의 스위칭 동안 $2P_r$의 변화를 나타낸 것이다. Pt/PNZST/RuO_2/SiO_2/Si 커패시터의 경우, 10^8 이상의 스위칭 후, 급격한 분극저하 현상을 보였다.

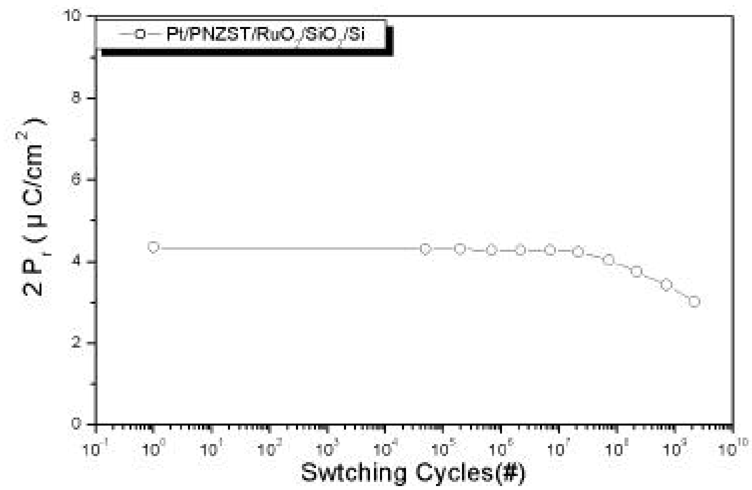


그림 4-9. RuO_2/SiO_2/Si 상에 증착된 PNZST 박막의 피로특성
Fig. 4-9. Fatigue characteristics of PNZST thin film deposited on RuO_2/SiO_2/Si.

1.2.5. Pt/PNZST/RuO_2/SiO_2/Si 커패시터의 누설전류 특성

그림 4-10은 RuO_2/SiO_2/Si 상에 80 W의 RF power, 500 ℃의 기판온도, Ar:O_2 = 9:0.5의 분위기에서 증착된 박막을 650 ℃, 산소분위기에서 10초동안 열처리한 PNZST 박막의 누설전류 특성을 나타낸 것이다. 이 경우, Pt를 하부 전극으로 사용한 경우와 유사한 경향을 보였으나, 전계의 증가에 따른 누설전류는 증가량은 Pt 전극보다 우수한 특성을 보였다. 이는 RuO_2 하부전극이 Pt 하부전극보다는 강유전체 박막과의 격자 불일치가 작은 것으로 생각된다[48]. 하지만, 강유전체 박막과 전극의 계면에 음의 전하들이 포획되었기 때문에, 전극의 일함수를 낮추어 누설전류가 비교적 큰 값을 보였다[29].

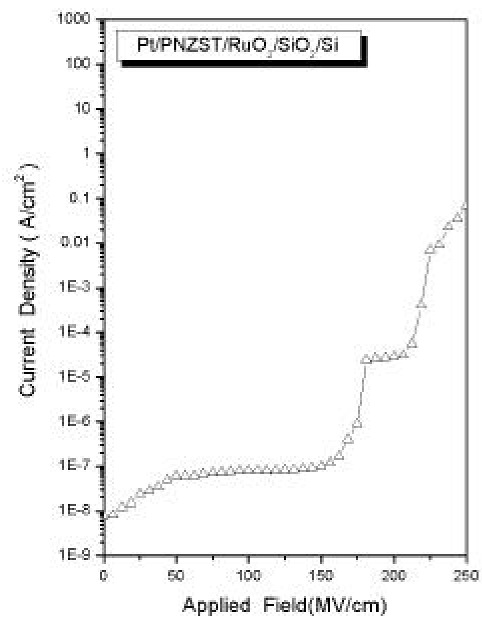


그림 4-10. RuO_2/SiO_2/Si 상에 증착된 PNZST 박막의 누설전류

Fig. 4-10. E-J characteristics of the PNZST thin film deposited on RuO_2/SiO_2/Si.

1.3. Pt/PNZST/RuO_2/Pt/Ti/SiO_2/Si 커패시터의 전기적 및 강유전 특성

1.3.1. RuO_2/Pt/Ti 전극의 비저항 특성

그림 4-11(a)는 Pt/Ti/SiO_2/Si 상에 RF power의 변화에 따라서 RuO_2 박막을 증착한 후, 700 ℃, 산소 분위기에서 60분간 열처리한 다중전극의 비저항을 나타낸 것이다. RF power가 증가할수록 비저항이 감소하고, 60 W 이상의 power에서는 비저항이 크게 증가하는 경향을 보였다. 증착온도에 따른 RuO_2/Pt/Ti 다중전극의 비저항을 그림 4-11(b)에 나타내었다. 그림 4-11(b)에서 알 수 있듯이 400 ℃의 기판온도에서 증착된 박막이 가장 낮은 비저항을 나타내었다. 그림 25에서와 같이 60 W, 400 ℃, 산소 분위기에서 증착하고, 700 ℃, 산소 분위기에서 60분동안 열처리한 경우, RuO_2/Pt/Ti 다중전극은 FRAM의 전극으로 이용가능한 110 μΩ ·cm 정도의 비저항을 보였다.

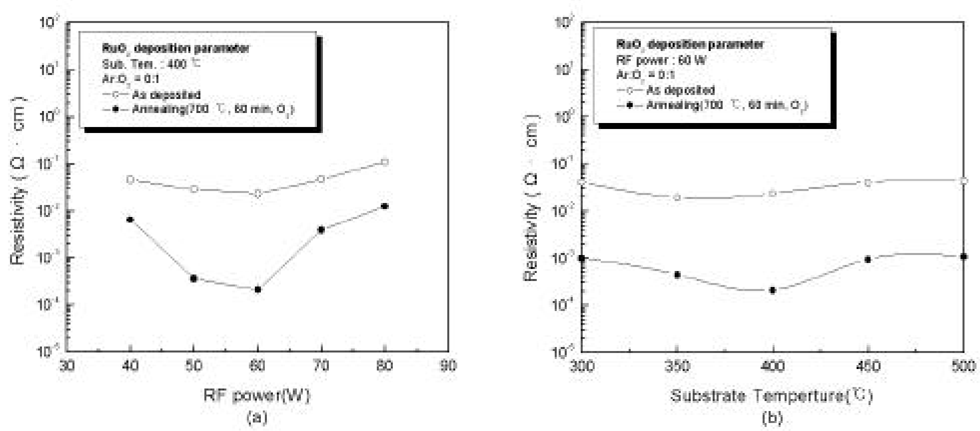


그림 4-11. RuO_2Pt/Ti 전극의 (a) RF power, (b) 기판온도에 따른 비저항
Fig. 4-11. Resistivity of RuO_2/Pt/Ti electrode as a function of (a) RF power, (b) substrate temperature.

1.3.2. Pt/PNZST/RuO_2/Pt/Ti/SiO_2/Si 커패시터의 유전특성

그림 4-12는 RuO_2/Pt/Ti/SiO_2/Si 상에 80 W의 RF power, 500 ℃의 기판온도, Ar:O_2 = 9:0.5의 분위기에서 증착된 박막을 650 ℃, 산소분위기에서 10초동안 열처리한 PNZST 박막의 주파수에 대한 비유전율(ε_r)과 유전손실(tanδ)을 나타낸 것이다. 그림 4-12에서와 같이 1 kHz의 주파수에서 비유전율은 약 630 정도였고, 유전손실은 약 0.07을 나타내었다. RuO_2/Pt/Ti/SiO_2/Si 상에 증착된 PNZST 박막의 비유전율은 비교적 큰 값을 보였으나, 주파수가 커짐에 따라서 큰 유전손실을 나타내었다. 이는 RuO_2/Pt/Ti 상에 증착된 PNZST 박막이 우수한 결정성을 이루었으나, 계면층 또한 증가된 것으로 생각된다[29].

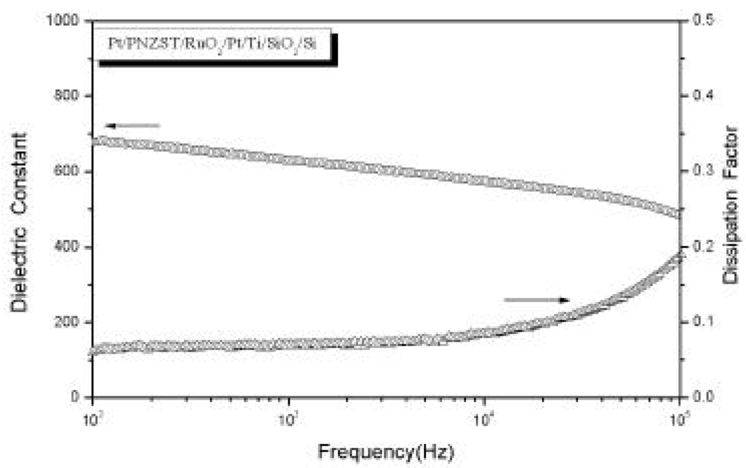


그림 4-12. RuO_2/Pt/Ti/SiO_2/Si 상에 증착된 PNZST 박막의 비유전율 및 유전손실

Fig. 4-12. Plot of dielectric constant and dissipation factor of PNZST thin film deposited on RuO_2/Pt/Ti/SiO_2/Si.

1.3.3. $Pt/PNZST/RuO_2/Pt/Ti/SiO_2/Si$ 커패시터의 이력특성

그림 4-13은 $Pt/PNZST/RuO_2/Pt/Ti/SiO_2/Si$ 커패시터의 이력특성을 나타낸 것이다. 이와 같은 구조에서도 5 V의 비교적 낮은 전압에서 이력곡선이 포화되었고, 그림 4-13에서와 같이 잔류분극은 3.8 $\mu C/cm^2$, 항전계는 42.4 kV/cm를 나타내었다. $RuO_2/Pt/Ti$ 상에 증착된 PNZST 박막은 박막내에 첨가된 Ti의 양이 적을 때 나타나는 반강유전체의 이력특성과 유사하였다[23,24].

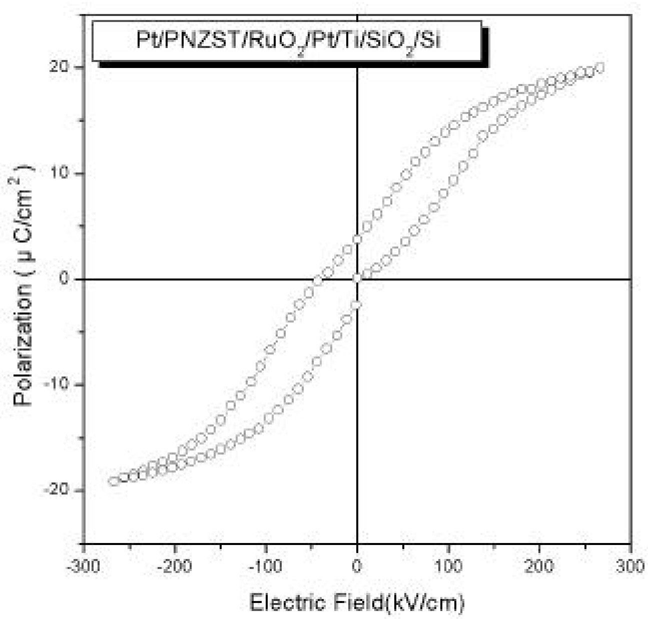


그림 4-13. $RuO_2/Pt/Ti/SiO_2/Si$ 상에 증착된 PNZST 박막의 이력특성

Fig. 4-13. Plot of hysteresis curve of PNZST thin film deposited on $RuO_2/Pt/Ti/SiO_2/Si$.

1.3.4. $Pt/PNZST/RuO_2/Pt/Ti/SiO_2/Si$ 커패시터의 피로특성

그림 4-14는 $Pt/PNZST/RuO_2/Pt/Ti/SiO_2/Si$의 커패시터에 대하여 2.2×10^9의 스위칭 동안 $2P_r$의 변화를 나타낸 것이다. $Pt/PNZST/RuO_2/Pt/Ti/SiO_2/Si$ 커패시터의 경우, 10^8 이상의 스위칭 후 급격한 분극저하 현상을 보였다. 이는 RuO_2 만으로 전극을 구성한 구조와 유사한 특성을 보였다.

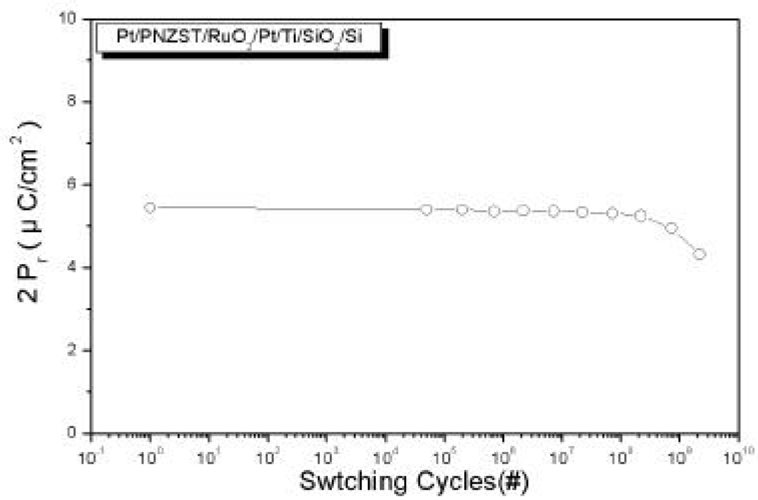


그림 4-14. $RuO_2/Pt/Ti/SiO_2/Si$ 상에 증착된 PNZST 박막의 피로특성
Fig. 4-14. Fatigue characteristics of PNZST thin film deposited on $RuO_2/Pt/Ti/SiO_2/Si$.

1.3.5. $Pt/PNZST/RuO_2/Pt/Ti/SiO_2/Si$ 커패시터의 누설전류 특성

그림 4-15는 $RuO_2/Pt/Ti/SiO_2/Si$ 상에 80 W의 RF power, 500 ℃의 기판온도, $Ar:O_2$ = 9:0.5의 분위기에서 증착된 박막을 650 ℃, 산소분위기에서 10초동안 열처리한 PNZST 박막의 누설전류 특성을 나타낸 것이다. 이 경우, 그림 4-10에서 나타난 특성과 거의 유사한 경향을 보였다.

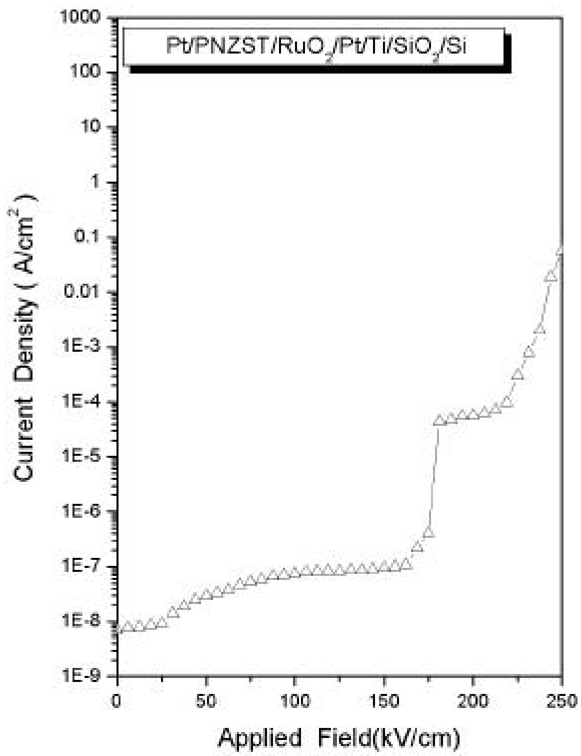


그림 4-15. $RuO_2/Pt/Ti/SiO_2/Si$ 상에 증착된 PNZST 박막의 누설전류

Fig. 4-15. E-J characteristics of the PNZST thin film deposited on $RuO_2/Pt/Ti/SiO_2/Si$.

1.4. Pt/PNZST/LSCO/SiO_2/Si 커패시터의 전기적 및 강유전 특성

1.4.1. LSCO 전극의 비저항 특성

LSCO는 3.835의 격자상수, 90 μΩ ·cm의 비저항을 가지는 재료로 강유전체 박막과의 정합성이 우수하다고 알려져 있다[31,46]. 그림 4-16(a)는 타겟에 가해지는 RF power의 변화에 따라서 박막을 증착한 후, 700 ℃, 산소 분위기에서 30분간 열처리한 LSCO 전극의 비저항을 나타낸 것이다. RF power가 증가할수록 비저항이 감소하고, 55 W 이상의 power에서는 비저항이 크게 증가하는 경향을 보였다. 증착온도에 따른 LSCO 전극의 비저항을 그림 4-16(b)에 나타내었다. 그림 4-16(b)에서 알 수 있듯이 기판온도에 따른 비저항의 큰 변화는 없었지만, 350 ℃의 기판온도에서 증착된 박막이 가장 낮은 비저항을 나타내었다. 그림 4-16에서와 같이 55 W, 350 ℃, Ar 분위기에서 증착하고, 700 ℃, 산소 분위기에서 30분동안 열처리한 경우, 단일층의 LSCO 박막은 FRAM의 전극으로 이용하기 힘든 700 μΩ ·cm 정도의 비저항을 보였다.

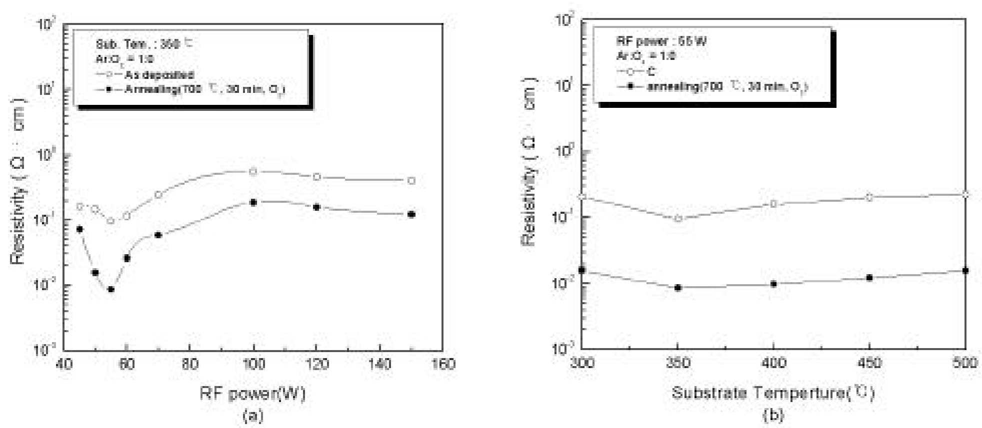


그림 4-16. LSCO 전극의 (a) RF power, (b) 기판온도에 따른 비저항

Fig. 4-16. Resistivity of LSCO electrode as a function of (a) RF power, (b) substrate temperature.

1.4.2. Pt/PNZST/LSCO/SiO_2/Si 커패시터의 유전특성

그림 4-17은 LSCO/SiO_2/Si 상에 80 W의 RF power, 500 ℃의 기판온도, Ar:O_2 = 9:0.5의 분위기에서 증착된 박막을 650 ℃, 산소분위기에서 10초동안 열처리한 PNZST 박막의 주파수에 대한 비유전율(ε_r)과 유전손실(tanδ)을 나타낸 것이다. 그림 4-17에서와 같이 1 kHz의 주파수에서 비유전율은 약 516 정도였고, 유전손실은 약 0.05를 나타내었다. 주파수에 따른 비유전율의 감소와 유전손실의 증가는 거의 나타나지 않았으며, 이는 PNZST 박막과 LSCO 박막의 정합성이 우수하여 계면층의 형성이 최소화되었다는 것을 보여준다. 하지만, Pt/PNZST/LSCO/SiO_2/Si 커패시터의 비유전율은 벌크 상태의 PNZST보다 적은 값을 나타내었으며, 이는 PNZST 박막이 완전한 결정화를 이루지 못하였다고 볼 수 있다.

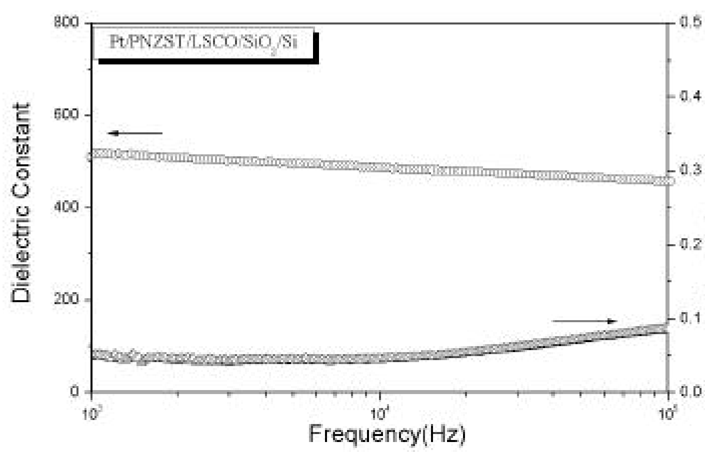


그림 4-17. LSCO/SiO_2/Si 상에 증착된 PNZST 박막의 비유전율 및 유전손실

Fig. 4-17. Plot of dielectric constant and dissipation factor of PNZST thin film deposited on LSCO/SiO_2/Si.

1.4.3. Pt/PNZST/LSCO/SiO_2/Si 커패시터의 이력특성

그림 4-18은 Pt/PNZST/LSCO/Ti/SiO_2/Si 커패시터의 이력특성을 나타낸 것이다. 전극으로 LSCO를 이용한 이와 같은 구조에서는 5 V의 비교적 낮은 전압에서 이력곡선이 포화되었다. 또한, 그림 4-18에서와 같이 잔류분극은 7.3 $\mu C/cm^2$, 항전계는 43 kV/cm를 나타내었다. 이처럼 LSCO를 전극으로 이용한 경우, 잔류분극의 값은 작았으나, 낮은 항전계값을 보였고, 스위칭 후에도 급격한 잔류분극 소멸현상은 나타나지 않았으며, inprint 현상도 없었다. 이는 전극으로 이용된 LSCO 박막과 PNZST 박막의 정합성이 우수하고, 계면층의 생성이 최소화된 것으로 생각된다[1,2].

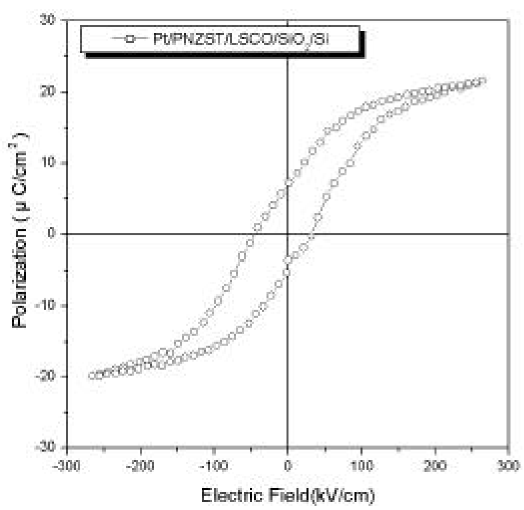


그림 4-18. LSCO/SiO_2/Si 상에 증착된 PNZST 박막의 이력특성
Fig. 4-18. Plot of hysteresis curve of PNZST thin film deposited on LSCO/SiO_2/Si.

1.4.4. Pt/PNZST/LSCO/SiO_2/Si 커패시터의 피로특성

그림 4-19는 Pt/PNZST/LSCO/SiO_2/Si 커패시터에 대하여 2.2×10^9의 스위칭 동안 $2P_r$의 변화를 나타낸 것이다. Pt/PNZST/LSCO/SiO_2/Si 커패시터의 경우, 10^7 이상의 스위칭후에도 분극저하 현상은 거의 나타나지 않았다. 이는 PNZST 박막과 LSCO 박막의 정합성이 우수하고 PNZST 박막에서 LSCO 전극쪽으로 산소의 확산이 최소화되었으며, PNZST 박막내의 결함이 줄어들었기 때문이라고 생각된다[23,24,29].

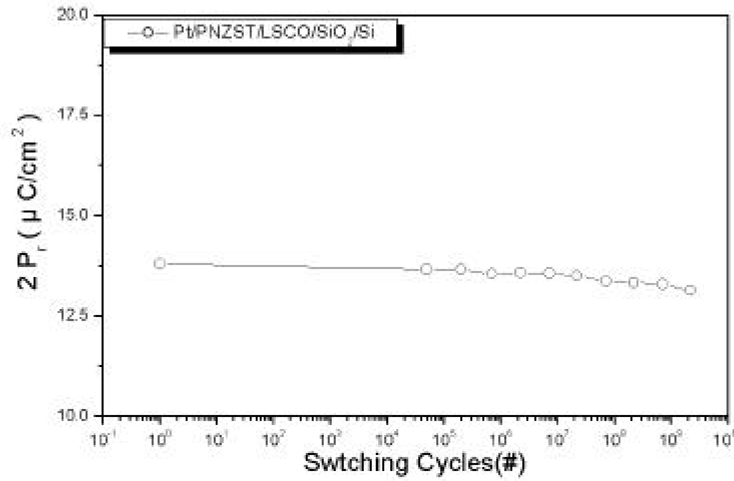


그림 4-19. LSCO/SiO_2/Si 상에 증착된 PNZST 박막의 피로특성

Fig. 4-19. Fatigue characteristics of PNZST thin film deposited on LSCO/SiO_2/Si.

1.4.5. Pt/PNZST/LSCO/SiO_2/Si 커패시터의 누설전류 특성

그림 4-20은 LSCO/SiO_2/Si 상에 80 W의 RF power, 500 ℃의 기판온도, Ar:O_2 = 9:0.5의 분위기에서 증착된 박막을 650 ℃, 산소분위기에서 10초동안 열처리한 PNZST 박막의 누설전류 특성을 나타낸 것이다. 그림 4-20에서와 같이 100 kV/cm의 전계에서 10^{-8}정도의 누설 전류를 보였다. 이는 Pt 하부전극 및 RuO_2 버퍼층보다 우수한 특성을 나타낸 것이다. 하지만, 전극 자체의 비저항이 크기 때문에, FRAM의 전극으로 이용하기 어렵다고 생각된다.

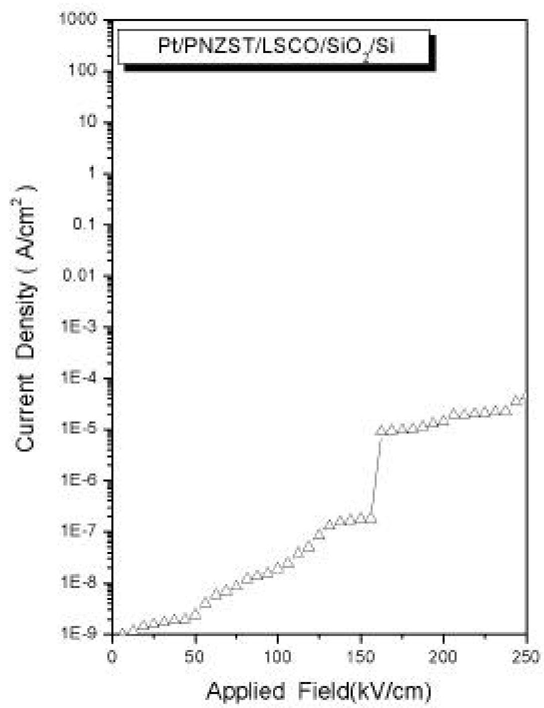


그림 4-20. LSCO/SiO_2/Si 상에 증착된 PNZST 박막의 누설전류

Fig. 4-20. E-J characteristics of the PNZST thin film deposited on LSCO/SiO_2/Si.

1.5 Pt/PNZST/LSCO/Pt/Ti/SiO_2/Si 커패시터의 전기적 및 강유전 특성

1.5.1. LSCO/Pt/Ti 전극의 비저항 특성

강유전체 박막과의 정합성이 우수하고 비저항이 낮은 전극을 제작하기 위해 이전의 결과를 바탕으로 LSCO/Pt/Ti 다중전극을 제작하였다. 그림 4-21(a)는 타겟에 가해지는 RF power의 변화에 따라서 박막을 증착한 후, 700 ℃, 산소 분위기에서 30분간 열처리한 LSCO/Pt/Ti 다중전극의 비저항을 나타낸 것이다. RF power가 증가할수록 비저항이 감소하고, 55 W 이상의 power에서는 비저항이 크게 증가하는 경향을 보였다. 증착온도에 따른 LSCO/Pt/Ti 다중전극의 비저항을 그림 4-21(b)에 나타내었다. 그림 4-21(b)에서 알 수 있듯이 350 ℃의 기판온도에서 증착된 박막이 가장 낮은 비저항을 나타내었다. 그림 4-21에서와 같이 55 W, 350 ℃, 산소 분위기에서 증착하고, 700 ℃, 산소 분위기에서 30분 동안 열처리한 경우, LSCO/Pt/Ti 다중전극은 FRAM의 전극으로 이용가능한 100 μΩ ·cm 정도의 비저항을 보였다.

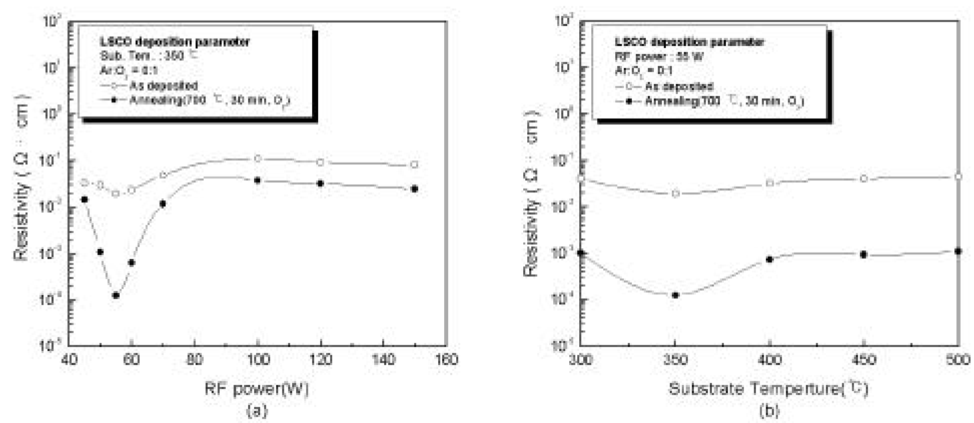


그림 4-21. LSCO/Pt/Ti 전극의 (a) RF power, (b) 기판온도에 따른 비저항
Fig. 4-21. Resistivity of LSCO/Pt/Ti electrode as a function of (a) RF power, (b) substrate temperature.

1.5.2. Pt/PNZST/LSCO/Pt/Ti/SiO_2/Si 커패시터의 유전특성

그림 4-22는 Pt/Pt/Ti/SiO_2/Si 상에 80 W의 RF power, 500 ℃의 기판온도, Ar:O_2 = 9:0.5의 분위기에서 증착된 박막을 650 ℃, 산소분위기에서 10초동안 열처리한 PNZST 박막의 주파수에 대한 비유전율(ε_r)과 유전손실($\tan\delta$)을 나타낸 것이다. 그림 4-22에서와 같이 1kHz의 주파수에서 비유전율은 861, 유전손실은 0.05를 보였다. 이 값들은 PNZST 벌크 세라믹과 유사한 특성을 나타내었다[20-22]. 주파수가 증가할수록 비유전율이 조금씩 감소하는 이유는 열처리 시 PNZST 박막과 하부전극간의 반응으로 인하여 생기는 계면분극의 영향이라고 생각된다.

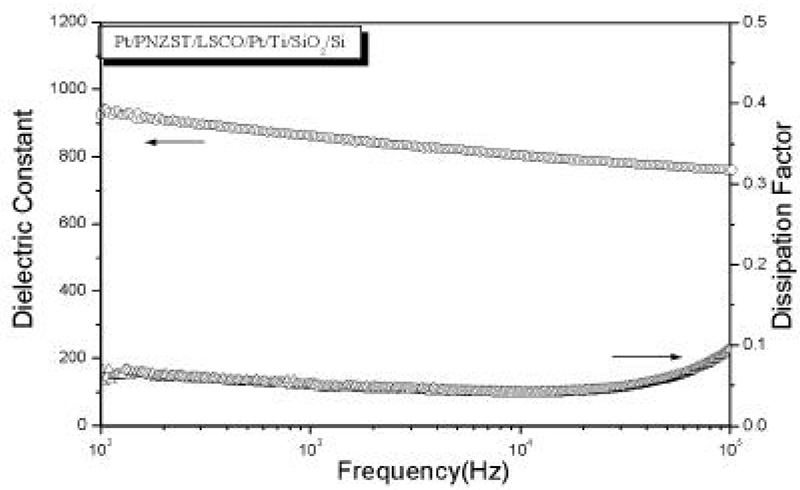


그림 4-22. LSCO/Pt/Ti/SiO_2/Si 상에 증착된 PNZST 박막의 비유전율 및 유전손실

Fig. 4-22. Plot of dielectric constant and dissipation factor of PNZST thin film deposited on LSCO/Pt/Ti/SiO_2/Si.

1.5.3. Pt/PNZST/LSCO/Pt/Ti/SiO_2/Si 커패시터의 이력특성

그림 4-23은 Pt/PNZST/LSCO/Pt/Ti/SiO_2/Si 커패시터의 이력특성을 나타낸 것이다. 그림 4-23에서와 같이 잔류분극은 약 20 $\mu C/cm^2$, 항전계는 약 50 kV/cm를 나타내어 가장 우수한 특성을 보였다. 이 결과는 sol-gel 법으로 제작된 PNZST 박막보다 우수한 값을 보였고[20-22], 다른 PZT계 박막보다 더 낮은 항전계 값을 가졌다[17-24]. 박막의 두께가 얇아질수록 항전계가 증가하는 것은 박막 내에 존재하는 내부 전계와 밀접한 관계가 있으며, PZT 벌크 세라믹에서도 이와 유사한 특성이 관찰된다[1,2]. 제작된 소자의 두께가 비교적 얇음에도 불구하고, 비교적 낮은 항전계 값을 나타내는 이유는 PZT 물질에 Nb, Sn을 도핑함으로써, 각각의 강유전체 도메인 내에 존재하는 공간전하의 감소 때문이라고 추측된다[22,23].

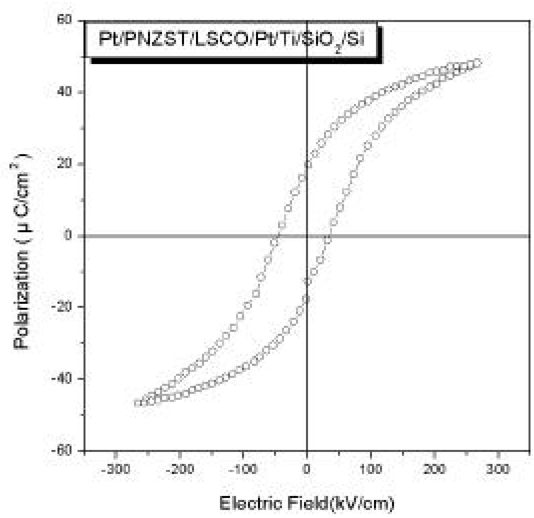


그림 4-23. LSCO/Pt/Ti/SiO_2/Si 상에 증착된 PNZST 박막의 이력특성
Fig. 4-23. Plot of hysteresis curve of PNZST thin film deposited on LSCO/Pt/Ti/SiO_2/Si.

1.5.4. Pt/PNZST/LSCO/Pt/Ti/SiO_2/Si 커패시터의 피로특성

그림 4-24는 Pt/PNZST/LSCO/Pt/Ti/SiO_2/Si 커패시터에 대하여 2.2×10^9의 스위칭 동안 $2P_r$의 변화를 나타낸 것이다. 스위칭 후에도 초기 분극값에 비해 8 % 미만의 감소만 보였기 때문에 강유전체 메모리에 적합한 피로특성을 가지고 있다고 볼 수 있다.

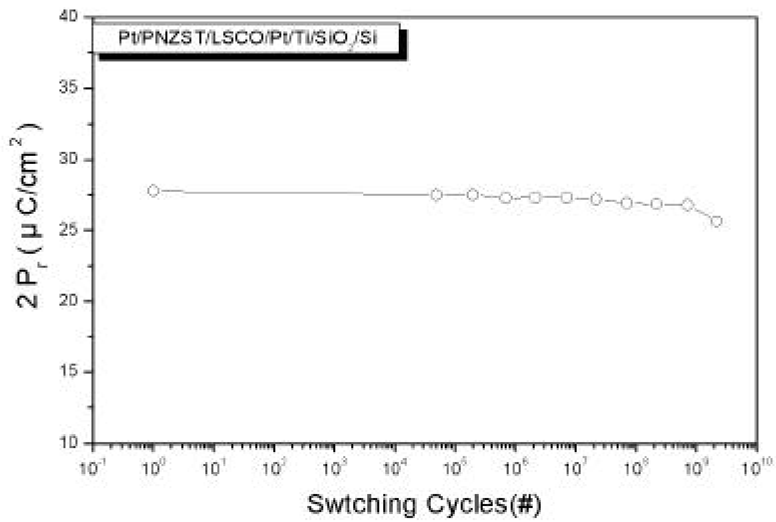


그림 4-24. LSCO/Pt/Ti/SiO_2/Si 상에 증착된 PNZST 박막의 피로특성

Fig. 4-24. Fatigue characteristics of PNZST thin film deposited on LSCO/Pt/Ti/SiO_2/Si.

1.5.5. Pt/PNZST/LSCO/Pt/Ti/SiO_2/Si 커패시터의 누설전류 특성

그림 4-25는 LSCO/Pt/Ti/SiO_2/Si 상에 80 W의 RF power, 500 ℃의 기판온도, Ar:O_2 = 9:0.5의 분위기에서 증착된 박막을 650 ℃, 산소분위기에서 10초동안 열처리한 PNZST 박막의 누설전류 특성을 나타낸 것이다. 그림 4-25에서와 같이 100 kV/cm의 전계에서 10^{-8}정도의 누설 전류를 보였고, 그 이하의 전계에서는 10^{-9}정도의 값을 나타내었다. 이는 하부전극을 통하여 빠져나가는 산소의 양이 많이 줄어들어 LSCO 버퍼층과 강유전체 박막간의 계면층이 억제되어 mobile 전하들의 포획이 현저하게 감소되었다고 생각된다[1,2]. 이로 인하여 PNZST 박막내의 화학론적 양론비가 일치하는 것으로 추측된다[29].

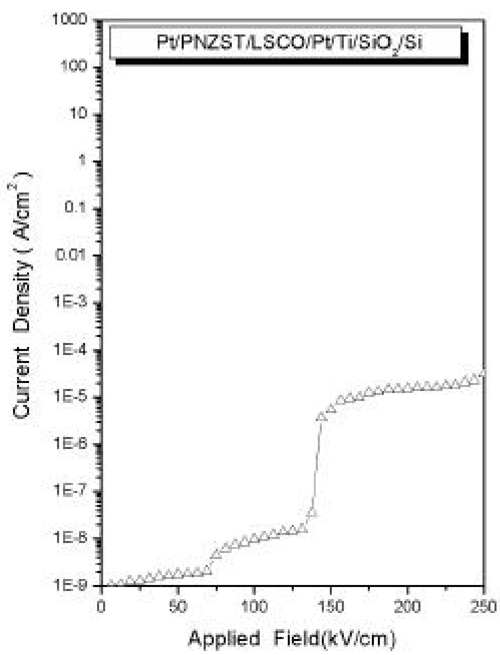


그림 4-25. LSCO/Pt/Ti/SiO_2/Si 상에 증착된 PNZST 박막의 누설전류
Fig. 4-25. E-J characteristics of the PNZST thin film deposited on LSCO/Pt/Ti/SiO_2/Si.

2. 증착변수 및 급속 열처리 조건에 따른 PNZST 박막의 XRD 회절곡선

2.1. RF power에 따른 PNZST 박막의 XRD 회절곡선

PZT계 박막을 RF 마르네트론 스퍼터링 방법으로 증착할 경우, 그 결정성은 RF power, 기판온도, 전극 재료, 열처리 조건에 따라 크게 좌우된다[51-71]. 그림 4-26은 LSCO/Pt/Ti/SiO_2/Si 상에 500 ℃의 기판온도, Ar:O_2 = 9:0.5의 증착분위기에서 RF power를 변화시키면서 증착된 PNZST 박막의 XRD 회절곡선을 나타낸 것이다. 60 W의 power에서 증착된 PNZST 박막의 경우, 40°부근에서 (111) 방향의 Pt 피크가 가장 우세하였고, 29°부근에서 파이로클로어 상이 우선 배향되어 있음이 관찰되었다. 이처럼 파이로클로어 상이 우선 배향된 이유는 박막 증착의 초기에 PbO의 양이 부족한 것으로 생각된다[51-53]. 이는 60 의 RF power로는 타겟에서 PbO를 충분히 sputtering 시키지 못하는 것으로 추측된다[53,54]. 그림 4-26(c)에서와 같이 RF power가 80 W로 증가할수록 29°부근의 파이로클로어 상은 나타나지 않고, 30.9°에서 (110) 방향의 orthorombic 구조의 PNZST 페로브스카이트 상이 우선 배향되었다. 하지만, 90 W 이상의 power에서 증착된 PNZST 박막의 경우에는 페로브스카이트 상과 파이로클로어 상이 공존하는 것을 알 수 있다[그림 4-26(d),(e)]. 일반적으로 RF power가 증가할수록 기판에 도달하는 입자의 에너지가 증가하여 이동도가 증가된다. 입자의 이동도는 박막의 결정성에 큰 영향을 미치므로, 80 W의 power에서 스퍼터링된 입자의 이동도가 단일 방향의 페로브스카이트 상을 형성하는데 가장 적합하다고 생각된다. 일반적으로 power가 증가하면 스퍼터링되어 기판에 도달한 입자의 에너지가 증가되어 기판위에서 입자의 이동도가 커지며, 이러한 입자가 안

정한 격자위치를 찾아갈 확률이 증가하므로 박막의 결정화가 촉진되는 것으로 보인다[57-63]. 그러나, power가 더욱 커지면 빠른 증착속도로 인하여 기판에 흡착된 입자가 안정한 격자위치를 찾아갈 수 있는 시간이 줄어들어 박막의 결정화는 감소하는 것으로 생각된다[64,65]. Power가 증가하면 박막의 결정화 정도는 대체로 증가하는 경향을 보이는데, 이는 박막의 치밀화 현상으로 이해될 수 있다.

2.2. 기판온도에 따른 PNZST 박막의 XRD pattern

그림 4-27은 LSCO/Pt/Ti/SiO_2/Si 상에 Ar:O_2 = 9:0.5의 증착분위기, 80 W의 RF power에서 기판온도에 따른 PNZST 박막의 결정성의 변화를 나타낸 것이다. 350 ℃와 400 ℃의 기판온도에서 증착된 PNZST 박막의 경우, 38.1°에서 (111) 방향의 rhombohedral 구조의 PNZST 페로브스카이트 상이 우선 배향된 것을 관찰할 수 있다. 하지만, 그림 4-27(b)와 같이 (111) 방향의 페로브스카이트 상의 강도가 커질수록, 파이로클로어 상도 같이 커지는 현상을 보였다. 기판온도가 450, 500 ℃로 증가할수록 (111) 방향의 페로브스카이트 상과 파이로클로어 상의 강도가 줄어들면서, (110) 방향의 페로브스카이트 상이 나타남을 알 수 있다. 또한, 기판온도가 550 ℃로 높아지면서 파이로클로어 상이 다시 나타났다. 기판온도는 sputter되어 기판에 도달한 입자의 이동도에 영향을 미친다. 그림 4-27의 결과들은 적당한 기판온도에서의 스퍼터링은 단일 방향으로 페로브스카이트 상의 결정화를 촉진시킬 수 있음을 보여준다.

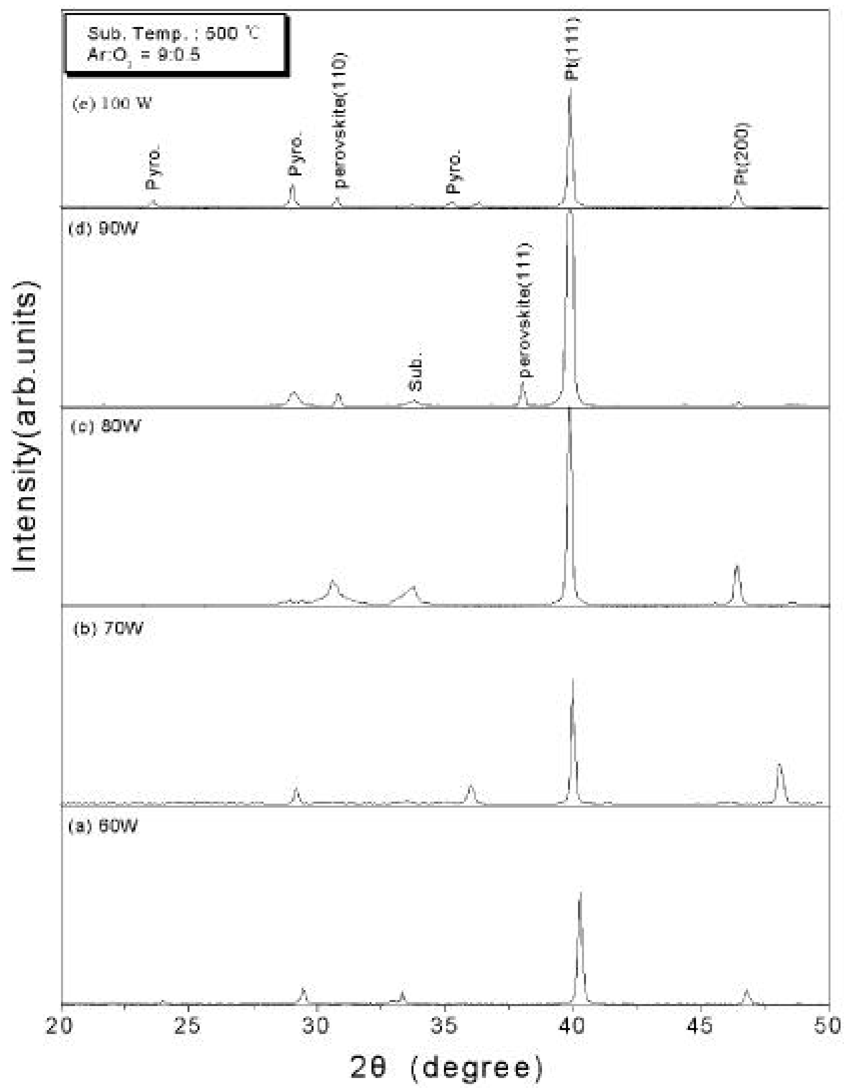


그림 4-26. 500 **℃의 기판온도에서** RF power**에 따른** PNZST **박막의** XRD **회절곡선**

Fig. 4-26. XRD patterns of the PNZST thin films deposited at substrate temperature of 500 ℃ as a function of RF power.

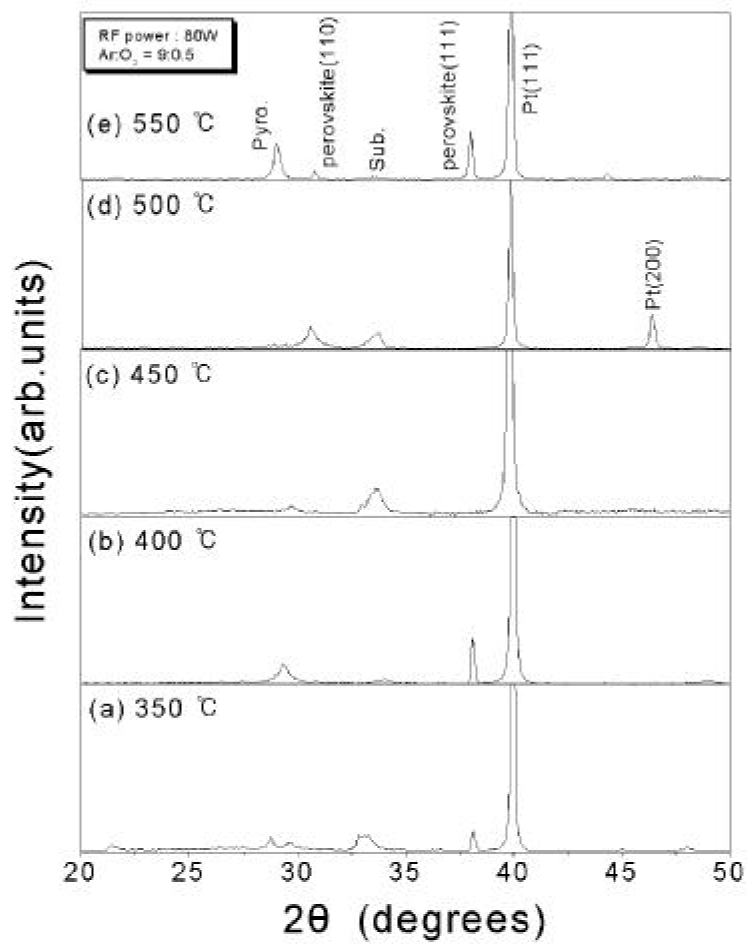


그림 4-27. 80 W**의** RF power**에서 기판온도에 따른** PNZST **박막의** XRD **회절곡선**

Fig. 4-27. XRD patterns of the PNZST thin films deposited at RF power of 80 W as a function of substrate temperature.

2.3. 열처리 온도에 따른 PNZST 박막의 XRD 회절곡선

그림 4-28은 LSCO/Pt/Ti/SiO_2/Si 상에 80 W의 RF power, Ar:O_2 = 9:0.5의 증착분위기, 500 ℃의 기판온도에서 증착된 박막에 대하여 열처리 온도를 변화시키면서 10초 동안 공기 중에서 급속열처리한 PNZST 박막의 X선 회절곡선이다. 모든 경우에서 (110) 방향의 PNZST 페로브스카이트 상이 나타남을 알 수 있었고, 그 강도는 Pt를 제외한 다른 피크의 강도보다 상대적으로 매우 높았다. 이 결과는 열처리 과정이 파이로클로어 상의 결정화는 억제하고, (110) 방향의 페로브스카이트 상의 결정화를 촉진시킨다는 것을 보여준다. 그림 4-28에서와 같이 550 650 ℃에서의 열처리 후에 30.9°에 나타나는 페로브스카이트 상의 강도는 증가하였고, 650 ℃에서 열처리한 경우 그 강도가 가장 높았다. 그림 4-28(e)를 살펴보면, 700 ℃에서 열처리한 PNZST 박막의 경우 (110) 방향의 피크강도는 감소하고, (111) 방향의 피크강도는 증가한 반면에, 다른 피크들의 변화는 거의 볼 수 없었다.

2.4. 열처리 시간에 따른 PNZST 박막의 XRD pattern

그림 4-29는 증착된 PNZST 박막을 650 ℃의 열처리 온도에서 열처리 시간에 따른 결정성의 변화를 나타낸 것이다. 그림에서와 같이 열처리 시간을 10초로 하였을 때, PNZST의 (110) 피크가 상대적으로 높기 때문에 결정성이 우수하다고 볼 수 있다. 이전의 결과들을 종합해 보면, RF 마그네트론 스퍼터링 방법으로 페로브스카이트 상을 가지는 PNZST 박막을 증착시킬 수 있었고, 650 ℃의 급속열처리 과정을 통하여 그 단일 방향의 결정성이 크게 향상되어, FRAM에 적합한 결정성을 가지는 강유전체 박막을 얻을 수 있었다.

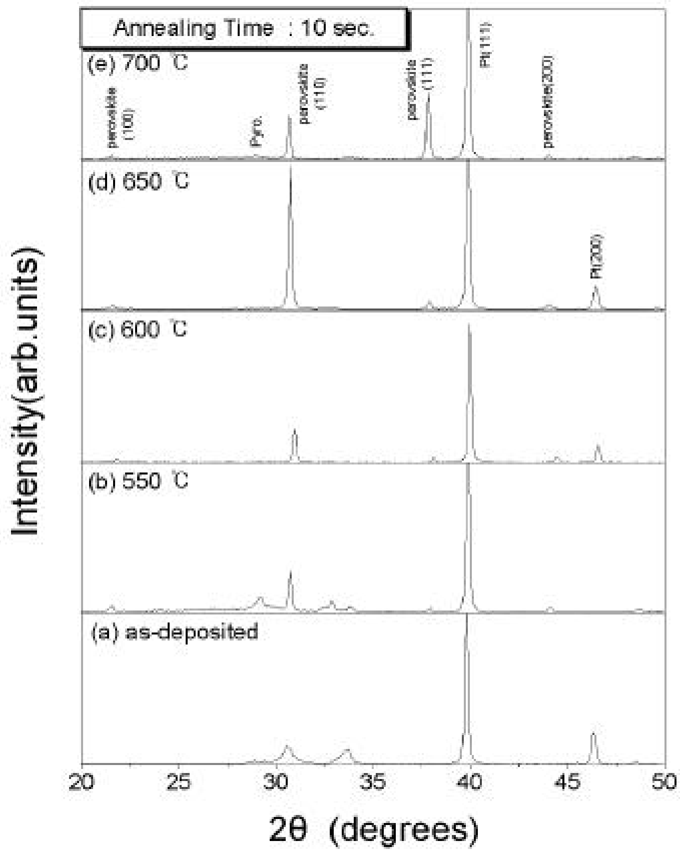


그림 4-28. **열처리 온도에 따라** 10**초동안 급속열처리된** PNZST **박막의** XRD **회절곡선**

Fig. 4-28. XRD patterns of the PNZST thin films annealed for 10 seconds as a function of annealing temperature.

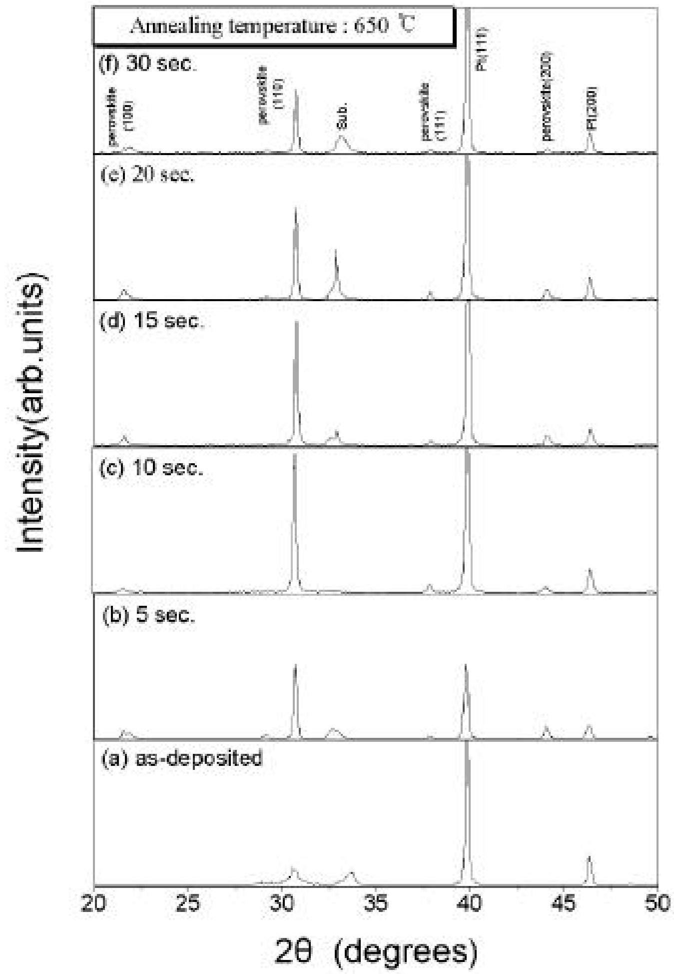


그림 4-29. 650 ℃**에서 열처리 시간에 따라 급속열처리된** PNZST **박막의** XRD **회절곡선**

Fig. 4-29. XRD patterns of the PNZST thin films annealed at 650 ℃ as a function of annealing time.

3. 급속 열처리 조건에 따른 PNZST 박막의 표면상태

증착된 박막의 표면 평탄화 정도와 거칠기는 계면에서의 charging 문제와 관련되어, 커패시터의 누설전류 및 강유전 특성에 밀접한 관계가 있다[1-2]. 그림 4-30은 LSCO/Pt/Ti/SiO_2/Si 상에 증착된 PNZST 박막에 대하여 열처리 온도를 변화시키면서 10초동안 열처리한 PNZST 박막의 표면상태의 변화를 나타낸 것이고, 그림 4-31은 증착된 PNZST 박막에 대하여 650 ℃의 열처리 온도에서 열처리 시간에 따른 박막의 표면상태를 나타낸 것이다. 그림 4-30 에서와 같이, 550 ℃에서 열처리한 박막의 경우, 열처리하기 전과 거의 유사한 특성을 보였으며, 600 ℃에서 열처리된 박막은 박막내의 Pb가 휘발하기 시작하여 박막 표면의 거칠기 정도가 심한 것을 알 수 있다. 반면에 650 ℃에서 증착된 박막은 가장 평탄한 표면을 보였는데, 이는 과잉 첨가된 Pb가 휘발되고 난 후, 화학론적 양론비가 일치하여, 평탄하고 균일한 결정을 이루었다고 생각된다[70,71]. 반면에, 700 ℃에서 열처리된 박막은 심한 굴곡 현상을 보였다. 그림 4-31에서와 같이 650 ℃에서 5초동안 열처리된 경우, Pb가 휘발되기 시작하여 표면이 균일하지 않았고, 10초동안 열처리된 경우는 가장 평탄한 표면을 보였으며, 10초이상 열처리된 박막은 표면이 아주 거칠고, 불균일한 입자 분포를 나타내었다.

그림 4-32(a)와 (b)는 각각 열처리 온도 및 열처리 시간에 따른 표면의 평균 거칠기를 나타낸 것이다. 그림 4-32에서와 같이 650 ℃에서 10초동안 열처리된 박막의 경우, 9.3 nm 정도의 평균 거칠기를 보였으며, 가장 균일한 입자의 분포를 나타내었다.

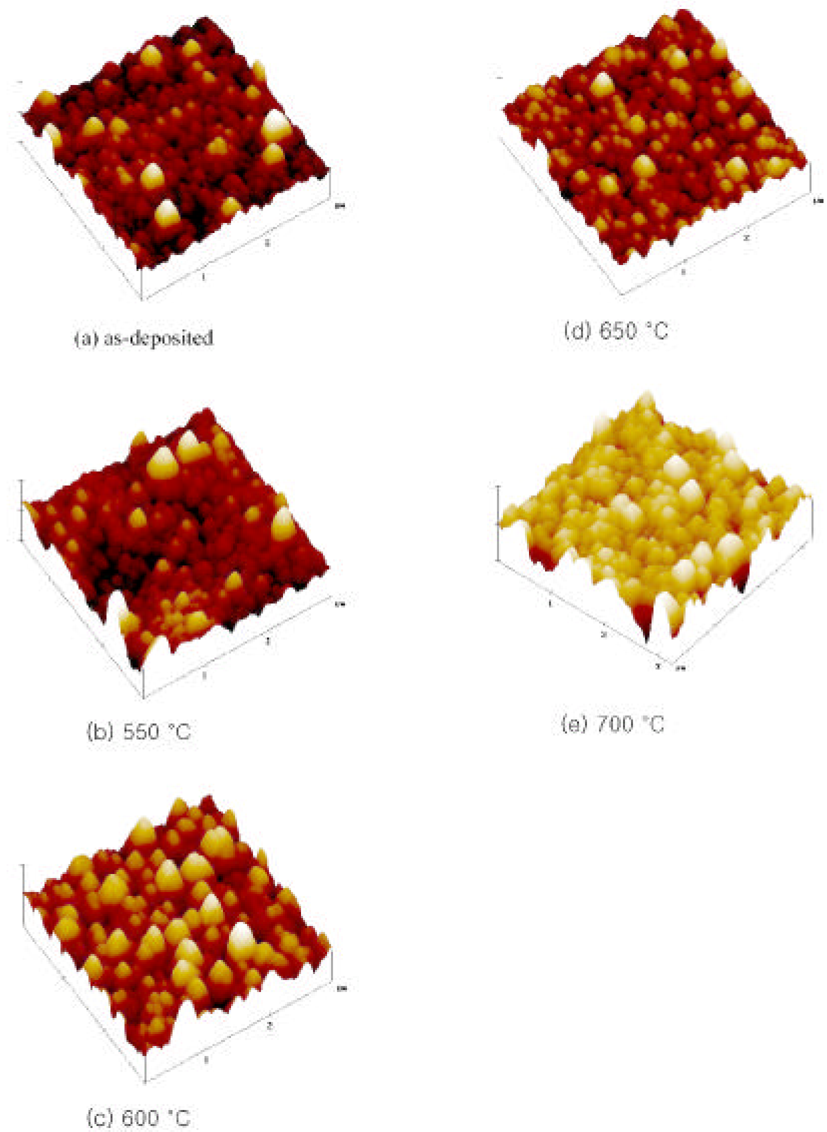


그림 4-30. **열처리 온도에 따라** 10**초동안 급속열처리된** PNZST **박막의** AFM **영상**

Fig. 4-30. AFM images of the PNZST thin films annealed for 10 seconds as a function of annealing temperature.

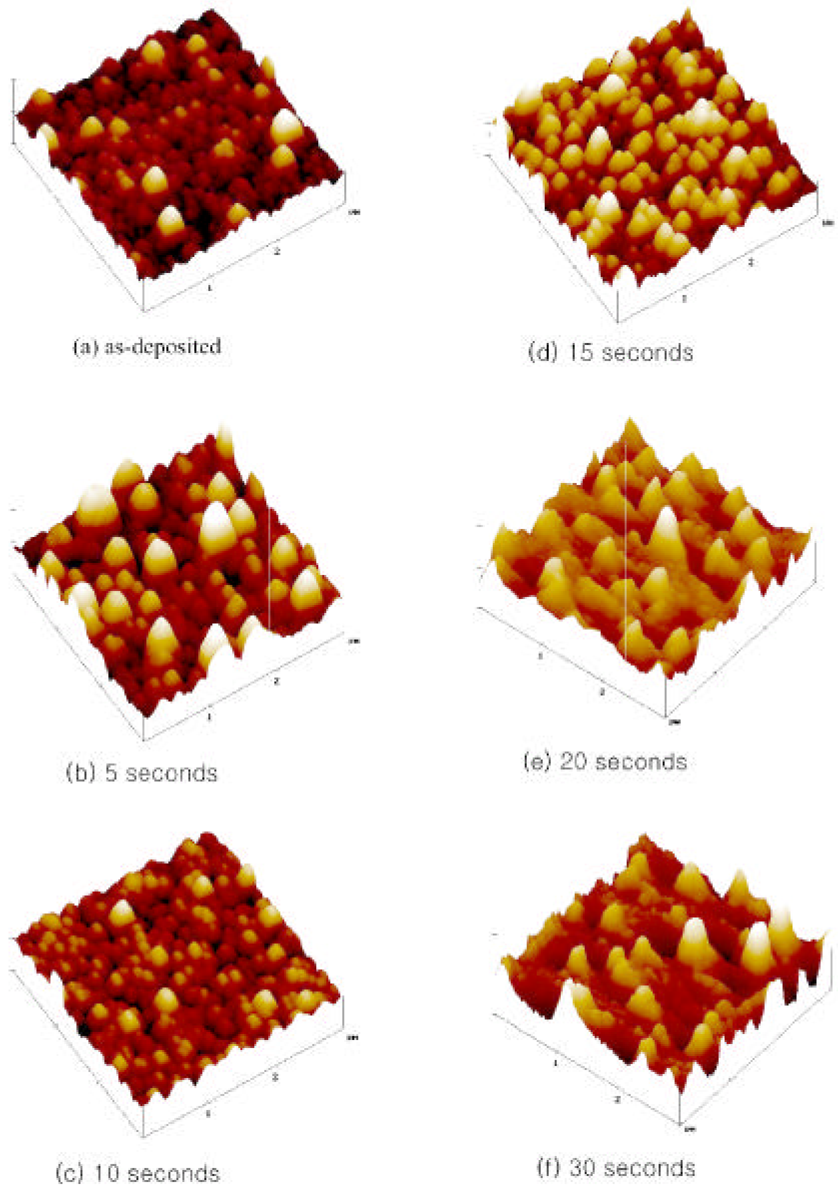
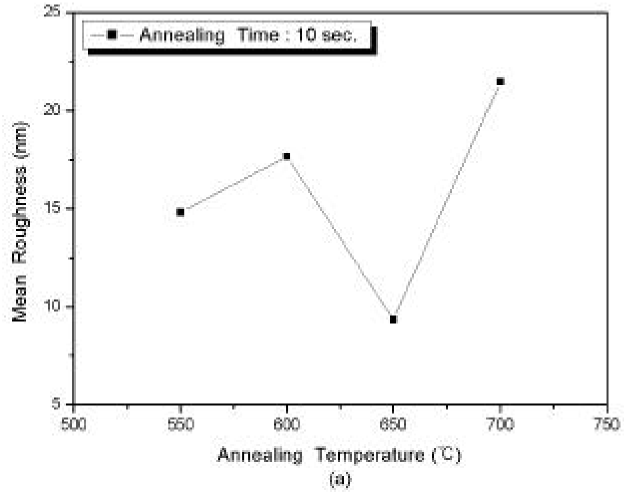


그림 4-31. 650 ℃**에서 열처리 시간에 따라 급속 열처리된** PNZST **박막의** AFM **영상**

Fig. 4-31. AFM images of the PNZST thin films annealed at 650 ℃ as a function of annealing time.



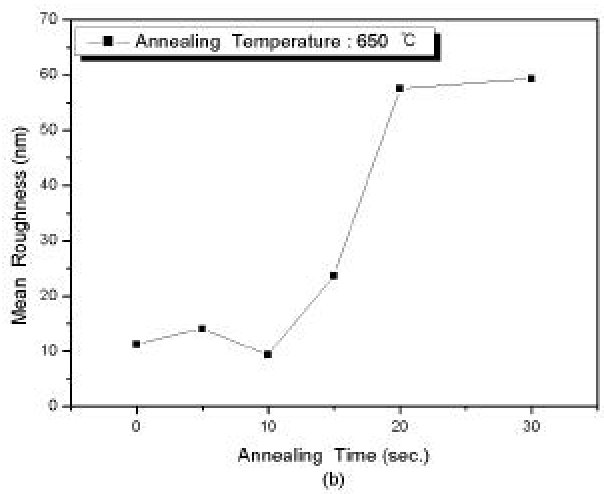


그림 4-32. **열처리 조건에 따른** PNZST **박막의 평균 거칠기**. (a) **열처리 온도**, (b) **열처리 시간**

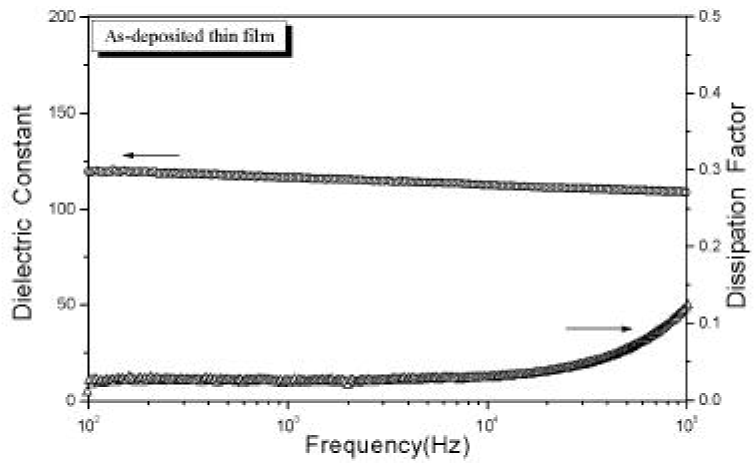
Fig. 4-32. Mean roughness of the PNZST thin films as a function of (a) annealing temperature, (b) annealing time.

4. 증착변수 및 급속 열처리 조건에 따른 강유전 특성

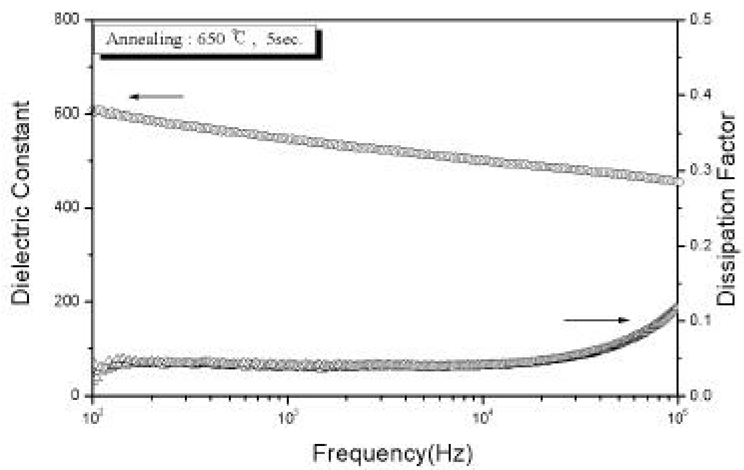
4.1. PNZST 커패시터의 유전특성

4.1.1. 열처리 시간에 따른 PNZST 커패시터의 유전특성

그림 4-33은 LSCO/Pt/Ti/SiO_2/Si 상에 80 W의 RF power, 500 ℃의 기판온도, Ar:O_2 = 9:0.5의 분위기에서 증착된 박막을 650 ℃의 열처리 온도에서 열처리 시간을 변화시키면서 열처리된 PNZST 박막에 대하여 주파수에 대한 비유전율(ε_r)과 유전손실(tanδ)을 나타낸 것이다. 그림 4-33(a)는 열처리하지 않은 박막의 유전특성을 나타낸 것이다. 1 kHz의 주파수에서 비유전율은 116이었고, 유전손실은 0.024였다. 스퍼터링 방법으로 증착되었기 때문에 박막이 치밀하여 유전손실은 적은 값을 나타내었고, 주파수에 따른 비유전율의 감소는 거의 나타나지 않았으나, 열처리를 하지 않은 박막은 완전한 페로브스카이트 상이 이루어지지 않았으므로 작은 비유전율을 나타낸 것으로 생각된다[54,55]. 그림 4-33(b)는 650 ℃에서 5초동안 열처리한 박막의 유전특성을 나타낸 것으로 1kHz의 주파수에서 비유전율은 556, 유전손실은 0.045를 보였다. 그림 4-33(c)는 650 ℃에서 10초동안 열처리한 박막의 유전특성을 나타낸 것이다. 1kHz의 주파수에서 비유전율은 861, 유전손실은 0.05를 보였다. 이 값들은 PNZST 벌크 세라믹과 유사한 특성을 나타내었으며, 주파수가 증가할수록 비유전율이 조금씩 감소하는 이유는 열처리 시 PNZST 박막과 하부전극간의 반응으로 인하여 생기는 계면분극의 영향이라고 생각된다[20-24]. 그림4-33(d)는 650 ℃, 15초동안 열처리한 박막의 유전특성을 보여주고 있다. 1kHz의 주파수에서 비유전율은 783, 유전손실은 0.067를 보였다. 열처리시간이 길수록 PNZST 박막과 전극간의 반응시간이 길어지므로, 주파수가 커질수록 비유전율의 감소도 커진다.



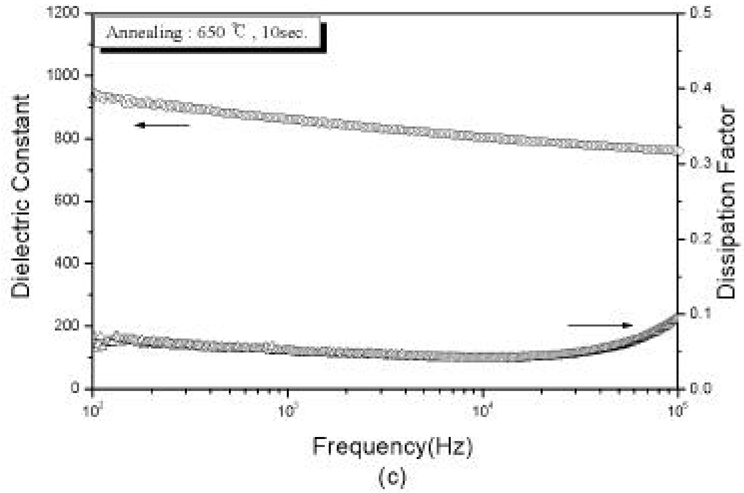
(a)



(b)

그림 4-33. 650 **℃에서 열처리 시간에 따라 급속열처리된** PNZST **박막의 비유전율 및 유전손실**. (a) **열처리 전**, (b) 5 **초**, (c) 10 **초**, (d) 15 **초**

Fig. 4-33. Plot of dielectric constant and dissipation factor of PNZST thin films (a) as-deposited, (b) annealed for 5 sec., (c) annealed for 10 sec., (d) annealed for 15 sec. at 650 ℃.



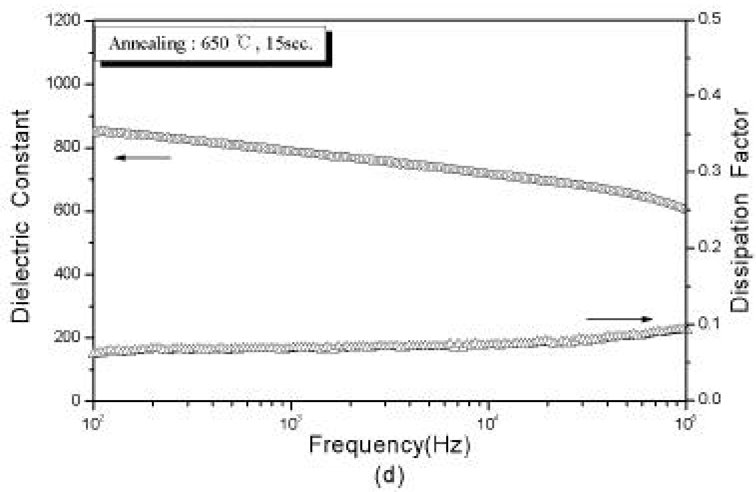


그림 4-33. 650 ℃**에서 열처리 시간에 따라 급속열처리된** PNZST **박막의 비유전율 및 유전손실**. (a) **열처리 전**, (b) 5 **초**, (c) 10 **초**, (d) 15 **초**(**계속**)

Fig. 4-33. Plot of dielectric constant and dissipation factor of PNZST thin films (a) as-deposited, (b) annealed for 5 sec., (c) annealed for 10 sec., (d) annealed for 15 sec. at 650 ℃(continue).

4.1.2. 열처리 온도에 따른 PNZST 박막의 유전특성

그림 4-34는 다양한 열처리 온도에서 10초동안 열처리한 PNZST 박막에 대하여 주파수에 대한 비유전율(ε_r)과 유전손실($\tan\delta$)을 나타낸 것이다. 그림 4-34(b)는 600 ℃에서 10초동안 열처리한 박막의 유전특성을 나타낸 것이다. 1kHz의 주파수에서 비유전율은 546, 유전손실은 0.06를 보였는데, 이는 650 ℃에서 10초동안 열처리한 PNZST 박막보다 우수하지 못하였다. 그림 4-34(d)는 700 ℃에서 10초동안 열처리한 박막의 유전특성을 나타낸 것으로, 1kHz의 주파수에서 비유전율은 514, 유전손실은 0.084를 보였다. 이는 고온에서의 열처리로 인해 박막내의 결함이 많이 생겨서 비유전율이 줄어들고, 유전손실이 큰 것으로 생각된다.

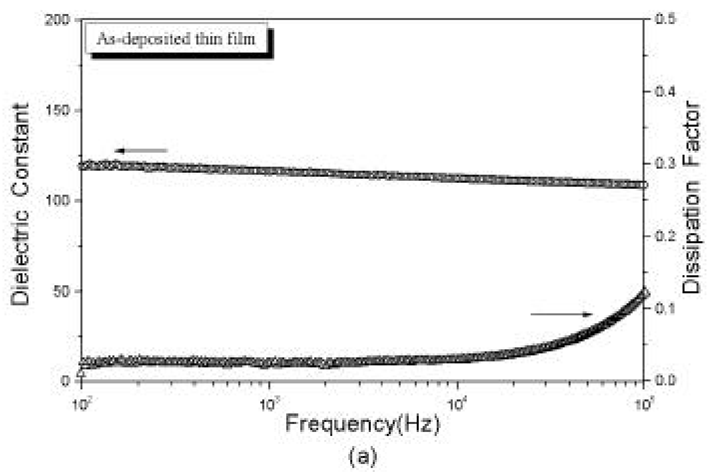
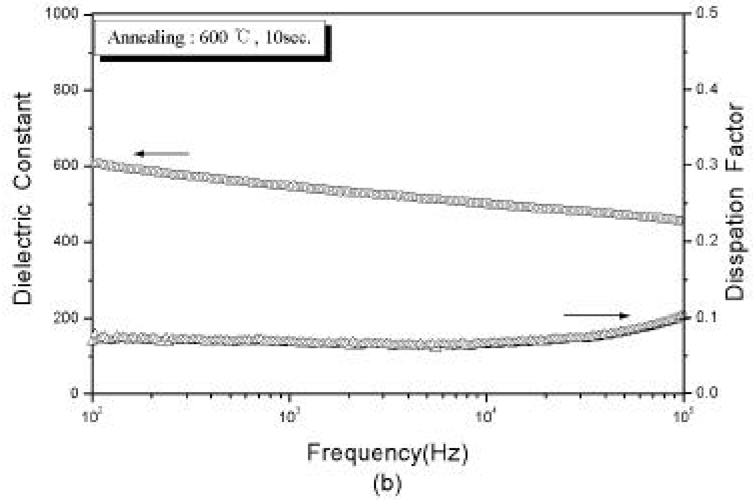


그림 4-34. 열처리 온도에 따라 10초동안 급속 열처리된 PNZST 박막의 비유전율 및 유전손실. (a) 열처리 전, (b) 600 ℃, (c) 650 ℃ (d) 700 ℃

Fig. 4-34. Plot of dielectric constant and dissipation factor of PNZST thin films annealed for 10 sec. at (a) room temperature, (b) 600 ℃, (c) 650 ℃ (d) 700 ℃.



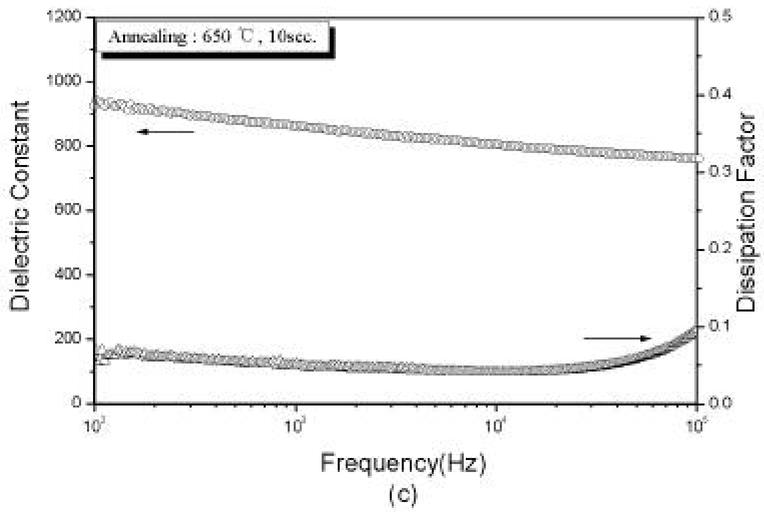
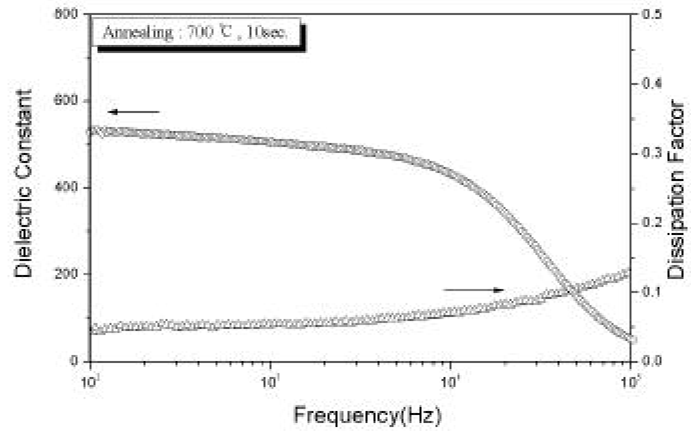


그림 4-34. **열처리 온도에 따라** 10**초동안 급속 열처리된** PNZST **박막의 비유전율 및 유전손실**. (a) **열처리 전**, (b) 600 ℃, (c) 650 ℃ (d) 700 ℃(**계속**)

Fig. 4-34. Plot of dielectric constant and dissipation factor of PNZST thin films annealed for 10 sec. at (a) room temperature, (b) 600 ℃, (c) 650 ℃ (d) 700 ℃(continue).



(d)

그림 4-34. 열처리 온도에 따라 10초동안 급속 열처리된 PNZST 박막의 비유전율 및 유전손실. (a) 열처리 전, (b) 600 ℃, (c) 650 ℃ (d) 700 ℃(계속)

Fig. 4-34. Plot of dielectric constant and dissipation factor of PNZST thin films annealed for 10 sec. at (a) room temperature, (b) 600 ℃, (c) 650 ℃ (d) 700 ℃(continue).

4.2. PNZST 커패시터의 이력특성

4.2.1. 열처리 시간에 따른 PNZST 박막의 이력특성

그림 4-35는 LSCO/Pt/Ti/SiO_2/Si 상에 80 W의 RF power, 500 ℃의 기판온도, Ar:O_2 = 9:0.5의 분위기에서 증착된 박막을 650 ℃의 열처리 온도에서 열처리 시간을 변화시키면서 열처리된 PNZST 박막의 이력특성을 나타낸 것이다. 열처리 시간의 변화에 따라서 잔류분극(P_r)은 1 20 μC/cm^2, 항전계(E_c)는 50 182 kV/cm를 나타내었다. 열처리하지 않은 박막의 경우, 5 V의 전압에서도 이력곡선이 포화되지 않았는데, 이는 완전한 페로브스카이트 구조가 되지 않았음을 보여준다. 5초동안 열처리된 박막은 17 μC/cm^2의 잔류분극, 57 kV/cm

의 항전계를 나타내었고, 10초동안 열처리한 박막의 잔류분극은 20 μC/cm^2, 항전계는 50 kV/cm를 나타내어 가장 우수한 특성을 보였다. 이 결과는 sol-gel 법으로 제작된 PNZST 박막보다 우수한 값을 보였고[19,31,53,63], 다른 PZT계 박막보다 더 낮은 항전계 값을 가졌다[65]. 15초동안 열처리된 박막은 비교적 우수한 14 μC/cm^{2}의 잔류분극, 50 kV/cm의 항전계를 나타내었으나, imprint 현상을 보였다. 그림 4-35와 같이 열처리 시간이 너무 짧으면, 결정을 이룰 시간이 충분하지 못하므로 완전한 결정화가 이루어지지 못하고, 반면에 열처리 시간이 너무 길면 열처리동안 Pb의 휘발로 인하여 Pb가 부족한 박막이 되므로 잔류분극의 값이 작아지고, 항전계의 값이 커진다.

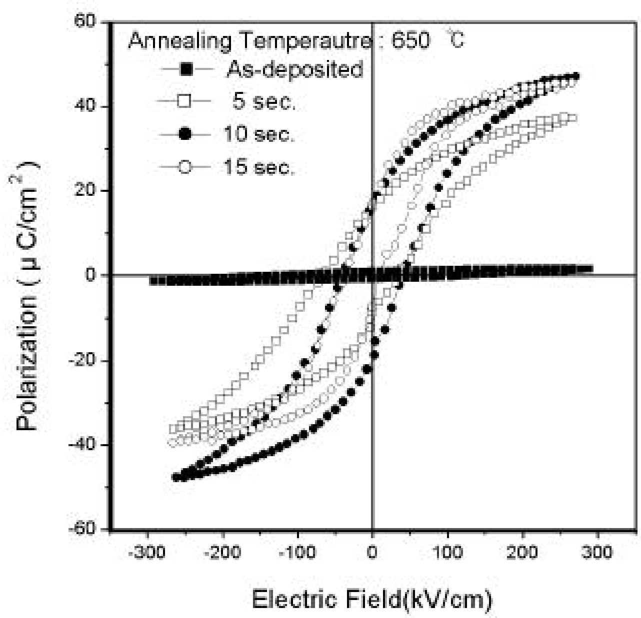


그림 4-35. 650 ℃에서 열처리 시간에 따라 급속열처리된 PNZST 박막의 이력곡선

Fig. 4-35. Plot of hysteresis curve of PNZST thin films annealed at 650 ℃ for various annealing time.

4.2.2. 열처리 온도에 따른 PNZST 박막의 이력특성

그림 4-36은 LSCO/Pt/Ti/SiO_2/Si 상에 80 W의 RF power, 500 ℃의 기판온도, Ar:O_2 = 9:0.5의 분위기에서 증착된 박막을 다양한 열처리 온도에서 10초동안 열처리한 PNZST 박막의 이력특성을 나타낸 것이다. 그림 4-36에서와 같이 열처리온도가 너무 높으면, PNZST 박막 표면의 평탄도가 떨어진다. 이는 PNZST 박막과 전극사이의 계면에서 mobile 전하가 포획될 확률이 커지므로, 계면에서의 local field가 증가한다[1,2]. 이로 인하여, 잔류분극이 감소하고, 항전계가 커지는 현상이 일어난다.

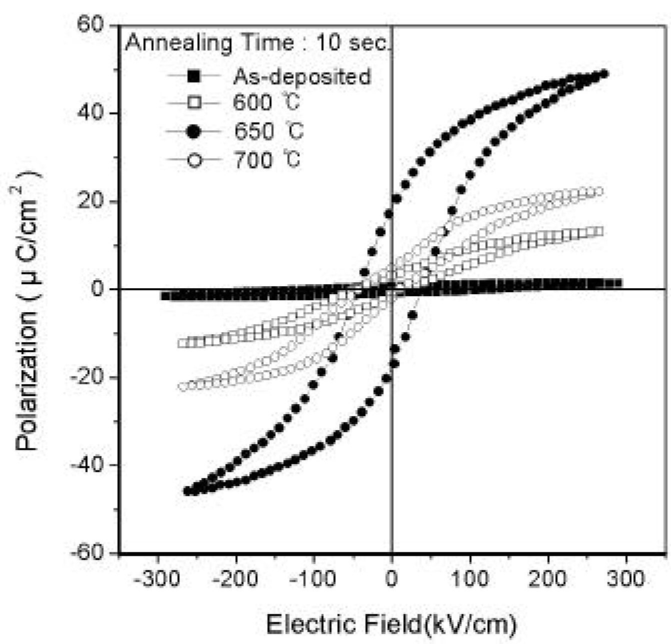


그림 4-36. 열처리 온도에 따라 10초동안 급속 열처리된 PNZST 박막의 이력곡선

Fig. 4-36. Plot of hysteresis curve of PNZST thin films annealed for 10 sec. at various annealing temperature.

4.3. PNZST 박막의 피로특성

그림 4-37은 LSCO/Pt/Ti/SiO_2/Si 상에 80 W의 RF power, 500 ℃의 기판온도, Ar:O_2 = 9:0.5의 분위기에서 증착된 박막을 다양한 온도에서 10초 동안 열처리한 PNZST 박막의 피로특성을 나타낸 것이다. 600 ℃에서 열처리된 박막은 분극의 감소는 없었으나, 잔류 분극의 값이 아주 작았다. 650 ℃에서 10초동안 열처리된 박막의 경우, 2.2×10^9의 스위칭 후에도 초기 분극값에 비해 8 % 미만의 감소만 보였기 때문에 강유전체 메모리에 적합한 피로특성을 가지고 있다고 볼 수 있다. 그 외의 다른 온도에서 열처리된 박막으로 제작된 커패시터는 잔류 분극이 작거나, 스위칭 후에 급격한 분극 저하 현상을 나타내었다.

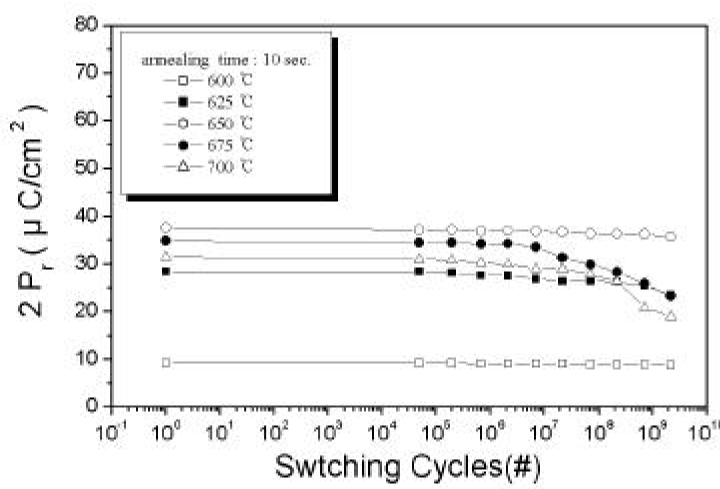


그림 4-37. 열처리 온도에 따라 10초동안 급속 열처리된 PNZST 박막의 피로특성

Fig. 4-37. Fatigue characteristics of the PNZST thin films annealed at various temperature for 10 seconds.

4.4. PNZST 박막의 누설전류 특성

그림 4-38은 LSCO/Pt/Ti/SiO_2/Si 상에 80 W의 RF power, 500 ℃의 기판온도, Ar:O_2 = 9:0.5의 분위기에서 증착된 박막을 다양한 온도에서 10초 동안 열처리한 PNZST 박막의 누설전류 특성을 나타낸 것이다. 625 및 650 ℃에서 10초동안 열처리된 박막으로 제작된 커패시터의 경우, 10^{-9}정도의 누설전류를 보였다. 그 외의 다른 온도에서 열처리된 박막으로 제작된 커패시터는 약 150 kV/cm 이상의 전계에서 누설전류가 급격히 증가하였다.

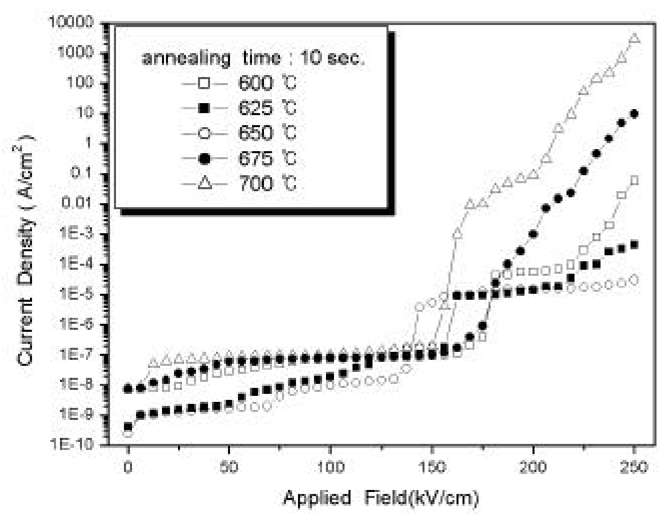


그림 4-38. 열처리 온도에 따라 10초동안 급속 열처리된 PNZST 박막의 누설전류

Fig. 4-38. E-J characteristics of the PNZST thin films annealed at various temperature for 10 seconds.

5. 고 찰

이상의 실험 결과로부터 다음과 같은 사실을 추론할 수 있었다.

다양한 하부 전극 및 버퍼층에 대한 실험을 통하여 페로브스카이트 구조를 가지는 버퍼층을 이용함으로써 안정된 PNZST 박막을 얻을 수 있다는 것을 확인하였다. LSCO를 버퍼층으로 이용하여 항전계 감소, 잔류분극 증가, 누설전류 감소 및 피로 특성을 향상시킬 수 있었다. 이는 PNZST와 동일한 결정구조를 가지는 LSCO가 PNZST 박막내의 산소 결핍을 억제하였기 때문에 강유전체와 전극 사이의 계면층 억제 및 공간전하를 감소시켰다고 생각된다.

RF magnetron sputtering 방법을 이용하여 PNZST 박막을 증착할 경우, 70 W 이하의 RF power에서는 PbO가 충분하지 못하여 파이로클로어 상이 우선 배향됨을 알 수 있었고, 400 ℃ 이하의 저온에서는 sputtering 되어진 Pb 원자들이 휘발되지 못하여 PbO 상태로 존재하는 것으로 생각된다. 이 때의 증착 속도는 PbO가 휘발되지 못하고 박막내에 존재하여 상당히 큰 값을 가졌다. 450 ℃ 이상의 온도부터는 PbO와 다른 원소들이 반응하여 PNZST 박막을 형성하기 시작하였으며, 과잉 Pb가 휘발하기 시작하면서 400 ℃ 이하의 경우보다 상대적으로 낮은 증착 속도를 보였다. Sputtering시 산소를 활성화시킴으로써 500 ℃ 정도에서 순수한 페로브스카이트 상의 PNZST 박막을 얻을 수 있었으며, 650 ℃ 정도의 급속 열처리를 통하여 Pb의 휘발을 최소한으로 억제시켜 증착시의 화학론적 양론비를 거의 유지하면서 PNZST 박막의 결정화를 촉진시킬 수 있었던 것으로 생각된다.

V. 결　　론

본 논문에서는 RF magnetron sputtering 방법을 이용하여 반도체 기억소자용 커패시터에 이용 가능한 lead zirconate titanate(PZT)계 박막을 개발하고, 그 응용 가능성을 분석하는 것이다. 이를 위해 sputtering의 증착변수 및 Rapid Thermal Annealing(RTA)이 박막에 미치는 영향을 분석하였고, 다양한 하부전극에 따른 PZT계 박막의 결정 성장과 전기적 특성에 미치는 영향을 연구하였다. RF magnetron sputtering 방법이 다성분계 박막의 공정이 용이하다는 장점을 이용하며, 반응가스인 산소를 활성화시킴으로써 박막의 치밀화 및 결정화를 촉진시킬 수 있었다. 특히, PZT계 박막의 열처리 시 Pb의 높은 휘발성 때문에 대두되는 박막 내의 Pb 결핍 문제를 급속 열처리를 이용하여 해결할 수 있었다. 또한, 다양한 하부 전극 및 버퍼층의 전기적 특성 실험을 통하여 MFM(metal-ferroelectric-metal) 구조의 PZT계 커패시터에서 하부 전극이 커패시터의 특성에 미치는 영향을 연구하였다. 이와 같은 연구를 통하여 얻은 세부 결론은 다음과 같다.

(1) Pt/Ti 박막을 하부 전극으로 사용하고, LSCO 박막을 버퍼층으로 이용한 PNZST 커패시터의 전기적 특성이 가장 우수하였다.

(2) 50 W의 RF power, 350 ℃의 기판 온도, $Ar:O_2$ = 0:1의 분위기, 10 mTorr의 가스 압력에서 sputtering 법으로 증착한 후, 700 ℃의 산소 분위기에서 30분간 열처리한 LSCO 박막의 비저항은 FRAM용 커패시터의 하부 전극으로 적합한 100 μΩ·cm을 나타내었다.

(3) PNZST 박막의 증착시 magnetron 방식을 이용하여 플라즈마의 밀도를 높일 수 있었으며, sputtering 시 기판쪽으로 산소를 활성화시킴으로서 박막의 치밀화를 향상시켰다.

(4) PNZST 박막을 LSOC/Pt/Ti/SiO_2/Si 상에 RF magnetron sputtering 법으로 증착할 경우, Ti의 비율을 10 mole%로 하고, 80 W의 RF power, Ar:O_2 = 9:0.5의 분위기, 500 ℃의 기판 온도, 10 mTorr의 가스 압력에서 증착된 박막이 가장 우수한 결정성과 표면상태를 나타내었다.

(5) 10 mole%의 Ti를 첨가하여 LSOC/Pt/Ti/SiO_2/Si 상에 증착된 PNZST 박막에 대하여 열처리한 경우, 650 ℃에서 10 초동안 급속 열처리한 박막이 가장 우수한 결정성 및 전기적 특성을 보였다. 이러한 조건에서 제작된 PNZST 커패시터의 비유전율 및 유전손실은 각각 861, 0.05 였고, 잔류분극은 20 $\mu C/cm^2$, 항전계는 50 kV/cm을 나타내었으며, 10^9의 스위칭 cycle 후에도 8 % 미만의 피로특성 및 10^{-9}정도의 우수한 누설 전류 특성을 보였다.

본 논문에서는 제작된 PNZST 커패시터는 그 자체만으로 우수한 특성을 보였고, FRAM에 응용 가능할 것이라고 생각된다. 하지만, 집적화하였을 때 각 소자간에 발생할 문제점, 패키징 후의 특성 열화 및 기존에 적용되고 있는 DRAM 공정과의 적합성 여부 등에 대한 사항은 검증되지 않았다. 향후 이러한 사항들을 고려한 연구가 요구된다.

참 고 문 헌

[1] R. Ramesh, "Thin film Ferroelectric Materials and Devices", Kluwer Academic Publishers, 1997.

[2] J. F. Scott, "Ferroelectric Thin Films: Synthesis and Basic Properties", Gordon and Breach Publishers, 1996.

[3] C. A. Paz de Araujo, J. D. Cuchiaro, L. D. McMillan, M. C. Scott, and J. F. Scott, "Vacancy defects in (Pb,La)(Zr,Ti)O_3 capacitors observed by positron annihilation", Appl. Phys. Lett., Vol. 73 No. 3, pp. 318 320, 1998.

[4] S. L. Miller and P. J. McWhorter, "C-axis oriented ferroelectric thin films of Si-substituted $PbTiO_3$ on Si(100) by pulsed laser deposition: Boost for nonvolatile memory application", Appl. Phys. Lett. Vol. 72 No. 10, pp. 1179 1181, 1998.

[5] Y. Watanabe, "Theoretical stability of the polarization in insulation ferroelectric/semiconductor structure", J. Appl. Phys., Vol. 83 No. 7, pp. 2179 2193, 1998.

[6] A. Sheikholeslami and P. C. Gulak, "Transient modeling of ferroelectric capacitors for nonvolatile memories", IEEE Trans. on ultrasonics, ferroelectrics, and frequency control, Vol. 43 No. 3, pp. 450 456, 1996.

[7] C. H. Seager, D. C. Mclntyre, W. L. Warren, and B. A. Tuttle, "Charge trapping and device behavior in ferroelectric memories", Appl. Phys. Lett., Vol. 68 No. 19, pp. 30 33, 1989.

[8] F. Y. Chen, Y. K. Fang, and M. J. Sun, "Experimental characterization and modeling of a ferroelectric bulk channel field effect transistor with nonvolatile memory characteristics", Appl. Phys. Lett., Vol. 69 No. 6, pp. 812 814, 1996.

[9] M. W. J. Prins, K. O. Grosse, and R. M. Wolf, "A ferroelectric transparent thin-film transistor", Appl. Phys. Lett., Vol. 68 No. 25, 3650 3653, 1996.

[10] T. Sumi, "Ferroelectric nonvolatile memory technology", IETCE Trans. Electron, Vol. E79 C No. 6, 812 818, 1996.

[11] J. D. Cuchiaro, M. C. Scott, and J. F. Scott, "Fatigue-free ferroelectric capacitors with platinum electrodes", Nature, Vol. 374 No. 13, pp. 627 629, 1995.

[12] O. Musseau and J. L. Leray, "A study of radiation vulnerability of ferroelectric material and devices", IEEE trans. on nuclear sci., Vol. 41 No. 3, pp. 495 502, 1994.

[13] S. L. Miller and P. J. McWhorter, " Physics of the ferroelectric nonvolatile memory field effect transistor", J. Appl. Phys. Vol. 72 No. 12, pp. 5999 6010, 1994.

[14] W. A. Geideman, "Progress in ferroelectric memory technology", IEEE trans. on ultrasonics, ferroelectrics, and frequency control, Vol. 38 No. 6, pp. 704 711, 1991.

[15] J. F. Scott and C. A. P de Araujo, "Ferroelectric memories", Science, Vol. 246 No. 15, pp. 1400 1405, 1989.

[16] D. Bondurant and F. Gnadinger, "Ferroelectrics for nonvolatile RAMs", IEEE spectrum, pp. 30 33, 1989.

[17] T. Hirai, K. Teramoto, K. Nagashima, H. Koike, and Y. Tarui, "Effect of Cd-substitution site on PbO evaporation in $Pb(Ni_{1/3},Nb_{2/3})O_3$-$PbZrO_3$-$PbTiO_3$ ceramics", Jpn. J. Appl. Phys., Vol. 37 No. 3, pp. 2548 2553, 1998.

[18] W. Zhang, K. Sasaki, and T. Hata, "Analysis of fatigue characteristics in Fe-doped $Pb(Zr_{0.52}Ti_{0.48})O_3$ thin films by switching currents", Jpn. J. Appl. Phys., Vol. 36 No. 12A, pp. 7275 7281, 1997.

[19] H. Adachi, T. Mitsuyu, O. Yamazaki, and K. Wasa, "Ferroelectricity and electric conduction characteristics of Sr-modified lead zirconate titanate thin film capacitors", Jpn. J. Appl. Phys., Vol. 36 No. 2, pp. 749 753, 1997.

[20] A. Masuda, Y. Yamanaka, M. Tazoe, and Y. Yonezawa, "Pt/PZT/n-$SrTiO_3$ ferroelectric memory diode", Jpn. J. Appl. Phys., Vol. 35 No. 1A, pp. 39 43, 1996.

[21] W. Zhu, W. Vest, M. S. Tse, M. K. Rao, and Z. Q. Liu, "Effect of Nb doping on the microstructure of sol-gel-derived PZT thin film", J. Am. ceram. soc., Vol. 78 No. 6, pp. 1513 1520, 1995.

[22] J. G. Zhu and M. M. Al-Jassim, "Ferroelectric (Pb,La)(Zr,Ti)O_3 epitaxial thin films on sapphire grown by rf-planar magnetron sputtering", J. Appl. Phys., Vol 60 No. 2, pp. 736 741, 1986.

[23] **최우창**, **최혁환**, **이명교**, **권태하**, "**조성비에 따른** Pb[(Zr,Sn)Ti]NbO_3 **박막의 강유전 특성**", **한국센서학회지**, **제**11**권 제**1**호**, pp. 25 32, 2002.

[24] **최우창**, **최혁환**, **이명교**, **권태하**, "**열처리에 따른** Pb[(Zr,Sn)Ti]NbO_3 **박막의 강유전 특성**", **대한전자공학회지**, **제**36**권**, **제**3**호**, pp. 104 110, 2001.

[25] T. Nakamura, Y. Fujimori, N. Izumi, and A. Kamisawa, "Characterization of Pb(Zr,Ti)O_3 thin film on Si substrates using MgO intermediate layer for Metal/Ferroelectric/Insulator/Semiconductor field effect transistor devices", Jpn. J. Appl. Phys., Vol. 37 No. 9B, pp. 5150 5153, 1998.

[26] Y. Shimamoto, K. Kushida-Abdelghafar, H. Miki, and Y. Fujisaki, "Fabrication of $PbZr_xTi_{1-x}O_3$ films on Si structures using Y_2O_3 buffer layer", Jpn. J. Appl. Phys., Vol. 37 No. 9B, pp. 5145 5149, 1998.

[27] T. Hirai, K. Nagashima, H. Koike, S. Matsuno, and Y. Tarui, "Dielectric properties of $PbTiO_3$ thin film on CeO_2/Si(100) and Y_2O_3/Si(100)", Jpn. J. Appl. Phys., Vol. 37 No. 10, pp. 5645 5650, 1998.

[28] C. H. Seager, D. C. Mclntyre, W. L. Warren, and B. A. Tuttle, "Growth of $PbTiO_3$ thin film on Si(100) with Y_2O_3 and CeO_2 buffer layer", Jpn. J. Appl. Phys., Vol. 37 No. 9B, pp. 4943 4948, 1998.

[29] K. Gotoh, H. Tamura, H. Takauchi, and A. Yoshida, "Electrical characterization of ferroelectric Pb(Zr,Ti)O_3 thin films deposited on Pt-coated RuO_2 electrodes", Jpn. J. Appl. Phys., Vol. 37 No. 6, pp. 3391 3395, 1998.

[30] A. I. Kingon, "Recovery of the ferroelectric properties of hydrogen-damaged Ir/Pb(Zr,Ti)O_3/Ir capacitors by post annealing", Jpn. J. Appl. Phys., Vol. 37 No. 3, pp. 2565 2566, 1998.

[31] J. F. Scott and C. A. P. de Araujo, "Evaluation of imprint in fully integrated (La,Sr)CoO_3/Pb(Nb,Zr,Ti)O_3/(La,Sr)CoO_3 ferroelectric capacitors", J. Appl. Phys., Vol. 83 No. 4, pp. 2165 2171, 1998.

[32] Y. Fukuda and K. Aoki, "Characterization of $Pb_{1-x}La_xTiO_3$ thin films by the radio frequency magnetron sputtering technique", Jpn. J. Appl. Phys., Vol. 37 No. 4A, pp. 1955 1959, 1998.

[33] K. Suu, A. Osawa, Y. Nishioka, and N. Tami, "Effects of excess Pb and substrate on crystallization processes of amorphous Pb(Zr,Ti)O_3 thin films prepared by RF magnetron sputtering", Jpn. J. Appl. Phys., Vol. 36 No. 9B, pp. 5793 5798, 1997.

[34] D. J. Wouters, G. Willems, and H. E. Maes, "Structure of control of Pb(Zr,Ti)O_3 films using $PbTiO_3$ buffer layer produced by magnetron sputtering", Appl. Phys. Lett., Vol. 70 No. 13, pp. 1718 1720, 1997.

[35] H. Miki, K. Kushida-Abdelghafar, K. Torii, and Y. Fujisaki, "Investigation of Pt/Ti bottom electrodes for Pb(Zr,Ti)O_3 films", Jpn. J. Appl. Phys., Vol. 36 No. 1, pp. 294 300, 1997.

[36] A. I. Kingon, "Conducting $Sr_{0.7}NbO_3$ thin film electrodes for ferroelectric capacitors", Appl. Phys. Lett., Vol. 70 No. 19, pp. 2622 2624, 1997.

[37] K. Amanuma, T. Hase, and Y. Miyasaka, "Fabrication of c-axis oriented Pb(Zr,Ti)O_3 thin films on Si(100) substrates using MgO intermediate layer", Jpn. J. Appl. Phys., Vol. 35, No. 8, pp. 4195 4198, 1996.

[38] T. Nakamura, Y. Nakao, A. Kamisawa, and H. Takasu, "Hydrogen-related degradation and recovery phenomena in Pb(Zr,Ti)O_3 capacitors with a platinum electode", Jpn. J. Appl. Phys., Vol. 36 No. 3A, pp. 1132 1135, 1997.

[39] S. Yokoyama, Y. Ito, K. Ishihara, K. Hamada, S. Ohnishi, J. Kudo, and K. Sakiyama, "Crystal and electrical characterizations of epitaxial $Ce_xZr_{1-x}O_2$ buffer layer for the metal/ferroelectric/insulator/semiconductor field effect transistor", Jpn. J. Appl. Phys., Vol. 35 No. 9B, pp. 5150 5153, 1996.

[40] F. Y. Chen, Y. K. Fang, and M. J. Sun, "A new high temperature electrode-barrier technology on high density ferroelectric capacitor structure", Proceeding of international electron device meeting, 1996.

[41] M. W. J. Prins, K. O. Grosse-Holz, G. Müller, J. F. M. Cillessen, J. B. Giesbers, R. P. Weening, and R. M. Wolf, "Electrode materials for ferroelectric capacitors: Properties of reactive DC sputtered IrO_2 thin films", Mat. Res. Soc. Symp. Proc., Vol. 433, pp. 139 144, 1996.

[42] K. Takata, "Microstructure of pulsed-laser deposited PZT on polished and annealed MgO substrate", Mat. Res. Soc. Symp. Proc., Vol. 433, pp. 157 162, 1996.

[43] W. Zhang, K. Sasaki, and T. Hata, "Effects of sputter-deposited $LaNiO_3$ electrode on the deposition and properties of ferroelectric thin films", Mat. Res. Soc. Symp. Proc., Vol. 433, pp. 169 174, 1996.

[44] Y. Nakao, T. Nakamura, A. Kamisawa, H. Takasu, N. Soyama, T. Atsuki, and K. Ogi, "Effect of morphology of NiCr-bottom electrode on preparation of ferroelectric PZT thin film capacitor", Mat. Res. Soc. Symp. Proc., Vol. 433, pp. 181 186, 1996.

[45] E. Tokumitsu, N. Tanisake, and H. Ishiwara, "Multilayer lead zirconate titanate and barium titanate ferroelectric capacitors", Mat. Res. Soc. Symp. Proc., Vol. 433, pp. 231 236, 1996.

[46] S. B. Krupanidhi, N. Maffei, M. Sayer, and K. El-Assal, "RF magnetron sputter-deposition of $La_{0.5}Sr_{0.5}CoO_3$/Pt composite electrodes for $Pb(Zr,Ti)O_3$ thin film capacitors", Mat. Res. Soc. Symp. Proc., Vol. 433, pp. 145 150, 1996.

[47] W. A. Geideman, "Influence of $PbTiO_3$ buffer layers on microstructural properties of $Pb(Zr,Ti)O_3$ films deposited by sputtering", Mat. Res. Soc. Symp. Proc., Vol. 433, pp. 291 296, 1996.

[48] G. Shirane, E. Sawaguchi, and Y. Takagi, "Structure, composition and properties of (Pb,La)TiO_3 thin films by RF magnetron sputtering" Mat. Res. Soc. Symp. Proc., Vol. 433, pp. 389 394, 1996.

[49] S. Sadashivan, S. Aggarwal, T. K. Song, and R. Ramesh, "Characterization of Metal/Ferroelectric/Insulator/Semiconductor structure with CeO_2 buffer layer", Jpn. J. Appl. Phys., Vol. 34, No. 8, pp. 4163 4166, 1995.

[50] F. P. Gnadinger and D. W. Bondurant, "Preparation of Pb(Zr,Ti)O_3 thin films on Ir and IrO_2 electrodes", IEEE Spectrum, pp. 30 33, 1989.

[51] J. F. Scott, "Properties of ferroelectric memory with Ir system materials as electrodes", IETCE Trans. Electron, Vol. E81 C No. 4, 513 517, 1998.

[52] Y. Watanabe, "Ferroelectric properties of $SrBi_2Ta_2O_9$ thin films deposited on various bottom electrodes by a modified Radio-Frequency magnetron sputtering technique" Jpn. J. Appl. Phys., Vol. 37 No. 10, pp. 5549 5553, 1998.

[53] D. X. Lu, Y. B. Pun, E. M. Wong, P. S. Chung, and Z. Y. Lee, "Electric fatigue in antiferroelectric and ferroelectric Pb(Zr,Sn,Ti)NbO_3 thin film prepared by sol-gel process", Jpn. J. Appl. Phys., Vol. 37 No. 9B, pp. 5162 5165, 1998.

[54] A. Sheikholeslami and P. G. Gulak, "Growth and characterization of radio-frequency magnetron sputtered lead zirconate titanate thin films deposited on <111> Pt electrodes", J. Vac. Sci. Technol. A, Vol. 16 No. 5, pp. 2876 2884, 1998.

[55] T. Sumi, "Electrical properties of Pt/$SrBi_2Ta_2O_9$/CeO_2/SiO_2/Si structure for nondestructive readout memory", Jpn. J. Appl. Phys., Vol. 37 No. 10, pp. 5549 5553, 1998.

[56] T. Sumi, "Electron trapping process in ferroelectric lead-zirconate-titanate thin film capacitor" Appl. Phys. Lett., Vol. 73 No. 3, pp. 309 311, 1998.

[57] Y. M. Coic, O. Musseau, and J. K. Leray, "MFMIS structure for nonvolatile ferroelectric memory using PZT thin film", IETCE TRANS Electron, Vol. E81 C No. 4, 1998.

[58] S. Sadashivan, S. Aggarwal, T. K. Song, and R. Ramesh, "The effect of interfacial state on electrical properties of PZT-electrode system for applying to nonvolatile memory devices", Surface and Coatings Technology, Vol. 101, pp. 229 233, 1998.

[59] H. Fan, L. Kong, L. Zhang, and Xi Yao, "$SrBi_2Ta_2O_9$ memory capacitor on Si with a silicon nitride buffer", Appl. Phys. Lett., Vol. 72 No. 10, pp. 1185 1186, 1998.

[60] C. M. Foster, G.-R. Bai, R. Csencsits, J. Vetrone, and R. Jammy, "Ferroelectric properties of PZT thin films prepared by sputtering with stoichiometric single oxide target: comparison between conventional and rapid thermal annealing", Journal of European ceramic society, Vol. 17, pp. 1749 1755, 1997.

[61] D. A. Barrow, T. E. Petroff, R. P. Tandon, and M. Sayer, "RF sputtered PLZT thin film on Pt/Ti electrodes", IEEE Trans. on ultrasonics, ferroelectrics, and frequency control, Vol. 44 No. 3 May, pp. 675-679, 1997.

[62] B. Güttler, U. Bismayer, P. Groves, and E. Salje, "Preparation and ferroelectric properties of lead zirconate titanate thin films by RF magnetron sputtering", INT. J. Electronics, Vol. 83 No. 6, pp. 805 815, 1997.

[63] E. Nieto, J. F. Fernandez, C. Mouse, and P. Duran, "H_2 damage of ferroelectric $Pb(Zr,Ti)O_3$ thin-film capacitor - The role of catalytic and adsorptive activity of the top electrode", Appl. Phys. Lett., Vol. 70 No. 23, pp. 3096 3097, 1997.

[64] K. Amanuma, T. Hase, and Y. Miyasaka, "Stability control of composition of RF-sputtered $Pb(Zr,Ti)O_3$ ferroelectric thin film", Jpn. J. Appl. Phys., Vol. 36 No. 9B, pp. 5789 5792, 1997.

[65] W. A. Geideman, "Influence of Zr/Ti ratios on the deformation in the hysteresis loop of $Pb(Zr,Ti)O_3$ thin film capacitor", Appl. Phys. Lett., Vol. 70 No. 18, pp. 2404 2406, 1997.

[66] W. Zhang, K. Sasaki, and T. Hata, "Electrical properties of low-temperature(450 ℃) $Pb(Zr,Ti)O_3$ films prepared in quasi-metallic mode by RF reactive sputtering", Jpn. J. Appl. Phys., Vol. 35 No. 9B, pp. 5084 5088, 1996.

[67] K. Gotoh, H. Tamura, H. Takauchi, and A. Yoshida, "Microstructural characterization of Pt/Ti and RuO_2 electrodes on SiO_2/Si annealed in the oxygen ambient", Mat. Res. Soc. Symp. Proc., Vol. 433, pp. 175 180, 1996.

[68] Z. Surowiak, D. Czekaj, V. P. Dudkevich, A. A. Bakirov, I. M. Sem, and E. V. Sviridov, "Low temperature growth of PZT(52/48) thin films using RF magnetron sputtering method", Mat. Res. Soc. Symp. Proc., Vol. 433, pp. 243 247, 1996.

[69] M. Huffman, J. P. Goral, M. M. Al-Jassim, A. R. Mason, and K. M. Jones, "Crystallization of $Pb(Zr,Ti)O_3$ films prepared by radio frequency magnetron sputtering with a stoichiometric oxide target", J. Vac. Sci. Technol., A Vol. 13 No. 4, pp. 2214 2220, 1995.

[70] D. X. Lu, Y. B. Pun, E. M. Wong, P. S. Chung, and Z. Y. Lee, "rf planar magnetron sputtering and characterization of ferroelectric $Pb(Zr,Ti)O_3$ films", J. Appl. Phys., Vol. 54 No. 11, pp. 6601 6609, 1983.

[71] K. Amanuma, T. Hase, and Y. Miyasaka, "Study on Pb-based ferroelectric thin films prepared by sol-gel method for memory application", Jpn. J. Appl. phys., Vol. 78 No. 9B, pp. 5265 5267, 1994.

[72] **최우창**, **최용정**, **최혁환**, **이명교**, **권태하**, "RF **마그네트론 스퍼터링 방법으로 제작된** $Pb[(Zr,Sn)Ti]NbO_3$ **박막의 결정구조와 전기적 특성**", **한국센서학회지**, **제9권 제3호**, pp. 90 95, 2000.

[73] 최우창, 최혁환, 이명교, 권태하, "RF 마그네트론 스퍼터링 방법으로 제작된 $Pb[(Zr,Sn)Ti]NbO_3$ 박막의 강유전특성", 대한전자공학회 추계종합 학술대회논문집, 제22권 제2호, pp. 199 201, 1999.
[74] 최우창, 최혁환, 이명교, 권태하, "열처리에 따른 $Pb[(Zr,Sn)Ti]NbO_3$ 박막의 강유전 특성", 대한전자공학회 하계종합 학술대회논문집, 제23권 제1호, pp. 24 31, 2000.