

721
664

工學碩士學位論文

ZV-ZCS DC-DC 변환기의 병렬 운전

지도교수 전 성 줍

이 논문을



제출함

2003년 8월

부경대학교 대학원

전자공학과

신태성

신태성의 공학석사 학위논문을 인준함

2003년 6월 26일

주 심 공학박사 김문수 (인)

위 원 공학박사 전성준 (인)

위 원 공학박사 노의철 (인)

목 차

Abstract

1. 서론	1
2. 본론	3
2.1 ZVZCS동작 원리	3
2.2 위상변이 PWM	6
2.3 동작원리	8
2.3.1 Mode1	8
2.3.2 Mode2	8
2.3.3 Mode3	8
2.3.4 Mode4	9
2.3.5 Mode5	9
2.4 병렬운전	10
2.5 병렬운전 제어회로	14
3 시뮬레이션 결과	17
4 실험 결과	35
5. 결론	40
참고 문헌	41

Parallel operating of ZV-ZCS DC-DC converter

Shin, Tae Seoung

*Department of Electronic Engineering
Graduate School of
Pukyong National University*

Abstract

In this paper, a parallel operation of ZV-ZCS DC-DC converter is investigated. The ZV-ZCS operation is a means reducing switching loss of a power converter operating at high frequency. The size and weight of a power converter can be reduced with the increased switching frequency. A parallel operation is a means complying to the increased power demand on power converters. The two-phase parallel operation gives switching noise reduction in power converters. Simulation and experimental results of prototype coveter are given.

1. 서 론

근래에 산업의 발달로 전력은 수요가 꾸준히 증가되고 있다. 이에 따라 대전력 DC-DC 변환기의 필요성도 늘어가고 있다. 무게와 부피를 줄이기 위하여 스위칭 주파수가 증가되는 추세이며 이에따라 스위칭 손실을 줄이는 영전압 스위칭 (Zero-Voltage and Zero-Current switching: ZVZCS)이 제안되었다. 이러한 경우 대용량화를 위해서는 스위칭 소자를 병렬로 연결하거나 변환기 자체의 출력을 병렬연결하여 증가시키는 방법이 있다 안정적이며 적응성이 뛰어난 후자의 방법을 제안한다.

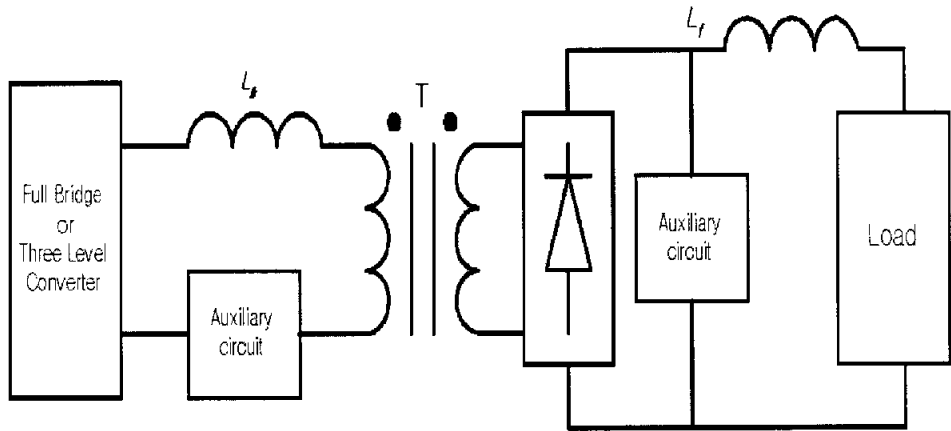


그림 1. ZVZCS 변환기

그림 1에서 보인 바와 같이 보조회로를 1차 회로에 직렬로 삽입하거나 2차 회로에 병렬로 삽입하여 한 쪽 레그에 영전류 스위칭 (Zero-Current Switching: ZCS)을 실현한다. 2차 측 도움에 의한 (Secondary-side-Assisted: SA) ZVZCS 방식에서는 스너버나 능동클램프 회로를 사용하는데 이 보조회로는 부하 전류가 절연 변압기로 흐르지 못하고 보조회로로 흐르도록 한다. 이런 방식에서는 ZCS동작이 출력 전압에 의해 이루어지므로 기동시나 단락조건에서는 정상동작을 할 수 없다. 1차 측 도움에 의한 (Primary-side-Assisted: PA) ZVZCS 방식에서는 1차 측에 리셋 전압을 인가하여 누설 인덕턴스에 갇힌 에너지를 회수하여 ZCS동작을 실현한다. 그림 2에서와 같이 캐패시터나 변압기가 ZCS 동작을 실현하기 위하여 사용될 수 있다.

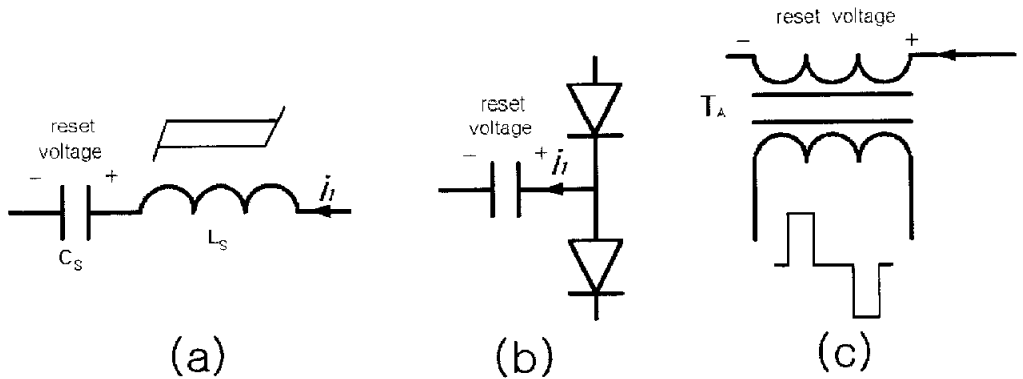


그림 2. PA ZVZCS를 실현하는 회로

그림 2(a)에서 캐패시터 C_s 는 리셋전압을 제공하여 누설 인덕턴스에 갇힌 에너지를 회수하고 1차 전류를 리셋시키며 L_s 는 리셋전압에 의해 전류가 역방향으로 흐르는 것을 억제하여 영전류를 유지한다. 이 회로는 교류캐패시터를 사용하는 것과 가포화 리액터에서의 발열이 단점이다. 그림 2(B)에서는 캐패시터와 리셋전압에 의해 1차 전류가 영이 된 후 두 개의 다이오드가 영전류를 유지시킨다.

두개의 다이오드는 ZCS가 필요한 레그의 주스위칭 소자와 직렬로 삽입된다. 이변환기에서는 다이오드에서의 손실이 비교적 크다. 그림 2(C)에서는 1차 전류를 제거하고자 할 때에 보조 변압기 2차를 통하여 리셋펄스를 공급한다.

2. 본 론

2.1 ZV-ZCS 동작 원리

연구된 ZVZCS DC-DC 변환기 회로는 그림 3과 같다. 보조회로는 점선으로 표시된 내부와 같으며 작은 보조변압기와 두 개의 다이오드로 구성되어 있다. 보조변압기의 1차 권선은 주변압기 1차 권선과 직렬로 연결되어 있으며, 2차 측은 수동레그(passive leg)와 지상레그 사이에 연결되어 있다.

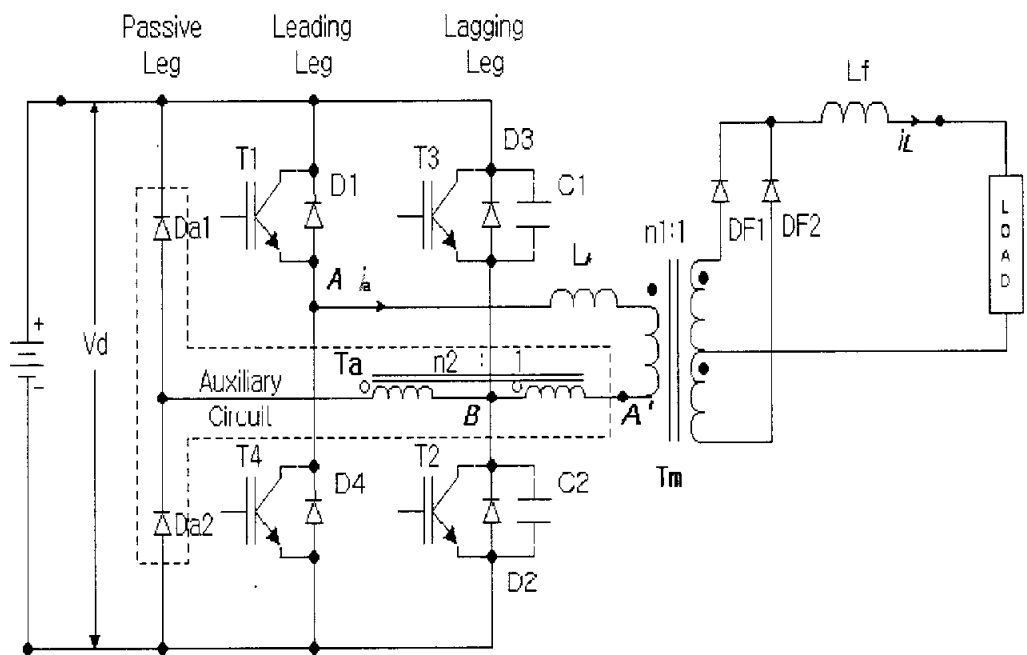


그림 4. 시스템의 전력부

전력부는 full bridge dc-dc converter를 병렬로 연결한 구조로 되어 있다. 보조회로는 점선으로 표시된 내부와 같으며 작은 보조변압기와 두 개의 다이오드로 구성되어 있다. 보조변압기의 1차 권선은 주변압기 1차 권선과 직렬로 연결되어 있으며, 2차 측은 수동레그(passive leg)와 지상레그 사이에 연결되어 있다.

지상레그는 C_1 , C_2 , L_{lk} 와 L_f 의 도움으로 ZVS 동작을 하고, 수동레그는 단순히 주변압기의 1차측 전류에 따라 동작한다. L_{lk} 는 주변압기와 보조변압기의 누설인덕턴스의 합이며 필요에 따라 추가로 삽입할 수 있다. C_1 와 C_2 각각은 스위치 소자 T_3 와 T_2 의 출력 캐패시턴스이고 ZVS를 돕기 위하여 추가로 붙일 수 있다. C_1 와 C_2 는 T_2 와 T_4 가 off될 때 그 양단 전압이 서서히 증가되도록 하여 ZVS-off를 돕는다.

L_{lk} 와 L_f 는 T_2 와 T_4 가 off될 때 그 양단 전압이 직류 전압 정도 변하게 되면 주변압기 1차 전류가 역병렬 다이오드로 흐르게 하여 ZVS-on이 이루어지게 한다. 진상레그는 보조변압기의 도움으로 ZCS 동작을 한다. 보조변압기는 리셀전압을 변압기 1차 측에 제공하여 변압기 누설인덕턴스 L_{lk} 에 갇힌 에너지를 회수하여 진상 레그의 스위치 조작이 일어나기 전에 전류를 영으로 만든다.

2.2 위상변이 PWM

이 전력변환기의 출력은 진상레그와 지상레그의 위상차로 제어된다. 이 위상차를 얻기 위하여 위상변이(phase shift) PWM (Pulse Width Modulation)을 채용하였다.

그림 4는 일반적인 위상변이 pwm에 의해 발생하는 파형을 나타내고 있다.

VA는 T1이 ON되면 V_d 까지 상승하고 T4가 ON되면 0으로 하강하며, VB는 T3이 ON되면 V_d 까지 상승하고 T2가 ON되면 0으로 하강하게 된다. 이 전위차에 의해 VAA'의 파형을 형성하게 되고 이는 주변압기를 거쳐 정류되어 Voi로 나타나게 된다. 이때의 전류는 L_f 를 거쳐서 고조파가 상쇄되게 된다. 따라서 VA의 ON의 비율과 VB의 ON의 비율인 두 파형의 위상차 t_{on} 조정하므로써 Voi의 폭을 조정하게 된다. A-B간의 위상차 t_{on} 에 비례하여 전압평균치가 증가한다. 실제의 실험에서는 UNITROD사의 UC3879 IC로 구현하였으며 아래의 식과 같이 나타낼 수 있다.

$$V_{AB}|_{avg} = \frac{t_{on}}{T_s} V_d$$

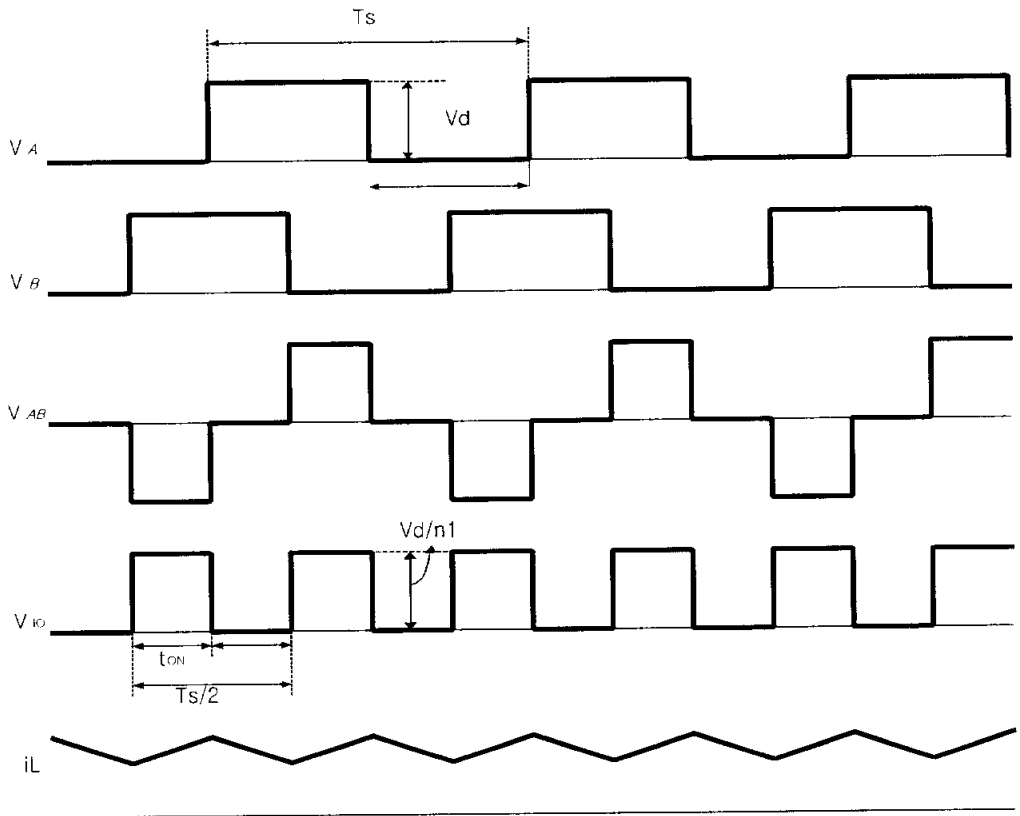


그림 5. PWM 파형

2.3 동작 원리

한 주기 동작은 그림5에서와 같이 다섯 개의 모드로 나누어진다. 해석을 간단히 하기 위하여 주변압기와 보조변압기의 자화 인덕턴스는 무시한다.

2.3.1 Mode1 ($t_1 < t < t_2$)

이 모드에서는 S_1 과 S_4 가 켜져 있다. 전력은 이 모드에서 주변압기와 다이오드 D_{f1} 를 통하여 부하로 전달된다. 보조변압기의 단자는 D_{A3} 과 S_4 를 통하여 단락되어 전력의 흐름에는 영향을 미치지 아니한다.

2.3.2 Mode2 ($t_2 < t < t_3$)

모드 2는 S_4 를 끄므로서 시작된다. 공진회로가 C_2 , C_4 , L_{lk} 와 L_f 로 구성된다. 그림2-(b)는 이 모드의 동작을 보여준다. 보조회로 부분은 설명을 간단히 하기 위하여 생략하였다. 보조회로를 고려한 등가 회로는 그림 2(f)에 나타내었다. $n^2 L_f$ 이 대단히 크기 때문에 이 구간동안에 전류 i_l 은 일정하다고 볼 수 있다. S_4 양단 전압은 상단 전위까지 완만하게 상승하여 ZVS-off가 이루어진다.

2.3.3 Mode3($t_3 < t < t_4$)

S_4 양단 전압이 상단 전위까지 상승한 후 1차 전류는 D_2 를 통하여 흐르고 모드 3이 시작된다. 그림5(c)와 같이 직류 측 전압은 보조변압기를 통하여 주변압기 1차 측에 나타나 1차 전류를 리셋시키는 리셋 전압 역할을 한다. 1차 측 전류는 다음 식과 같이 감소하여 영에 도달한다. 이 구간동안에는 전류가 역병렬 다이오드 D_2 를 통하여 흐르므로 S_2 를 ZVS 조건하에서 turn-on시킬 수 있다.

2.3.4 Mode4($t_4 < t < t_5$)

주변압기 1차 전류가 영이 되면 모드 4가 시작되고 모드4 구간 동안에는 전류는 영에 머물러 있게 되고 부하 전류는 그림2(d)에 표시한 바와 같이 D_{fl} 와 D_{fp} 에 균분하게 나뉘어 흐른다. 변압기 2차에도 역시 전류는 두 권선에 나뉘어 흐른다. 모드 3에서 나타났던 리셀전압 V_{aux} 는 전류가 영이 될 때부터 D_{A3} 이 꺼지므로 자연스럽게 제거되고 모드 4에서는 나타나지 않는다.

2.3.5 Mode5($t_5 < t < t_6$)

ZCS 조건하에서 S_3 을 켜면 모드 5가 시작된다. 1차 전류는 S_2 와 S_3 를 통하여 흐르기 시작한다. 이 때 보조 변압기 2차 측은 D_{A1} 와 S_2 를 통하여 단락된다. 1차 전류 i_l 은 다음과 같이 주어진다.

D_{fl} 을 통하여 흐르던 부하전류는 i_l 이 증가함에 따라 D_{fp} 로 옮겨간다. 이 모드는 D_{fl} 으로 흐르던 전류가 영이 되면 끝난다. 이와 같이 하여 한 스위칭 주기는 끝나고 S_2 와 S_3 가 켜진 상태의 모드 1로부터 다음 스위칭 주기가 시작된다.

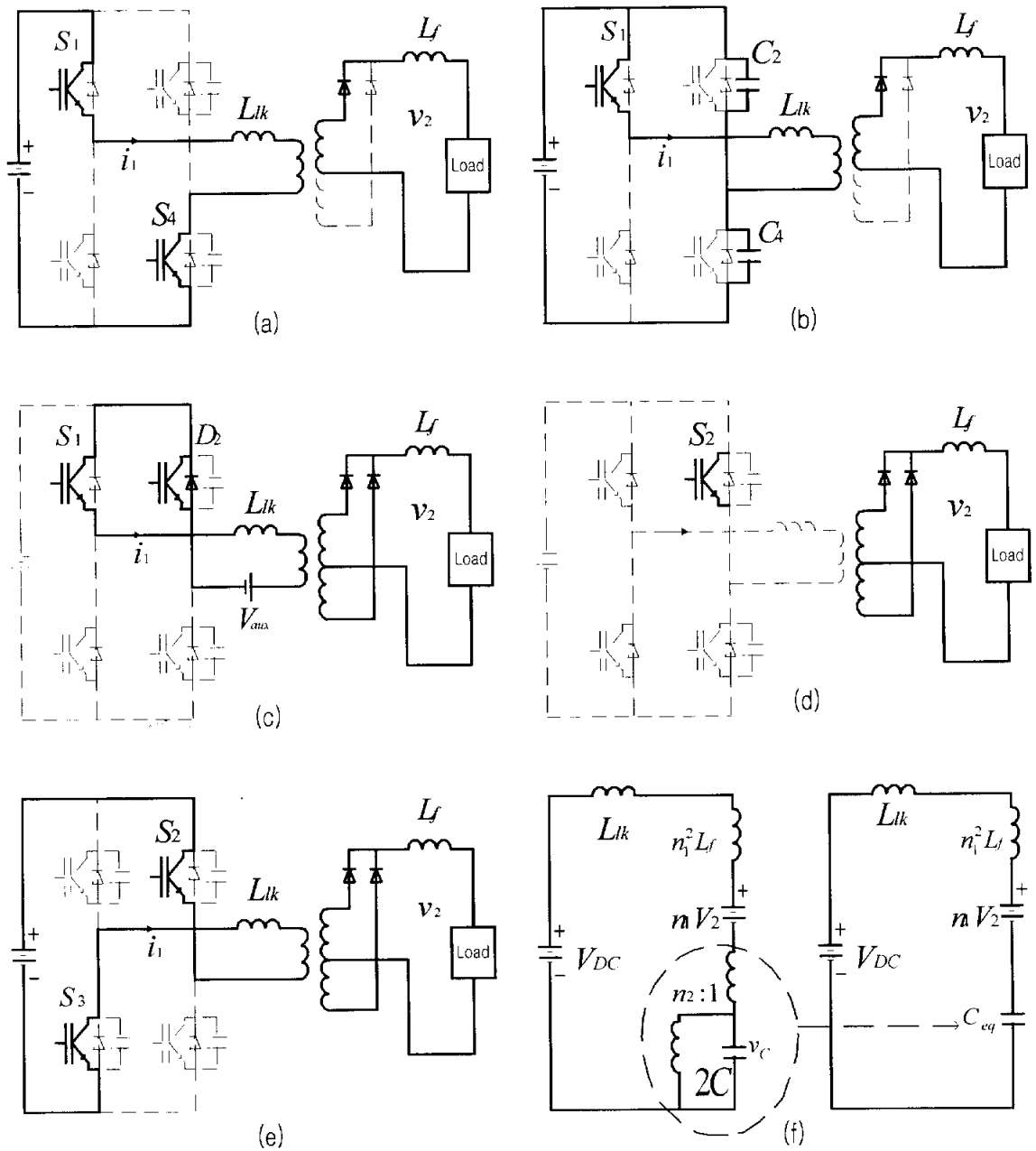


그림 5. 동작 모드

2.4 병렬 운전

전력 변환기를 대용량화를 할 경우 스위칭 소자를 병렬 접속하는 것과 2대 이상의 컨버터를 병렬 접속하는 방법이 있는데 스위칭 소자를 병렬 접속하는 방법은 제어기의 구성이 복잡해지지 않는 장점이 있는 반면 스위칭 주파수를 낮추어야 하며 스위칭 소자간의 전류 부담이 잘 이루어지도록 조심해야 하는 단점이 있다. 컨버터를 2대 또는 그 이상을 병렬 운전하면 스위칭 소자의 전류 부담은 자연스레 해결된다. 스위칭 주파수는 낮출 필요가 없다. 만일 2대를 2상 운전을 하면 입력 측이나 부하 측의 리플 전류가 감소한다는 사실은 매우 잘 알려져 있는 사실이다. 하나의 전력변환기내에 스위칭소자를 병렬로 연결할 경우 스위칭 디바이스 간의 미소특성 차이에 의한 스위칭 지연시간의 불균일이 생길 수 있다. 이는 미소 구간 동안 스위칭이 동시에 일어나지 않고 특성에 따라 순차적으로 스위칭하게 만든다. 그리고 GATE SIGNAL이 정확하게 일치하지 않을 경우도 마찬가지로의 결과를 가지고오며 실제로 두가지의 경우가 중복된다. 스위칭이 동시에 일어나지 않을 경우 최초 TURN ON되거나 최후에 TURN OFF 된 스위칭 소자에 전류병목현상이 생기며 심할 경우 스위칭 소자의 수명이 줄어들거나 소손되는 경우도 있다. 그러나 일정용량의 스위칭 소자를 병렬연결함으로써 병렬연결된 소자수에 따라 용량의 증대가 용이하다는 장점을 가진다.

미소구간에서 스위칭의 불균일은 단일독립된 전력변환기를 병렬로 연결함으로써 해결 할 수 있다. 그리고 이 경우의 스위칭은 독립된 전력변환기를 사용하므로 병렬연결된 다른 전력변환기에 무관하게 동작하게 된다. 그리고 이러한 병렬연결된 전력변환기 간의 특성을 이용하여 서로 다른 위상의 동일한 스위칭 주기에 의해 출력전류의 고조파를 상쇄할 수 있다.

본 논문에서는 두 대의 컨버터를 이상(Different Phase)운전하여 입력 측과 부하 측의 리플 전류를 감소시켰다. 그림 6은 이상병렬운전에 따른 출력전류파형을 보여주고 있다. 직류 측의 리플이 감소함을 보여준다.

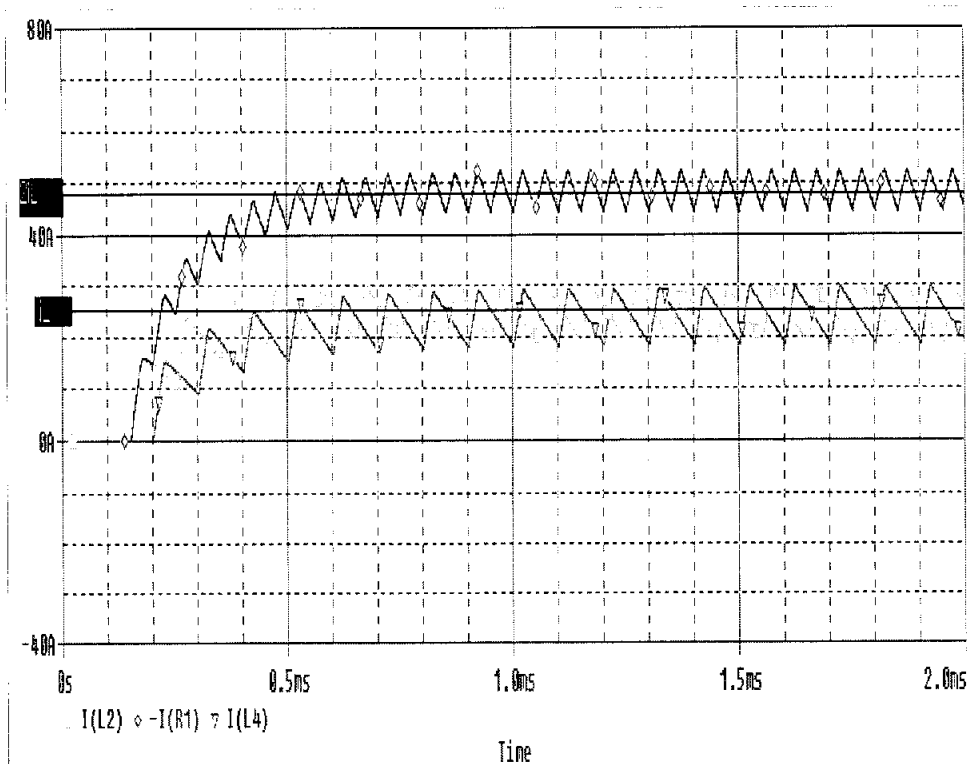


그림 6. 이상 병렬운전에 의한 고조파 상쇄

이상병렬운전에 따른 출력전류파형을 보여주고 있다. 그림 7에서 각 컨버터에서 출력되는 두 개의 전류 i_a 와 i_b 는 그림 6에서 아랫부분에 겹쳐져 나타난 파형으로써 합해져 부하저항으로 흐르고 있음을 나타내고 있다. 리플전류로부터 스위칭 주파수가 시각적으로 2배가 됨을 알 수 있다. 그러나 실제의 주파수는 IL의 주파수가 90° 지연된 위상이 겹쳐 생겨난 것이며 스위칭 주파수가 변한 것이 아님을 알 수 있다.

2.5 병렬운전 제어회로

그림 7은 병렬운전 제어회로 연결을 나타낸다.

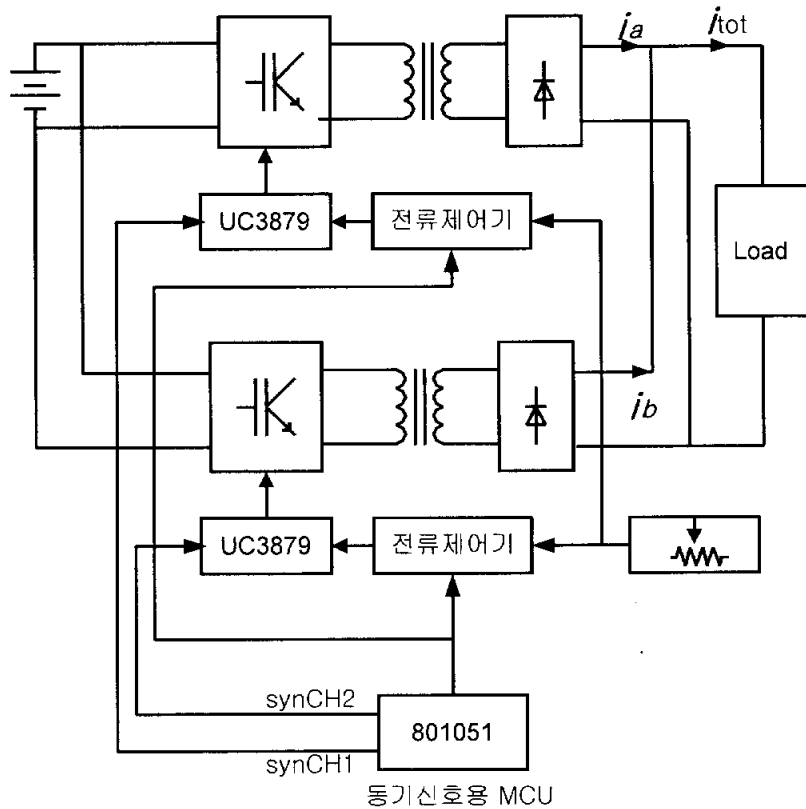


그림 7. Connection diagram

그림 7에서 두개의 전류제어기가 독립적으로 각 전력부를 제어하게 되어 있으며 출력전류는 정류회로를 거치므로 상호독립적으로 동작한다. 전류 제어기의 지령치는 PWM 동기를 맞추기 위한 신호를 출력하는 동기신호용 CONTROLLER로 801051을 사용하게 되며, 가변저항에 인가된 전압을 전류 지령치로 입력받게 되며 입력된 전류지령치는 전류제어기에 입력된

다. 전류제어기는 단순한 OPEN LOOP으로 제어되며 PWM CONTROLLER에게 지령치에 비례하는 이득값으로 PWM ON DUTY를 설정값으로 입력하게 된다. 이 시스템에서는 각각의 전류제어기에 같은 이득의 전류지령치가 입력되게 된다. 동기신호용 CONTROLLER는 synCH1과 synCH2의 신호를 발생시킨다. 여기서 사용된 신호는 간단한 펄스를 발생시키는 프로그램으로써 동기신호를 프로세서 외에 간단한 펄스 지연회로에 의해 구현이 가능하다 synCH1은 synCH2에 대해 90° 의 위상차를 가지게 된다.

그림 8는 출력되는 동기신호와 각 컨버터의 출력전류와 병렬접속된 출력단의 전류파형을 보이고 있다. 이 위상차는 그림 7에서 I_{a1} 에 I_{b2} 의 리플이 90° 지연된 형태로 나타나게 되어 병렬운전에 시에 고조파를 상쇄하게 된다.

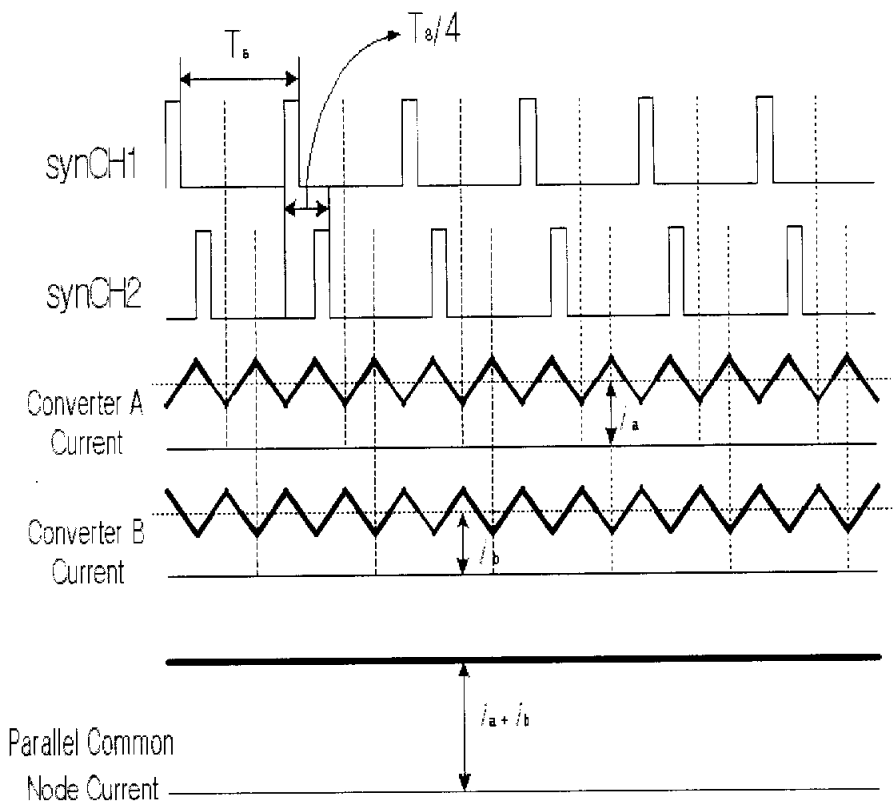


그림 8. 동기신호와 출력전류

3. 시뮬레이션 결과

병렬운전의 특성의 분석과 동작을 입증하기 위하여 시뮬레이션 소프트웨어 P-Spice를 사용하여 단독으로 동작하는 변환기의 특성을 시뮬레이션하고, 병렬운전으로 동작하는 변환기의 특성을 시뮬레이션하여 각각의 특성을 비교분석하였다. 각각의 시뮬레이션 결과는 Duty나 병렬운전을 위한 스위칭 시점의 지연 조건 등을 부여하여 각각의 주파수 특성을 알아보는 것으로 하였다. 실제 병렬운전에서 고조파가 상쇄되는 조건을 시뮬레이션으로 알아보았다. 각각의 시뮬레이션은 출력전류에 대한 주파수 특성이며 이는 FFT로 변환한 DATA를 사용했다.

그림 9는 실제 시뮬레이션에 사용된 단독으로 구동하는 변환기의 파라미터와 회로를 보이고 있다.

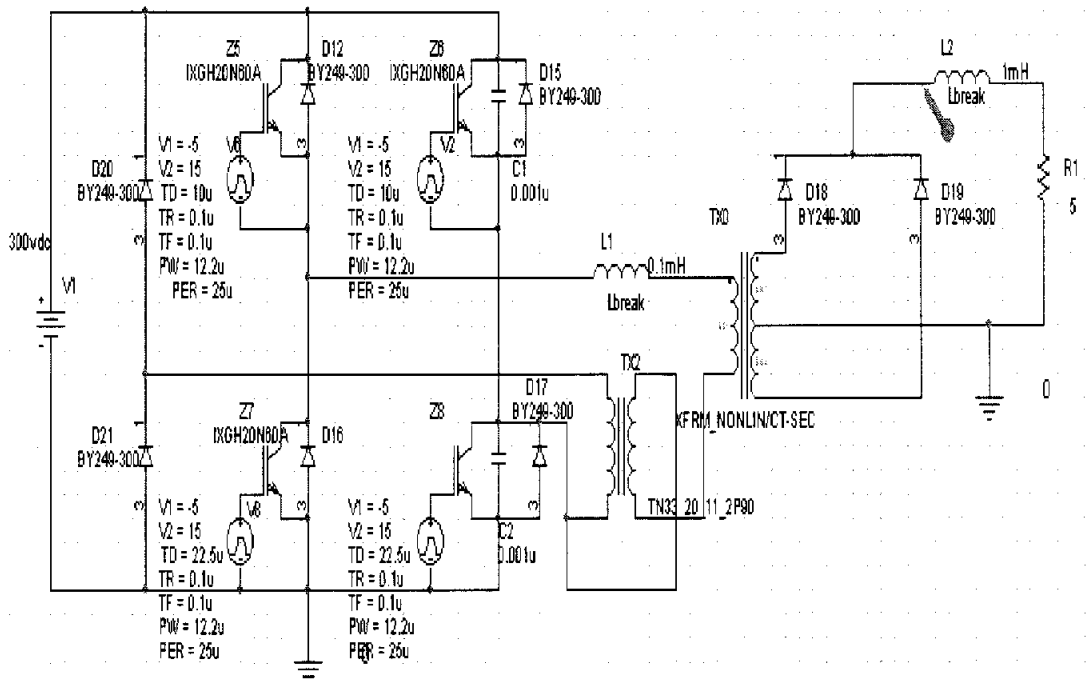


그림 9. ZV-ZCS DC-DC 변환기의 시뮬레이션 회로도

각각의 VA'B 전압의 상승기울기를 조절하기위해서 L1과 IGBT의 병렬 콘덴서를 조절하였고 ON폭은 L1의 값에 비례하고 전압의 크기는 TX2의 2차 권선비에 반비례한다. 출력전류의 리플은 L2와 부하저항에 의해 결정된다. 사용된 다이오드는 fast-recovery 다이오드를 사용하였으며 TXD의 권선비는 1:1로 각 권수는 100으로 하였다. 위의 시뮬레이션 회로를 통해 각각 위상변이 PWM을 ton 비율을 30%에서 각각 20%씩 증가 시켜서 70%에서의 고주파를 분석하였다.

실제 각 IGBT에 입력되는 게이트 주파수는 5KHz이며 입력은 직류전압 300Vdc를 입력한다. 분석되는 파형은 출력단 부하저항을 통해서 흐르는 전류이다.

그림 10은 듀티를 0%에서 100까지 가변시켜 얻은 출력전류에 대한 주파수를 분석한 그래프이다. 출력단에 연결된 부하저항은 1Ω 을 사용하였으며, 입력은 300VDC, IGBT를 스위칭하는 구동주파수는 40KHz를 사용하였다.

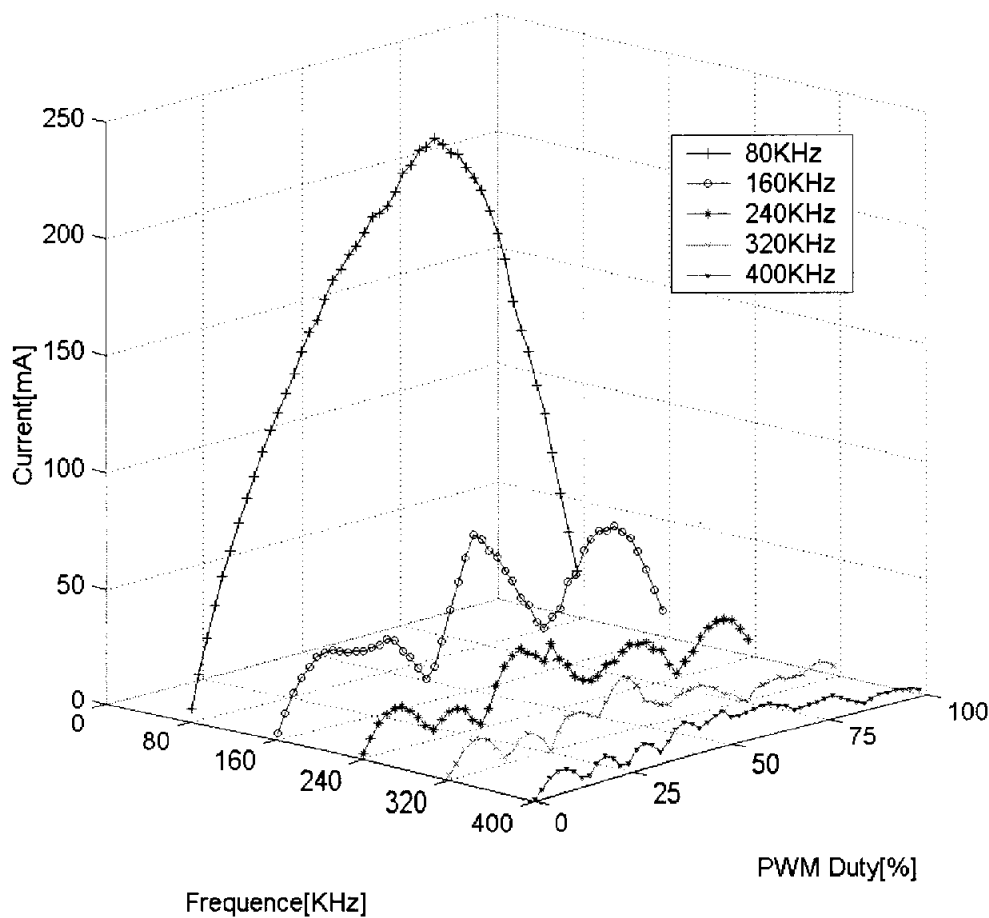


그림 10. 출력전류주파수 특성

본 논문에서는 정상상태에서 고주파분석과 주파수 특성에 의미가 있으므로 과도상태에서 나타나는 저주파성분과 PWM의 듀티에 따른 DC의 변화는 논의하지 않으므로 필터링하였다. 그래프에서 듀티 50%일 때 80KHz 대역의 고조파가 최대로 증가 되었음을 알수 있다.

DC성분은 Duty에 비례하여 증가되고 있음을 알수 있다. 위의 그래프에서 나타난 주파수 성분은 IGBT의 GATE구동 주파수가 위상변이 PWM에 의해 2배가된 80KHz와 제2고조파인 160KHz에서 두드러지게 나타나고 있다. 위 그래프에 나타난 고조파 성분은 병렬운전을 하게 되면 고조파의 주파수 대역은 높아지게 될 것이며 그 크기는 줄어들게 될 것이다.

계산된 시뮬레이션의 결과에서 출력전류는 기본출력인 DC성분과 1차 2차 고조파에 의해 나타내어짐을 알 수 있다. PWM의 ON DUTY에 관계 없이 GATE에 가해진 2배에 해당하는 고주파가 나타남을 알 수 있다. 이는 그림 4에서 보인 것과 같은 결과이다. 그림 11, 12, 13에서 DUTY는 30%에서 20%증가하여 출력 전류의 주파수 특성을 보이고 있다.

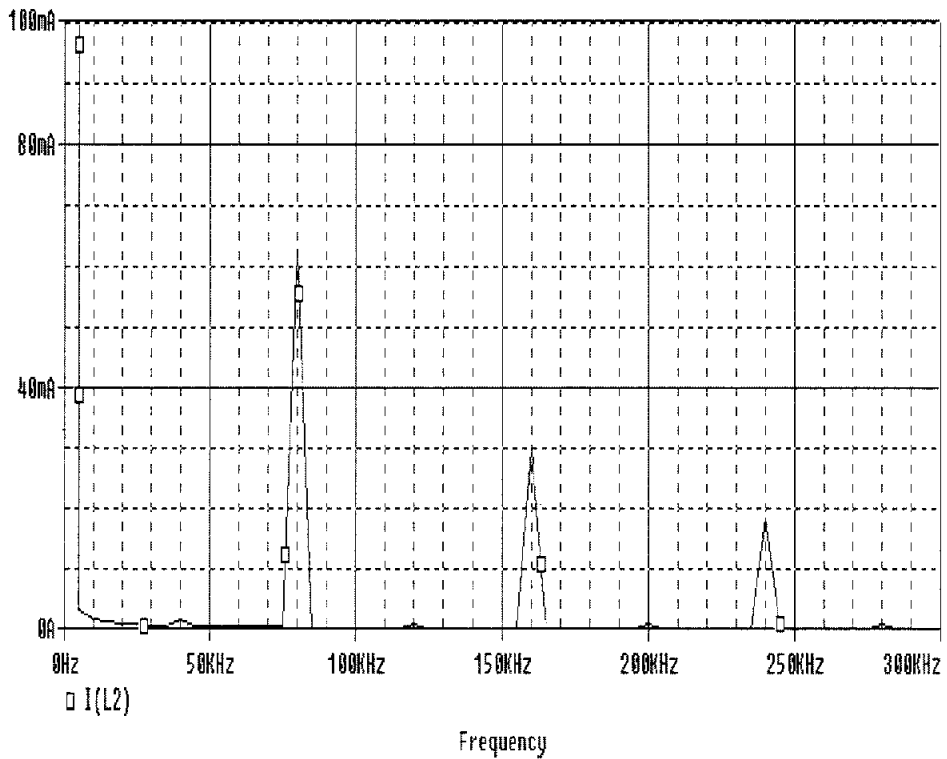


그림 11. Ton Duty 30%에서 출력전류 주파수 특성

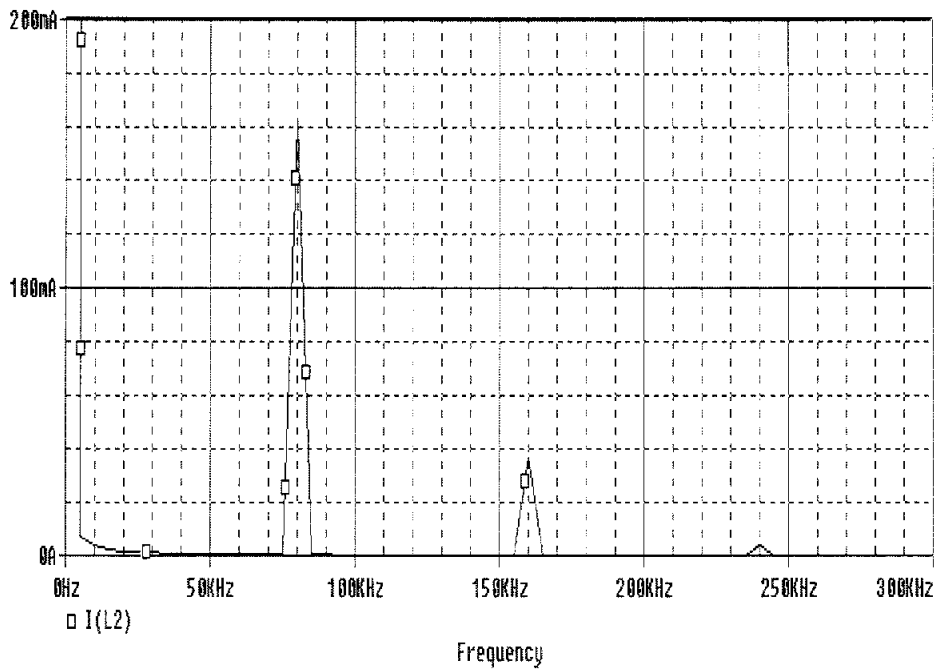


그림 12. Ton Duty 50%에서 출력전류 주파수특성

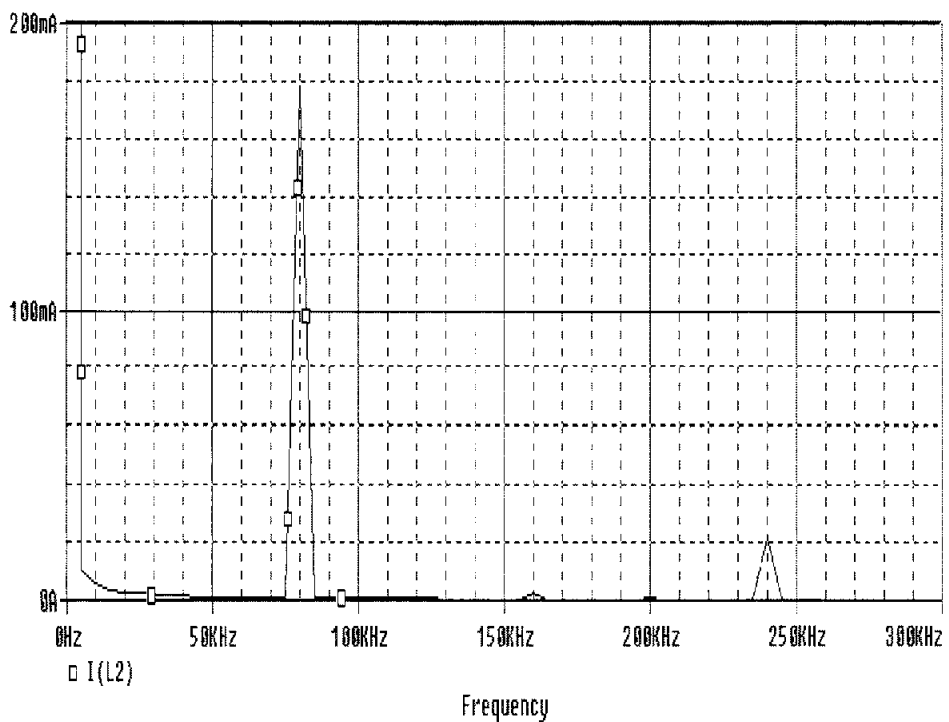


그림 13. Ton Duty 70%에서 출력전류 주파수특성

80KHz 대역의 고조파는 DUTY에 관계없이 DC성분에 비례하여 거의 일정한 값을 유지하며 DUTY가 증가함에 따라 80KHz 대역이 증가됨을 보이고 있다.

그림 14는 실제 시뮬레이션에 사용된 병렬로 구동하는 변환기의 파라미터와 회로를 보이고 있다. 이 회로는 그림 9의 회로를 병렬로 그림 3에서 제시한 것과 같은 회로로 병렬로 구성한 것이다.

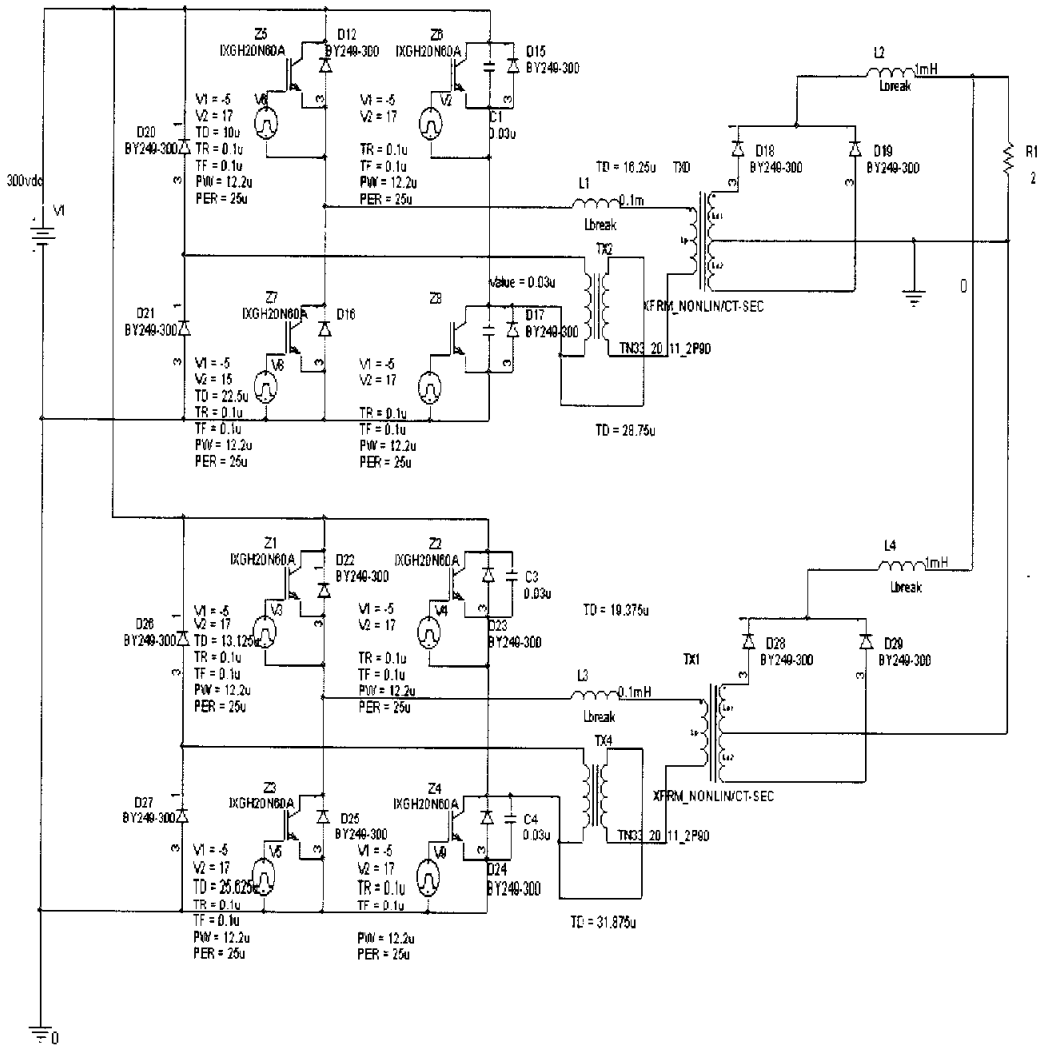


그림 14. 병렬운전을 위한 시뮬레이션 회로도

그림 15는 두 대의 변환기를 병렬로 연결하여 한쪽 변환기의 위상변이 PWM 위상을 90° 지연하여 구동시키고 듀티를 0%에서 100까지 가변시켜 얻은 출력전류에 대한 주파수를 분석한 그래프이다.

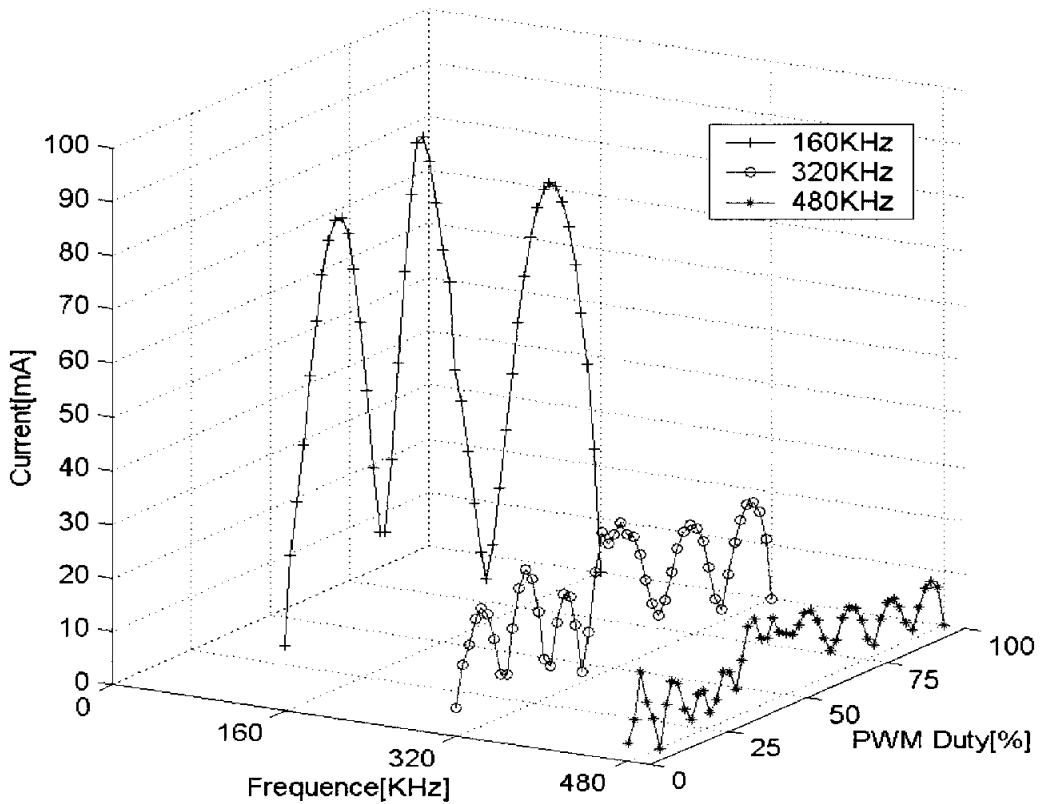


그림 15. 출력전류 주파수 특성

출력단에 연결된 부하저항은 2.5Ω 을 사용하였으며, 입력은 300VDC, IGBT를 스위칭하는 구동주파수는 40KHz를 사용하였다(과도상태에서 나타나는 저주파성분은 논의하지 않으므로 필터링하였다.) 그림 15에서 듀티가 25%, 75%일 때 20KHz 대역의 고조파가 최대로 증가 되었음을 알 수 있다. 40KHz 대역은 160KHz의 2배배된 주기로 증감되고 있다.

DC성분은 그림 10과 비교하여 부하저항이 증가 된 것에 대해 Duty에 비례하여 2배증가되어 출력되고 있음을 알 수 있으며, 80KHz의 고조파는 완전히 상쇄되었으며 160KHz대역의 고조파 또한 크기는 1/4로 감소됨을 알 수 있다. 위의 그래프에서 나타난 주파수 성분은 IGBT의 GATE구동 주파수가 위상변이 PWM에 의해 2배가된 80KHz와 제2고조파인 160KHz에서 두드러지게 나타나고 있다. 두 그림 10과 15의 비교를 통하여 고조파 성분은 병렬운전에 의해 대역에 따라 제거되거나 크기가 줄어든다는 결과를 보였다. 홀수 차수의 고조파가 상쇄되어진 것을 확인할 수 있다.

두 개의 변환기는 VPULSE의 파라미터를 조작하여 독립적인 위상의 DUTY 50% PHASE SHIFT PWM을 사용하여 시뮬레이션 하였다. 하나의 변환기는 나머지 변환기에 대해 PWM의 한주기에 대해서 지연된 형식으로 구동하게 된다. 45°씩 지연된 형식으로 180°까지 시뮬레이션을 하였다.

그림 16, 17, 18, 19는 각각 45° , 90° , 135° , 180° 일 경우의 주파수 특성을 나타내고 있다. 45° 와 135° 일 경우는 특성이 같게나오며 이는 서로가 상대적으로 45° 뒤져있기 때문이다.

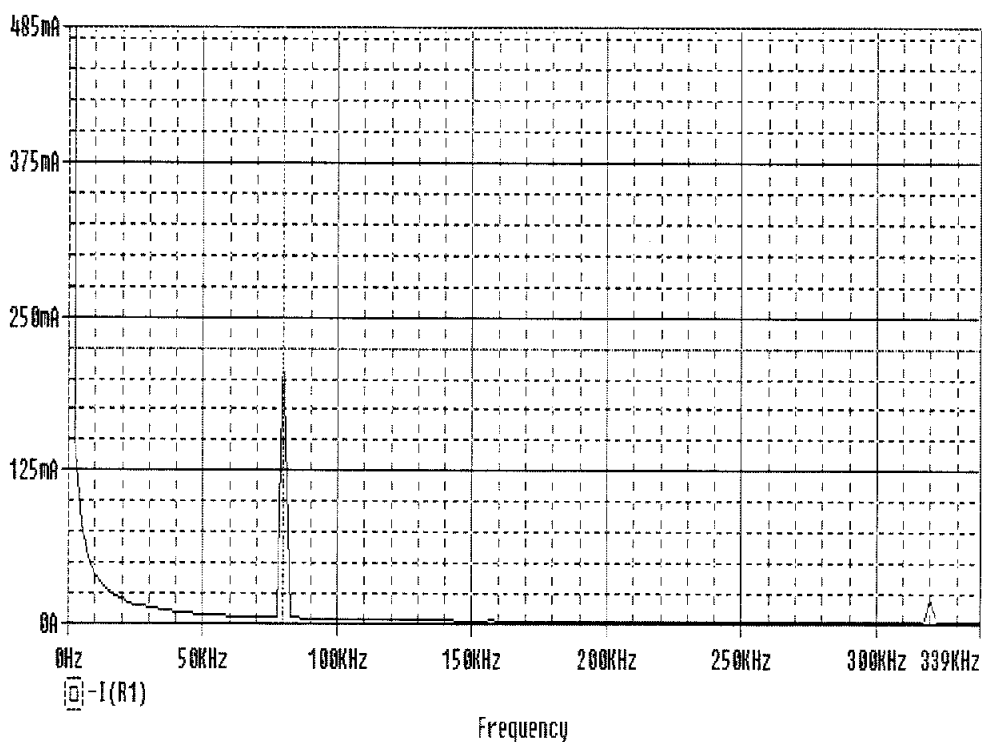


그림 16. Ton Duty: 50%, Delay: 45°

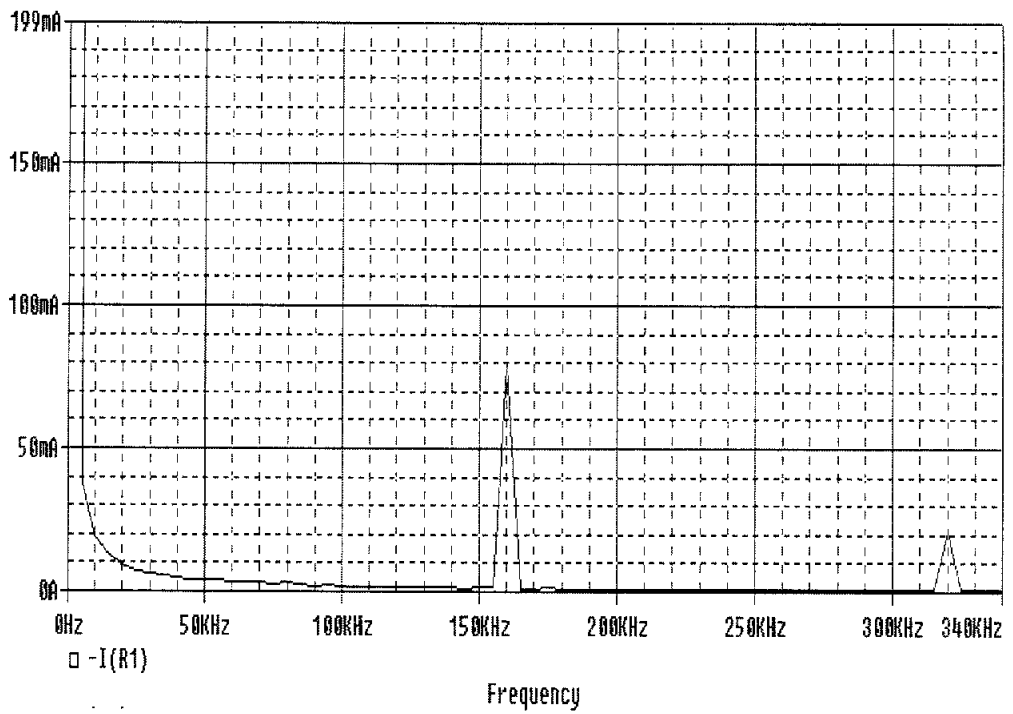


그림 17. Ton Duty: 50%, Delay 90°

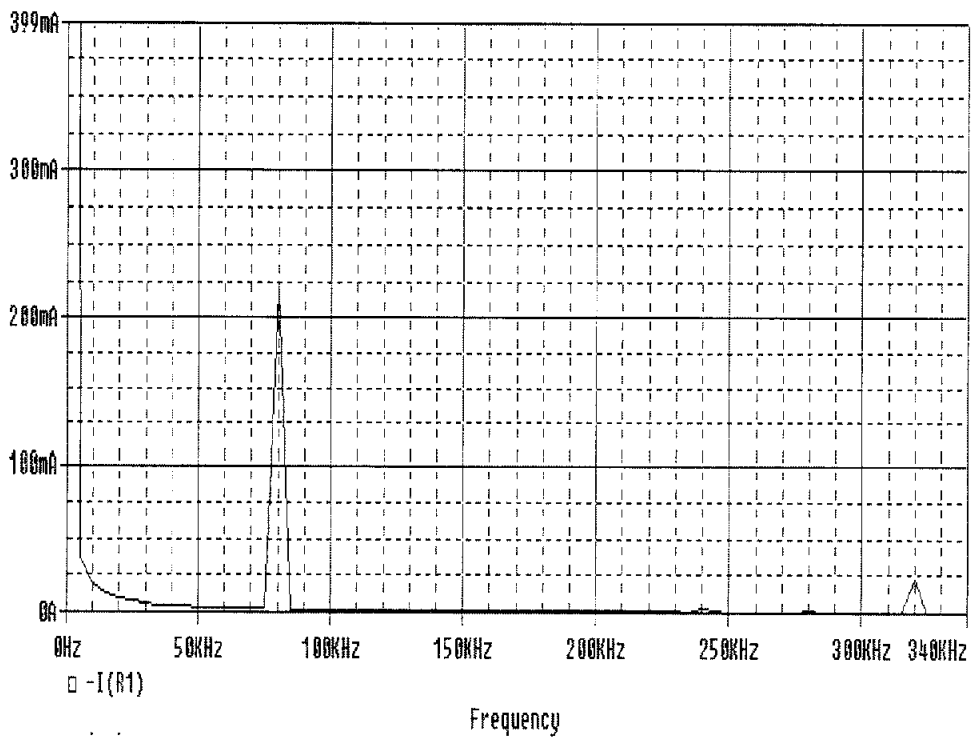


그림 18. Ton Duty: 50%, Delay 135°

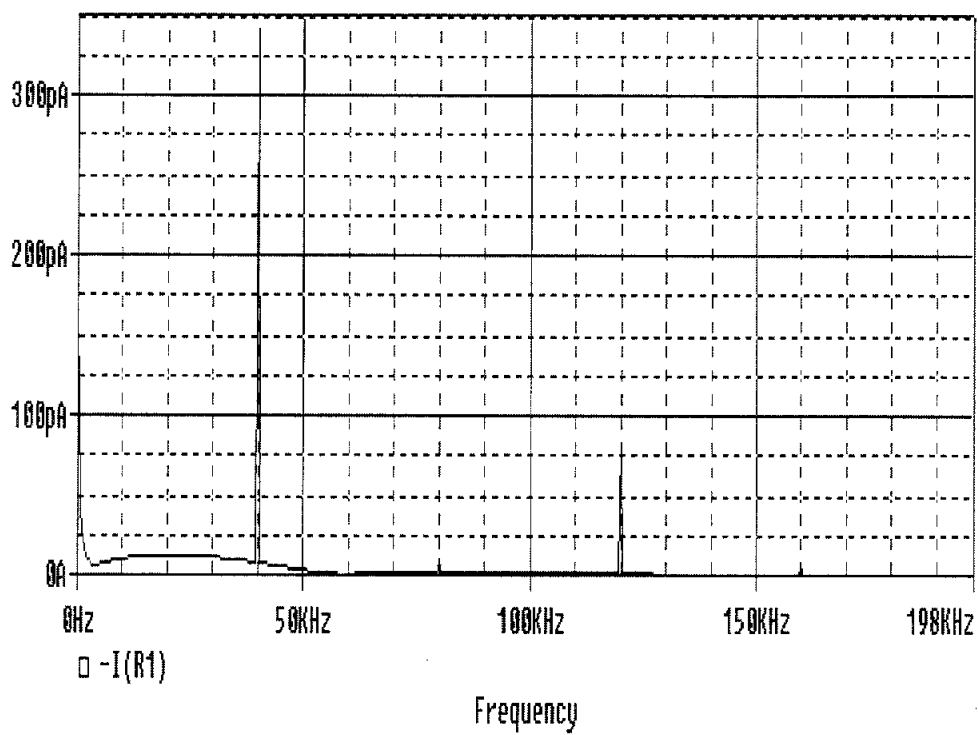


그림 19. Ton Duty: 50%, Delay 180°

변환기와 변환기 사이의 스위칭 디바이스의 스위칭 위상차이가 90° 일 경우는 고조파 성분이 크게 상쇄되었음을 알 수 있다. 그리고 이러한 방식으로 병렬연의 수를 증가할수록 고조파는 서로 상쇄되어 감소되어지는 결과를 보이고 있다. 이는 그림 6에서 보인 병렬운전으로 인한 고조파 감쇄를 명확히 해준다. 이와는 대조적으로 180° 일 경우에는 고조파 성분이 서로 보강되어 더욱 큰 리플을 형성함을 보인다. 이 경우는 실제 각각의 변환기의 위상제어 없이 병렬로 연결한 결과와 동일하며 이렇게 여러 대가 병렬연결 될 경우 고조파는 계속 보강되어 커진다는 결과를 보이고 있다.

여기서 가장 좋은 특성을 가지는 것은 두 개의 변환기중에 한 대가 90° 위상이 뒤질 때이며 이에 따라 90° 위상이 지연 된 상태에서 Duty 변화에 따른 주파수 특성을 시뮬레이션 해보았다. Duty는 30%에서 20%씩 증가하여 70%까지의 특성을 알아보겠다. Duty 50%의 경우는 그림 17을 참조한다.

그림 20, 17, 21은 위상지연이 90° 이고 각각의 Duty가 30%, 50%, 70%일 때를 나타낸다. 모두 기본 고조파가 상쇄되어 있음을 알 수 있다.

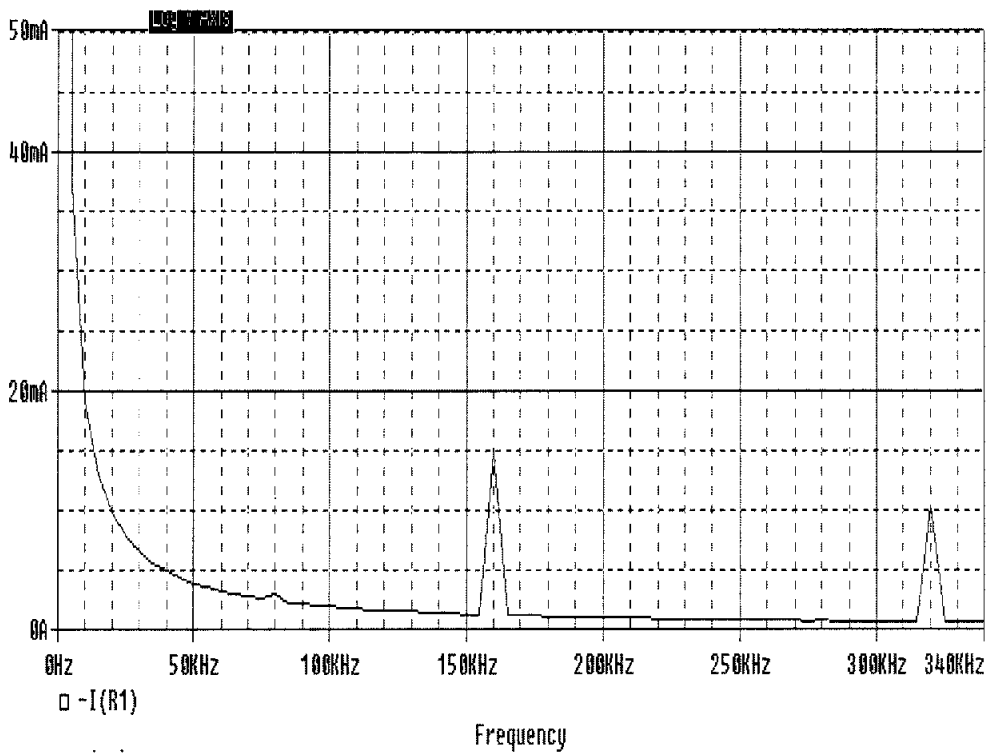


그림 20. Ton Duty: 30%, Delay 90°

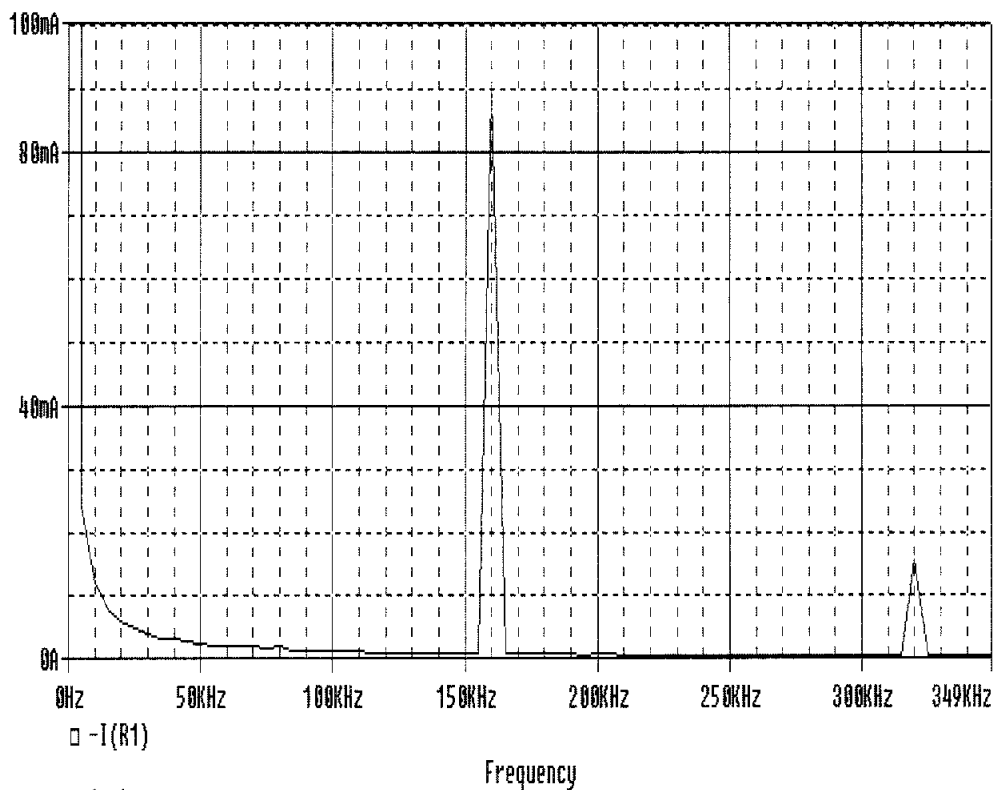


그림 21. Ton Duty: 70%, Delay 90°

4. 실험 결과

그림 22는 병렬운전중인 두 대의 Converter 각각의 브릿지출력과 출력전류 보여주고 있다. 그림 23은 병렬운전중인 Converter 각 부의 파형으로 위에서부터 차례로 VA'B, VAB, i_1 , I_f 를 보여주고 있다. 그림 24는 병렬운전 되는 각각의 Converter전류 출력파형을 비교하였다. 파형으로부터 한쪽이 90° 위상이 뒤져있음을 알 수 있으며 최종출력의 리플이 크게 줄어들고 스위칭 주파수를 2배한 결과를 가지고 있다. 각 파형에서 두 대의 Converter는 서로가 독립적으로 ZV-ZCS 동작을 하고 있으며 지령된 전류값을 출력단에 유지하고 있다.

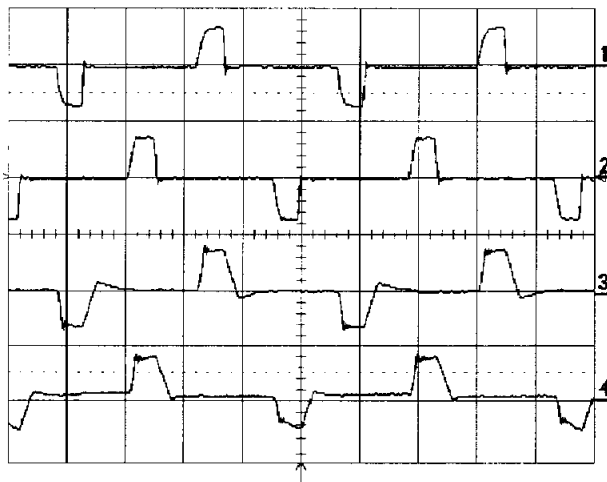


그림 22. Voltage and current waveforms
bridge output voltage of converter A(1 trace:
400V/div), primary current of converter A(3 trace:
20A/div), bridge output voltage of converter B(2
trace: 400V/div), primary current of converter B(4
trace: 20A/div).

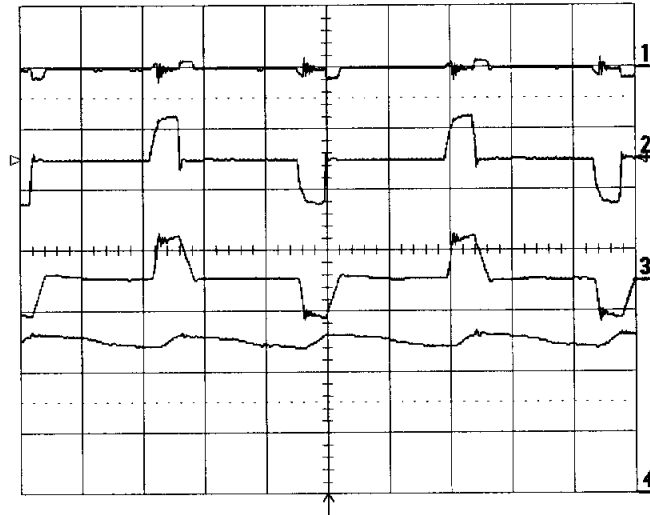


그림 23. Experimental waveform of the one converter
 secondary voltage of the auxiliary transformer(1 trace:
 400V/div), bridge output voltage(2 trace: 400V/div), the
 secondary current of the auxiliary transformer(3 trace:
 20A/div), output current(4 trace: 20A/div), time base
 5usec/div

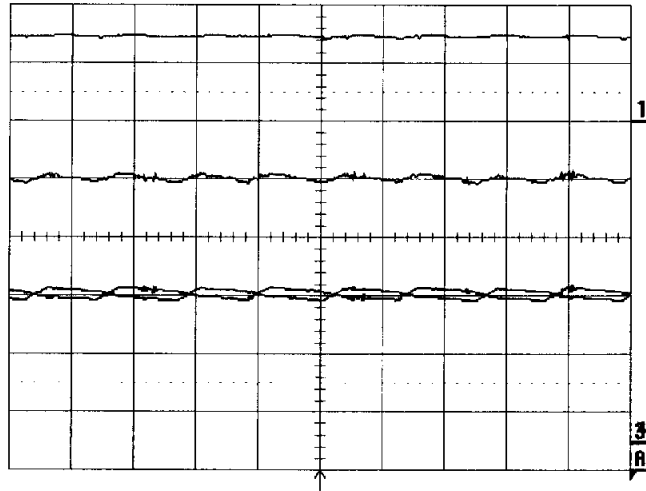


그림 24. DC output currents:

DC input voltage(1 trace: 200V/div), total output current(A trace: 20A/div), output current of converter A(3 trace: 20A/div), output current of converter B(4 trace: 20A/div)

표 1 Circuit parameters

V_{DC}	300V	$S_1 - S_4$	MG50J2YS50
V_2	25V	D_{A1}, D_{A3}	DSEI 2x31-06C
I_{1max}	15A	D_{f1}, D_{f2}	MEK 300-06DA
I_2	100A	C_{eq}	5nF
L_{lk}	2.5uH	n_2	5
L_f	18uH	n_1	4.5

5. 결 론

본 논문에서는 [7]의 ZV-ZCS DC-DC Converter의 병렬운전에 관하여 연구하였고 Converter를 병렬운전하여 출력을 증강시키면서 성능향상을 꾀 할 수 있음을 보였다. 실제의 실험에서 단상 전압원을 브릿지 다이오드로 정류된 직류전압을 입력하여 각각 독립적인 변환기의 출력을 병렬로 연결하였다. 출력전류는 특별한 제어를 하지 않고 Open Loop으로 지령치에 비례한 전류를 출력하도록하여 2대를 병렬연결하여 한 대의 변환기 스위칭 시점을 90° 지연함으로써 기존 병렬운전에서 생기는 고조파를 제거하거나 감소하였다. 그림 10과 그림 15는 제거된 주파수 성분이 변환기의 PWM 구동주파수의 2배인 80KHz로써 완전히 제거되었음을 보여준다. 시뮬레이션과 실험결과에서 단독으로 운전되는 변환기의 1차 고조파는 병렬운전시 완전히 상쇄되었고 고조파의 크기는 동상으로 운전되는 변환기에 대해서 1/4로 감소하였다. 이러한 병렬운전은 간단한 동기제어회로의 추가로 구현이 용이하며, 중소형의 컨버터를 병렬연결하여 대형화할 경우에 품질이 우수한 전류원을 만들 수 있음이 입증되었다. 간단한 동기제어회로는 각각의 컨버터를 모듈화하기에 유리하며 추가적인 비용이 적고 회로의 변경이나 수정이 없다는 장점을 가지고 있다.

[참 고 문 헌]

- [1] J.A. Sabate, V. Vlatkovic, R.B. Ridley, F.C. Lee and B.H. Cho, "Design Consideration for High-Voltage High-Power Full-Bridge Zero-Voltage Switched PWM Converter", IEEE Applied Power Electronics Conference(APEC 90) , pp.275-284, 1990
- [2] J.G. Cho, G.H. Rim, and F.C. Lee, "Zero-Voltage and Zero-Current Switching Full Bridge PWM Converter Using Secondary Active Clamp", IEEE Power Electronics Specialist Conference(PESC '96), pp.657-663, 1996
- [3] E.S. Kim, K.Y. Joe, M.H. Kye, Y.H. Kim and B.D. Yoon, "An Improved soft switching PWM FB DC/DC Converter for Reducing Conduction Losses", IEEE Power Electronics Specialist Conference(PESC '96), pp.651-656, 1996
- [4] J.G. Cho, J.A. Sabate, G. Hua and F.C. Lee, "Zero-Voltage and Zero-Current Switching Full Bridge PWM Converter for High Power Applications", IEEE Power Electronics Specialist Conference(PESC '94), pp.102-108, 1994
- [5] 전 성즙, "아크용접에 적합한 영전압영전류방식의 플브릿지컨버터", 대한전기학회논문지, Vol. 48B, No.6, pp342-348, 1999
- [6] S.J. Jeon and G.H. Cho, "Zero-Voltage and Zero-Current Switching Full Bridge DC-DC Converter for Arc Welding Machines", IEE Electronics Letters, Vol. 35, No. 13, pp.1043-1044, 1999
- [7] 전 성즙, 조 규형, "아크용접에 적합하며 1차측 보조회로를 사용하는 영전압-영전류 직류-직류 컨버터", 대한전기학회 춘계학술발표대회 논문집, III-a-1~III-a-5, 2000