

공 학 석 사 학 위 논 문

코어없는 전자식 트랜스포머에
관한 연구

지도교수 김 만 고

이 논문을 석사학위논문으로 제출함.



2006년 2월

부경대학교대학원

제어계측공학과

서재현

서재현의 공학석사 학위논문을 인준함.

2006년 2월 24일

주 심 공학박사 변 기 식



부 심 공학박사 이 경 창



부 심 공학박사 김 만 고



목 차

목 차	i
Abstract	ii
1. 연구배경	1
2. 전력단(Power Stage)의 기본개념 및 해석	2
2.1 AC-DC 컨버터	3
2.2 DC-AC 컨버터	4
2.3 전자식 트랜스포머의 입·출력 관계	8
2.3.1 인덕터 전류와 출력전압 변화량	8
3. 제어 회로	10
3.1 전원공급회로	10
3.2 게이트 발생회로	12
3.3 PWM 제어회로	13
4. 시뮬레이션 및 실험	14
4.1 시뮬레이션 결과	14
4.2 실험 결과	17
4.2.1 트랜지스터 내부 다이오드를 환류다이오드로 사용한 전력단 회로	18
4.2.2 고속회복 다이오드를 추가로 사용하여 개선된 전력단 회로	19
4.2.3 EMI(electromagnetic interference)	22
4.2.4 부하변동에 따른 출력전압의 변화	23
4.2.5 총 고조파 왜곡(total harmonic distortion, THD)	24
5. 결론 및 고찰	35
참고문헌	37

A Study on Coreless Electronic Transformer

Jae Hyun Seo

Department of Control and Instrumentation Engineering,
The Graduate School,
Pukyong National University

Abstract

A coreless electronic transformer is proposed. Conventional iron cored transformer is heavy and bulky and it has substantial amount of no load loss. On the other hand, electronic transformer can be made of negligible no load loss and is small size and lightweight. It's power stage consists of rectifier and PWM inverter. Electronic transformer(ET) has four operational modes: when both switch Q1 and Q4 are on, ET is the 1st mode-state and when Q1 is off and Q4 is on, the 2nd mode. 3rd and 4th modes are happened and also alternated in another period of 60Hz. ET's 1st and 3rd modes are flowing energy from source to load of ET, otherwise, 2nd mode and 4th mode is free-wheeling state of power. this is easily modeled to conventional Buck converter; therefore, output voltage is controlled by duty ratio, D. ET's control board consists of power supply circuit, gate signal generation circuits and PWM controller. Power supply circuit is operating when ET is loaded, but not operating when no load. So ET's power assumption is very small, that is 1 Watt below, in no load. Therefore, ET's standby power is 1 watt below. This is matched with korea's power strategy, Standbykorea 2010 that home appliance's standby power to be 1 watt below until 2010 year. Gate signal generation circuit makes gate signal for inverter switch Q1~Q4, and it's mechanism is very simple and consists of general logic gate chips can easily buy in market. So it goes down ET's manufacturing cost. In this paper, a novel coreless transformer is proposed, then it's detailed analysis, simulative and experimental results are presented. Simulation is performed using Orcad's Pspice program version 10.3 and it's results show matched with experimental results. In this paper, I experimented ET's operation by resistive load and DC motor, juice-maker about 250watts assumption and showed experimental results of less heat loss of improved power stage using with additional anti-parallel diode and total harmonic distortion, THD of ET's output voltage compared with 220Volt input line of ET. Proposed ET is thought to be suitable for applications where the operation duty is low.

1. 연구배경

각 나라마다 가정용 전압의 크기와 주파수는 다르다. 표 1은 주요 국가별 상용 전압을 나타낸다. 국내에서 사용되고 있는 일본과 미국의 내수용 전자제품은 별도의 트랜스포머를 이용해서 강압 후 사용하여야 한다. 기존의 가정용 철 코어(iron core) 트랜스포머는 저비용, 높은 효율 그리고 신뢰성의 장점이 있지만, 반면에 무겁고 거대하며 무부하시에도 철손으로 인한 상당량의 손실이 존재한다. 트랜스포머는 보통 계속해서 콘센트에 연결되어 있고 에너지를 소비하기 때문에 무부하 손실은 매우 중요하다. 특히 믹서(mixer), 전자렌지 혹은 세탁기와 같이 1일 평균 동작 시간량(duty)이 적다면, 완전부하효율(full load efficiency)은 좋더라도 트랜스포머의 전체효율은 좋지 않게 된다. 무부하 손실 또는 대기전력(Standby Power)을 국가 전체적으로 고려할 때 그 양은 엄청나다.

산업자원부는 우리나라 가구당 연간 306kWh의 전력이 대기전력으로 낭비되고 있는 것으로 추정하고 있으며 이는 가정 전력소비량의 11%를 차지 국가전체 전력의 1.7%, 금액으로는 연간 5000억원이 사라지고 있는 실정이다. 이에따라 정부는 대기전력 절감 로드맵 「Standby Korea 2010」을 정하고 2010년까지 전자제품 대기전력을 1W이하로 하는 정책을 수행하고 있다.

반면에 기존의 트랜스포머와 비교할 때 제안된 전자식 트랜스포머(ET: Electronic Transformer)는 무부하 손실을 무시할 수 있도록 제작이 가능하다. 따라서 완전부하효율이 조금 낮더라도 동작 시간량이 적은 응용에 대해 ET는 상당한 이점이 있다. 게다가 ET의 무게와 부피는 반도체 스위치를 사용하여 획기적으로 줄일 수 있다¹⁾. 바로 이점이 본 논문의 연구배경이다.

본 논문에서는 PWM 인버터(inverter)를 이용한 코어가 없는 ET를 제안한다. 먼저, 제안된 전력단을 모델링하여 해석하며 전원 공급 회로를 포함한 제어회로의 각 부분에 대한 설명을 한다. 그리고 시뮬레이션과 실험을 통해 그 동작을 확인하였다.

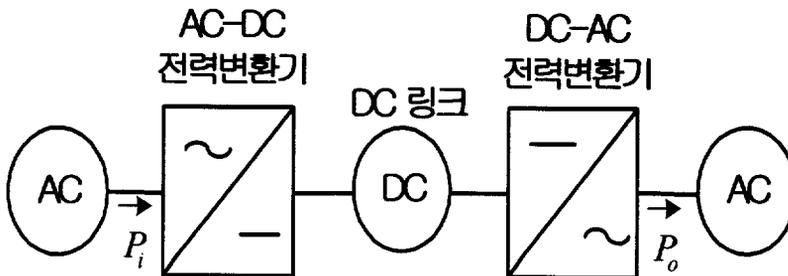
표1 주요국가의 상용전압

Countries	Voltage(V)	Frequency(Hz)
Japan	100	60
China	220	50
United Kingdom	240	50
Germany	230	50
United States	120	60

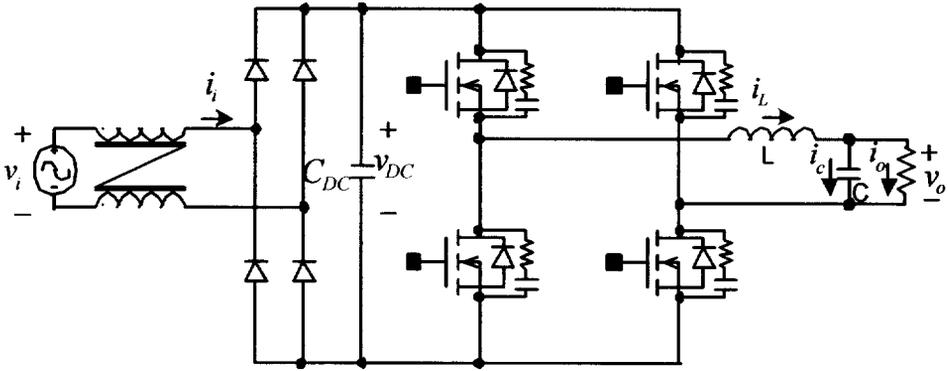
2. 전력단(Power Stage)의 기본개념 및 해석

제안된 전자식 트랜스포머의 개념도와 실제 전력단 회로를 그림 1에 나타내었다. 전자식 트랜스포머의 기본 개념은 교류입력전압을 AC-DC전력변환기를 통해 직류전압으로 변환하고 DC링크단에 전달하면 DC링크전압이 다시 DC-AC전력변환기의 입력으로 들어가게 된다. DC-AC전력변환기는 일정한 주파수와 전압의 크기를 가지는 교류출력전압으로 변환한다. 여기서 AC-DC전력변환기는 일반적으로 가장 쉽고 널리 사용되는 풀 브리지 다이오드 전파정류기를 사용하고 DC-AC전력변환기는 반도체 스위치 4개를 사용한 풀 브리지 인버터이다. DC링크의 콘덴서는 정류된 전압의 리플을 제거하는 평활용 콘덴서로서가 아닌 뒷단의 인버터의 스위칭 노이즈가 역으로 전달되는 것을 감소시키는 용도로 그 콘덴서의 용량은 아주 작게 설정하였다. 트랜스포머의 출력전압은 입력전압과 그 크기만 변환되었을 뿐 출력 주파수는 입력과 동일하므로 본 논문에서 제안한 전자식 트랜스포머 역시 입력주파수와 동일한 출력주파수를 가지도록 고안하였다. 따라서 DC-AC전력변환기인 인버터는 입력전압과 동일한 주파수와 위상의 교류전압으로 변환한다.

실제 전자식 트랜스포머의 전력단 회로 그림1(b)에서는 인버터의 스위칭 인한 노이즈로 인해 전원측에 연결된 다른 전기기기의 영향을 줄이기 위해 입력측에 노이즈 필터를 별도로 추가했으며 DC링크는 적은 용량의 콘덴서만을 사용하고 인버터의 스위치는 전력용 MOSFET과 스위칭시 나타나는 과도전압으로부터 스위치를 보호하기 위한 각각의 스위치에는 스너버(snubber)를 사용하였다. 최종 출력단에는 저역필터를 사용하였다.



(a)



(b)

그림 1 (a) 전자식 트랜스포머의 전력변환의 기본개념
 (b) 전자식 트랜스포머에 사용된 실제 전력단 회로

2.1 AC-DC 컨버터

AC-DC 컨버터는 교류입력 전력을 직류로 변환하는 회로로서, 산업 응용에서 광범위하게 이용되고 있는 다이오드 브리지 정류기의 형태를 그림 2에 나타내었다. 정류회로가 순수저항부하 R을 가질 때, 정류기의 평균출력전압과 평균출력전류는 다음식과 같다.

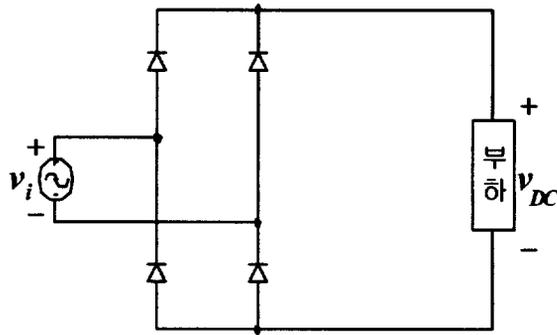
$$V_{dc} = \frac{2}{T} \int_0^{\frac{T}{2}} V_m \sin \omega t dt = 0.6366 V_m \quad (1)$$

$$I_{dc} = \frac{V_{dc}}{R} = \frac{0.6366 V_m}{R} \quad (2)$$

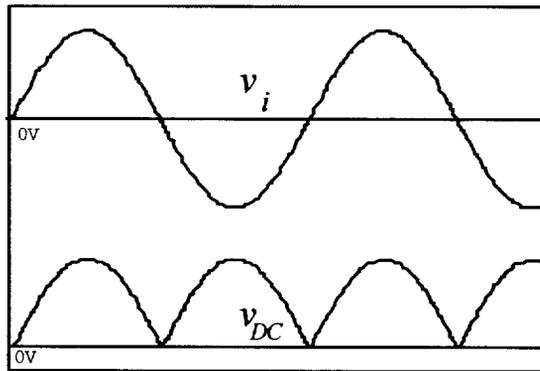
또한 출력전압과 전류의 실효값은

$$V_{rms} = \left[\frac{2}{T} \int_0^{\frac{T}{2}} (V_m \sin \omega t)^2 dt \right]^{\frac{1}{2}} = \frac{V_m}{\sqrt{2}} = 0.707 V_m \quad (3)$$

$$I_{rms} = \frac{V_s}{R} = \frac{0.707 V_m}{R} \quad (4)$$



(a) 회로도



(b) 입·출력파형

그림 2 AC-DC 컨버터 : 다이오드 브리지 정류기

2.2 DC-AC 컨버터

DC-AC 컨버터는 인버터(inverter)로 알려져 있으며 직류의 입력 전력을 교류의 출력 전력으로 변환한다. 그림 3은 단상 브리지 인버터이다.

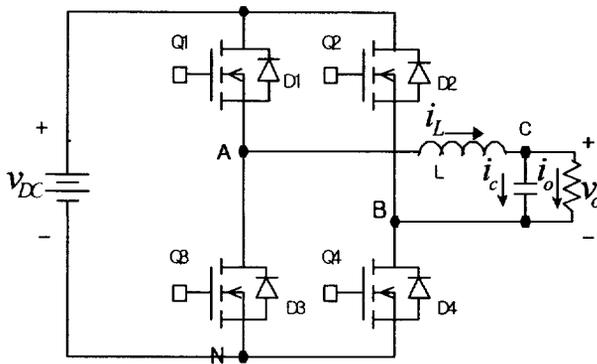


그림 3 DC-AC 컨버터 :브리지 인버터

$$\begin{aligned}
 \text{모드 1}(Q1, Q4 \text{ on}): v_{AN} &= v_{DC}, v_{BN} = 0 \\
 \text{모드 2}(Q1 \text{ off}, Q4 \text{ on}): v_{AN} &= 0, v_{BN} = 0 \\
 \text{모드 3}(Q2, Q3 \text{ on}): v_{AN} &= 0, v_{BN} = v_{DC} \\
 \text{모드 4}(Q2 \text{ off}, Q3 \text{ on}): v_{AN} &= 0, v_{BN} = 0
 \end{aligned}
 \tag{5}$$

그림 4는 모드에 따른 전류의 흐름을 나타낸다. 인덕터 전류 i_L 가 연속적이라 가정하면 트랜지스터는 구조적으로 역병렬 다이오드가 내장되어 있으므로 인덕터 전류 i_L 은 모드 1일 때 스위치 Q1과 Q4를 통하여 흐르다가 스위치 Q1이 턴 오프되면 스위치 Q3의 내장 다이오드 D3를 통해 순환하게 된다. 이 때 인버터는 모드 2가 된다. 모드 1과 2는 입력전원이 양의 반주기동안 스위칭 주기로 반복된다. 입력전원의 나머지 음의 반주기동안에는 모드 3과 4가 형성되는데, 모드 3일 때, 인덕터 전류 i_L 은 스위치 Q2와 Q3를 통하여 흐르다가 스위치 Q2가 턴 오프되면 i_L 은 Q4에 내장 다이오드 D4를 통하여 순환하게 된다. 이때가 모드 4이다.

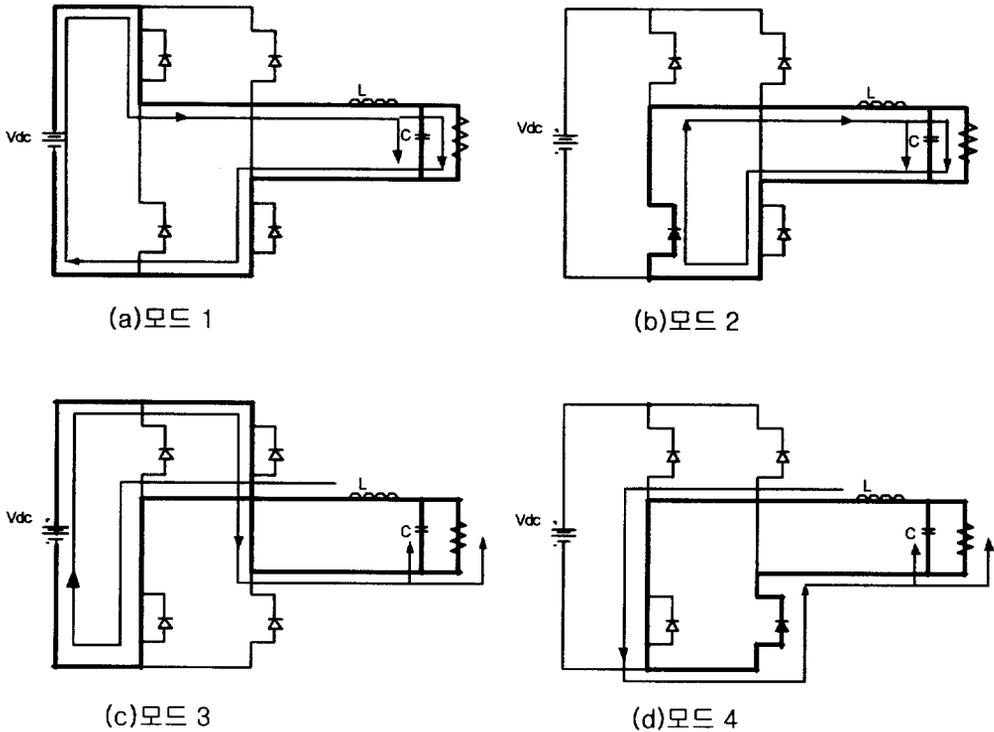


그림 4 인덕터 전류 i_L 가 연속적일 때 인버터의 모드1~4

제안 된 트랜스포머의 전력단 회로는 입력전원 반주기 동안 직류 출력을 가지는 Buck 컨버터와 같다. 따라서 정상 상태 해석은 Buck 컨버터의 해석으로 적용할 수 있다. 그림 5는 일반적인 Buck 컨버터이다²⁾.

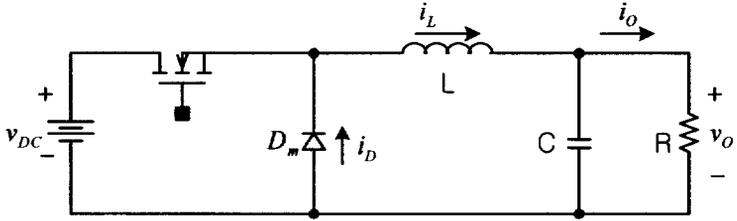
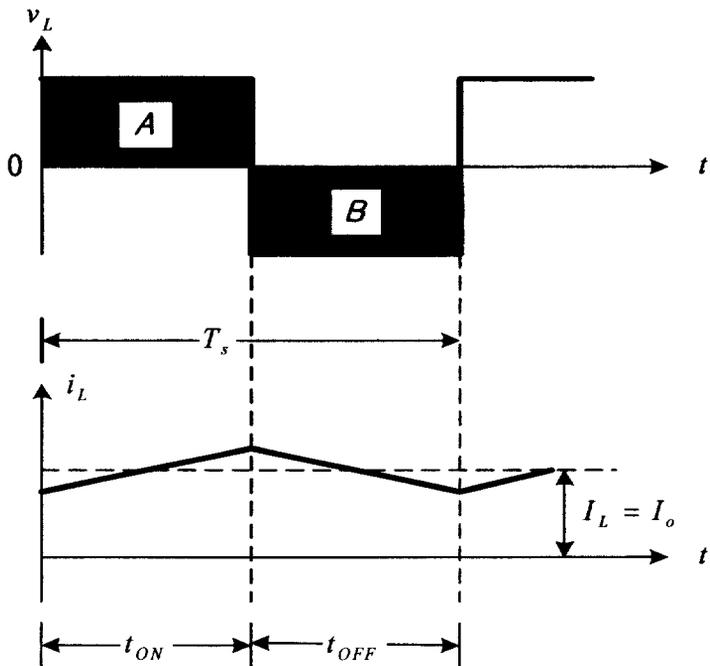
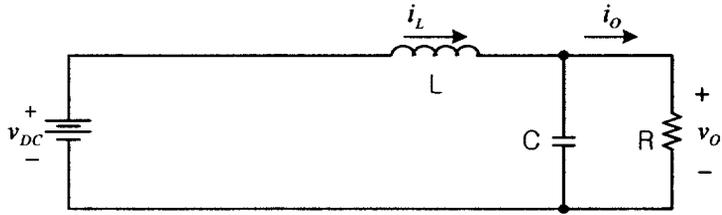


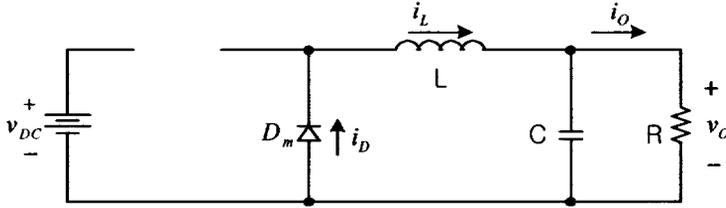
그림 5 Buck converter

그림 6은 인덕터 전류가 연속적일 때($i_L(t) > 0$)의 동작 모드 파형이다.





(a)



(b)

그림 6 Buck 컨버터 회로의 동작 모드 (a)switch on (b)switch off

그림 5에서 트랜지스터가 T_s 의 주기로 반복 동작한다고 할 때, T_s 는 초핑주기 (chopping period)가 되며 $T_s = t_{ON} + t_{OFF}$ 이다. 트랜지스터가 t_{ON} 동안 턴 온될 때, 스위치에는 인덕터 전류가 흐르게 되고, 다이오드는 역바이어스 된다. 이 결과 인덕터 양단에는 그림과 같이 $v_L = V_d - V_o$ 양의 전압이 나타난다. 이 전압이 인덕터 전류 i_L 를 선형적으로 증가시킨다. 트랜지스터가 턴 오프 될 때, 인덕터에 축적된 에너지에 의해 다이오드 D_m 가 도통하고 인덕터 전류는 L, C, D_m 를 통하여 계속 흐르게 된다. 이 때 인덕터 양단에는 $v_L = -V_o$ 의 전압이 나타난다.

정상 상태에서 파형은 주기적으로 반복하게 되고 한 주기 동안 인덕터 전압 v_L 의 적분값은 영(0)이 된다.

$$\int_0^{T_s} v_L dt = \int_0^{t_{on}} v_L dt + \int_{t_{on}}^{T_s} v_L dt = 0 \quad (6)$$

그림에서 $t_{ON} = t_{OFF}$ 일 때, A와 B의 면적은 같으므로,

$$(v_{DC} - v_o) \cdot t_{on} = v_o \cdot (T_s - t_{on}) \quad (7)$$

$$M(D) = \frac{v_o}{v_{DC}} = \frac{t_{on}}{T_s} = D \quad (8)$$

여기서 $M(D)$ 는 변환이득이고, D 는 통유율(Duty Ratio)이다. 출력전압 v_o 은 D 에만 의존하고 회로정수와는 무관함을 알 수 있다. 변환이득 $M(D)$ 는 D 와 선형적인 관계이다.

회로내 손실이 없다고 가정하면 입력과 출력이 같아지므로, 즉

$$P_{DC} = P_O \quad (9)$$

여기서

$$P_i = \frac{1}{T_s} \int_0^{T_s} v_{DC} \cdot i_{DC}(t) dt = v_{DC} I_{DC} \quad (10)$$

$$P_O = \frac{1}{T_s} \int_0^{T_s} v_o \cdot i_o(t) dt = v_o I_o \quad (11)$$

따라서 입력 전류와 출력 전류의 관계는

$$\frac{I_o}{I_{DC}} = \frac{v_{DC}}{v_o} = \frac{1}{D} \quad (12)$$

이다.

그러므로 Buck Converter는 스위치의 통유율(D)을 0~1의 범위에서 제어함으로써 전자적으로 연속적 제어 가능한 DC 트랜스포머와 같다.

2.3 전자식 트랜스포머의 입·출력 관계

그림 1에서 제안한 ET는 Buck 컨버터에서 입력 전원이 직류에서 교류로 교체되었을 뿐 그 등가회로는 같다. DC 링크단의 커패시터는 스위칭으로 인해 입력 전원측으로 전달되는 노이즈를 줄이는 역할을 한다. 따라서 출력단의 LC필터가 스위칭 노이즈를 제거하고, 기본파 성분을 통과시키는 이상적인 경우 출력전압은 다음과 같다³⁾.

$$v_o = Dv_i \quad (13)$$

2.3.1 인덕터 전류와 출력전압 변화량

1) $0 \leq t < DT_s$,

모드 1과 모드 3구간 동안 인덕터 전류의 기울기와 전류의 변화량 Δi_L 는 다음

과 같다.

$$\begin{aligned}\frac{di_L}{dt} &= \frac{v_i - v_o}{L} \\ &= \frac{(1-D)v_i}{L}\end{aligned}\quad (14)$$

$$\Delta i_L = D(1-D) \frac{v_i}{L} T_s \quad (15)$$

2) $DT_s \leq t < T_s$

모드 2와 모드 4동안 di_L/dt 와 Δi_L 는

$$\begin{aligned}\frac{di_L}{dt} &= -\frac{v_o}{L} \\ &= -D \frac{v_i}{L}\end{aligned}\quad (16)$$

$$\Delta i_L = D(1-D) \frac{v_i}{L} T_s \quad (17)$$

식(15)과 (17)에서 입력전압 v_i 가 영보다 크면 전류 i_L 은 상승하며, v_i 가 영보다 작으면 전류 i_L 은 하강한다. 정상상태에서 커패시터 C는 인덕터 L의 전류 중 입력주파수와 동일한 성분인 기본파 전류는 모두 출력부하에 전달하고, 스위칭으로 인한 인덕터의 리플전류 Δi_L 은 모두 흡수된다. 그러나 실제 회로에서 출력전압에 Δv_o 만큼의 리플이 존재하게 된다. 입력전압 v_i 와 출력전류 i_o 의 변동에 따른 인덕터 전류 i_L 와 커패시터 전류 i_c 의 파형은 그림 7과 같다. 부하전류 i_o 는 일정하다고 가정하면, 그림 7에서 $i_L > i_o$ 인 부분의 면적만큼이 추가적인 전하량 ΔQ 을 나타내고 전압 리플, Δv_o 는 다음과 같이 쓸 수 있다.

$$\Delta v_o = \frac{\Delta Q}{C} = \frac{1}{C} \frac{1}{2} \frac{\Delta i_L}{2} \frac{T_s}{2} \quad (18)$$

따라서 식(17)을 식(18)에 대입하면 식(19)가 된다.

$$\Delta v_o = \frac{1}{8} \frac{T_s^2 D(1-D)|v_i|}{LC} \quad (19)$$

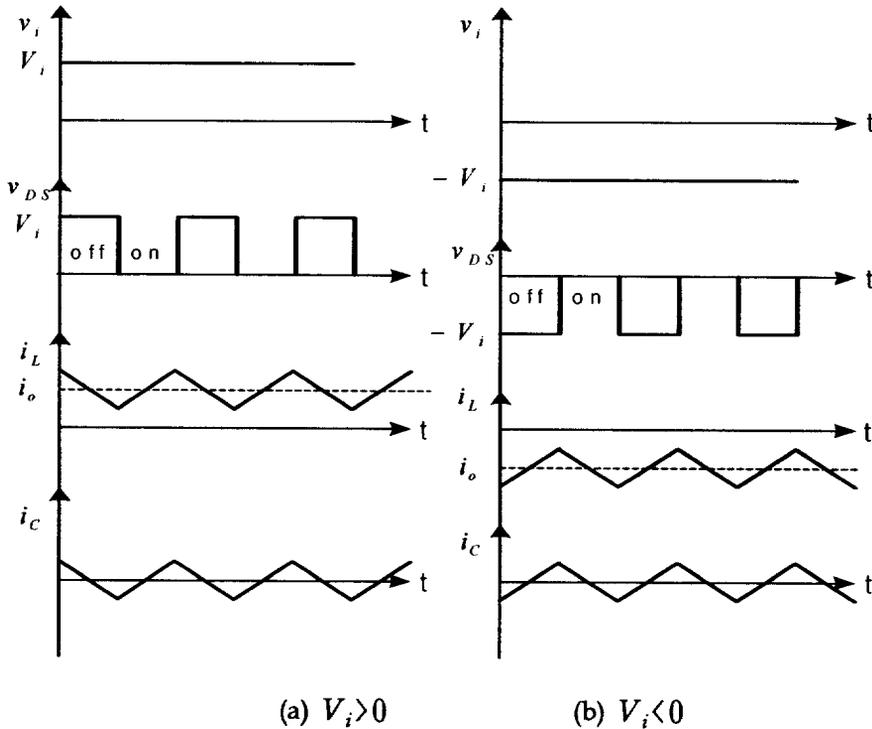


그림 7 입력전압 v_i 와 출력전류 i_o 변화에 따른 인덕터 전류 i_L 와 커패시터 전류 i_c

3. 제어 회로

3.1 전원공급회로

그림 8의 회로는 대기전력을 1W이하로 줄이기 위해 ET에서 사용한 전원공급회로이다⁴⁾. 그림 8에서 제너 다이오드 Z_1 은 전압상승으로부터 제어회로의 소자를 보호하기 위해 사용되었다 ($V_{Z1}=18V$). MOSFET은 게이트 제너 Z_2 에 의해 설정된 레벨(level)에 도달하기 전에는 동작하지 않는다. 그러나 일단 턴 온되면 상태를 유지한다. 차례로 MOSFET은 PNP트랜지스터를 턴 온하게 되고 커패시터의 저장된 에너지는 제어회로로 전달된다. 제어 회로의 다른 논리 소자(logic device)의 전

력 소모를 고려해 충분한 전압 여유를 주기 위해 Z_2 의 값은 14.2V로 설정했다. 따라서 MOSFET의 $V_{gs(th)}$ 가 2V라 할 때, 적어도 커패시터 C는 16.2V의 전압을 유지한다.

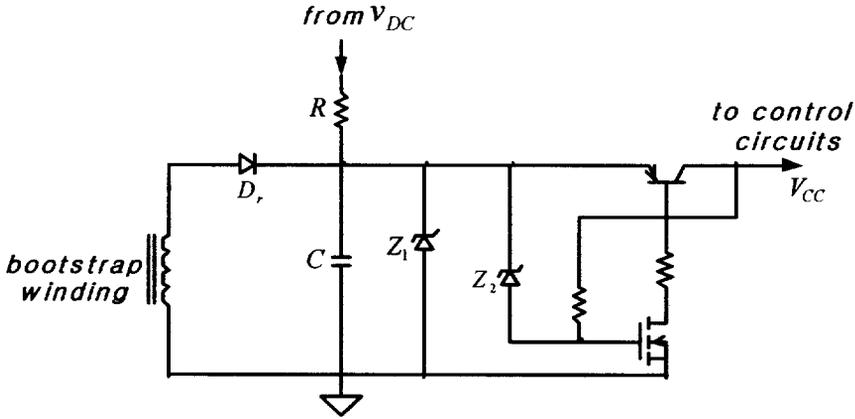


그림 8 전자식 트랜스포머 제어회로의 전원공급회로

저항에서의 손실을 줄이기 위해서 저항값은 매우 커야 하나 큰 저항값의 사용은 전원이 인가되고 ET가 기동하는 사이의 시간지연을 가져온다. 평균 인가전압 v_{DC} 는 식(1)에서 $0.636 \times 310V = 197V$, 저항 R은 $100k\Omega$, 커패시터 C는 $220\mu F$, 권선의 정상 평균 출력전압이 20V, 그리고 커패시터가 16.2V까지 충전이 필요할 때, ET는

$$16.2 = 197 \left[1 - \exp\left(\frac{-t}{100k\Omega \times 220\mu F}\right) \right] \quad (20)$$

혹은 $t=1.88s$ 이후 동작을 시작한다. 정상 상태에서 저항에서의 소비전력은 단지

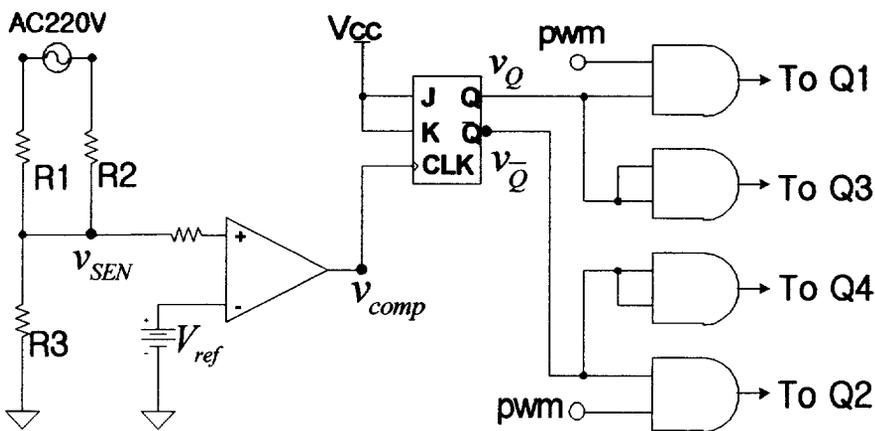
$$P = \frac{(197V - 20V)^2}{100k\Omega} = 0.31W \quad (21)$$

에 불과하다. 제안된 트랜스포머는 무부하 상태에서는 부트스트랩 권선의 출력이 없으므로 커패시터의 충전과 방전이 주기(1.88s)적으로 반복되고 충전된 커패시터의 에너지에 의해 극히 짧은 시간동안만 기동된다. 본 논문에서 제안한 회로의 무

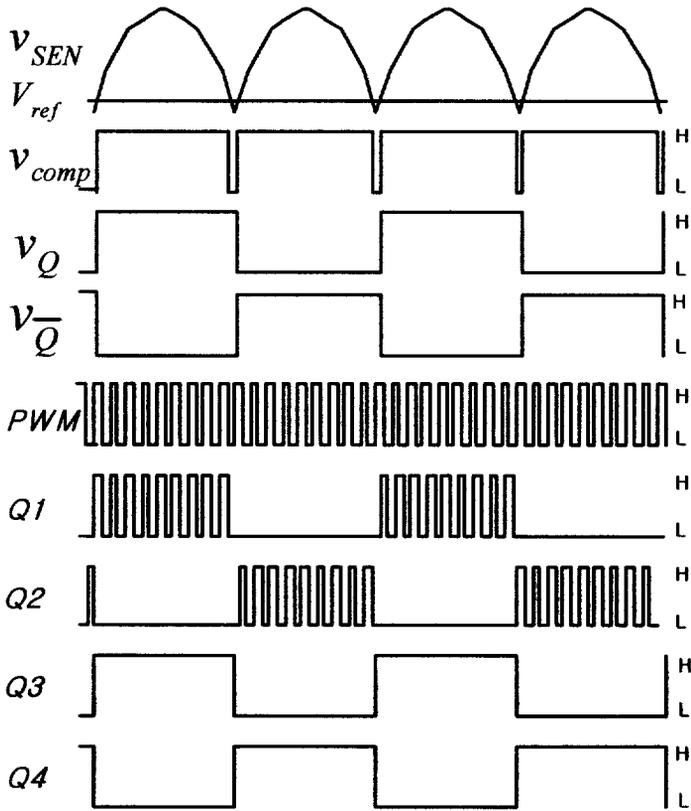
부하 상태에서 전력단 스위치와 논리소자의 손실은 무시할 만큼 적다고 가정할 때, 식(21)는 ET의 대기전력으로 간주할 수 있다. 따라서 제안 된 회로의 대기전력은 1W이하이다.

3.2 게이트 발생회로

트랜스포머로서 동작하기 위해서는 입력전압과 출력전압의 주파수가 같아야 한다. 제안된 ET의 게이트신호 발생회로를 그림 9에 나타내었다. 제작 원가를 줄이기 위해서 고가의 마이크로프로세서 대신 시중에서 쉽게 구할 수 있는 연산증폭기와 게이트 논리소자를 사용하였다. 그림 9(a)에서 저항 R1과 R2가 R3와의 전압분배법칙에 의하여 그림 9(b)에서 보듯이 v_{SEN} 의 파형을 얻을 수 있다. 측정된 v_{SEN} 와 기준전압 V_{ref} 와 비교하여 비교기 출력 전압이 v_{comp} 이다. 비교기의 출력 전압 v_{comp} 가 JK-F/F의 클럭(clock) 신호가 되고 JK-F/F은 주파수를 분주하는 디지털 카운터로서 동작한다. 그림 9(b)에서 F/F의 출력 v_Q 와 $v_{\bar{Q}}$ 는 입력주파수와 동일한 주파수(50Hz 혹은 60Hz)의 펄스 신호가 된다. F/F출력과 PWM신호가 AND게이트에 의해 곱해진 신호가 각각의 스위치의 게이트 신호가 된다. 따라서 ET는 항상 입력 전압의 주파수와 동일한 출력 전압으로 변환하게 된다.



(a)게이트 발생회로



(b)파형

그림 9 각 스위치 게이트 발생회로와 파형

3.3 PWM 제어회로

E.T에서 사용한 PWM기법은 균일펄스폭변조(UPWM: uniform pulse-width modulation)이다. 그림 10에 나타낸 바와 같이 기준신호와 톱니파를 비교하여 트랜지스터의 턴온과 턴오프 게이트신호를 발생할 수 있다. V_{ref} 의 전압을 변화시킴으로써 통유율 D 를 0~1로 가변할 수 있다. 이렇게 만들어진 PWM신호는 그림 9(a)에서 같이 JK/FF의 출력 신호와 곱해져서 각각의 트랜지스터의 게이트 신호가 된다. 따라서 E.T의 출력전압은 식(13)에 나타낸 것과 같이 통유율 D 에 따라 결정이 된다.

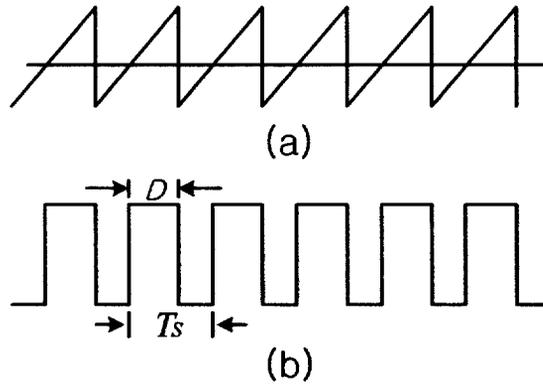
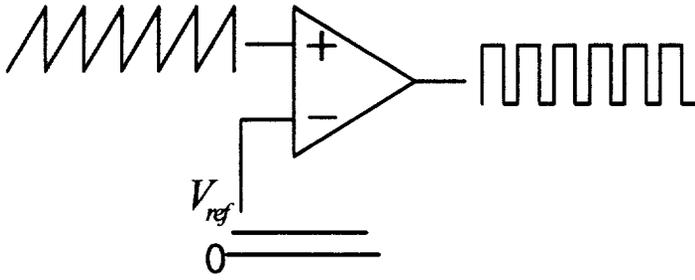


그림 10 constant duty controller (a) 삼각파신호와 기준신호 (b) duty cycle

4. 시뮬레이션 및 실험

4.1 시뮬레이션 결과

본 논문에서 제안한 ET의 동작을 검증하기 위하여 OrCAD사의 PSpice(version 10.3)를 이용하여 시뮬레이션을 수행하였다. 시뮬레이션 기본회로는 그림 1(b)의 전력단 회로와 그림 9(a)의 제어회로이며 그림 8의 전원공급회로는 시뮬레이션에서는 사용하지 않았다. 시뮬레이션 사양과 시뮬레이션에 사용한 소자들의 값을 Table 2와 Table 3에 나타내었다. 그림 11에서 보면 통유율(Duty Ratio)을 0.5로 설정했을 때, 출력전압은 입력전압의 거의 절반으로 나타남을 알 수 있다. 출력전압의 파형이 순수 정현파가 아니라 영점에서 얼마의 꼬리(tail)가 나타나는 것은 그림 9의 게이트 발생회로가 1차측 상전압을 계측한 값(v_{SEN})과 기준전압(V_{ref})이 비교한 비교기출력이 JK/FF의 에지트리거(edge trigger)되면서 영점에서 교차하는 시점이 입력전압보다 지연되기 때문이다.

표 2. The specification of simulation

v_i	220VAC
v_o	110VAC
f_s	80KHz

표 3. Part's values of simulation

L	500uH
C_{DC}, C	100nF
R	50Ω

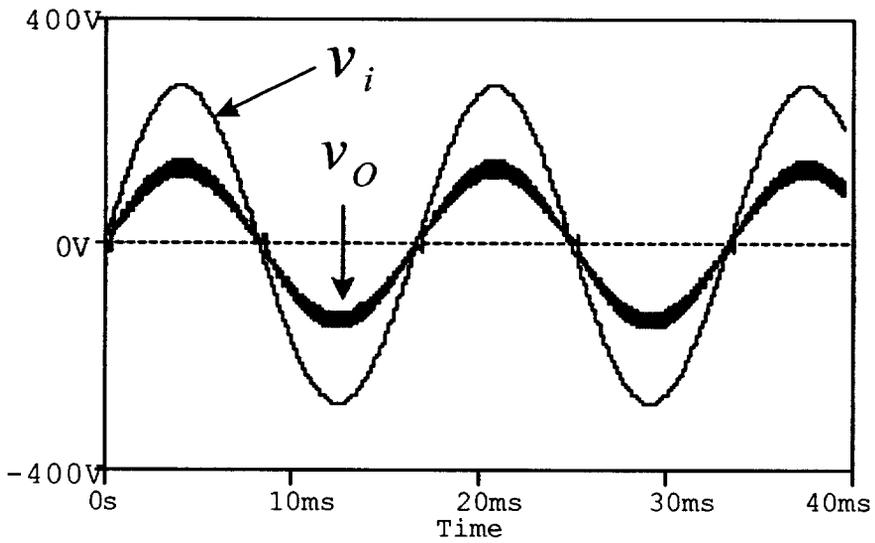


그림 11 입력전압과 출력전압

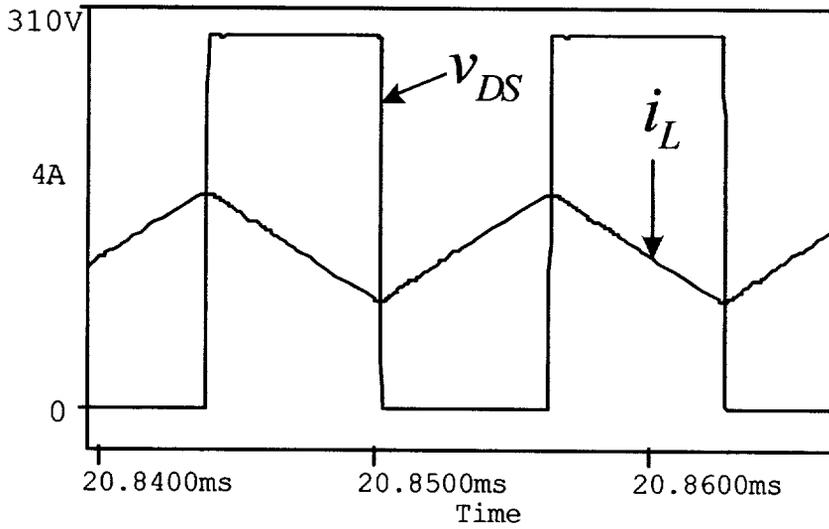


Fig. 12 드레인 소스 전압과 인덕터 전류

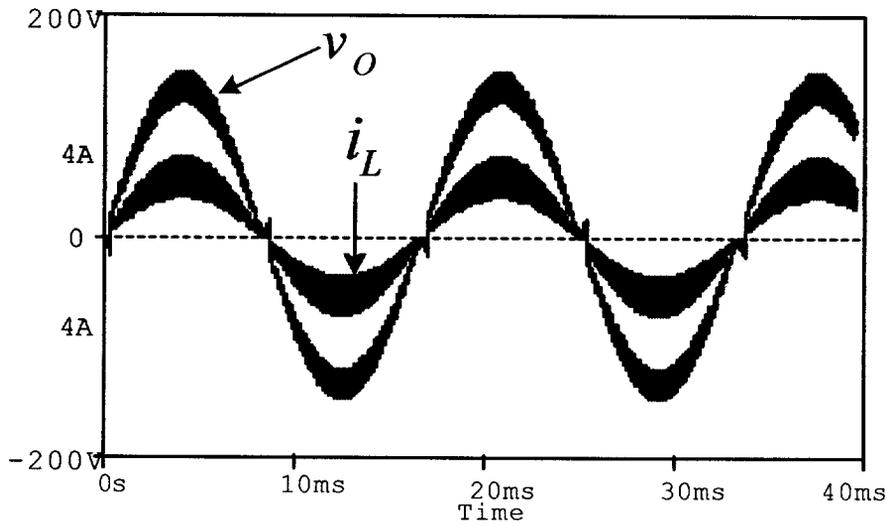


Fig. 12 출력전압과 인덕터 전류

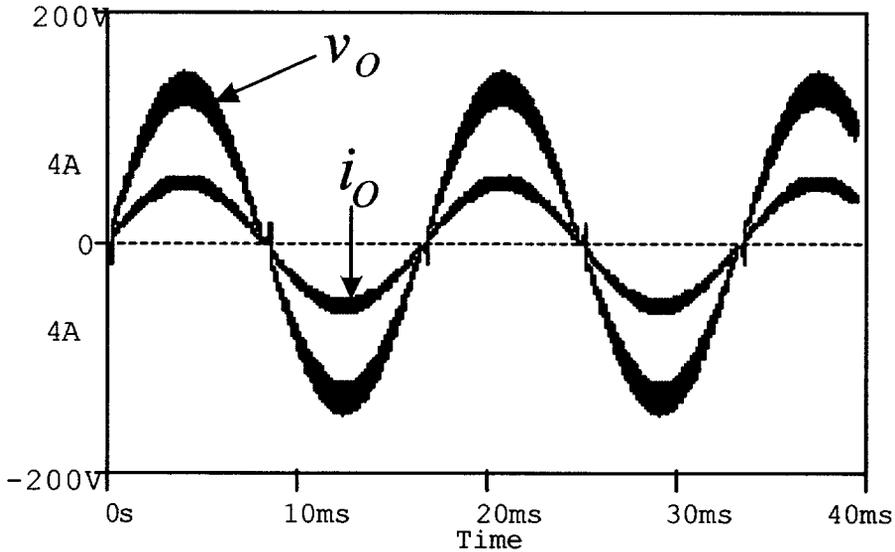


Fig.13 출력전압과 출력전류

4.2 실험 결과

실험에 사용된 시스템 파라메타를 표 3에 나타내었다.

실제 실험에서는 그림 8의 전원공급회로에 의해 전원을 공급하도록 했으며 스위치마다 Snubber를 추가하여 턴 오프시에 나타나는 과도전압으로부터 스위치를 보호하였다.

손실없는 스너버의 방법들이 많이 연구되고 있지만 별도의 스위치를 추가해야하기 때문(active snubber)에 ET의 비용을 최소화하기 위해서 저항과 콘덴서만으로 수동 스너버(passive snubber)간단하게 구성하였고 PWM 제어기는 단지 PWM 신호값을 얻기 위해 저가의 소자 UC3843을 사용하였으며, 로직 IC는 동작 전압의 범위가 클 뿐 아니라 노이즈에 강하고 응답속도가 빠른 CMOS계열의 CD4027과 CD4081을 사용하였다. Comparator는 전용으로 응답속도가 상당히 빠른 LM311을 사용하고 히스테리시스를 줌으로써 입력노이즈로부터 오동작을 줄이게 하였다. 인버터의 네 개의 전력용 MOSFET을 구동하기 위해 IRF사의 전용 드라이버인 IR2110을 사용하여 쉽게 제어가 가능하게 했다.

표 3 실험에 사용된 시스템 파라메타

구분	분류	모델/용량
전력단	반도체스위치	Power MOSFET IRFP450
	Diode Rectifier	KBPC1506
	인덕터 L	L=500 μ H (HK28D160) 58T
	출력 커패시터 C	100nF 275V
	스너버	R=100 Ω
		C=10nF 1000V
	DC링크 커패시터	C=100nF 275V
부하저항	R=50 Ω	
제어회로	AND gate IC	CD4081B
	JK/FF	CD4027
	PWM controller	UC3843B
	스위칭 주파수	80 kHz
	Comparator	LM311
	MOSFET Driver	IR2110
전원공급회로	Bootstrap 권선	14T
	저항	R=100k Ω
	커패시터	C=200 μ F 50V
	제너다이오드	Z1=18V
Z2=14.2V		
추가된 환류 다이오드		DSEI12-06A

4.2.1 트랜지스터 내부 다이오드를 환류다이오드로 사용한 전력단 회로

트랜지스터 내부 다이오드는 역회복 시간이 매우 느리고 역전압 저지특성이 상당히 나쁘므로 그림 3과 같이 환류 다이오드를 트랜지스터 내부의 것으로 사용할 경우 스위칭 속도가 올라감에 따라 엄청난 열손실이 발생하였다. 실험에 의하면 내부다이오드만을 사용하였을 때 스위치 표면의 온도는 계속해서 상승하여 발산하였다. 이는 내부다이오드가 도통인 상태(모드 2와 모드 4)에서 상단(upper) 스위치가 턴 온되는 과정 즉 모드 2 또는 모드 4에서 모드 1 또는 모드 3으로의 전환시에 순간적으로 단락이 되면서 엄청난 스트레스가 스위치 내부 다이오드에 가해지

기 때문에 이 스트레스가 열로 발산된다고 판단된다. 이러한 현상은 차단특성이 좋지 못한 다이오드가 역바이어스 되었을 때, 빠르게 역전압을 저지하지 못하고 순간적으로 역방향으로 도통이 되는 경우라 할 수 있다.

4.2.2 고속회복 다이오드를 추가로 사용하여 개선된 전력단 회로

이러한 문제를 해결하기 위해 트랜지스터 내부 다이오드를 사용하지 않고 하단 (bottom) 스위치에는 별도의 고속회복 다이오드를 추가하여 스위치 턴-온시의 다이오드 회복전류(recovery current)를 감소시키기 위해 사용했다. 이 전류는 회로의 부유 인덕턴스(stray inductance)와 관계하여 EMI문제를 야기시킨다⁹⁾. 개선된 전력단 회로를 그림 14에 나타내었다. 고속회복 다이오드를 추가하여 개선된 전력단 회로를 이용하여 실험을 했을 때 EMI문제를 유발하는 다이오드의 회복전류는 이전보다 약 50%이상 감소했으며 또한 스위치의 온도변화는 내부 다이오드를 사용하였을 때보다 약 64%나 개선되어 사용시간이 증가해도 스위치 표면의 온도는 더 이상 상승하지 않고 일정해지는 것을 알 수 있었다. 실험에 사용된 전체 회로도를 그림 15에 나타내었다.

그림 16은 트랜지스터 내부 다이오드를 환류다이오드로 사용하였을 때의 트랜지스터 게이트-소스 전압 V_{GS} 와 다이오드 피크회복전류 I_{PR} 를 나타내고 그림 17은 고속회복 환류다이오드를 추가한 개선된 전력단을 사용하였을 때의 각각의 전압과 전류파형이다. 두 파형에서 보듯이 고속회복다이오드를 환류다이오드로 사용함으로써 다이오드의 피크 역회복 전압이 50%이상 감소함을 볼 수 있다.

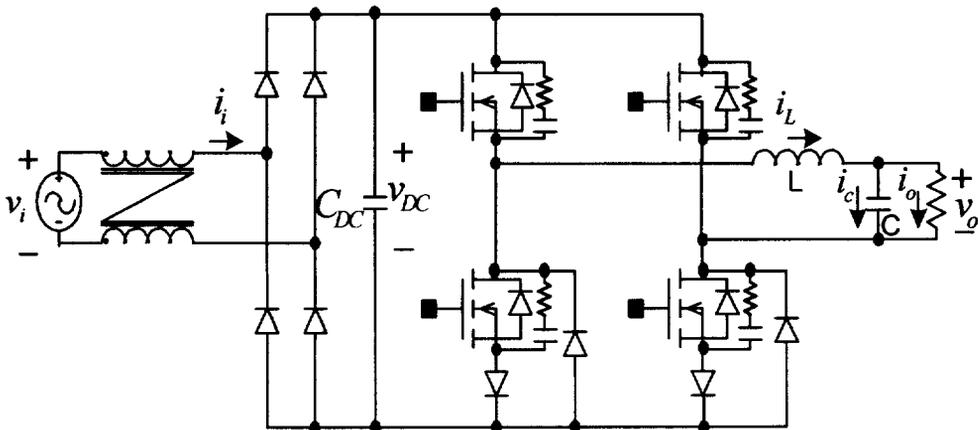


그림 14 개선된 전력단 회로

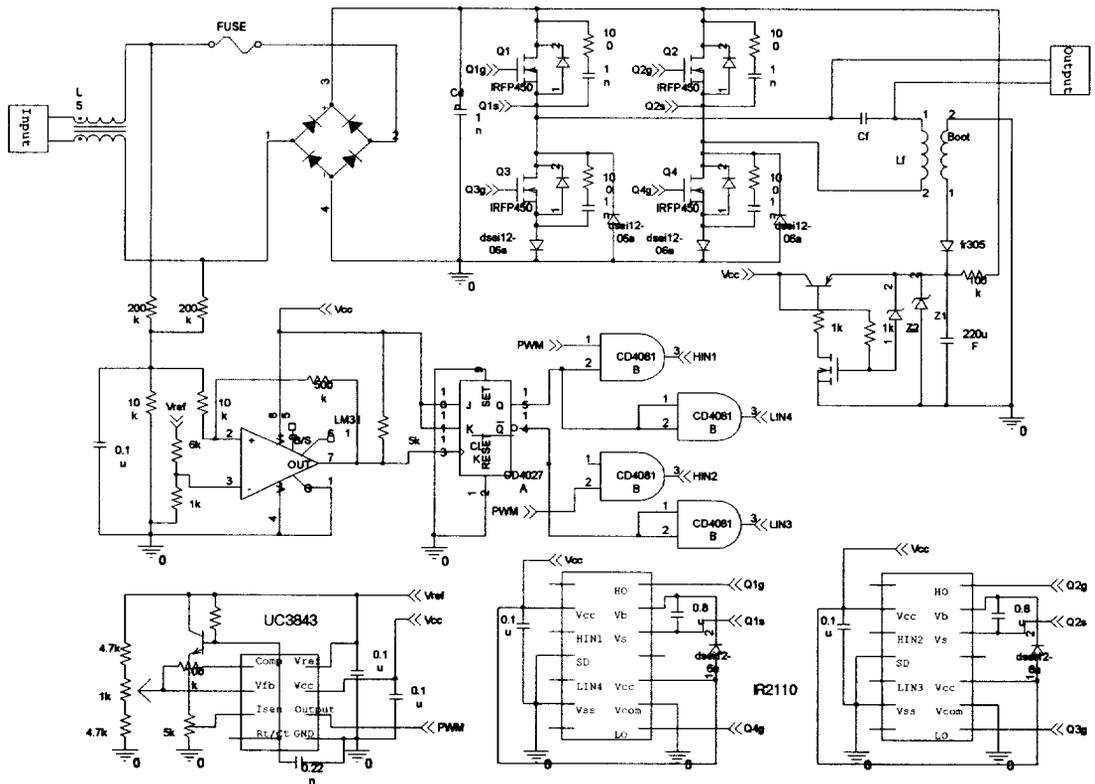


그림 15 코어없는 전자식 트랜스포머의 전체 회로도

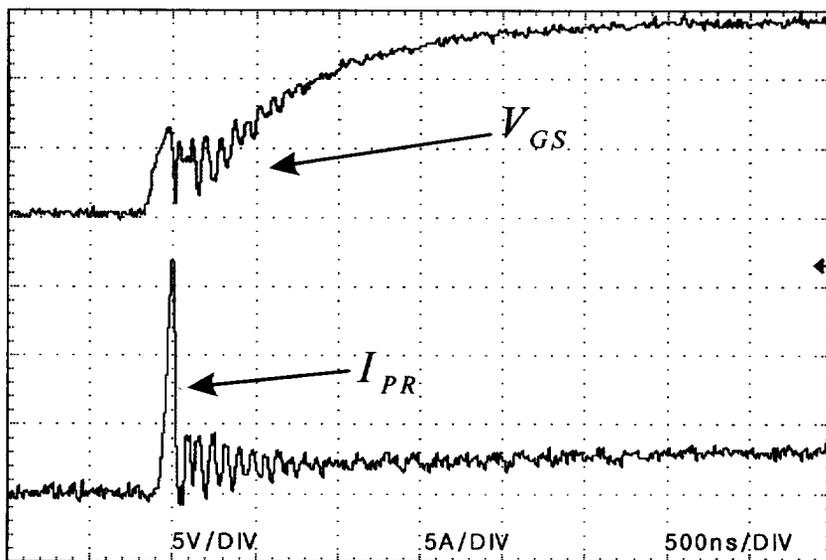


그림 16 내부다이오드를 사용했을 때 게이트-소스 전압 V_{GS} 와
다이오드 피크회복전류 I_{PR}

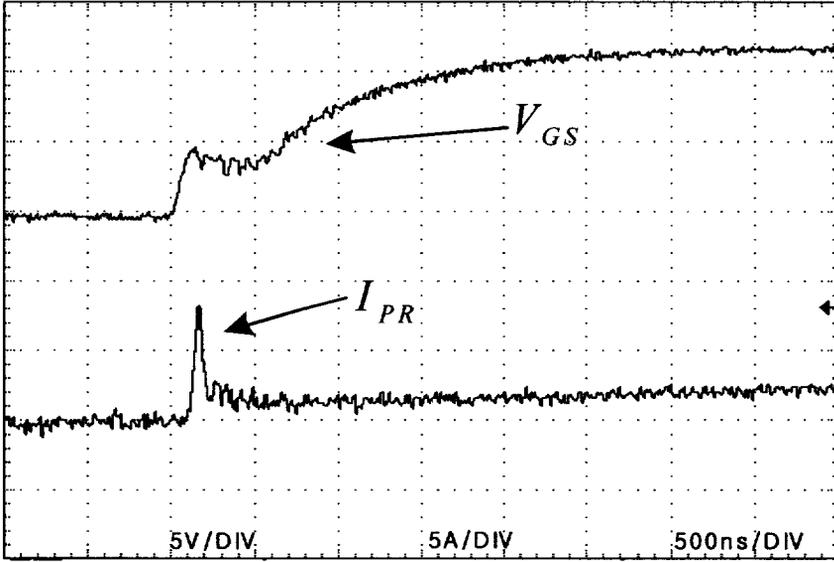


그림 17 고속회복다이오드를 사용했을 때 게이트 전압 V_{GS} 와 다이오드 피크회복전류 I_{PR}

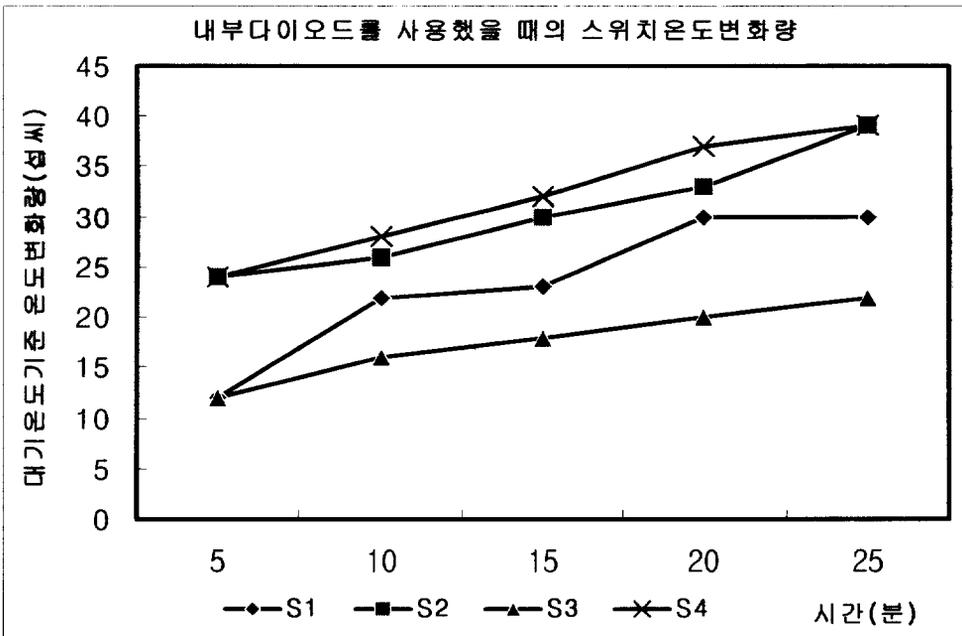


그림 18 스위치내부다이오드를 사용했을 때의 스위치온도변화량

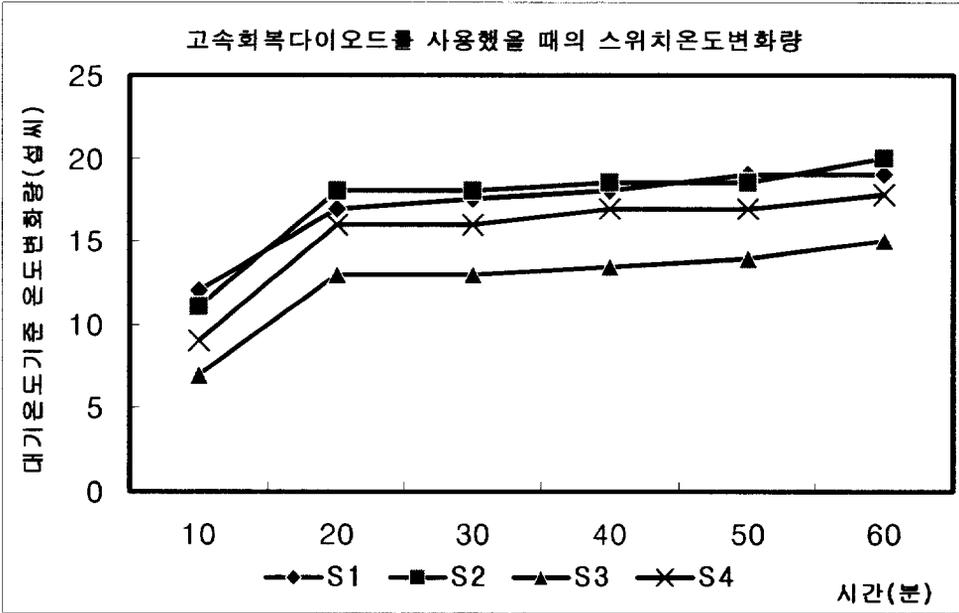


그림 19 고속회복다이오드를 사용했을 때의 스위치온도변화량

그림 18은 전력단을 개선하기 전의 스위치의 내부다이오드를 환류용으로 사용했을 때의 스위치표면온도변화량을 나타내고 있다. 대기온도에서 온도변화량을 나타내는 것으로 짧은 시간동안 스위치표면온도가 급격히 증가하고 있음을 볼 수 있다. ET의 설계 시에 장착했던 방열판만으로는 열처리가 제대로 되지 않았고 손으로 만지기에 뜨거울 정도로 가열되었다. 그림 19는 개선된 전력단 회로의 스위치 표면온도변화량이다. 동작시간이 개선되기 전보다 두 배 이상 증가시켰을 때에도 온도변화는 급격하지 않았으며 상대적으로 열이 골고루 퍼져서 나타났다. 또한 방열판으로 충분히 열처리가 가능했다.

4.2.3 EMI(electromagnetic interference)

본 논문에서 제안한 ET는 약 80kHz의 스위칭주파수를 가지고 PWM기법을 이용하므로 스위칭시의 EMI를 고려하지 않을 수 없다. EMI는 높은 dv/dt 와 di/dt 에 의해 발생하는 것으로 알려져 있으며 이것의 영향을 줄이기 위해 많은 연구들이 진행되었다. 일반적으로 전압이나 전류가 영일 때 스위칭 동작을 시키는 소프트 스위칭기법(soft switching)이 dv/dt 와 di/dt 가 줄어들기 때문에 소프트 스위칭 컨버터들이 노이즈를 적게 방출하는 것으로 알려져 있다. 소프트 스위칭과 하드 스위칭(hard switching)을 비교한 자료들⁽⁶⁾⁽⁷⁾⁽⁸⁾을 참고할 때 대부분의 경우 소프트 스위칭 회로가 우월한 성능을 보인다. 그러나 하드 스위칭 기법보다 소프트 스위

칭이 더 높은 EMI을 가질 가능성도 있으며⁷⁸⁾, 고주파 영역(30MHz이상)에서는 확실한 개선이 나타나지만 저주파영역(30MHz이하)에서는 두 경우의 차이가 그리 크지 않다는 연구가 나타나고 있다⁹⁾. 따라서 ET는 구조와 제어가 복잡하고 별도의 제어소자를 이용해야 하는 소프트 스위칭기법을 이용하지 않고 비용을 최소로 하기 위해 PWM기법을 이용했다.

또한 ET에서 사용한 EMI개선방법의 하나는 스너버를 사용한 것이다. 스너버는 스위칭시의 과도한 dv/dt 나 di/dt 를 완화시키기 때문에 스너버를 사용하지 않았을 때보다 EMI가 개선되는 것으로 알려져 있다¹⁰⁾. 본 논문에서 사용한 스너버는 턴·오프 스너버이므로 dv/dt 가 제한된다.

ET에서 사용한 다른 한가지 방법은 트랜지스터 게이트에 저항과 다이오드(resistor-diode network)를 추가함으로써 트랜지스터 충전전류를 제한하고 트랜지스터가 턴·온되는 시간을 길게하면서 드레인 전류의 di/dt 를 제한한 것이다. 이는 트랜지스터의 드레인 전류의 크기는 게이트전압에 비례하기 때문이다. 반면에 트랜지스터가 턴·오프되는 시간은 게이트전류가 다이오드를 통해 급히 싱크(sink)되므로 동일하다. 따라서 트랜지스터가 턴·온될 때의 과도전류(di/dt)를 제한함으로써 EMI를 개선했다. 이 방법은 EMI를 줄이는 대신 스위칭 손실을 초래하기 때문에 과도하게 큰 게이트 저항을 추할 수 없고 두 가지의 방법을 절충했다.

4.2.4 부하변동에 따른 출력전압의 변화

본 논문의 전자식 트랜스포머는 기존의 코어트랜스포머와 같이 개루프 시스템(open-loop system)으로 설계되었다. 따라서 전원 전압의 크기가 변화하거나 역으로 부하가 변할 때 출력전압의 크기도 변화요인에 비례해서 변하게 된다. 기존의 트랜스포머에는 탭(Tap)을 부착해서 출력전압을 조정했다. 제안된 전자식 트랜스포머도 탭과 같은 출력전압을 조정할 수 있는 기능이 있는데 그것은 3.3절에서 언급하였듯이 통유율(Duty ratio)을 조절하는 것이다. 그러나 여기에서 실시한 실험은 통유율을 고정시키고 부하를 중부하에서 경부하로 변화시켰을 때의 출력전압의 변화를 조사했다.

부하는 저항부하로써 최초 설계한 중부하 50Ω을 기준으로 열배인 경부하 500Ω까지 단계별로 실시했다. 그림 20은 부하변동에 따른 출력전압의 변화를 나타낸다. 본 논문의 트랜스포머는 전원공급회로의 특성상 부하전류가 지나치게 적게 되면 부트스트랩 권선으로부터 전력을 공급받지 못하기 때문에 트랜스포머를 동작시킬 수 없게 된다. 실험에 의하면 부하저항의 값이 약 600Ω의 부하까지는 트랜스포머의 동작을 확인했다. 그러므로 본 논문에서 제안한 코어없는 전자식 트랜스포머는 다양하고 넓은 부하에 응용하기보다는 특정한 부하를 겨냥하여 응용하는 것이 바람직하다고 판단된다.

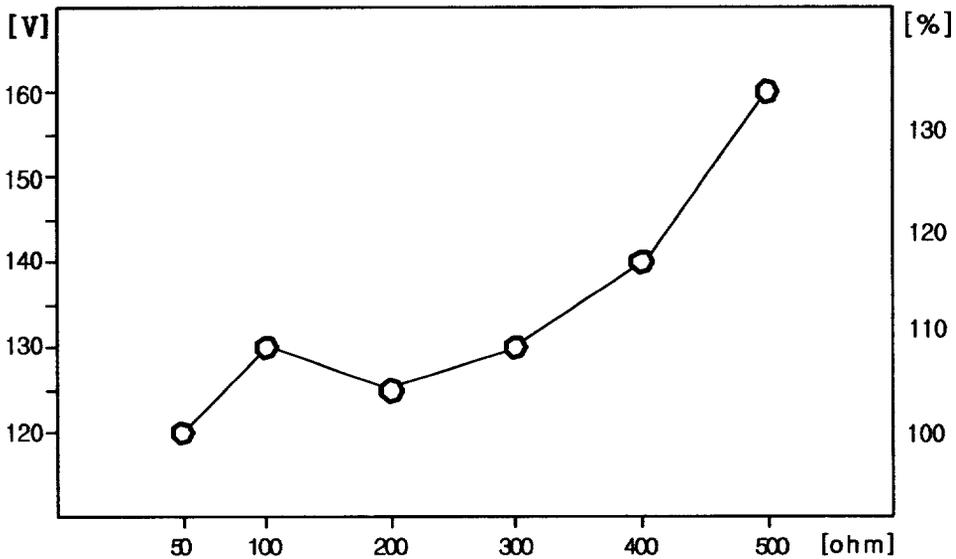


그림 20 부하변동에 따른 출력전압의 변화

4.2.5 총 고조파 왜곡(total harmonic distortion, THD)

제안된 코어없는 전자식 트랜스포머의 출력전압은 순수한 정현파가 아니라 인버터의 쇼핑으로 인해 약간의 전압리플을 가지고 있다. 따라서 인버터의 성능을 가늠할 수 있는 몇가지 요소들 가운데 총 고조파 왜곡(THD)을 측정해 보았다. 출력전압의 파형을 푸리에 표현으로 나타내면 다음과 같다.

$$v_o = \sum_{n=1,2,3,\dots}^{\infty} V_{on} \sin n\omega_0 t \quad (22)$$

여기서 V_{on} 은 n 차 고조파 성분의 피크진폭을 나타낸다. 출력전압에 포함된 고조파는 기본파를 제외한 나머지 모든 고조파의 합의 실효값이다. 다시 말하면, 고조파 성분은 단지 출력전압 실효값 V_o 와 기본파의 실효전압 V_{o1} 과의 차이로서, 출력전압의 총 고조파 왜곡(total harmonic distortion, THD)은 기본파 실효전압에 대한 고조파 성분의 비율로 나타낸다.

$$THD_o = \sqrt{\frac{V_o^2 - V_{o1}^2}{V_{o1}^2}} \quad (23)$$

실험에 의해 측정된 본 논문의 코어없는 전자식 트랜스포머의 출력전압 총 고조파 왜곡율(%THD)은 6.3%으로 나타났다. 즉, 기본파에 기준해서 고조파의 비율이 6.3%임을 뜻한다. 그러나 여기서 한전에서 공급하는 콘센트상의 상전압에도 고조파성분이 포함되어 있으므로 220V 상전압에 대한 %THD를 측정하였다. 본 논문의 코어없는 전자식 트랜스포머의 입력으로 인가되는 220V 상전압의 %THD는 3.6%로써 입력에서부터 이미 상당한 비율의 고조파가 포함되어 있다는 것을 알 수 있다. 따라서 트랜스포머의 출력전압의 %THD에서 입력전압인 콘센트 상전압의 %THD를 빼 값이 본 논문에서 제안한 트랜스포머가 발생시키는 고조파 성분이 된다고 볼 수 있다. 그러므로 실질적으로 코어없는 전자식 트랜스포머의 출력전압의 %THD는 2.7%이다. 표 4는 한전에서 공급하는 220V 상전압과 코어없는 전자식 트랜스포머의 출력전압에 대한 %THD값을 나타낸다. 그림 21과 그림 22는 220V 상전압과 본 논문의 출력전압에 대한 고조파 성분이다.

표 4 %THD

%THD in 220V line voltage : input of ET	%THD in the output of ET
3.6% (211V RMS)	6.3% (101V RMS)

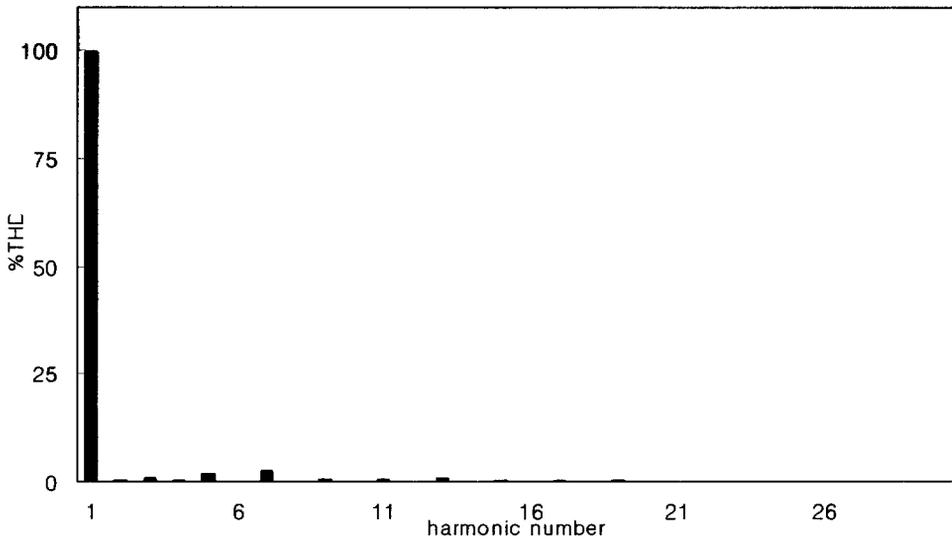


그림 21 220V상전압(트랜스포머의 입력전압)의 고조파 성분

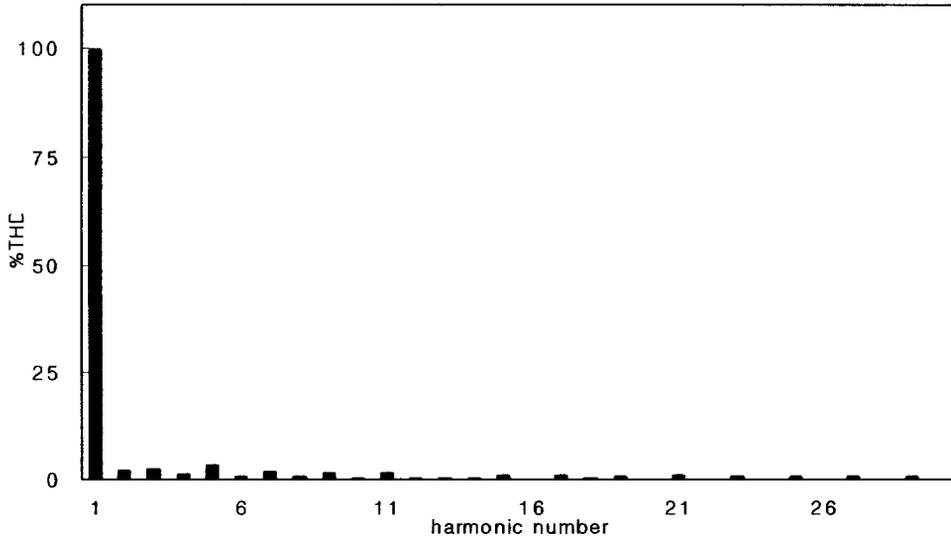


그림 22 코어없는 전자식 트랜스포머의 출력전압의 고조파 성분

그림 23은 3.2절의 그림 9의 게이트 발생회로에서 입력전원(220VAC)을 계측한 저항 R3의 양단전압파형(V_{SEN})과 UC3843소자에서 얻은 직류기준전압(V_{ref})을 보여준다. 이 전압들이 비교기의 정과 부의 입력으로 각각 인가된다. 비교기의 출력전압(V_{comp})을 그림 24에 나타내었다. 실제실험에서는 그림에서 보듯이 많은 노이즈성분이 포함되어었는데 각 소자들은 노이즈에 관계없이 정상적으로 동작했다. 이 비교기의 출력전압은 JK/FF의 클럭신호가 되고 다시 1/2분기된 60Hz의 구형파 신호가 출력된다.

JK/FF의 신호와 그림 25의 PWM신호가 AND gate IC에 곱해져서 각각의 스위치의 게이트 신호가 된다. 스위치에 인가되는 게이트 신호를 그림 26에 나타내었다. 스위치 Q2와 Q4에 인가되는 게이트 신호는 그림 26와 위상만 반 사이클 지연되었을 뿐 동일하다. 그림 27는 입력전압(v_i)과 출력전압(v_o)을 나타낸다. 여기서 출력전압의 리플성분의 원인은 LC필터의 커패시터 값이 작기 때문이다. 실제 실험에서는 통유율을 0.5보다 약간 높게 했을 때 출력전압이 입력전압의 절반정도가 되었다. 이는 스위치소자와 필터 인덕터에 의해 조금의 전압강하가 일어나기 때문이라 판단된다. 그림 28은 트랜지스터의 온·오프 동작시 드레인-소스 전압(v_{DS})과 필터의 인덕터 전류(i_L)의 모습을 나타낸다. 그림 7에서 보았듯이 전형적인 벡(Buck)컨버터이다. 그림 29은 스위치가 턴·온될 때의 드레인 피크 전류(i_p)와 드레인-소스 전압을 나타낸다. 드레인 피크 전류(i_p)는 다이오드의 회복전류로써 스위치에 유입되는 전류이다. 드레인-소스전압(v_{DS})과 드레인 피크 전류(i_p)의

공통부분의 내적이 스위칭 손실(*switching loss*)이 되고 스위치의 표면으로 주로 열로써 발산된다. 본 논문에서 제안한 코어없는 트랜스포머는 그림 29에서 보듯이 각각의 스위치가 하드스위칭(*hard switvhing*)하기 때문에 스위칭 손실을 고려할 때 스위칭 주파수를 무한정 높일 수가 없다. 따라서 고주파 스위칭을 응용할 때에는 스위칭 손실을 줄일 수 있는 소프트 스위칭(*soft switching*) 기술을 이용하여야 할 것이다. 그림 30은 출력전압과 인덕터 전류의 파형이다.

그림 31는 출력전압과 출력전류(i_o)의 파형이다. 그림 32은 직류모터가 장착된 양념 다지기(*chopper*)를 부하로 했을 때의 입·출력전압 파형을 나타낸다. 큰 전류가 흐르는 모터의 특성상 출력전압이 왜곡되어 나타났다. 모터부하실험에 있어서 모터의 시정수가 크고 특성이 느리기 때문에 출력전압의 리플성분은 그리 영향을 주지 않았고 모터는 정상적으로 동작하는 것을 알 수 있었다.

그림 33은 전원공급회로의 콘덴서 양단전압(V_c)와 출력전압(V_{cc})를 나타낸 것으로 ET에 부하가 인가되지 않을 때에는 콘덴서는 주기적으로 충·방전이 반복되다가 부하가 걸리면 부트스트랩권선으로부터 전원을 공급받는다. 3.1절에서 언급했듯이 전원공급회로는 콘덴서의 전하가 특정 전압까지 충전할 때까지 제어회로에 전원을 공급하지 않고 제어회로가 충분히 동작할 수 있는 전압일 때 방전을 개시하는 일종의 댐의 수문과 같은 역할을 수행한다. 그림 33에서 ET는 약 1.88초주기로 아주 짧은 시간동안 동작하다가 부하가 인가될 때 제어회로에 V_{cc} 의 전압이 공급되고 ET는 정상 동작하게 된다. 그림 34는 무부하시의 ET의 출력전압의 파형이다. 그림 35는 코어없는 전자식 트랜스포머의 시제품의 실제 사진이다. 시중에서 판매되는 부품들을 사용하여 시제품을 완성하였기 때문에 아직까지는 트랜스포머의 기판의 부피나 크기가 크게 나타났다. 그러나 직접화를 통해 PCB 작업화 한다면 그 크기는 상당량 줄일 수 있다고 판단된다.

무부하 상태에서 기존의 가정용 코어형 트랜스포머(1 kW)와 제안된 전자식 트랜스포머의 대기전력을 측정하였다. 코어형 트랜스포머의 대기전력은 약 1.5 W 정도이고, 제안된 ET는 약 0.5 W로 측정되었다. 코어형 트랜스포머에 비해 ET의 대기전력은 1/3로 감소하였다. 코어형 트랜스포머의 용량이 작을수록 대기전력이 증가함을 고려하면, 기존의 소용량 코어형 트랜스포머로 1 W이하의 대기전력을 얻기가 용이하지 않음을 알 수 있다.

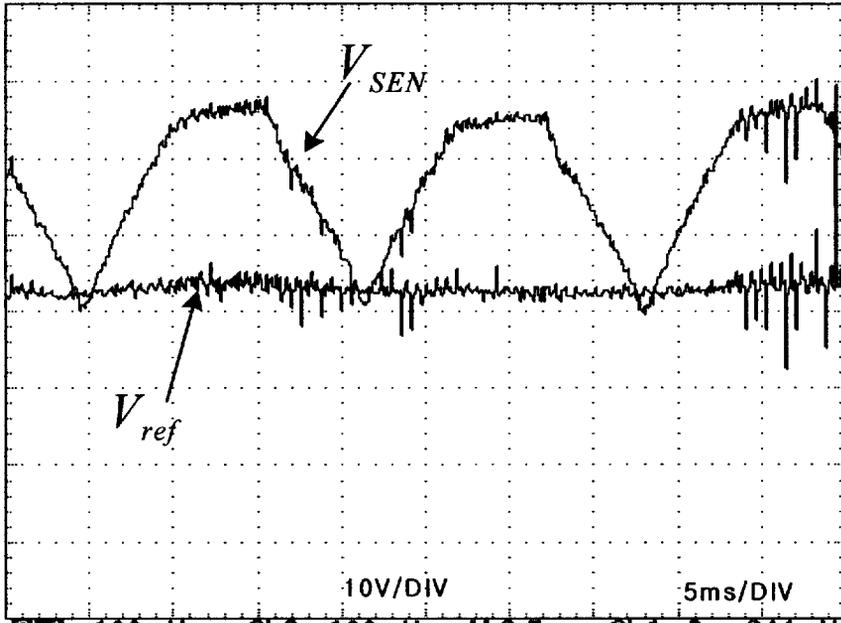


그림 23 입력전원 계측전압 V_{SEN} 과 기준전압 V_{ref}

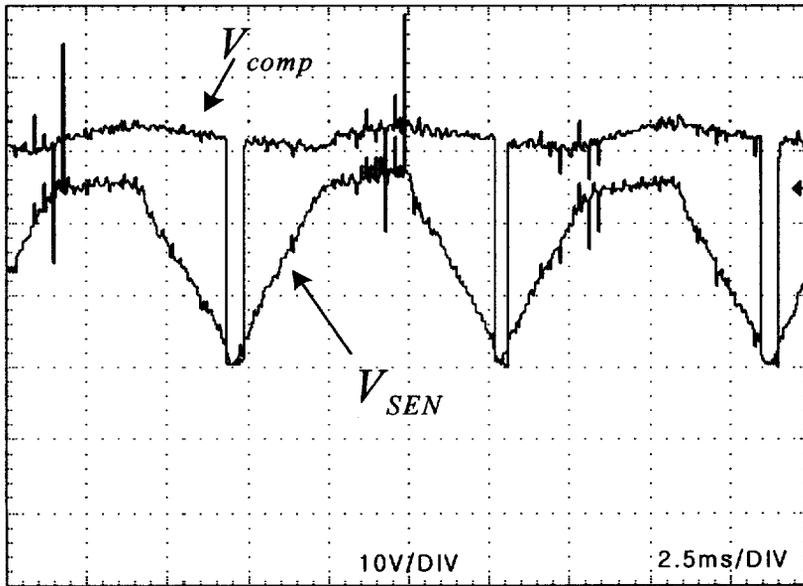


그림 24 입력전원 계측전압과 비교기 출력전압 V_{comp}

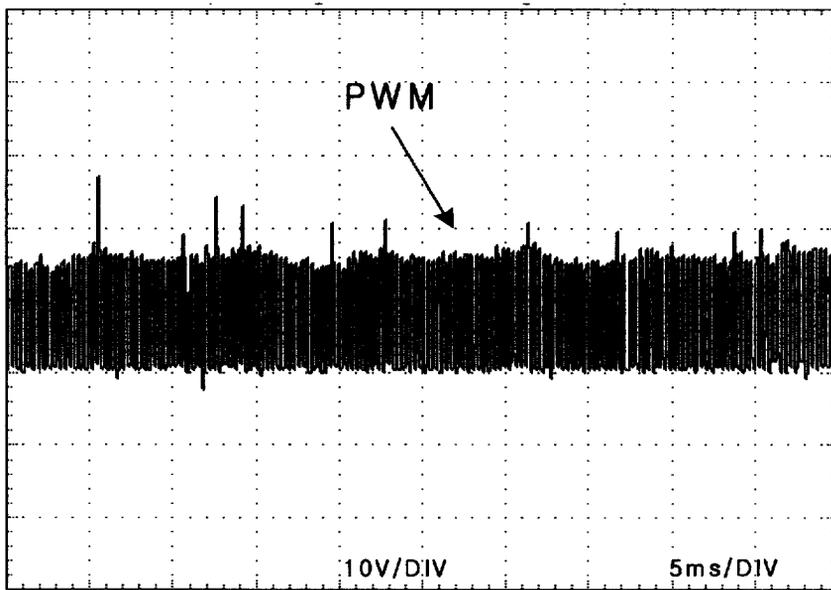


그림 25 UC3843의 PWM출력신호

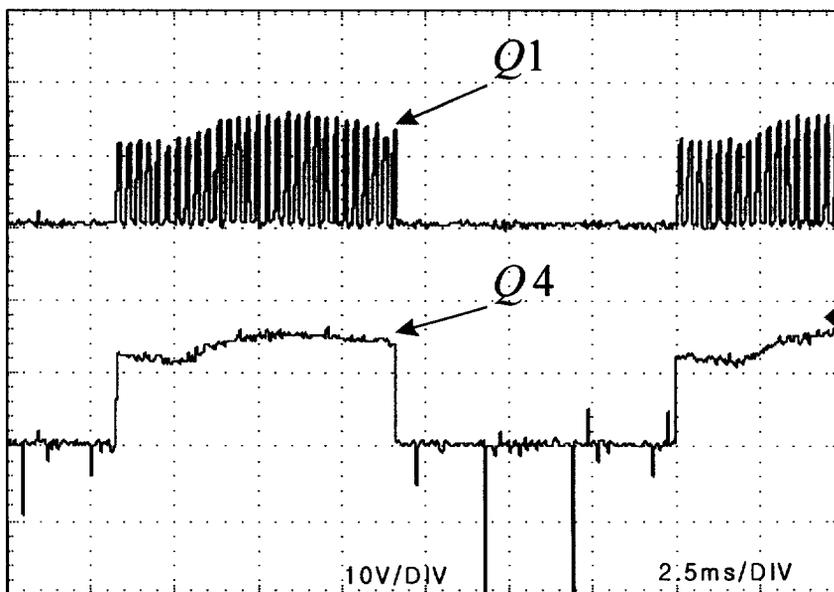


그림 26 스위치 Q1과 Q4에 인가되는 게이트전압

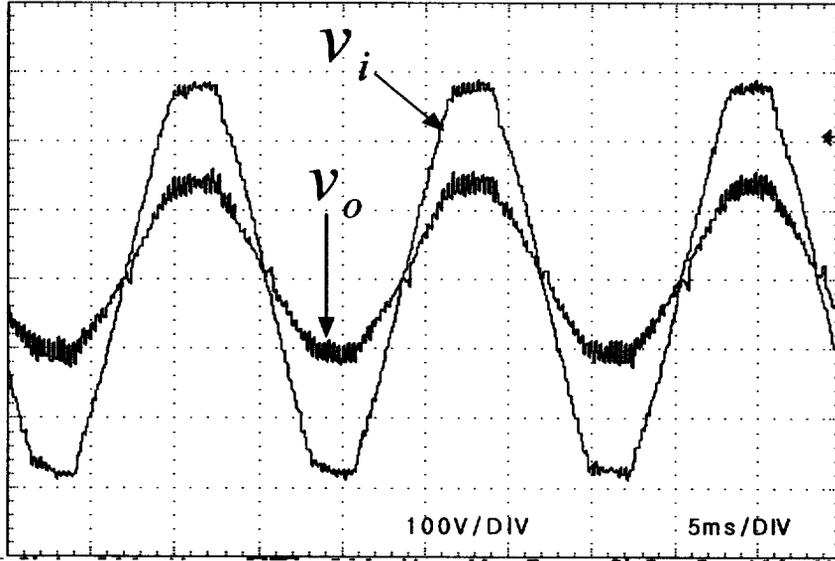


그림 27 입력전압 v_i 과 출력전압 v_o

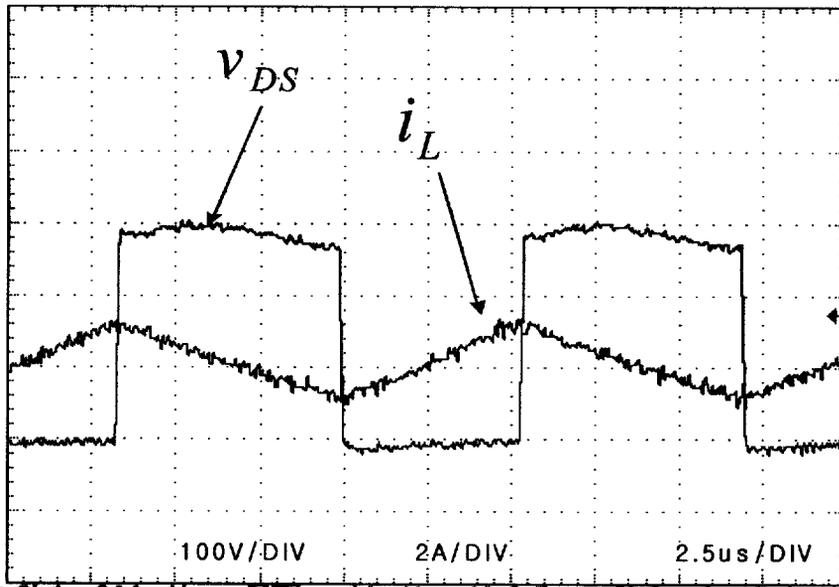


그림 28 드레인-소스 전압 v_{DS} 과 인덕터 전류 i_L

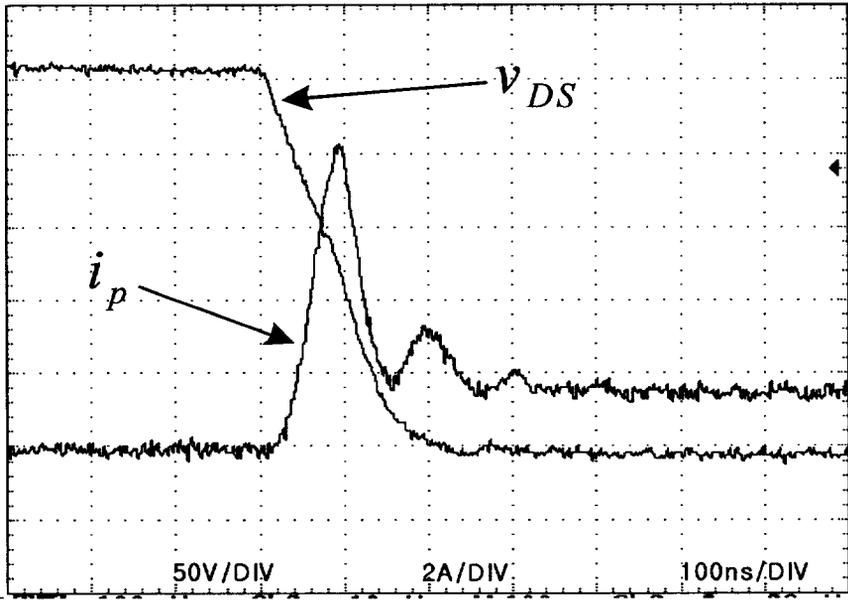


그림 29 드레인-소스 전압과 드레인 피크 전류 i_p

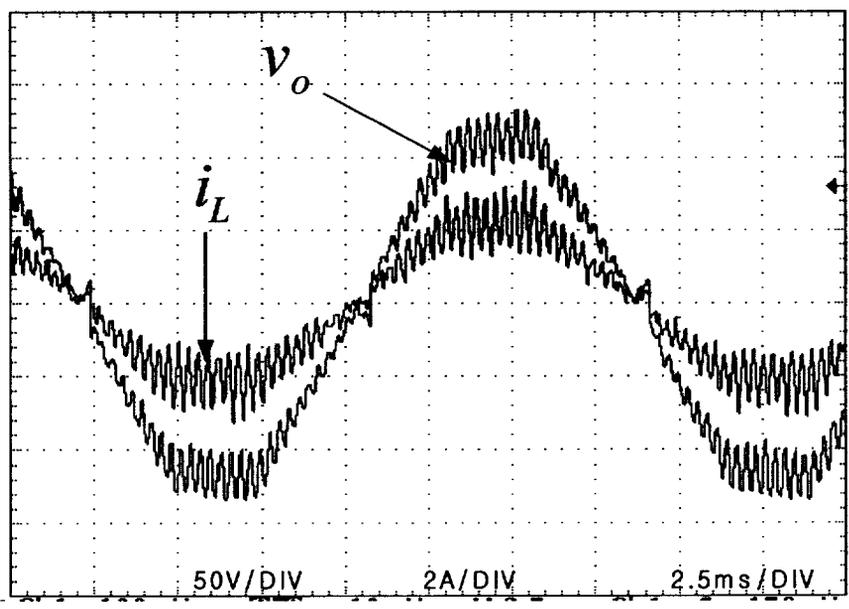


그림 30 출력전압과 인덕터 전류

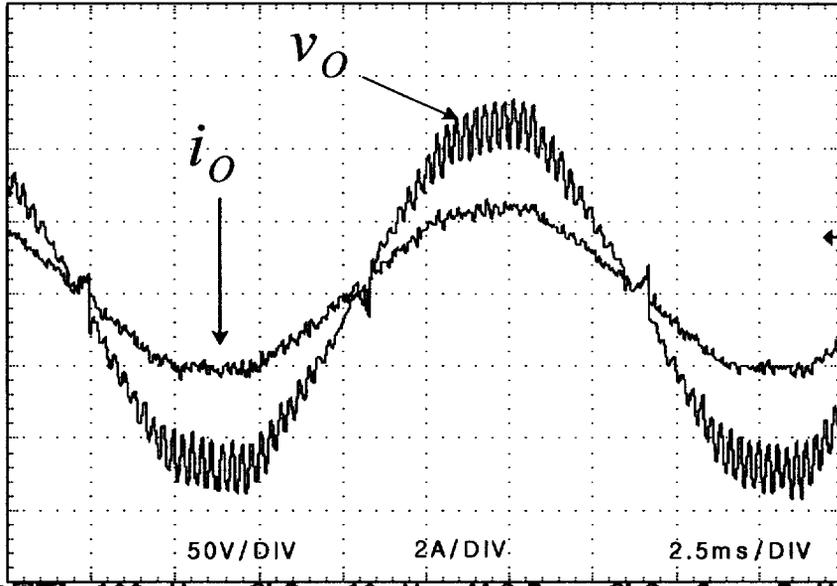


그림 31 출력전압과 출력전류 i_o

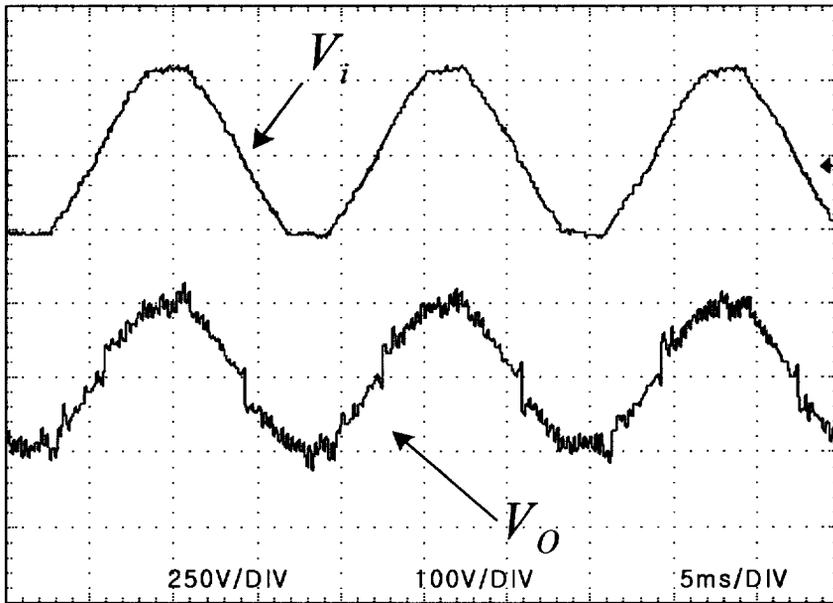


그림 32 유도성 부하일 때 입력전압과 출력전압

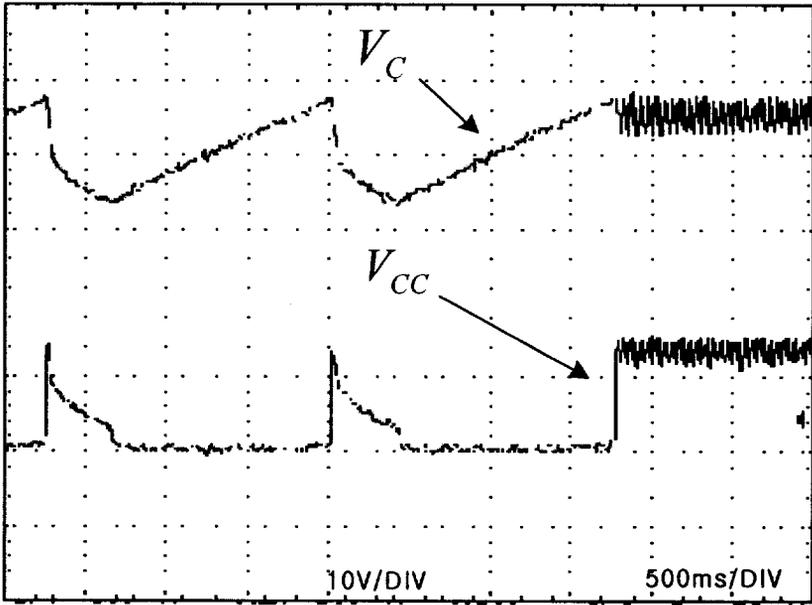


그림 33 전원공급회로 콘덴서전압 V_C 와 출력전압 V_{CC}

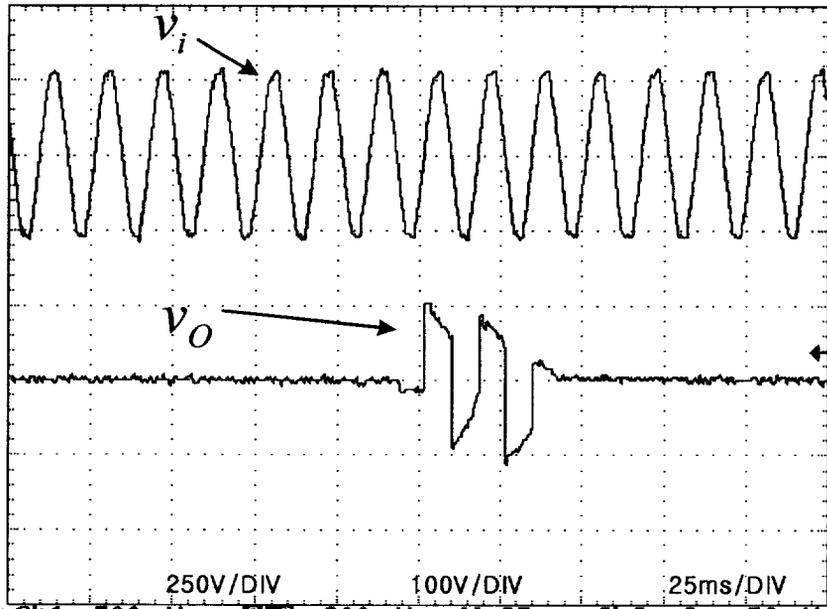


그림 34 무부하일 때의 입력전압과 출력전압

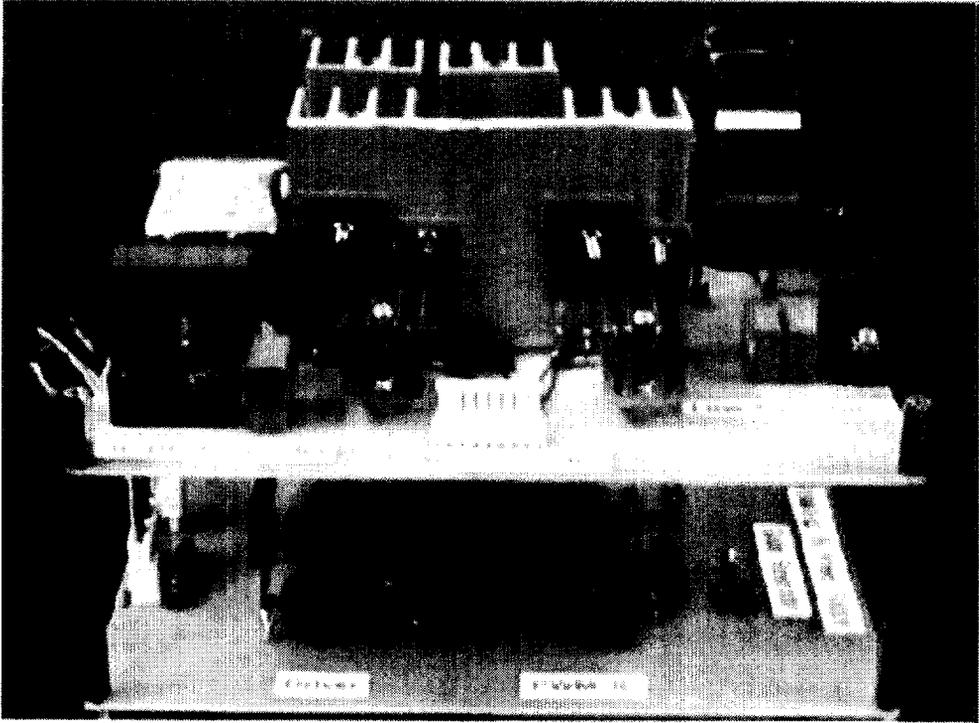


그림 35 코어없는 전자식 트랜스포머의 prototype

5. 결론 및 고찰

본 논문에서는 코어없이 기존의 트랜스포머 역할을 할 수 있는 전자식 트랜스포머를 제안하였다. 따라서 기존의 가정용 60Hz 트랜스포머가 갖고 있던 가장 큰 단점 중 하나인 부피와 중량의 문제를 해결할 수 있다. 특히 무부하시의 전자식 트랜스포머는 대기전력이 1W이하이기 때문에 기존의 트랜스포머에서 나타났던 상당량의 무부하 에너지 손실을 개선할 수 있다. 따라서 전일 동작시간이 적은 부하에 대하여 본 논문의 트랜스포머는 상당한 이점이 있다. 또한 시중에서 쉽게 구할 수 있는 기본적인 반도체 소자들을 사용하여 메커니즘을 아주 간단히 구현함으로써 동작이 단순하고 필요한 부품의 수가 적기 때문에 제작비용을 줄일 수 있다. 그리고 통유율을 조절함으로써 쉽게 출력전압의 제어가 가능하다.

코어없는 전자식 트랜스포머의 전력단은 다이오드 정류기와 풀 브리지 인버터로 구성되고 등가적으로는 기존의 Buck컨버터와 같다. 따라서 제안된 트랜스포머의 해석과 분석은 Buck컨버터로 대체할 수 있으며 통유율을 조절함으로써 출력전압을 제어한다. 본 논문에서는 스위칭시의 트랜지스터의 온도를 줄이고 EMI를 유발하는 피크 회복 전류를 감소시키기 위해 개선된 인버터 전력단 회로를 제안하였다. 기존의 전력단 회로와 개선된 전력단 회로의 표면 온도 증가량과 피크회복전류를 실험을 통하여 비교 제시하였다.

제안된 전자식 트랜스포머의 게이트 발생회로는 기본적인 논리소자로 구성이 가능하게 하였으며 별도의 마이크로 컨트롤러는 필요치 않아 전체 제작비용을 낮출 수 있게 설계하였다. 전원공급회로는 부하가 인가되면 제어회로에 전원을 공급하고 무부하시에 전원을 공급하지 않기 때문에 결국 트랜스포머가 무부하시에는 동작을 하지 않게 되고 전체 시스템의 대기전력을 1와트이하로 줄일 수가 있다.

전체 회로의 설계도를 제시하였고 저항부하와 주스메이커를 부하로 사용하여 실험을 수행하였다. 컴퓨터 모의실험을 통하여 실제 실험과 일치함을 확인하였다.

스위칭으로 인하여 발생하는 출력전압의 리플은 저역통과필터를 통해서 어느 정도까지 평활을 시킬 수가 있었지만 여전히 리플은 존재하였고 이것은 트랜스포머의 부하에 노이즈로 작용할 수 있다고 판단된다. 실험에서는 출력전압에 대한 고조파 성분을 측정하여 제시하였으며 총 고조파 왜곡률(THD)을 입력전압과 비교하여 나타내었다. 그러나 계측기의 한계로 인해 실제 노이즈가 발생하는 스위칭 주파수 영역에 대한 고조파 성분이 포함되지 않았고 실질적으로 노이즈에 민감한 부하를 대상으로 하는 실험을 추가적으로 하고 노이즈 문제에 대해서 개선점을 찾아야 할 점이 추후과제로 지적되고 있다.

그리고 부피를 최소화하면서 스위칭으로 인해 발생하는 열관리(thermal management) 문제와 장시간 동작을 시켰을 경우의 신뢰도 개선 등이 보안되어야 하며 과부하나 이상동작에 대한 장비의 보호 장치가 추가되어야 하며 피드백제어를 통

해서 전압변동이 심한 지역에서도 일정한 범위내에서 출력을 유지할 수 있는 메커니즘이 요구된다. 피드백 시스템과 관련하여 초기 설계단계에서는 피드백 제어 시스템을 구성하려고 했지만, 여러 가지 노이즈로 인해서 개 루프 시스템(open-loop system)으로 회로를 바꿀 수밖에 없었다.

부하실험과 관련하여 실제 트랜스포머로서 동작하기 위해서는 다양한 부하에 대한 동작 실험이 이루어져야 하는데 본 논문에서는 저항부하와 DC모터 부하에 대한 실험만이 이루어졌다. 덧붙여야 할 추후과제로서 용량성이나 유도성 부하와 같이 다양한 부하에 대해 실험이 있어야 할 것으로 판단된다.

참고 문헌

1. Dong-Yong Huh and Gyu-Hyeong Cho, "Electronic Step Down(220/110V) Transformer Using-New Quantum Series Resonant Converter", IEEE Trans. on Power Electronics, 1993, VOL. 8, No. 4, pp. 439.
2. Ned Mohan, Tore M. Undeland, and William P. Robbins, "Power Electronics: Converter, Applications, and Design", John Wiley & Sons Inc., New York, 1995, pp. 164~172.
3. 노의철, 정규범, 최남섭, "전력전자공학", 문운당, 서울, 1997, pp. 447~454.
4. Ron Lenk, 1998, "Practical Design of Power Supplies", IEEE Press, New York, pp. 165~167
5. Kee Ju Um and Yeong Joo Kim, "Manufacturing Technology of a Small Capacity Inverter Using a Fairchild IGBT", Fairchild Semiconductor Co. Application Note 9017, 2001, pp. 7~8.
6. H Chung, K K Tse, and S Y Hui, "Reduction of EM1 Emissions from Power Converters Using soft-switching Technique," Proceedings of Power Electronic and Variable Speed Drive'96, pp156-161
7. D.Zhang, D.Y. Chen, and F.C. Lee, "An Experimental comparison of Conducted EM1 Emissions between a Zero-Voltage Transition Circuit and a Hard Witching Circuit," IEEE PESC'96 Proceedings, pp1992-1996.
8. P. Calderira, R. Liu, D.Dalai, and W.J.Gu, "Comparision of EM1 Performance of PWM and Resonant Power Converters," IEEE PESC'93 Proceedings, pp134-140.
9. Shao J., Lin, R.L, Lee, F.C. and Chan, D.Y. "Characterization of EMI Performance for Hard and Soft Switched Inverters", Applied Power Electronics Conference and Exposition, 2000 APEC2000. Fifteen Annual IEEE, vol. 2, 2000 pp.1009-1014.
10. H.P. Yee, "An EMI Suppression MOSFET Driver", Applied Power

Electronics Conference and Exposition, APEC '97 Conference Proceedings 1997, 12th Annual, 1997, vol. 1, pp. 242-248.

11. U-Yaisom, C.; Khanngern, W.; Nitta, S., "The study and analysis of the conducted EMI suppression on power MOSFET using passive snubber circuits", Electromagnetic Compatibility, 2002 3rd International Symposium on 21-24 May 2002 pp. 561 - 564
12. Daly, K.C. "Mcmurray's Thyristor/Diode Snubber Revisited", Industrial Electronics Society, 1988. IECON '88. Proceedings., 14 Annual Conference of Vol. 3, 24-28 October 1988 pp. 652 - 655
13. 서재현, 김만고, "코어없는 전자식 트랜스포머", 한국동력기계공학회 2004추계 학술대회논문집, pp. 210~215
14. 서재현, 김만고, "코어없는 전자식 트랜스포머", 한국동력기계공학회지 제9권, 제4호, pp. 168~174, 2005.11
15. 서재현, 조대원, 윤정환, "코어없는 전자식 트랜스포머", 제 3회 IE(intelligent electronics)경진대회 장려상, 전력전자학회 2005하계 학술대회

감사의 글

말씀으로 세상을 창조하시고 그 지으신 목적대로 살기를 원하시는 나의 주 하나님께 이 논문의 모든 영광을 높이 올려드립니다.

Nuri project를 비롯해 학교 발전과 학생들을 위해서 여러 가지로 바쁘신 가운데서도 논문을 심사해주시고 허락해주신 변 기식 교수님과 이 경창 교수님께 진심으로 감사의 말씀을 드립니다. 그리고 부족한 저를 사랑과 관심으로 지도해주시고 무료하기 쉬운 실험실 생활과 미래가 불안한 학업 가운데 인생의 방향을 잡아주시고 언제나 인생의 선배로서, 스승으로서 격려를 해주신 지도교수이신 김 만고 교수님께 무엇보다 깊이 감사의 말씀을 드립니다. 그리고 학업을 끝까지 마칠 수 있도록 배려해주신 모든 교수님께 감사의 말씀을 드립니다.

차가운 콘크리트 바닥과 같은 초기 실험실 생활을 따뜻한 온돌방으로 만들 수 있도록 도와준 나의 동기 김 동원, 김 태곤 학우에게 고맙다는 말을 전합니다. 모두 실력을 인정받아 훌륭한 전문가들이 되기를 기원합니다. 언제나 만형으로서의 역할을 다하신 DSP 실험실의 배 상범 선배님과 김 옥, 서 현수 후배들에게도 감사의 말을 전합니다.

그리고 일년여의 시간 동안 좁은 실험실에서 동고동락한 조 대원, 윤 정환, 이 현철, 그리고 민 경모, 전력전자제어 실험실 후배들에게도 수고와 격려 그리고 고마움을 표합니다.

홀로 삼형제를 키우시고 신앙으로 길러주신 사랑하는 어머니께 언제나 감사의 말씀과 함께 이 논문을 드립니다. 어머니의 사랑과 희생으로 오늘날의 아들이 있을 수 있습니다. 늘 존경해왔고 사랑합니다, 어머니!

큰 형님과 형수님, 그리고 에스더와 다니엘, 작은 형님과 형수님, 그리고 민경이 계도 감사와 사랑을 전합니다.

마지막으로 언제나 힘과 격려가 되었고, 리더로서, 든든한 나무로서 인정해주며 사랑으로 함께해준 나의 사랑 지니에게 이 논문을 드립니다.