



저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

工學博士學位論文

플라즈마 發生용 電源 시스템에  
適用되는 位相 시프트 PWM DC-DC  
컨버터에 關한 研究



2025년 2월

釜慶大學校 大學院

電氣工學科

金 東 一

工學博士學位論文

플라즈마 發生용 電源 시스템에  
適用되는 位相 시프트 PWM DC-DC  
컨버터에 關한 研究

指導教授 禹 炘 一

이 論文을 工學博士 學位論文으로 提出함.

2025년 2월

釜慶大學校 大學院

電氣工學科

金 東 一

이 論文을 金東一의 博士學位  
論文으로 認准함

2025年 2月 21日

主審 工學博士 朴 瀚 錫 (印)

委員 工學博士 崔 載 旭 (印)

委員 工學博士 李 明 哲 (印)

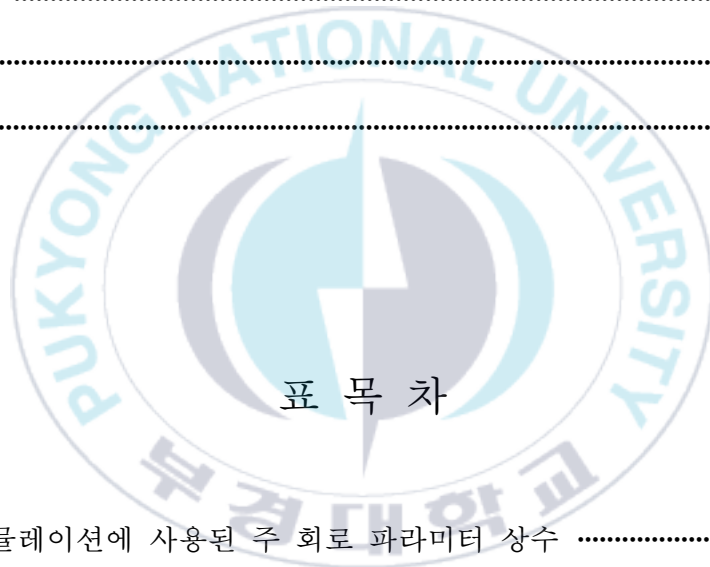
委員 工學博士 文 相 弼 (印)

委員 工學博士 禹 炅 一 (印)

# 目 次

目 次 .....	i
表 目 次 .....	ii
그 림 目 次 .....	iii
국문요약 .....	vi
제 I 장 서 론 .....	1
제 II 장 전력전자의 스위칭시 전력변환 기술 .....	5
2.1 소프트 스위칭의 기본 원리 .....	5
2.2 소프트 스위칭의 종류와 특징 .....	7
2.3 소프트 스위칭의 조건 .....	14
2.4 하드 스위칭시의 반도체 전력변환 회로와 적용 한계 .....	16
2.5 소프트 스위칭시에 의한 반도체 전력변환 회로와 적용 한계 .....	17
2.6 풀-브리지 인버터에 사용되는 위상 시프트 PWM의 특징 .....	18
2.7 위상 시프트 PWM 제어의 펄스 패턴 .....	19
2.8 플라즈마의 정의와 생성, 발생원리 .....	20
2.9 기존 플라즈마용 비대칭 직류 전원장치 .....	23
제 III 장 기존의 플라즈마 발생용 전원시스템에 적용되는 PWM DC-DC 컨버터 .....	30
3.1 회로구성 및 특징 .....	30
3.2 시뮬레이션의 결과 및 고찰 .....	34
3.3 실험에 사용된 회로정수 선정방법 .....	46
3.4 실험 장치의 설계 .....	48
3.5 실험결과 및 고찰 .....	58

3.6 무손실 스너버와 고주파 특성 .....	70
제 IV 장 제안한 플라즈마 발생용 전원시스템에 적용되는 위상 시프트 PWM DC-DC 컨버터 .....	74
4.1 회로의 구성 및 특징 .....	74
4.2 시뮬레이션의 결과 및 고찰 .....	80
4.3 실험 결과 및 고찰 .....	88
제 V 장 결론 .....	122
참 고 문 헌 .....	125
부 록 .....	131
ABSTRACT .....	167



## 표 목 차

표 1 시뮬레이션에 사용된 주 회로 파라미터 상수 .....	35
표 2 실험에 사용된 회로정수 .....	58
표 3 시뮬레이션에 사용된 회로정수 .....	80
표 4 실험에 사용된 회로정수 .....	88
표 5 제안한 회로와 종래의 회로에 사용된 회로정수 .....	120

## 그림 목 차

그림 2.1 IGBT의 등가 회로와 전압-전류특성 .....	7
그림 2.2 스위칭시의 서지 전압과 서지 전류 .....	7
그림 2.3 ZVS 공진형 컨버터의 스위치 구조 .....	10
그림 2.4 ZCS 공진형 컨버터의 스위치 구조 .....	11
그림 2.5 ZCS/ZVS 스위칭 파형 .....	12
그림 2.6 스위칭 궤적 .....	13
그림 2.7 하드 스위칭 파형 .....	16
그림 2.8 소프트 스위칭 파형 .....	18
그림 2.9 위상 시프트 PWM 제어 .....	20
그림 2.10 플라즈마의 생성과 소멸 과정 .....	21
그림 2.11 에너지밀도와 온도에 따른 플라즈마 분류 .....	21
그림 2.12 플라즈마의 발생 .....	22
그림 2.13 반응성 스퍼터링 프로세스 .....	24
그림 2.14 변압기가 있는 불평형 펄스 직류 전원 공급 장치 .....	25
그림 2.15 변압기가 있는 직류 전원 공급 장치의 에너지 흐름 .....	25
그림 2.16 시뮬레이션을 위한 기존의 직류 전원 공급 회로 .....	27
그림 2.17 기존 회로의 시뮬레이션 결과 .....	29
그림 3.1 기존의 플라즈마 발생용 전원시스템에 적용되는 PWM DC-DC 컨버터 ..	30
그림 3.2 기존 DC-DC 컨버터의 소프트 스위칭 모드 천이도 .....	32
그림 3.3 위상차 $\phi=0[^\circ]$ 일 때의 각 부의 동작 시뮬레이션 파형 .....	36
그림 3.4 위상차 $\phi=36[^\circ]$ 일 때의 각 부의 동작 시뮬레이션 파형 .....	37
그림 3.5 위상차 $\phi=72[^\circ]$ 일 때의 각 부의 동작 시뮬레이션 파형 .....	39
그림 3.6 위상차 $\phi=90[^\circ]$ 일 때의 각 부의 동작 시뮬레이션 파형 .....	40

그림 3.7 위상차 $\phi=108[^\circ]$ 일 때의 각 부의 동작 시뮬레이션 파형 .....	41
그림 3.8 위상차 $\phi=144[^\circ]$ 일 때의 각 부의 동작 시뮬레이션 파형 .....	43
그림 3.9 위상차에 대한 출력 전압 제어 특성 .....	44
그림 3.10 위상차 $\phi$ 와 공진초기전류의 관계 .....	45
그림 3.11 전원 공급시 등가 회로 .....	50
그림 3.12 기생 인덕터의 영향(1) .....	50
그림 3.13 기생 인덕터의 영향(2) .....	51
그림 3.14 기생 인덕터의 영향(3) .....	56
그림 3.15 회로 배선도 .....	57
그림 3.16 실험에 사용한 실장 기판도 .....	57
그림 3.17 위상차 $\phi=0[^\circ]$ 일 때의 각부 전압과 전류 실험파형 .....	60
그림 3.18 위상차 $\phi=36[^\circ]$ 일 때의 각부 전압과 전류 실험파형 .....	62
그림 3.19 위상차 $\phi=72[^\circ]$ 일 때의 각부 전압과 전류 실험파형 .....	64
그림 3.20 위상차 $\phi=108[^\circ]$ 일 때의 각부 전압과 전류 실험파형 .....	66
그림 3.21 위상차 $\phi=144[^\circ]$ 일 때의 각부 전압과 전류 실험파형 .....	68
그림 3.22 위상차 $\phi=162[^\circ]$ 일 때의 각부 전압과 전류 실험파형 .....	70
그림 3.23 무손실 스너버 커패시터를 변화했을 때 효율 특성 .....	71
그림 3.24 입력 전압 변화에 따른 전력 변환 효율 특성 .....	73
그림 3.25 입력 전압 변화에 따른 총 손실 특성 .....	73
그림 4.1 제안한 플라즈마 발생용 전원시스템에 적용되는 위상 시프트 PWM DC-DC 컨버터 .....	75
그림 4.2 액티브 보조 스너버의 모드 천이도 .....	77
그림 4.3 게이트 구동 시퀀스 .....	78
그림 4.4 고주파 변압기의 개요 .....	79
그림 4.5 위상차 $\phi=0[^\circ]$ 일 때의 보조 회로 각부 파형(보조 회로 비동작시) ...	81
그림 4.6 위상차 $\phi=36[^\circ]$ 일 때의 보조 회로 각부 파형(보조 회로 비동작시) ..	82

그림 4.7	위상차 $\phi=72[^\circ]$ 일 때의 보조 회로 각부 파형(보조 회로 비동작시) ...	83
그림 4.8	위상차 $\phi=108[^\circ]$ 일 때의 보조 회로 각부 파형(보조 회로 비동작시) ..	84
그림 4.9	위상차 $\phi=144[^\circ]$ 일 때의 보조 회로 각부 파형(보조 회로 비동작시) ..	85
그림 4.10	위상차 $\phi=162[^\circ]$ 일 때의 보조 회로 각부 파형(보조 회로 비동작시) ..	86
그림 4.11	보조회로 각 부의 소프트 스위칭 동작 파형 .....	87
그림 4.12	위상차 $\phi=0[^\circ]$ 일 때의 보조회로 각부 파형(보조회로 비동작시) ...	90
그림 4.13	위상차 $\phi=36[^\circ]$ 일 때의 보조회로 각부 파형(보조회로 비동작시) ..	92
그림 4.14	위상차 $\phi=72[^\circ]$ 일 때의 보조회로 각부 파형(보조회로 비동작시) ..	94
그림 4.15	위상차 $\phi=108[^\circ]$ 일 때의 보조회로 각부 파형(보조회로 비동작시) ..	96
그림 4.16	위상차 $\phi=144[^\circ]$ 일 때의 보조회로 각부 파형(보조회로 비동작시) ..	98
그림 4.17	위상차 $\phi=162[^\circ]$ 일 때의 보조회로 각부 파형 (보조회로 비동작시) .....	100
그림 4.18	보조 회로의 여부에 따른 전력 효율 비교 (입력 전압 172[V]일 때) .....	101
그림 4.19	보조 회로의 여부에 따른 전력 효율 비교 (입력 전압 280[V]일 때) .....	102
그림 4.20	전력 변환 효율의 비교(입력 전압 280[V]일 때) .....	103
그림 4.21	위상차 $\phi=0[^\circ]$ 일 때의 보조회로 각부 파형(보조회로 비동작시) ..	106
그림 4.22	위상차 $\phi=36[^\circ]$ 일 때의 보조회로 각부 파형 (보조회로 비동작시) .....	108
그림 4.23	위상차 $\phi=72[^\circ]$ 일 때의 보조회로 각부 파형 (보조회로 비동작시) .....	110
그림 4.24	위상차 $\phi=108[^\circ]$ 일 때의 보조회로 각부 파형 (보조회로 비동작시) .....	112
그림 4.25	위상차 $\phi=144[^\circ]$ 일 때의 보조회로 각부 파형 (보조회로 비동작시) .....	114

그림 4.26 위상차 $\Phi=162[^\circ]$ 일 때의 보조회로 각부 파형 (보조회로 비동작시) .....	116
그림 4.27 Si 다이오드와 SiC 다이오드 전력 효율 비교 .....	117
그림 4.28 SiC 다이오드와 Si 다이오드의 총 손실 비교 .....	117
그림 4.29 기존 회로의 총 손실(커패시터의 변화에 따른) .....	119
그림 4.30 무손실 스너버 커패시터의 용량 변경에 따른 총 손실 .....	121



플라즈마 發生용 電源 시스템에 適用되는  
位相 시프트 PWM DC-DC 컨버터에 關한 研究

金 東 一

釜慶大學校 大學院 電氣工學科

요 약

본 논문에서는 플라즈마 발생용 전원시스템에 적용 가능한 새로운 위상 시프트 PWM DC-DC 컨버터의 회로 토폴로지와 FPGA 디바이스에 의한 제어 회로계를 제시하고, 그 회로의 동작 원리와 특징을 밝혔다. 그리고 시뮬레이션 및 실험을 통하여 그 유효성을 증명하였으며, 도출된 결과를 요약하면 먼저 1차측 위상 시프트 PWM DC-DC 컨버터의 저전력 영역에서의 하드 스위칭 문제에 대해 지적하고, 고주파 스위칭에 의한 손실 저감의 해결책으로서 액티브 보조 공진 스너버를 이용한 1차측 위상 시프트 PWM DC-DC 컨버터를 제안했다. 또한, 그 동작 원리는 시뮬레이션 해석에 의해 밝혔다. 또한, 제안한 회로가 액티브 보조 공진 스너버에 의해 전체 출력 전력 영역에 걸쳐 소프트 스위칭 동작이 가능한 우수한 회로임을 시뮬레이션 결과에 의해 나타내었다. 그리고 소프트 스위칭 DC-DC 컨버터에 대해 정격 3[kW]에서 7.6[kW], 100[kHz]의 실험에 의해 비교를 실시하고, 종래 회로의 하드 스위칭 동작 범위에서 제안한 회로의 효율이 종래의 회로보다 높아지는 것을 확인했다. 또한 각 회로에 대해 장점과 단점을 밝혔다. 또한, 100[kHz]와 150[kHz] 고주파 소프트 스위칭으로 고효율화를 실현하여 플라즈마 발생용 전원 시스템의 응용을 목적으로 한 DC-DC 컨버터 부품의 소형 및 경량화가 가능하며, 실험에 의해 대출력 전력시에는 액티브 보조 공

진 스너버의 스위치가 항상 오프 상태에 있음에도 불구하고, 액티브 보조 공진 스너버가 접속되어 있기 때문에, 종래 회로보다 제안한 회로의 전력 변환 효율이 내려가는 것을 확인하였다. 액티브 보조 공진 스너버에 의해 소프트 스위칭 에너지를 전원으로부터 공급할 수 있다는 이점을 이용하여 종래 회로에 비해 제안한 회로의 주 스위치에 접속하는 무손실 스너버 커패시터를 크게 취함으로써, 본 논문에서 제안한 DC-DC 컨버터는 기존 회로보다 큰 출력 전력 영역에서 손실을 줄일 수 있음을 확인하였다. 그리고 제안한 회로가 총 손실의 최대값을 억제 할 수 있음을 나타냈다. 따라서, 총 손실의 최대값에 의해 결정되는 히트 싱크의 체적을 작게 할 수 있고, 종래 회로보다 회로를 소형화할 수 있으며, 전부하 영역에서 소프트 스위칭을 행함에 있어서, 무손실 스너버 커패시터가 없는 하드 스위칭 동작과 무손실 스너버 커패시터와 고주파 변압기의 기생 인덕터 파라미터와 액티브 스위치에 의한 소프트 스위칭 동작을 비교하였다. 앞에 서술한 특징과 같이 고주파 링크 위상 시프트 PWM 제어 소프트 스위칭 DC-DC 컨버터는 많은 장점이 있으며, 몇 kW급 소용량 고체 고분자형 연료 전지 시스템, 신에너지를 이용한 시스템 등의 전력 제어 인터페이스 회로의 소형 경량화, 고효율화 및 저노이즈화에 유효한 회로 방식임을 확인할 수 있다. 게다가 고주파 링크 위상 시프트 PWM 제어 소프트 스위칭 DC-DC 컨버터의 각 고주파 변압기 탭 부차 인덕터를 사용하는 병렬 출력방식 회로 변형 토폴로지 및 높은 출력 전압에 적합한 2채널 직렬 출력 회로 방식 및 이중 출력 채널 독립 제어 회로 변형을 나타내고 제어 방법 및 동작 원리를 설명하고 정상 특성 및 과도 특성의 시뮬레이션 분석을 통해 성능 평가 검토를 실시하여 그 효과를 밝혔다. 그리고 새로운 에너지를 이용하는 급전 시스템의 전력 인터페이스로 대용량에 적합한 풀 브리지 위상 시프트 PWM 제어 방식 DC-DC 컨버터를 제안하고 그 효과를 시뮬레이션 해석 결과와 실험 결과를 통해 밝혔다.

## 제 I 장 서 론

최근 지구 온난화 현상에 대해 CO<sub>2</sub> 저감을 목표로 전기기기의 에너지 절약화가 진행되고 있으며, 에너지 절약뿐만 아니라 동시에 소형 경량·고변환 정밀도를 가지는 전기기기가 산업 응용에 적용되고 있다. 이러한 요구를 만족시키기 위해서 전력변환장치의 스위칭 주파수의 고주파화가 진행되고 있으며 스위칭 주파수의 고주파화에 의해 단위 시간당 제어 횟수를 증가시킴으로써 변환 정밀도를 향상시킬 수 있다. 또한, 소형·경량화와 스위칭 주파수의 고주파화는 부분공진 주파수나 필터의 관점에서 인덕터나 커패시터의 물리적 용적이 작게 억제되기 때문이다.

한편, 스위칭 주파수의 고주파화는 단위 시간당 스위칭 횟수의 증가를 의미하고, 스위칭 소자에서 발생하는 스위칭 손실을 증가시킨다. 이 때문에 소형·경량으로 변환 정밀도가 높아도 전력변환 효율이 감소되는 문제점이 발생한다. 따라서, 스위칭 손실을 최소화하는 기술로서 소프트 스위칭 기술이 사용된다. 이러한 소프트 스위칭은 스위칭 손실의 원인인 스위칭 소자에 걸리는 전압과 전류의 곱을 최소화하는 기술이다. 소프트 스위칭 기술은 고주파화에 의해 발생하는 전력변환 효율의 저하를 가능한 한 억제하고, 고효율, 소형, 경량, 고변환 정밀도의 3박자 갖추어진 전력변환을 실현하는 기술이다.

고주파 스위칭 DC-DC 컨버터는 스위칭 주파수를 고주파화함으로써 제어 성능을 향상하는 동시에 변압기, 리액터, 콘덴서 등이 소형, 경량화가 가능하기 때문에 스위칭 주파수를 고주파화가 가능하였다. 그러나 반도체의 스위칭 손실은 주파수에 비례하여 증가하기 때문에 고주파화를 실현하기 위해서는 반도체 소자의 스위칭 한주기 당 스위칭 손실을 감소시킬 필요가 있다. 그리고 컨버터의 소형, 고효율성, 고성능화를 달성하기 위해 반도체 소자에 인가되는 전압과 전류의 스트레스를 줄이고, 반도체 장치의 성능을 극대화하고, 배선 인

덕턴스와 변압기의 기생 인덕턴스 및 반도체 소자 기생 용량 등에 축적된 에너지를 효율적으로 전원을 회수하는 회로 기술의 개발이 활발하게 진행되어왔다.

이러한 고주파 전력전자의 보급으로 인해 새롭게 발생하는 문제로, 대전력 스위칭에 따라 발생하는 EMI(Electromagnetic Interference)노이즈가 있다. 전력전자 기기의 응용시 사전에 해결해야 할 중요한 과제의 하나인 노이즈의 발생은 반도체 소자의 스위칭에 따라 발생하는 서지 전압과 전류가 그 원인이며, 노이즈 필터나 차폐 등으로 외부에 영향을 방지하고 있지만, 소음 발생의 직접적인 원인인 스위칭시 서지 전압과 전류를 사전에 억제하는 것이 제일의 해결책이라고 할 수 있다[11]~[20].

일반적으로 DC-DC 컨버터의 회로 방식은 구성이 간단하고 회로 소자에 인가되는 전압과 전류의 실효값이 작거나, 주파수 고정 출력 제어 범위가 넓고, 제어도 쉽고 간단한 PWM 방식이 현재 가장 많이 사용되고 있다. 그러나, 종래의 PWM 컨버터는 하드 스위칭 동작이기 때문에 스위칭 DC-DC 컨버터의 고주파화에 있어서는 스위칭 손실이 커져 효율이 현저하게 저하된다. 또한 소음이 커지기 때문에 고주파화에 한계가 있어 새로운 회로 방식의 개발이 요구되고 있다. 파워 반도체 스위칭 디바이스를 제로 전압 스위칭 또는 제로 전류 소프트 스위칭 동작시키는 소프트 스위칭은 새로운 전원 회로 기술은 전력 반도체의 스위칭 전력 손실 감소,  $dv/dt$ 에 의한 전류 스파이크 및  $di/dt$ 에 의한 전압 스파이크와 서지의 억제, 전도성 및 방사 전자기 노이즈 감소라는 점에서 기존의 하드 스위칭 방식에 비해 매우 유효하다. 그 중에서도 공진형 컨버터가 주목받고 있으며, 다양한 회로 방식이 활발히 연구되어지고 있다. 공진형 컨버터는 공진용 L, C를 고주파 링크 부에 추가하여 스위칭 소자의 전압 또는 전류를 정현파로 스위칭시의  $di/dt$ 나  $dv/dt$ 를 억제하는 것이며, 다음과 같은 특징이 있다.

- ① 스위칭 전력 손실이 작다.

- ② EMI 노이즈가 작다.
- ③ 기생 용량과 기생 인덕턴스가 공진용 L, C의 일부로 대체 할 수 있다.
- ④ 전압 공진형에서는 기생 용량과 기생 인덕턴스에 축적된 에너지는 전원 측에 귀환된 전력 손실이 되지 않는다.
- ⑤ 스위칭 소자의 전압 또는 전류 피크치가 크다.
- ⑥ 저손실 스위칭이 가능한 출력 제어 범위에 제한이 있다.
- ⑦ 출력을 제어하기 위해서는 일반적으로 주파수 제어를 해야 하는데 변압기, 인덕터, 커패시터의 크기는 최저 주파수에서 결정되기 때문에, 소형화의 효과가 없다.
- ⑧ 주파수 제어를 위한 병렬 운전시 비트 현상 등의 상호 간섭의 원인이 된다.
- ⑨ VA 용량이 큰 공진용 인덕터, 커패시터가 필요하다.

한편, 최근 기존의 하드 스위칭 PWM 컨버터와 마찬가지로 비공진에서 동작하는 무손실 스너버를 구성하고 반도체 스위칭 디바이스를 제로 전압 스위칭시킴으로써 스위칭 전력 손실 및 EMI 노이즈의 저감을 실현하려는 소프트 스위칭 PWM 방식이 연구되어지고 있다[21]~[44].

이러한 컨버터는 주파수 고정 상태에서 출력 전력의 제어가 가능하기 때문에 공진형 컨버터가 안고 있는 여러 문제점을 해결한 회로 방식으로 대두되어지고 있지만, 다음과 같은 문제점이 남아 있다.

- ① 소프트 스위칭 PWM 동작이 가능한 부하 범위에 제한이 있다.
- ② 부하 전류의 증가에 따른 출력 전압의 저하가 크다.
- ③ 순환 전류가 크다.

이러한 문제를 해결하기 위해서 본 논문에서는 플라즈마 발생용 전원시스템에 적용되는 새로운 위상 시프트 PWM DC-DC 컨버터를 제안하였다. 제안한

컨버터는 넓은 부하 변화 영역과 출력 전압 조정 범위에서 소프트 스위칭 PWM 동작의 실현이 가능한 회로 내의 순환 전류를 저감 할 수 있는 새로운 소프트 스위칭 고주파 절연형 PWM DC-DC 컨버터이다. 그리고 제안한 DC-DC 컨버터의 동등한 제품에서 자주 사용되는 주파수인 50[kHz]보다 높은 100[kHz]의 주파수를 사용하는 새로운 고주파 소프트 스위칭 DC-DC 컨버터에 관해 설명하였다. 또한 종래의 소프트 스위칭 회로와 비교하여 보다 넓은 소프트 스위칭 동작 영역을 가지는 액티브 보조 공진 스너버를 이용한 고주파 소프트 스위칭 위상 시프트 PWM DC-DC 컨버터를 제안하여 기본 동작 원리 및 해석, 정상 동작 특성을 시뮬레이션과 실험을 통하여 결과를 얻고자 한다. 또한, 종래 회로와의 특성을 비교하여 제안한 회로의 유효성을 증명하고자 한다.



## 제 II 장 전력전자의 스위칭시 전력변환 기술

### 2.1 소프트 스위칭의 기본 원리

임피던스가 허수 성분만인 소자에 전압과 전류가 동시에 걸려도 손실은 발생하지 않는다. 이를 식으로 나타내면 식 (2.1)와 같다.

$$W = v \times i \times \cos\theta \quad (2.1)$$

식 (2.1)에서 역률  $\cos\theta$ 가 0이기 때문에 인덕터 L이나 커패시터 C는 전압과 전류가 동시에 걸려도 무손실이 된다. 그러나 임피던스에 실수 부분이 있으면 손실이 발생합니다. 파워 반도체 스위칭 소자는 임피던스에 실부를 갖고, 전압과 전류가 동시에 걸리면 손실을 발생한다.

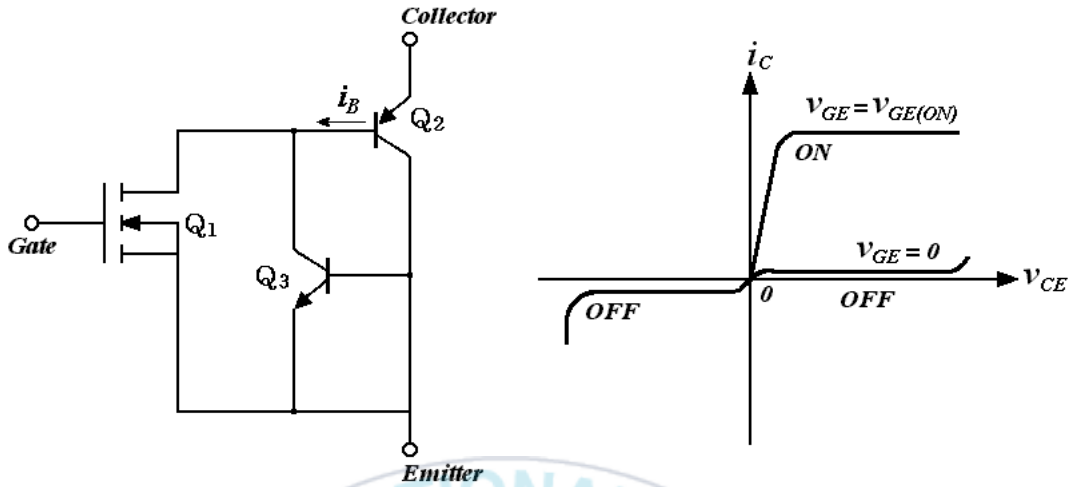
일반적으로 절연 게이트 쌍극성 트랜지스터(IGBT : Insulated Gate Bipolar Transistor)나 금속 산화물 반도체 전계 효과 트랜지스터(MOSFET : Metal Oxide Semiconductor Field Effect Transistor)를 대표하는 파워 반도체 스위칭 소자는 주로 인버터, 컨버터에 사용되어 전압과 전류가 동시에 걸리는 스위칭 동작(ON/OFF)을 반복한다. 이러한 방식으로 스위칭에 의해 반복되는 스위칭 손실을 줄이기 위해 태어난 기술은 소프트 스위칭이다.

소프트 스위칭은 파워 반도체 스위칭 소자 대신에 인덕터, 커패시터에 전압과 전류를 동시에 가함으로써 이론상 스위칭 손실을 무손실화할 수 있다. 현재 반도체 스위칭 소자의 ON에서 OFF, OFF에서 ON까지의 시간이 0이 아니기 때문에, 소프트 스위칭은 스위칭 손실을 무손실화할 때까지 이르지 않았지만, 스위칭 소자 자체에 걸리는 전압 또는 전류의 시간 변화를 완만하게 함으로써, 파워 반도체 스위칭 소자에 동시에 전압과 전류가 걸리는 상태를 극소화하고, 스위칭 손실을 극소화할 수 있다. 이러한 방식으로 스위칭 손실을 최소화하고

회로의 전력 변환 효율을 높이는 것이 소프트 스위칭의 역할이다.

그림 2.1은 IGBT의 등가 회로와 전압-전류특성을 나타낸 것이다. 그림 2.1에서 IGBT는 하이브리드 MOS 게이트 턴-온/오프 쌍극성 트랜지스터이며, MOSFET(Metal-Oxide Semiconductor Field Effect Transistor)와 BJT(Bipolar Junction Transistor)의 특징을 조합한 것이며, 게이트에 인가되는 전압에 의해 턴-온, 턴-오프되는 전압제어형 소자이다. 이러한 IGBT의 게이트에 전압을 인가하면 PNP트랜지스터는 턴-온상태가 된다. 오프 방법은 게이트-이미터간의 전압을 0[V]로 하면 PNP 트랜지스터의 베이스로 흐르는 전류 공급을 끊어 트랜지스터는 차단 상태가 된다. IGBT는 턴-온, 턴-오프를 제어하는 부분에 MOSFET를 사용하고 주 전원 공급소자는 BJT이므로 POWER MOSFET와 비교하여 극히 적은 온 저항을 가지며, BJT보다 적은 구동 전력으로 턴-온, 턴-오프가 가능하며, 또한 큰 전류 용량을 갖는 모듈 형태의 제품을 제작하기가 용이하다. 하지만 그림 2.2와 같이 턴-온 동작시에 MOSFET 구조보다 늦게 온하므로 MOSFET 구조의 턴-온에 의해 축적된 소수 캐리어의 정공이 흘러나오는 경로가 차단되어 턴-오프가 늦어지고, 테일 전류가 발생한다[5~8].

이와 같은 특성에서 알 수 있듯이 현실의 IGBT 파워 디바이스의 스위칭 특성은 이상적으로 말하면 스위치 고유의 턴-온 시간, 턴-오프 시간이 존재하기 때문에 스위칭 시간에 있어서 전압과 전류의 교차가 발생하는 부분에서 스위칭 손실이 발생한다. 이러한 스위칭 손실은 스위치에 열을 발생시켜 방열 팬을 포함한 냉각장치가 커지는 문제점이 있다. 그리고 인덕터와 커패시터 수동회로 소자와 파워 반도체 디바이스의 기생 파라미터가 존재하기 때문에 전압과 전류의 차단을 행하는 스위칭 시에는 기생회로 성분에 의해 그림 2.9에서 나타낸 것처럼 서지 전압과 전류가 발생하고 파워 반도체 디바이스에 전압과 전류의 피크 스트레스가 발생한다. 이러한 문제점들을 해결하기 위해서 본 연구에서는 스위치에 병렬로 무손실 스너버 회로를 추가하여 스위칭 손실과 서지에 의한  $dv/dt$ 와  $di/dt$  스트레스의 저감시켰다.



(a) Equivalence Circuit (b) Characteristic of Voltage & Current

그림 2.1 IGBT의 등가 회로와 전압-전류특성

Fig. 2.1 Voltage & Current characteristics and equivalent circuit of IGBT

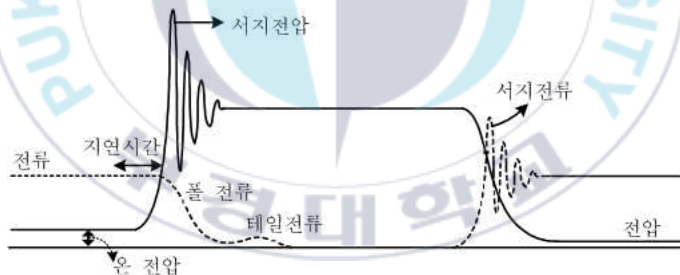


그림 2.2 스위칭시의 서지 전압과 서지 전류

Fig. 2.2 Surge voltage & current of switching

## 2.2 소프트 스위칭의 종류와 특징

스위칭 주파수의 고주파화에 대하여 문제점의 효과적인 해결 방법으로서 스위칭 전력 변환회로를 LC공진 상태에서 동작시켜 스위칭 단자간에 제로전압 영역에는 제로 전류상태에 있어서 스위칭을 행하면 영전압 스위칭(ZVS : Zero

Voltage Switching)과 영전류 스위칭(ZCS : Zero Current Switching)으로 하는 스위칭 기술이 전력변환장치의 고주파 스위칭화 고성능화 실현기술로서 주목되기 시작하고 있다. 이러한 소프트 스위칭 방법인 ZVS와 ZCS의 동작 상태를 서술하면 다음과 같다.

### 1) ZVS 턴-오프

스위칭 소자에 전류가 흐를 때 스위치를 오프하고 스위치와 병렬 연결 커패시터에 스위치로 흐르는 전류를 정류시킨다. 이 커패시터는 회로의 인덕터와 부분 공진을 일으켜 부분 공진의 공진 주파수에 따라 완만하게 충전된다. 스위치와 커패시터는 병렬로 접속되어 있기 때문에, 커패시터의 전압이 스위치의 전압이 되어 스위치 전압이 완만하게 변화한다. ZVS의 전압 변동률은 부분 공진을 수행하는 인덕터와 커패시터에 의해 결정된다. 스위칭 소자에 걸리는 전압은 이상적인 상태에 가깝다. 스위칭 손실은 무손실 스너버 커패시터의  $dv/dt$ 에 의해 많거나 적게 된다.

### 2) ZVS 턴-온

스위칭 소자와 병렬 접속된 커패시터의 전압이 방전되면, 스위칭 소자의 전압은 0이 된다. 이때, 커패시터의 방전 전류는 스위칭 소자와 역병렬 접속된 다이오드로 정류한다. 이 기간 동안 스위칭 소자의 게이트 신호가 켜지면 다이오드 전류가 0이 되면 스위칭 소자는 영전류 및 영전압으로 턴-온 될 수 있다. ZVS 턴-온의 경우, ZCS의 조건도 동시에 만족하기 때문에, ZCS&ZVS 턴-온이라고 할 때도 있다. 다이오드에 전류가 흐르는 동안 전류는 기생 파라미터의 영향을 받기 쉽고, 전류 파형이 이상 상태보다 진동하는 경향이 있다. 이 전류 진동에 의한 방사 노이즈는 크지만, 스위칭 손실은 적다.

### 3) ZCS 턴-온

스위칭 소자에 전류가 흐르지 않는 상태에서 스위치를 온한다. 이때, 스위칭 소자와 직렬로 접속된 인덕터  $L$ 는 스위칭 소자에 인가된 전압  $E$ 를 모두 받는다. ZCS의 경우 직렬 연결된 인덕터와 스위칭 소자에 걸려 있던 전압이 전류 변화율을 결정하는 요소이다. 전류 상승은  $di/dt=E/R$ 이 된다. 스위칭 중의 전류와 전압은 이상에 가깝고, 스위칭 손실도 적다.

### 4) ZCS 턴-오프

스위칭 소자에 흐르는 전류가 0이 되면 스위칭 소자가 꺼진다. ZCS 턴-오프에서는 다이오드의 특성을 이용하여 오프하기 때문에, 스위칭 소자가 완전히 오프할 때까지의 사이에 역방향 전류가 일순간 흐른다. 이 현상은 회로 중에 전기 에너지를 운반하는 전자와 정공이 재결합하여 중성화되기까지의 시간에 일어나고, 복구라고 불린다. 복구에 의해 스위칭 소자의 전압이 진동하는 경향이 있다.

그림 2.3은 영전압 스위칭의 기본 회로를 나타낸 것이다. 그림 2.3에서 스위치는 영전압에서 턴-온과 턴-오프 되며, 공진 회로를 구성한다. 그림 2.3(a)은 영전압 스위칭을 하기 위해서 공진 커패시터  $C_r$ 은 스위치  $S$ 에 병렬로 연결되고, 스위칭 소자가 가지고 있는 커패시터  $C_{oss}$ 와 더해진다.  $C_{oss}$ 는 공진 주파수에만 영향을 미치게 되고, 스위치에서의 전력 손실에는 영향을 주지 않는다. 이것은 스위치  $S$ 가 턴-오프할 때, 스위치로 흐르는 전류는 공진 커패시터로 흐르기 때문에 스위치에 걸리는 전압은 서서히 증가하여 어떤 전압  $V_0$ 로 충전된다. 즉, 스위치의 드레인(drain)전압의  $di/dt$ 는  $C_r$ 에 의해서 제어가 된다. 그러므로 공진 커패시터  $C_r$ 은 초기에 주 스위치  $S$ 의 드레인 전압을  $0[V]$ 로 하기 때문이다. 그리고 공진 인덕터는 스위치에 직렬로 연결된다. 그림 2.3(b)은 이상적인 스위치  $S$ 와 역 병렬 다이오드  $D$ 로 구성되는데, 공진 커패시터  $C_r$  양단에 걸리

는 전압은 다이오드 D에 의해서 클램프 되며, 공진 스위치는 반파 형태로 동작한다. 그리고 그림 2.3(c)에서 보는 바와 같이 다이오드 D가 스위치 S와 직렬로 연결되면, 공진 커패시터  $C_r$  양단에 걸리는 전압은 자유롭게 공진하게 되며, 공진 스위치는 전파형태로 동작한다[9~15].

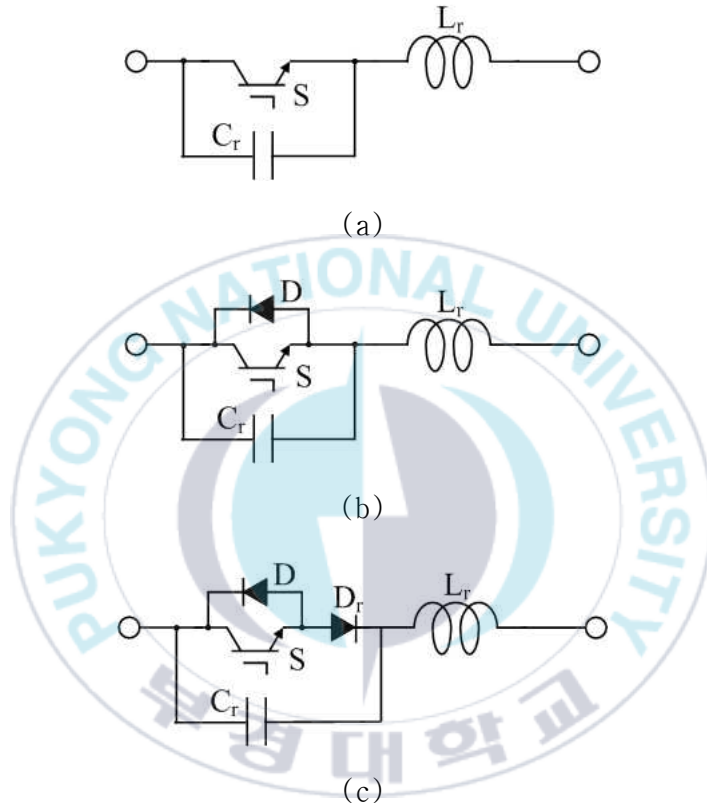
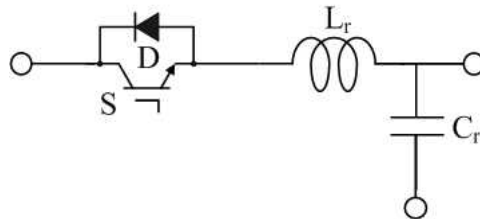


그림 2.3 ZVS 공진형 컨버터의 스위치 구조

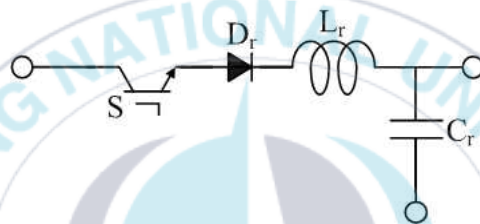
Fig. 2.3 Switch configurations for ZVS resonant converters

그림 2.4는 영전류 스위칭의 기본 회로를 나타낸 것이다. 그림 2.4에서 스위치는 스위치 소자 S와 공진 요소인  $L_r$ ,  $C_r$ 로 이루어지는데, 그림 2.4(a)와 같이 영전류 스위칭 공진형 컨버터는 인덕터  $L_r$ 이 스위치 전류의  $di/dt$ 를 제한한다. 그리고 스위치 S가 턴-오프 시 스위치의 드레인 전압은 한정된 기울

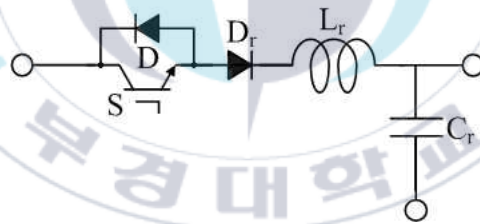
기 때문에 스위치 소자가 가지고 있는 커패시터  $C_{oss}$ 로 흐르는 전류는  $i=C_{oss} \times di/dt$ 가 된다. 이 전류는 스위칭 손실의 원인이 되며, 스위칭 주파수가 높으면 손실도 커진다.



(a)



(b)



(c)

그림 2.4 ZCS 공진형 컨버터의 스위치 구조

Fig. 2.4 Switch configurations for ZCS resonant converters

그림 2.4(b)는 반파 구조이다. 여기서 스위치는 단방향으로만 전류가 흘러야 하기 때문에, 빠른 회복(Fast Recovery) 다이오드 D를 스위치에 직렬로 연결한다. 그림 2.4(c)는 전파 구조를 나타내며, 스위치에 흐르는 전류가 양방향이다. 실제 회로에서 스위칭 소자는 회복시간으로 인하여 영 전류에서

턴-오프 되지 않는 단점이 있다. 또한, 스위치가 손상되지 않고 안전하게 동작하기 위해서는 스위칭 동작점이 안전 동작 영역(SOA : Safe Operating Area)안에 놓여야 한다. 이 안전 동작 영역(SOA)은 최대허용 드레인 전류  $I_d$ , 최대허용 드레인-소스간 전압  $V_d$  및 최대 전력 손실로 결정된다. ZVS와 ZCS는 전력소자의 스위칭 손실의 해결을 위해 개발되었다[15~22].

그림 2.5는 IGBT의 ZCS&ZVS 스위칭 파형을 나타낸 것이다. 그림 2.5에서 턴-오프 시에는 IGBT의 상승 전압시간과 테일전류 발생기간에서 약간의 전압과 전류의 과도교차에 의해서 스위칭 손실이 발생하고 있는 것을 알 수 있다.

이러한 턴-오프 시에 발생하는 스위치 단자간의 전압 상승을 억제하기 위해서는 파워 반도체 디바이스에 병렬로 조합한 무손실 스너버 커패시터를 통하여 전압을 완만하게 상승시키고, 서지 전압의 억제도 동시에 실현된다. 그리고, 턴-온 시에는 스위치에 병렬로 접속시킨 역도통 다이오드에 전류가 흐르고 있는 사이에 IGBT의 게이트에 온 신호를 전송함에 있어서 전류가 자연전류 할 때에 스위치에 전류가 흐르기 시작하여 ZCS&ZVS 스위칭 동작을 한다. 이때 그림 2.5에서 알 수 있듯이 전류와 전압의 과도교차는 IGBT의 온 전압과 근소한 교차에 의해 발생되며, 기존방식의 스위칭 보다 스위칭 손실의 저감 및 서지 전압과 전류가 억제하고 있는 것을 알 수 있다.

그림 2.5 ZCS&ZVS 스위칭 파형

Fig. 2.5 ZCS&ZVS switching waveforms

그림 2.6 스위칭 궤적

Fig. 2.6 Switching loci

스위칭 소자의 손실 메커니즘(Mechanisms)으로서 그림 2.6과 같이 각 스위칭 방식에 따른 스위칭 궤적을 나타내고 있다. 일반적으로 하드 스위칭(Hard Switching)으로 턴-온 구간에서 상승하는 전류와 하강하는 전압 간에 중복(Overlap)되는 부분이 크게 생기는데, 이것은 스위칭 손실이다. 따라서 큰 스위칭 전압과 전류가 동시에 발생하기 때문에, 안전 동작 영역(SOA)내에서 스위치는 높은 스위칭 손실 및 스트레스를 갖게 된다. 그리고 턴-오프 구간에서 상승하는 전압과 하강하는 전류 간에 중복(Overlap)되는 부분, 회로상의 기생(Parasitic)인덕터의 높은 전압 스파이크(Spike)로 스위칭 소자의 스트레스, IGBT소자인 경우 턴-오프에서 테일 전류(Tailing Current)등이 손실로 나타난다. 이에 반해 스위치의 턴-온과 턴-오프 스위칭이 영전압 또는 영전류 조건에서 스위칭이 되면, 스위칭 궤적은 그림 2.6과 같이 나타난다. 이러한 스위칭 궤적은 스위치의 스트레스, 스위칭 손실과 EMI를 감소시킨다.

## 2.3 소프트 스위칭 조건

1차측 위상 시프트 PWM DC-DC 컨버터가 현재도 산업 응용상 이용되고 있는 이유는 소프트 스위칭 조건을 고려하여 회로 설계를 하면 전체 출력 전력 영역에서의 소프트 스위칭 동작은 할 수 없지만, 대출력 전력 영역에서 소프트 스위칭 동작이 가능한 회로이기 때문이다. 1차측 위상 시프트 PWM DC-DC 컨버터의 소프트 스위칭 조건을 요약하면 다음과 같다.

### 2.3.1 소프트 스위칭과 부분 공진

1차측 위상 시프트 PWM DC-DC 컨버터를 소프트 스위칭할 때는 일반적으로 누설 인덕터  $L$ 과 무손실 스너버 커패시터  $C1\sim C4$ 의 부분 공진을 이용한다. 여자 인덕터  $L_m$ 을 사용하면 스위칭 소자에 인가되는 전압의  $dv/dt$ 가 높아지거나 변압기의 결합 계수  $k$ 가 낮기 때문이다. 고전력 영역에서 전압과 전류의 곱이 커지는 것은 바람직하지 않다.

### 2.3.2 소프트 스위칭과 공진 주파수

위의 이유로 부분 공진의 LC는 누설 인덕턴스와 무손실 스너버 커패시터를 사용한다. 누설 인덕턴스와 무손실 스너버 커패시터의 관계는 다음과 같다.

$$DT(\text{Dead Time}) = \frac{T}{4} = \frac{\pi \sqrt{L(C3 + C4)}}{2} \quad (2.2)$$

식 (2.2)의 조건에 맞는 것을 선정하면 가장 효율이 좋은 무손실 스너버 커패시터로 충·방전할 수 있다. 그 이유는 이 조건에서 가장 천천히 스위칭 소자의 전압을 변화시킬 수 있고 소프트 스위칭 영역이 넓기 때문이다. ZVS는 누설 인덕터로 인한 에너지를 무손실 스너버 커패시터로 이동시킴으로써 이루어진다.

$$\frac{1}{2}Ll \times i_{switching}^2 \geq \frac{1}{2}(C3 + C4)E_{in}^2 \quad (2.3)$$

따라서 식 (2.3)의 조건을 채울 수 없게 되었을 때에 하드 스위칭이 된다. 식 (2.3)으로부터 소프트 스위칭 영역은 누설 인덕터에 걸리는 에너지를 늘리면 퍼진다. 즉 단순히  $Ll$ 을 늘리면 소프트 스위칭 영역을 늘릴 수 있다. 그러나, 단지 단순히 누설 인덕터를 증가시키는 것은 변압기의 커플링 계수  $k$ 를 감소시키고 동일한 입력 전압에 대해 출력되는 변압기 2차측 전압을 감소시킨다. 결국, 누설 인덕턴스를 늘리면 권선비, 여자 인덕터를 늘릴 필요가 있다. 출력 전압, 입력 전압 및 변압기의 권선비가 결정되면, 소프트 스위칭 영역이 얼마나 걸리는지에 따라 누설되어 여자 인덕터가 결정된다.

### 3) 위상차에 의한 하드 스위칭 모드

1차측 위상 시프트 PWM DC-DC 컨버터는 기준상 (S1, S2)에 비해 제어상 (S3, S4)이 소프트 스위칭하기 어렵다. 이유는 그림 3.2의 스위칭시의 모드 천이도로 보면, 스위치 S1이 오프하는 Mode 1에서 스위치 S4가 오프하는 Mode 4까지의 사이에 누설 인덕터에 걸린 에너지가 출력 전압에 의존하여 2차 곡선으로 감소하기 때문이다. 감소하는 에너지(DE : Decreased Energy)는 식 (2.4)과 같다.

$$DE(Decreased Energy) = \frac{1}{2}Ll \left( \frac{N_P}{N_S} \times \frac{E_{out}}{Ll} \times t \right)^2 \quad (2.4)$$

여기서,  $t$ 는 위상차  $\phi$ [sec]에 대응하며, 누설 인덕턴스의 에너지가  $C3, C4$ 를 충·방전할 수 없게 되었을 때에 하드 스위칭이 된다.  $t$ 가 커지면, 누설 인덕턴스에 걸리는 에너지가 감소하고, 소프트 스위칭할 수 없게 되는 영역에 들어가게 된다.

## 2.4 하드 스위칭시의 반도체 전력변환 회로와 적용 한계

스위칭 반도체 전력변환 장치(인버터, 컨버터 등)를 이용한 전력전자 시스템은 “스위칭 주파수에 의한 교류 출력 직류 출력 리플 주파수의 고주파화” 또는 “교류 출력 주파수의 고주파화”를 기본으로 한 고주파 스위칭 전력변환 회로 기술의 도입에 따라 에너지 절약, 고성능화, 소형, 경량화의 부하의 에너지 변환 특성의 향상뿐만 아니라, 미래 에너지 이용 분야, 청정에너지 이용 분야에서의 새로운 산업 창출을 도모 할 수 있다. 그러나 그림 2.7에 보여지는 액티브 상태로 전환하는 기간을 확대해 보면 스위칭 기간  $\Delta T$  사이에서 IGBT의 전압  $V_{CE}$ 와 IGBT의 전류  $I_C$ 의 곱으로 스위칭의 손실 에너지  $W_S$ 가 온-오프 각 스위칭마다 발생하기 때문에 스위칭 주파수가 높아지면 매우 큰 문제가 된다.

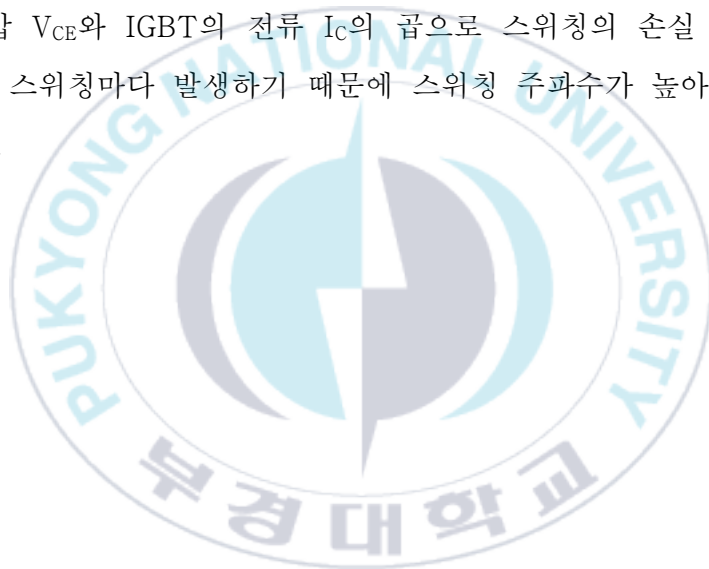


그림 2.7 하드 스위칭 파형

Fig. 2.7 Hard switching waveform

따라서, 기존의 하드 스위칭 반도체 전력변환 회로 또는 장치는 전원장치의 스위칭 손실의 증가와 그에 따른 냉장고의 대형화, 또한 스위칭 서지 전압과 서지 전류에 의한 전자파 노이즈(전도성 잡음, 방사성 노이즈)수준의 증가 등이 생긴다.

현재는 스위칭 전력반도체, 전력반도체 소자 구동용 IC, 마이크로프로세서

제어 장치, 신소재에 의한 리액터 변압기, 커패시터, 가포화 리액터의 회로 구성 요소의 고주파 스위칭 특성은 개선되고 있다. 한편, 하드 스위칭 방식에서는 위의 문제 외에도 높은 스위칭의 전압 변화율( $dv/dt$ )에 의한 대지 정전 용량을 통해 누설 전류의 증가, 스파이크 서지 전압과 전류의 발생에 의한 스위칭 전력 반도체 정격 용량의 감소, 스위칭의 전류 변화율( $di/dt$ )에 의한 필터 리액터와 변압기의 전기적 절연 파괴가 생기기 쉬워지는 등의 문제가 대두되고 있다.

## 2.5 소프트 스위칭시에 의한 반도체 전력변환 회로와 적용 한계

2.2절에서 언급한 문제를 효과적으로 해결하는 수단으로 소프트 스위칭 회로 기술이 있다. 이 소프트 스위칭은 기존의 반도체 전력변환 장치에 영전압 스위칭(ZVS : Zero Voltage Switching), 영전류 스위칭(ZCS : Zero Current Switching) 또한 이러한 ZVS & ZCS 하이브리드 스위칭 영전압 변환 스위치(ZVT : Zero Voltage Transition)등이 실현가능한 고주파 소프트 스위칭 모드 반도체 전력 변환 회로 기술이 각광을 받고 있다.

그림 2.8는 소프트 스위칭 파형을 나타낸 것이다. 그림 2.8(a)는 전력반도체 디바이스의 전압이 거의 제로 사이에 전류가 제로에서 일어나 파워 반도체 디바이스의 스위칭 손실 에너지  $W_s$ 의 포물선 면적(그림 2.7 참조)을 매우 작게 할 수 있다. 이와 같이 전압이 거의 제로 사이에 스위칭하는 것을 영전압 스위칭(ZVS)이라 한다. 또한 그림 2.8(b)처럼 전류가 거의 제로 사이에 전압을 제로로 스위칭하는 것을 영전류 스위칭(ZCS)이라 한다.

이와 같이 소프트 스위칭 회로 방식의 도입으로 스위칭 고주파화에 의한 교류, 직류 출력 전압, 전류 리플 주파수의 저감화 시스템으로 제어 응답성 향상, 최대 출력 주파수의 주파수 대역의 확대에 의한 부하부에서의 에너지 변환 특성의 향상 등의 효과가 주목된다. 이에 따라 낮은 전자노이즈, 고효율, 고성능 반도체 전력변환이 실현되어 대용량 스위칭 전력 변환 장치에서도 고

주파화 할 수 있게 된다.

(a) Zero Voltage Soft Switching (b) Zero Current Soft Switching

그림 2.8 소프트 스위칭 파형

Fig. 2.8 Soft switching waveform

미래에 우리의 삶을 편안하고 풍요롭게 함에 따라 전기 에너지와 정보 통신에서의 전기 사용량의 증가가 진행되어, 전력 배선과 정보 통신 배선이 혼재하는 시스템이다. 그래서 전자파(EMC : Electro Magnetic Compatibility)친화적인 고주파 소프트 스위칭 전력 변환 회로 기술은 차세대 전기 에너지의 품질 안정화 공급 활성화 변환 이용에 큰 역할을 할 것이다.

## 2.6 풀-브리지 인버터에 사용되는 위상 시프트 PWM의 특징

본 논문에서 다루는 모든 회로는 전력 제어 방법에 위상 시프트 PWM 제어 (Phase Shifted PWM Control)를 사용하며, 이러한 위상 시프트 PWM 제어의 특징은 다음과 같이 정리할 수 있다.

- ㉠ 풀-브리지 인버터에서만 사용할 수 있다.
- ㉡ 출력 전력은 위상차에 의해 결정된다.
- ㉢ 펄스 패턴은 출력 전력에 의존하지 않고 ON과 OFF의 시간이 같은 시간이

된다.

- ㉔ 같은 입력 전압으로 출력할 수 있는 출력 전력이 하프 브리지에 비해 2배가 된다.
- ㉕ 전압 폭이 변하지 않기 때문에 전압 상승  $dv/dt$ 가 가파르지 않을 수 있다.
- ㉖ 온과 오프 시간이 같기 때문에 게이트 신호 절연을 위해 펄스 변압기를 사용할 수 있다.

비대칭 PWM 제어에서는 온과 오프의 시간이 다르기 때문에 펄스 변압기를 사용하면 펄스 변압기의 코어가 포화되어 버린다. 따라서 비대칭 PWM에서는 게이트 신호를 절연하기 위해 포토 커플러를 사용하는 것이 일반적이다. 이때 사용되는 TLP552, TLP554 등의 포토 커플러는 전압 상승이 오프에서 온까지 최대 약 100[nsec]정도 걸린다. 포토 커플러가 게이트 드라이브에 필요한 비대칭 PWM 제어에서는 100[kHz]이상의 고주파 스위칭에 사용하는 것은 실제 응용상 어렵다고 할 수 있다. 100[kHz]이상의 게이트 드라이브 회로를 만들기 위해서는 펄스 변압기가 필요하다.

## 2.7 위상 시프트 PWM 제어의 펄스 패턴

그림 2.9는 위상 시프트 PWM의 펄스 패턴을 나타낸 것이다. 그림 2.9에서 알 수 있듯이 위상 시프트 PWM은 동일한 크기의 게이트 펄스와 게이트 펄스의 중첩 폭을 변조하여 출력 전력을 제어하는 방법이며, 위상 시프트 PWM 제어는 인버터 출력에 입력 전압(E)이나 입력의 역전압(-E)이 걸리는 시간을 길게 하고, 인버터 출력에서 부하로 보내지는 에너지 공급량을 변화시키는 방법이다. S1의 온 시간과 S4의 온 시간의 중첩이 커지면 출력 전력이 커지고, 중첩이 작아지면 출력 전력이 작아진다. 위상 시프트 PWM 제어에서는 위상차를 변화시켜도 인버터 출력에 입력 전압, 입력의 역전압이 걸리는 시간이 같아지는 것이다. 이 때문에 인버터 출력에 변압기를 접속시켜도 변압기 코어가 포화

되기 어려워진다.

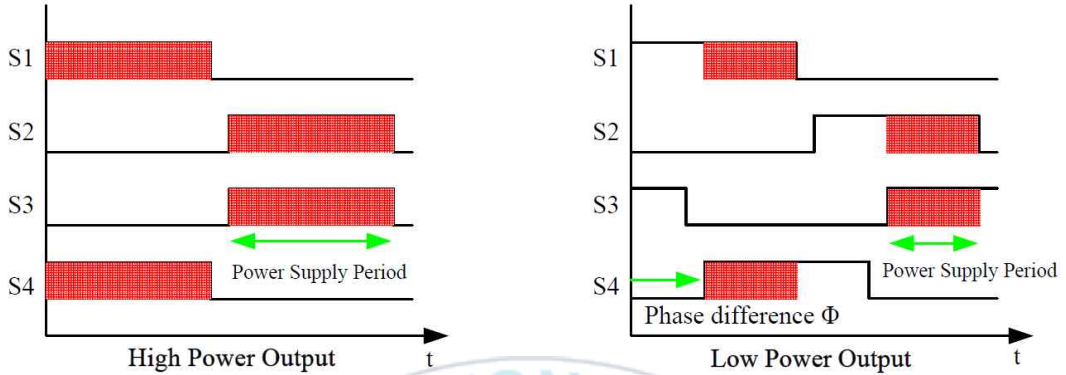


그림 2.9 위상 시프트 PWM 제어

Fig. 2.9 Phase Shift PWM Control

## 2.8 플라즈마의 정의와 생성, 발생원리

영국의 화학자이며 물리학자인 마이클 패러데이(Michael Faraday)가 수행한 고전압에 의한 전기 방전 시에 방전기체 즉, 이온화된 기체가 발생한다는 현상을 1835년에 발견하였다. 이때, 발생된 방전기체는 기존의 기체와는 다른 성질을 가진 것으로 확인하고 이후 많은 선행 연구에서는 일반적으로 “집단적인 상호작용의 범위 내에서 전자와 이온이 동일한 전기량(동일 수)으로 존재하여 전기적으로 중성인 상태로 이온과 전자, 해리되지 못한 중성입자들의 혼합된 형태로 존재하는 물질의 상태를 플라즈마” 라고 부른다.

열 플라즈마는 무거운 입자인 이온, 중성입자와 전자의 온도가 비슷하다. 이러한 플라즈마는 고강도 신소재 개발, 표면 처리, 특수 환경 폐기물 처리, 신재생 에너지 개발, 방사성 폐기물에 대한 제염 처리, 핵융합로 이용 및 재료 개발 분야 등에 응용되고 있다. 저온 플라즈마는 전자의 온도가 이온이나 중성입자보다 훨씬 높다. 음극에서 방출된 전자가 +, -의 두 도체전극 사이에서 가스분자들에 충돌에 따라 이온화시켜 플라즈마를 발생시키며 반도체 제조 공

정, 오존 생성, 전기집진, 오존발생, 살균 분야에서 사용된다.

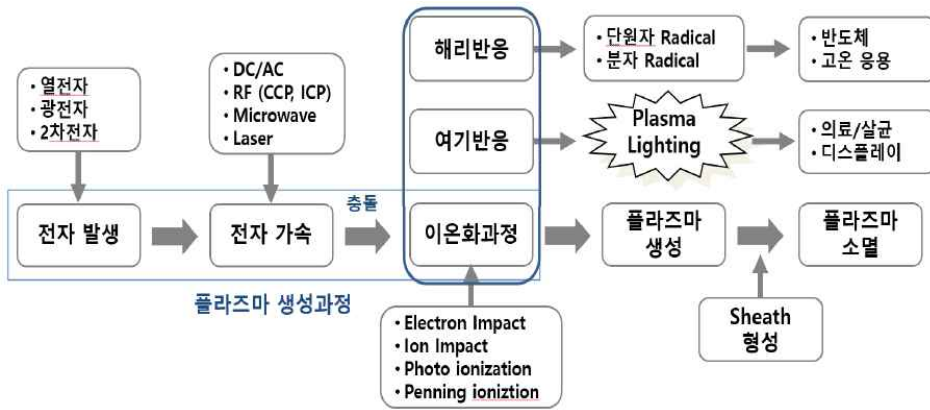


그림 2.10 플라즈마의 생성과 소멸 과정

Fig. 2.10 Plasma generation and extinction process

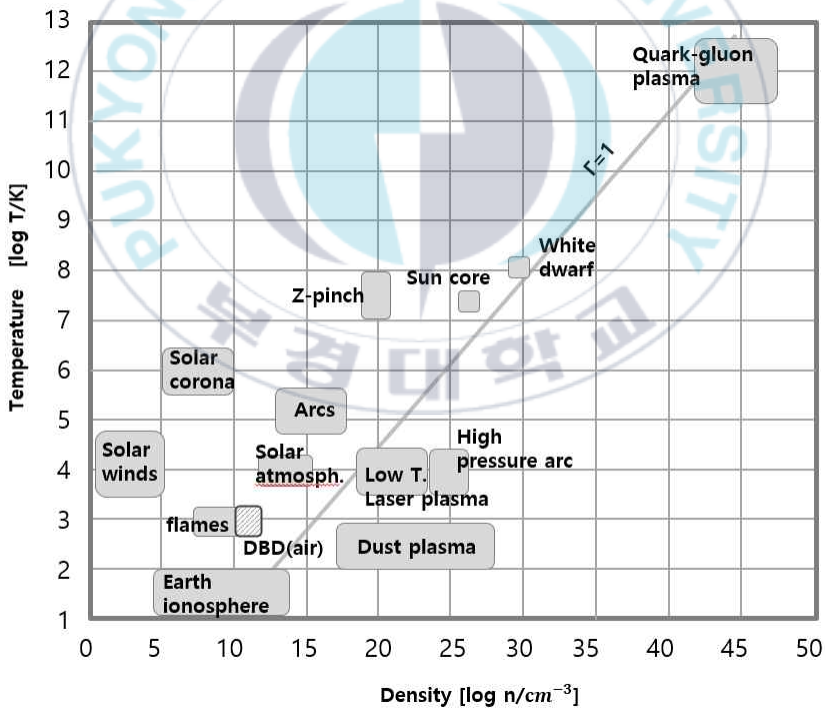


그림 2.11 에너지밀도와 온도에 따른 플라즈마 분류

Fig. 2.11 Plasma classification according to energy density and temperature

플라즈마를 발생시키기 위해서는 자연 상태에 존재하는 원자나 분자를 이온화(Ionization)시켜야 하며 이온화를 위해서 높은 열에너지를 인가해야 하며 여기에는 수 100,000[°C]에서 수 1,000,000[°C]의 고온이 필요하지만 다른 방법으로는 높은 전계를 인가함으로써 낮은 온도에서도 원자나 분자의 이온화가 가능하다. 일례로 아르곤(Ar)가스의 경우는 1[mTorr]~100[Torr]사이의 압력에서는 1[cm]의 거리에서 100[V] 이상의 전계를 인가해도 플라즈마가 생성 가능하다. 원자나 분자가 이온화하기 위해서는 전기장에 의해 가속된 자유전자가 생성된 이온과 충돌해야하고 이때, 반발, 이온화, 여기 및 발광 상태를 갖게 된다. 반발(Elastic collision)은 그림 2.12과 같이 충분히 가속되지 못한 이온과 전자가 충돌한 상태로 큰 변화가 없는 상태이다.

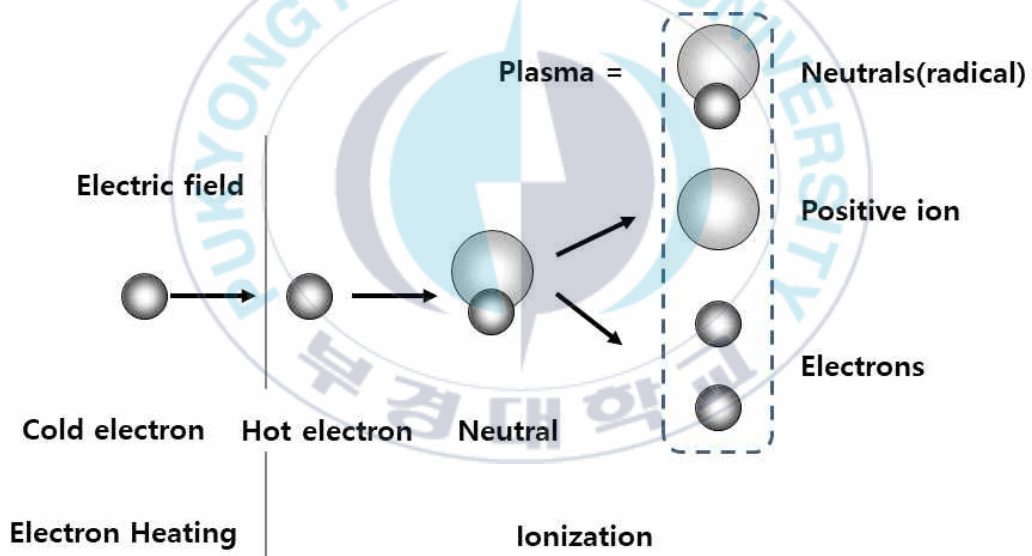


그림 2.12 플라즈마의 발생

Fig. 2.12 The generation of plasma

이온화(Ionization)는 그림 2.12에서 나타내듯이 가속된 자유전자가 이온과 충돌하여 새로운 이온을 생성하고 추가로 또 다른 자유전자를 만들게 된다. 여기(Excitation)와 발광(Relaxation)은 가속된 자유전자나 이온이 이온화과정

을 위해서는 충분하지 않지만 충돌된 원자에는 에너지를 공급한다. 이 원자는 최외각전자를 페르미 준위(Fermi level)보다는 낮은 궤도 올려놓게 되며 이 궤도는 여전히 불안정하기 때문에 원래 위치했던 궤도로 되돌아오면서 재결합(Recombination)하면서 빛에너지를 발산하게 된다. 이때, 에너지는  $E=h\nu$ 로 이때 발산하는 빛은 파장에 따라 다른 색의 빛을 낸다. 이러한 세 가지의 현상을 통해서 플라즈마 생성의 최적화 조건을 찾을 수 있다. 충분한 가속이 이루어지지 않은 상태에서의 충돌은 이온화과정에 큰 영향을 미치지 못하며 그로인해 충돌 확률이 낮아 이온화하는데 어렵게 된다. 따라서 이온화를 용이하도록 만들기 위해서는 적절한 압력과 전압이 필요하다. 압력이 높아 내부에 입자수가 증가하면 평균행정거리(Mean Free Pass)가 짧아지므로 전압이 높더라도 이온화과정이 어렵게 되고, 압력이 너무 낮게 되면 충돌 확률이 낮아지기 때문에 이온화를 위한 적절한 압력이 필요하게 된다. 전리에 필요한 전기에너지는 5~25[eV]이며,  $1[eV]=1.602\times 10^{-19}[J]$  정도이다.

기체의 이온화과정으로 인해 생성된 플라즈마는 전자들로 하여금 외부 전기장에서 기체로 에너지를 전달하는 역할을 수행한다. 이러한 형태의 에너지 전이는 전자와 기체 분자들 사이의 비탄성 충돌이나 탄성 충돌에 의해 발생한다. 전자와 분자의 탄성충돌은 분자가 가지는 운동에너지를 증가시키게 되고 비탄성 충돌은 해리와 이온화를 진행하여 자유라디칼(Free radical)과 이온을 생성한다. 분자들이 해리되면서 화학적으로 불안정한 중성원소를 라디칼이라고 하는데 다원자 분자가 분리되어 만들어지는 중성 단원자는 불안정하고 활성이 강해 양이온, 음이온, 전자 등을 형성하게 된다. 이렇게 활성화된 이온은 오존을 형성하게 된다.

## 2.9 기존 플라즈마용 비대칭 직류 전원장치

플라즈마용 비대칭 직류 전원장치를 구성하기 위해서는 원칙적으로 2개의 독립된 직류전원이 필요하며 일반적으로  $800\pm 250[V]$ 의 가변 주전원과 약

200[V]의 보조전원으로 구성된다. 2개의 독립된 전원을 사용하면 주전원과 보조전원을 별도로 제어할 수 있기 때문에 보다 다양한 조건의 PVD장치를 구성할 수 있는 장점이 있는 반면, 구조가 복잡해지고 장치의 크기 증가 및 가격 상승이 수반되어 경제적인 이점이 크게 감소하는 문제가 발생한다. 변압기를 도입한 비대칭 직류 전원장치는 그림 2.13과 같이 변압기  $T_1$ 과 두 개의 스위치  $Q_1, Q_2$ 로 구성되어 있는 매우 간단한 구조를 지니고 있다. 스퍼터링 부하는 가장 단순한 RC부하로 모델링하였다. 다음 그림 2.14에 변압기를 도입한 비대칭 펄스형DC 플라즈마 전원장치의 에너지 흐름을 표시하였다.

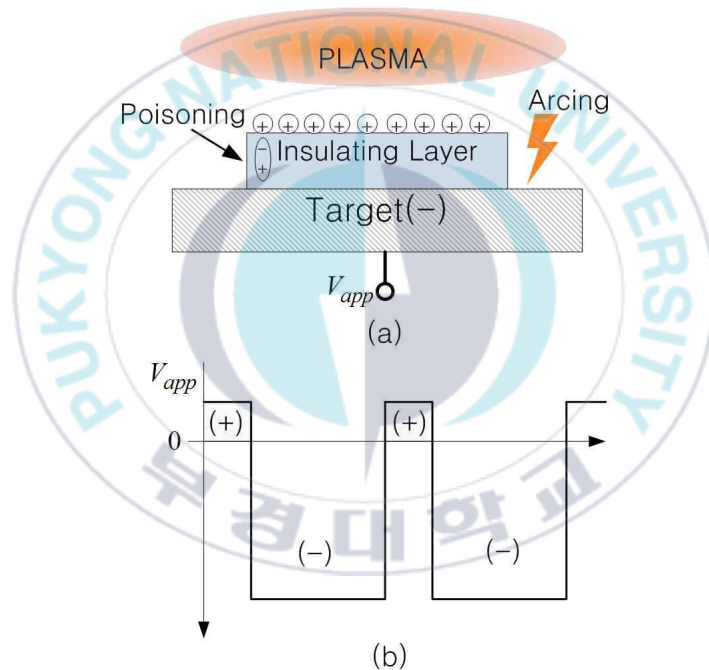


그림 2.13 반응성 스퍼터링 프로세스

Fig. 2.13 Reactive Sputtering Process

그림 2.14에서  $Q_2$ 는 항상 온상태를 유지하며 전원  $V_s$ 를 부하에 공급하며 플라즈마 부하에 아크(Arc)가 발생되었을 때 이를 검지한 경우에 전원을 차단하는 역할을 한다. 아크의 검지 및 차단 기법은 본 연구의 범위를 벗어나므로

로 더 이상 언급하지 않는다.  $Q_1$ 은 변압기 1차측에 전원  $V_s$ 를 인가하여 2차측에  $N_1:N_2$ 의 비율로 전달된 역전압을 부하에 인가하는 역할을 한다.  $Q_1$ 이 오픈되어 있을 때는 일반 직류 전원장치와 같이 부하전류가 중간 변압기를 관통하여 흐르며 변압기는 일종의 중간 탭이 있는 인덕터로 작용한다.  $Q_1$ 이 온된 경우는 인덕터의 초입에서 중간탭까지가 1차측으로 동작하는 변압기가 구성되며 1차측과 2차측의 권선 수를  $N_1, N_2$ 라고 하면  $-(N_2/N_1)V_s$ 의 전압이 플라즈마 부하에 연결되어 역전압이 인가된다.

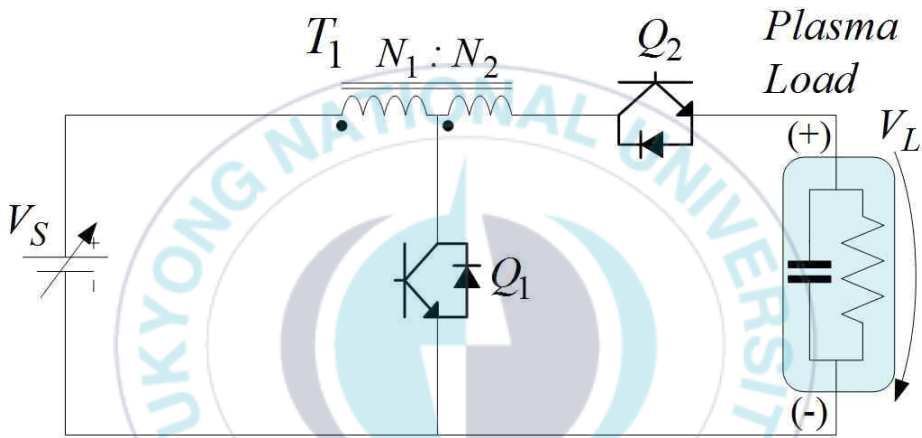


그림 2.14 변압기가 있는 불평형 펄스 직류 전원 공급 장치

Fig. 2.14 Unbalanced pulsed DC power supply with transformer

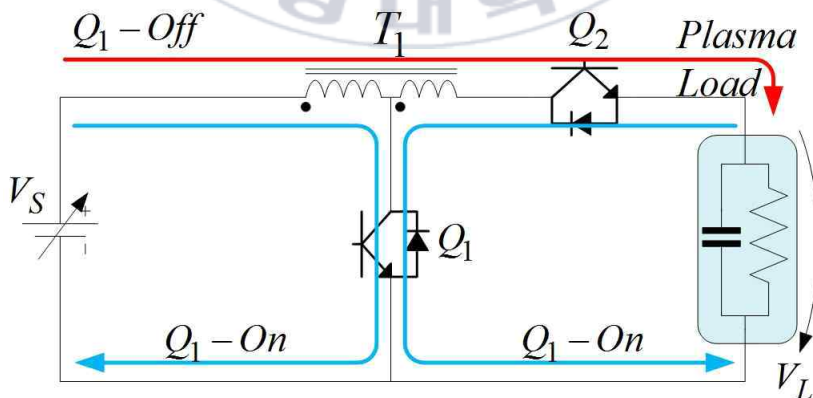


그림 2.15 변압기가 있는 직류 전원 공급 장치의 에너지 흐름

Fig. 2.15 Energy flow in DC power supply with transformer

이와 같은 변압기 방식 비대칭 직류 전원장치는 인가되는 역전압이 고정되기 때문에 역전압의 크기를 임의로 조절하기 어려운 문제가 있지만  $Q_1$ 의 온구간과 오프구간의 비율인 시비율(Duty)을 적절히 조절하면 이러한 단점을 상당부분 극복할 수 있다. 또한, 단일 전원으로 구성된 매우 간단한 구조로 인하여 고장이 적고 저가격으로 제작하기 쉬운 장점이 있기 때문에 국내외의 박막 코팅 현장에서 많이 사용되고 있다. 한편, 이러한 방식에서는 직류 전원과 플라즈마 부하 사이에 비교적 큰 인덕턴스를 갖는 인덕터가 삽입된 것으로 나타나기 때문에 제어 속응성이 크게 떨어지고 변압기로 인하여 직류 전원장치의 무게 및 크기가 상당히 커지는 단점이 있다. 변압기의 인덕턴스를 줄임으로써 속응성을 확보하고 무게 및 크기를 줄이는 방안이 있지만 인덕턴스를 줄이는 방법이 간단하지 않다. 800[V]입력조건에서 5[kW]의 부하가 사용된다고 할 때 부하의 평균전류는 6.25[A]이다. 변압기로 환산된 1차측의 상호 인덕턴스가 0.1[mH]라고 할 때 100[kHz]주기에 0.2의 시비율을 가정하면 인덕터의 전류 상승분은 다음의 식과 같다.

$$TRIANGLE I = V_s \times \frac{\Delta t}{L_m} = 800 \times \frac{2 \times 10^{-6}}{0.1 \times 10^{-3}} = 16 \quad (2.5)$$

따라서  $Q_1$ 이 온되어 있는 동안 최대  $6.25 + 16 = 21.25$ [A]의 전류가 변압기의 1차측에 흐르게 된다. 이때 상호 인덕턴스로 흐르는 전류는 변압기의 여자분 전류에 해당하며  $Q_1$ 이 오프되었을 때 증가된 자화전류가 2차측을 통하여 부하에 전달되므로 부하전압에 외곡을 일으키고 전압을 증압시키는 문제가 발생된다. 이러한 문제를 최소화하려면 자화전류의 상승분을 최대한 억제해야 하며, 유일한 해결책은 변압기의 상호 인덕턴스를 일정 수준 이상으로 유지시키는 것뿐이며, 실용적으로 5[kW]급의 직류 전원장치에서는 2~5[mH]의 상호 인덕턴스를 채택하고 있다. 또한, 변압기방식 비대칭 직류 전원장치

자체가 일종의 부스트(Boost)컨버터로 작용하기 때문에 시비율에 따라 출력 전압이 상승하는 것은 피할 수가 없다.

그림 2.16은 기존 비대칭 직류 전원장치의 동작 특성을 관찰하기 위한 시뮬레이션 회로도이다. 회로에서 플라즈마 부하는 RC병렬 부하로 모델링하였으며 부하 커패시터스에 의한 서브(sub)공진현상을 억제하기 위해 5[uH]의 인덕턴스  $L_1$ 이 추가되어 있다. 변압기는 6:2의 비율로 연결되어 있으며 스위칭 소자의 보호를 위한 C-R-D형의 서지전압 감쇄회로(스누버)가 변압기 1차측에 설치되었다. 스위칭 주파수는 100[kHz]로 설정하였고 역전압 인가주기는 20[%]로 설정하였다. 스위치  $Q_2$ 는 부하에 아크가 발생되었을때 전원을 차단하는 역할을 하며 평시에는 항상 온되어 있다.

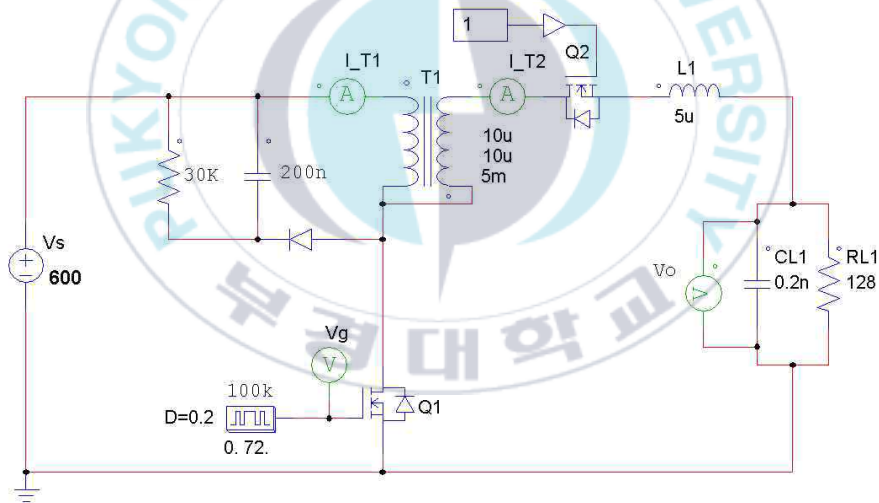


그림 2.16 시뮬레이션을 위한 기존의 직류 전원 공급 회로

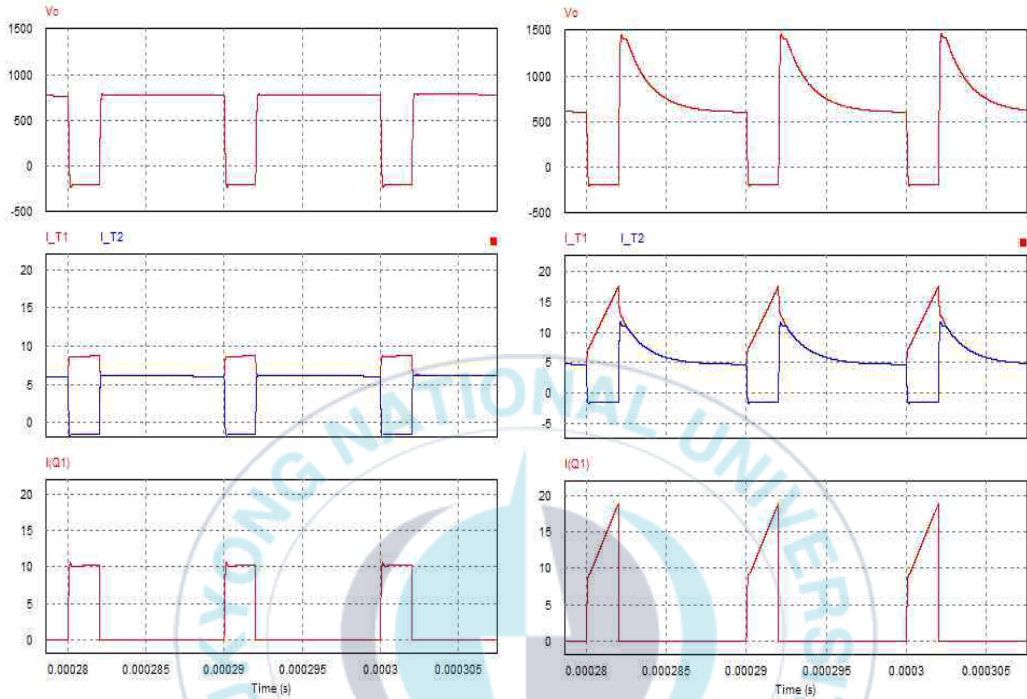
Fig. 2.16 Conventional DC power supply circuit for simulation

그림 2.17(a)은 변압기의 상호 인덕턴스를 5[mH]로 설정한 경우의 시뮬레이션 결과를 보이고 있다. 상단 파형은 출력 전압( $V_o[V]$ )이며, 두 번째 파형은 변압기 1차측 전류( $I_{T1}[A]$ ) 및 2차측 전류( $I_{T2}[A]$ )를 나타낸다. 마지막

막 파형은 스위치  $Q_1$ 의 전류 파형([A])이다. 600[V] 직류 입력을 역전압 인가주기 20[%]로 스위칭하기 때문에 승압동작으로 인하여 약 800[V]의 전압이 부하에 인가되는 것을 볼 수 있다. 출력전압이 750[V]가 아니고 800[V]로 승압되는 이유는 승압회로에서 불연속전류 동작을 하므로 유효 시비율(duty)이 약간 증가하는 현상이 발생하기 때문이다. 스위치가 온된 구간동안에는 변압기의 권선비(6:2)에 따라 -200[V]의 역전압이 부하에 인가되어 플라즈마 부하의 아크를 억제하는 기능을 한다. 이와 같이 변압기방식 비대칭 펄스형 전원장치는 단일 입력 전원으로 역전압을 인가할 수 있기 때문에 중저가형 비대칭 전원 장치로 뛰어난 이점을 지니고 있다. 반면, 이 방식의 단점은 역전압의 크기를 임의로 조절하기 어렵다는 것과 출력 전압이 역전압 인가 주기에 따라 비선형적으로 승압된다는 점, 그리고 상당히 큰 상호 인덕턴스를 갖는 변압기를 사용하므로 전원장치 전체의 크기 및 무게가 매우 커진다는 것이다.

역전압의 크기가 고정되는 문제는 역전압 인가 주기를 조정함으로써 평균적인 개념에서 역전압의 크기를 조절할 수 있기 때문에 큰 문제가 되지 않는다. 그러나 비선형적인 승압 문제 및 변압기 크기 문제는 회로 자체만으로 해결하기 어렵다. 다음 그림 2.17(b)에는 변압기의 크기를 줄이기 위해 상호 인덕턴스를 0.1[mH]로 작게 설계한 경우의 시뮬레이션 파형이 도시되어 있다. 그림의 파형 순서 및 의미는 그림 2.17(a)의 경우와 동일하다. 그림 2.17(a)과 그림 2.17(b)에서와 같이 상호 인덕턴스를 작게 설계할 경우 변압기 1차측 전류가 크게 큰 폭으로 상승하고 이때 축적된 에너지가 스위치 $Q_2$ 의 오프시점에서 부하측에 유입되기 때문에 출력 전압이 1500[V]까지 크게 증가하는 것을 볼 수 있다. 따라서, 1차측 전류의 상승폭을 작게 해야 할 필요가 있으며 이런 이유로 상호인덕턴스가 수 mH이상인 변압기를 사용해야 한다. 한편 상호 인덕턴스가 큰 변압기가 사용되는 경우에 발생하는 또 다른 문제는 전원장치의 주 전류경로에 큰 인덕턴스가 존재하는 효과로 나타나므로 출력 전압 제어에서 제어 동특성이 크게 감소한다는 것이다. 제어 동특성이 감소하면 아크방

지를 위한 효율적인 전압 혹은 전류 제어가 어렵게 된다.



(a)  $L_m=5$ [mH]일 경우

(b)  $L_m=0.1$ [mH]일 경우

그림 2.17 기존 회로의 시뮬레이션 결과

Fig. 2.17 Simulation result1 of the conventional circuit

# 제Ⅲ장 기존의 플라즈마 발생용 전원시스템에 적용되는 PWM DC-DC 컨버터

## 3.1 회로구성 및 특징

그림 3.1은 소프트 스위칭 기술을 도입해, 현재에서도 실제 응용상 사용되고 있는 일반적인 1차측 위상 시프트 PWM DC-DC 컨버터 회로도를 나타낸 것이다. 일반적으로 고주파 전력변환기의 고성능화와 전력 주파수 확대 및 이용에 고속 전력 반도체를 중심으로 한 전력 스위칭 회로 기술이 필수적이다. 이 경우 (i) 전력 반도체의 스위칭 손실의 증대, (ii) 전력 반도체 장치 및 배선의 기생 회로 파라미터에 의한 스위칭 서지 전압과 서지 전류의 발생, (iii) 높은  $dv/dt$ 에 의한 대지 누설 전류의 증가, (iv) 높은  $di/dt$ 에 의한 변압기, 리액터, AC 모터의 고정자 권선 커패시터의 절연 파괴, (v) 고주파 진동에 따른 전도성 및 방사성(EMI/RFI)소음의 증대, (vi) 파워 반도체 장치의 정격 용량의 저감화 등 실제 응용상의 제약이 나타난다.

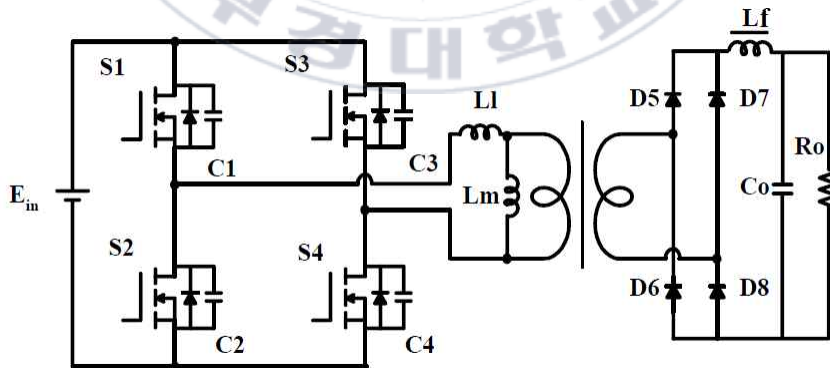


그림 3.1 기존의 플라즈마 발생용 전원시스템에 적용되는 PWM DC-DC 컨버터  
Fig. 3.1 PWM DC-DC converter applied to the existing power system for  
plasma generation

이러한 문제를 효과적으로 해결하기 위해 전력 반도체의 스위칭 동작에 ZVS, ZCS를 도입하고 상태 전이(狀態遷移)를 실시하게 소프트 스위칭 기술의 연구 개발이 필요하다. 특히 가전 민생 전력 응용 기기 및 업무 민생 전력 응용 기기에서 고주파 교류 전력 응용에 대해서는 다른 다양한 응용 분야에 앞서 소프트 스위칭 고주파 기술이 도입되어져 있어 그 효과가 높다.

각 회로 동작 모드에서의 회로 동작을 설명하기 위해서 다음과 같이 가정하였다.

- (a) 각 전력 반도체 스위칭 디바이스나 수동 회로 구성요소(스위치와 다이오드, 커패시터, 리액터, 고주파 변압기의 수동 회로 소자 등)는 모두 이상적인 소자로 한다.
- (b) 전력 반도체 디바이스와 병렬의 각 무손실 스너버 커패시터( $C_1 \sim C_4$ )의 정전 용량(커패시턴스)은 모두 동일하고,  $C_5$ 로 한다. 또한, 전력 반도체 스위치의 출력간 정전 용량 및 다이오드의 접합 용량도 이들에 포함한다.
- (c) 출력 평활 리액터의 인덕턴스  $L_0$ 는 충분히 크고,  $L_0$ 에 흐르는 전류  $i_{L_0}$ 는 연속이며, 정상 상태에서는 한 사이클 스위칭 기간 동안 일정하다고 본다. 또한,  $i_{L_0}$ 는 부하 전류( $I_0$ 의 직류 평균값)와 동일하다고 가정한다.
- (d) 고주파 변압기는 누설 인덕턴스  $L_1$ 과 여자 인덕턴스  $L_m$ 만을 고려하여 내부 권선 저항의 손실(동손)이나 기타 자기회로(철손)의 손실은 없는 것으로 한다.

그림 3.2는 1차측 위상 시프트 PWM DC-DC 컨버터의 소프트 스위칭 모드 천이 다이어그램을 나타낸 것이다. 동작 전환 조건에 따라 6개의 모드를 주기적으로 반복해서 동작되며, 각 동작 모드에 대한 상세한 설명은 다음과 같다.

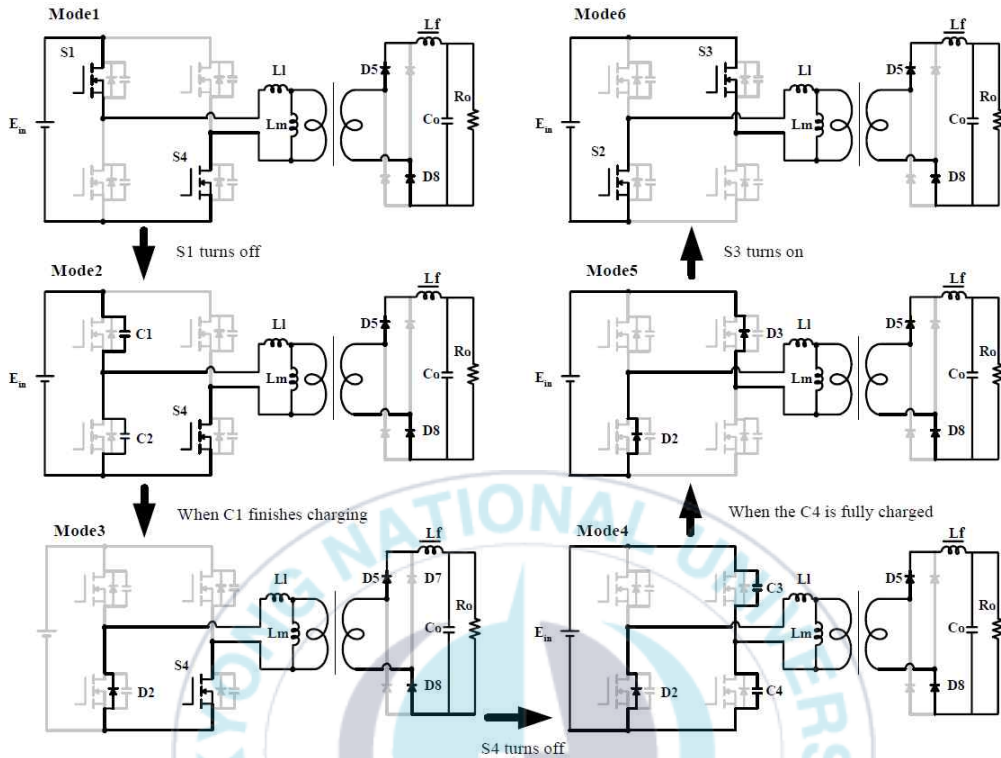


그림 3.2 기존 DC-DC 컨버터의 소프트 스위칭 모드 천이도

Fig. 3.2 Soft Switching Mode Transition Diagram of Existing DC-DC Converters

(1) Mode 1

설정된 위상차  $\phi$ 가 완료되면 스위치 S1과 S4가 동시에 도통하고, 변압기의 1차측에서 2차측으로 에너지가 전달되는 모드이다.

(2) Mode 2

스위치 S1이 오프하면 누설 인덕터 L1에 흐르고 있던 전류가 스위치에 병렬로 연결된 무손실 스너버 커패시터 C1과 C2에 흘러들어 C1은 충전, C2는 방전이 시작되는 모드이다. 이때, S1에 걸리는 전압은 완만하게 상승하기 때문에 스위치 S1은 ZVS 턴-오프를 실현하게 된다.

### (3) Mode 3

무손실 스너버 커패시터C1과 C2의 충·방전이 완료되면 그 무손실 스너버 커패시터를 흐르고 있던 정류 전류(轉流電流)는 스위치 S2의 역병렬 다이오드D2에 정류(轉流)한다. 이 역병렬 다이오드D2가 도통하고 있는 기간 스위치 S2의 게이트에 온 신호를 제공함으로써 스위치S2는 ZVS & ZCS 턴-온을 실현한다.

### (4) Mode 4

역병렬 다이오드D2가 도통하고 있는 기간 스위치S2의 게이트에 온 신호를 제공함으로써 스위치S2는 ZVS & ZCS 턴-온을 실현한다.

### (5) Mode 5

스위치S4를 턴-오프하면 누설 인덕터 L1에 흐르고 있던 전류는 모드 2의 경우와 마찬가지로 S4에 흐르는 전류에 의해 스너버 커패시터C3와 C4는 충·방전하며, ZVS 턴-오프를 실현하는 모드이다. 즉, C3은 방전, C4는 충전 을 시작한다. 이때 스위치S4에 걸리는 전압은 완만하게 상승하는 스위치S1는 ZVS 턴-오프를 실현하게 된다.

### (6) Mode 6

무손실 스너버 커패시터C3와 C4의 충·방전이 완료되면 전류는 스위치S3의 역병렬 다이오드D3에 정류(轉流)하는 모드이다. 이 역병렬 다이오드D3가 도통하고 있는 기간에 스위치S3의 게이트에 온 신호를 제공함으로써 스위치 S3는 ZVS & ZCS 턴-온을 실현하게 된다.

그리고 스위치S2와 S3가 ZVS & ZCS 턴-온 도통하고 있는 상태의 모드에서 부하에 흐르는 전류는 Mode 1의 경우와 반대 방향으로 흐른다.

## 3.2 시뮬레이션의 결과 및 고찰

시뮬레이션에 의한 결과 및 해석을 하기 위해서 다음과 같은 가정하에 실시하였다.

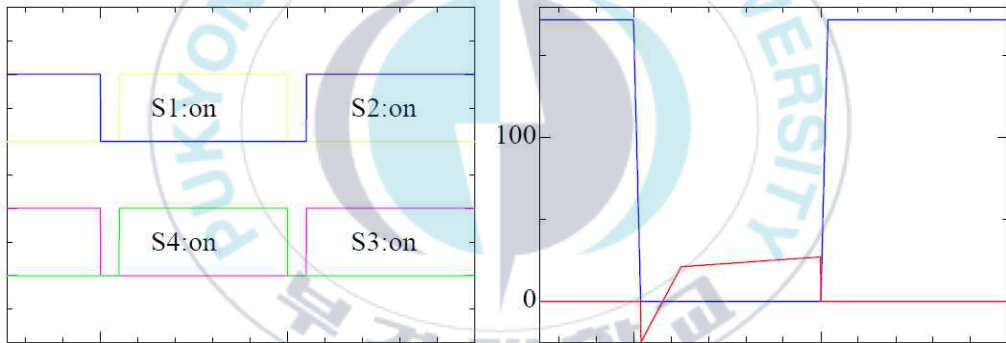
- (1) IGBT(파워 반도체 디바이스)는 이상적인 스위치로 한다.
  - ① 스위치의 턴-온 턴-오프 스위칭 과도 시간을 0로 한다.
  - ② 스위치의 기생 회로 매개 변수를 무시한다.
  - ③ 스위치 및 역병렬 다이오드의 역방향 누설 전류가 0의 차단 특성으로 한다.
  - ④ 스위치 및 역 병렬 다이오드의 전압 강하는 0로 한다.
  - ⑤ 스위치 단자의 스트레인 인덕터를 0로 한다.
- (2) 회로 배선 및 구현에 근거하는 기생 회로 파라미터는 없는 것으로 한다.
- (3) 직류 전원 전압  $E$ 는 전압의 리플과 내부 저항이 0인 이상 직류 전압으로 한다.
- (4) 커패시터는 등가 직렬 저항(ESR)과 등가 직렬 인덕턴스(ESL)를 0인 기생 회로 파라미터는 없는 것으로 한다.

그림 3.1에 나타낸 회로의 시뮬레이션 사양과 파라미터를 표 1에 나타내었다. 그림 3.3 ~ 그림 3.9는 각 위상차  $\phi=0[^\circ]$ ,  $\phi=36[^\circ]$ ,  $\phi=72[^\circ]$ ,  $\phi=90[^\circ]$ ,  $\phi=108[^\circ]$ ,  $\phi=144[^\circ]$ 일 때의 각 부의 시뮬레이션 동작 파형을 나타낸 것이다.

표 1 시뮬레이션에 사용된 주 회로 파라미터 상수

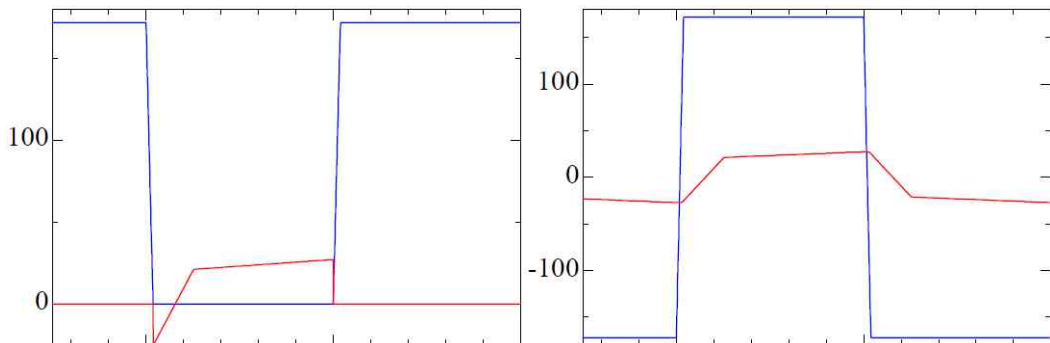
Table. 1 Circuit parameters used in Simulation

Item	Symbol	Value
Input Voltage	$E_{in}$	172V
Lossless snubber capacitance	C1-C4	5.4nF
Leakage inductance	L1	4uH
Magnetizing inductance	Lm	125uH
Trans turn	$N_p:N_s$	5 : 4
LPF inductance	Lf	90uH
LPF capacitance	Co	150uF
Output Resistance	Ro	3.3Ω



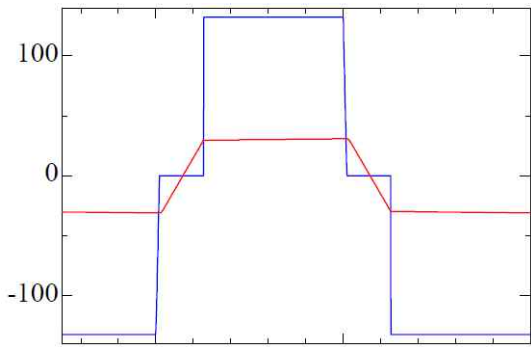
(a) 게이트 타이밍

(b) 스위치S1의 전압과 전류

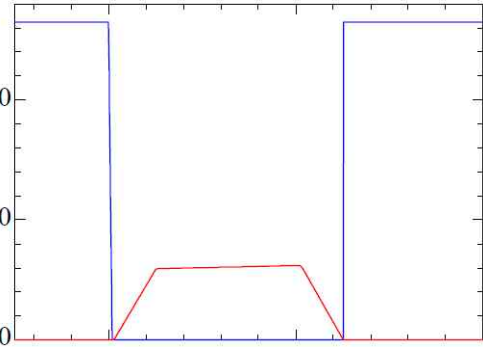


(c) 스위치S4의 전압과 전류

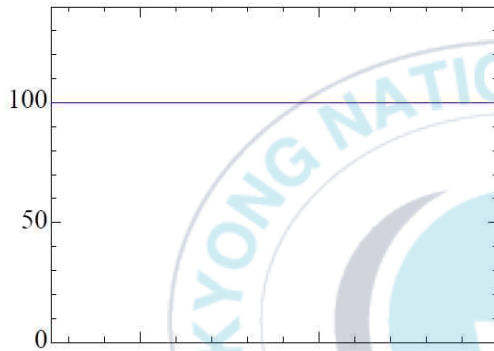
(d) 변압기 1차측의 전류와 전압



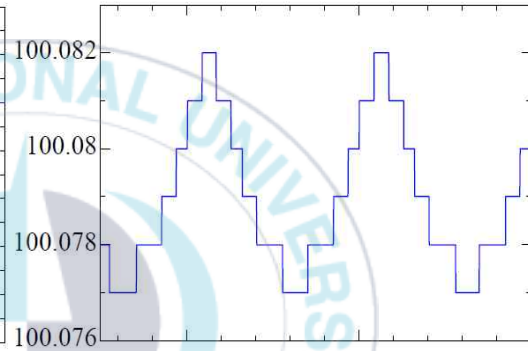
(e) 변압기 2차측의 전류와 전압



(f) 다이오드 D5의 전압과 전류



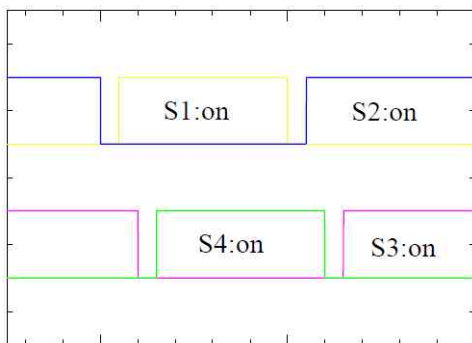
(g) 출력전압



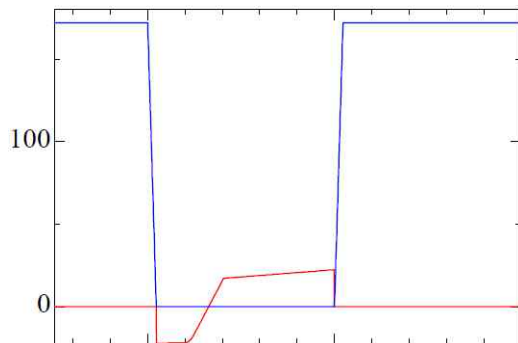
(h) 출력전압의 리플

그림 3.3 위상차  $\phi=0[^\circ]$ 일 때의 각 부의 동작 시뮬레이션 파형

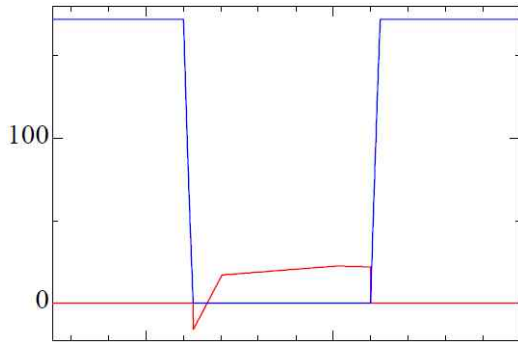
Fig. 3.3 Simulation operation of each part when the phase difference  $\phi=0[^\circ]$



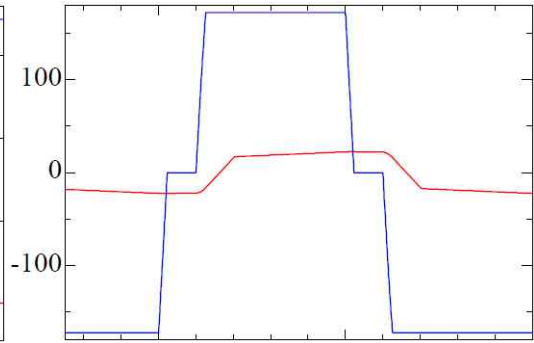
(a) 게이트 타이밍



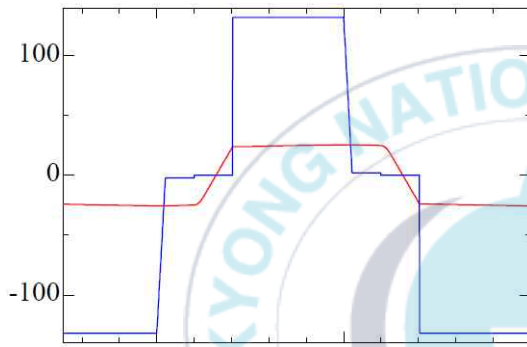
(b) 스위치 S1의 전압과 전류



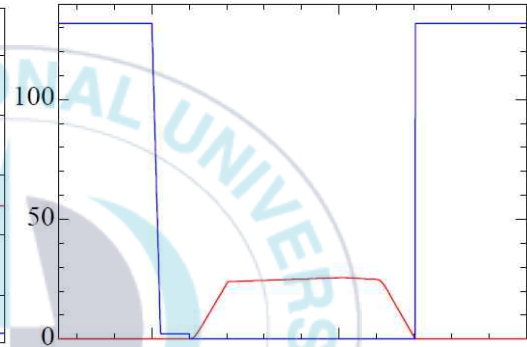
(c) 스위치 S4의 전압과 전류



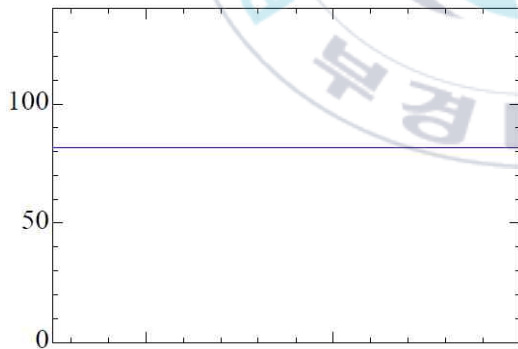
(d) 변압기 1차측의 전류와 전압



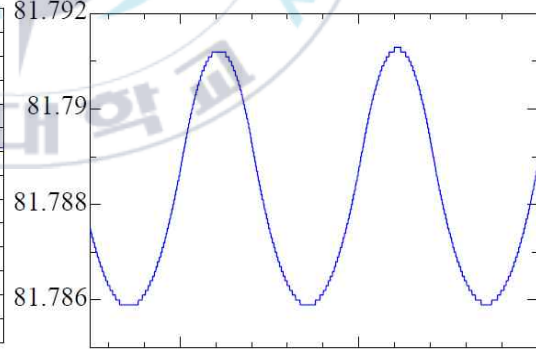
(e) 변압기 2차측의 전류와 전압



(f) 다이오드 D5의 전압과 전류



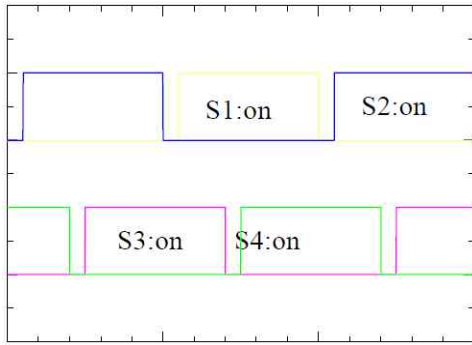
(g) 출력전압



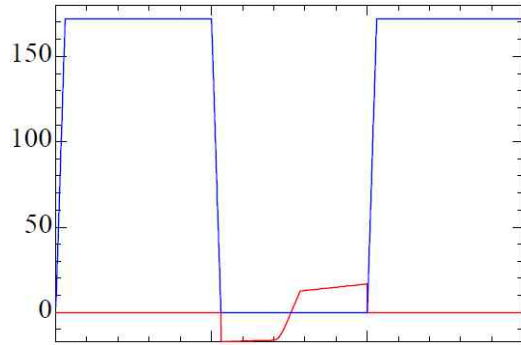
(h) 출력전압의 리플

그림 3.4 위상차  $\phi=36[^\circ]$ 일 때의 각 부의 동작 시뮬레이션 파형

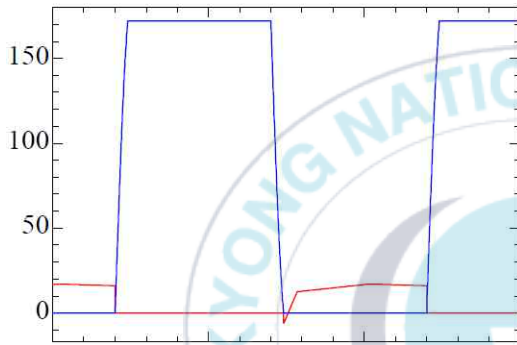
Fig. 3.4 Simulation operation of each part when the phase difference  $\phi=36[^\circ]$



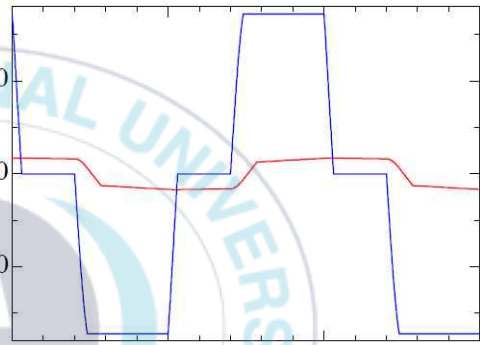
(a) 게이트 타이밍



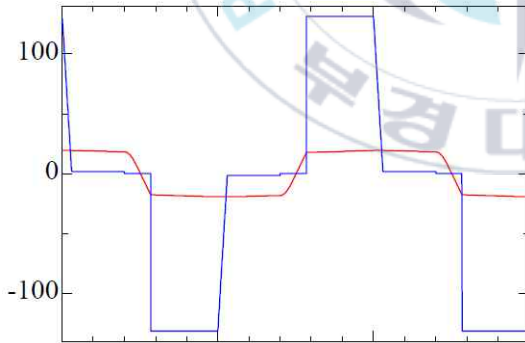
(b) 스위치S1의 전압과 전류



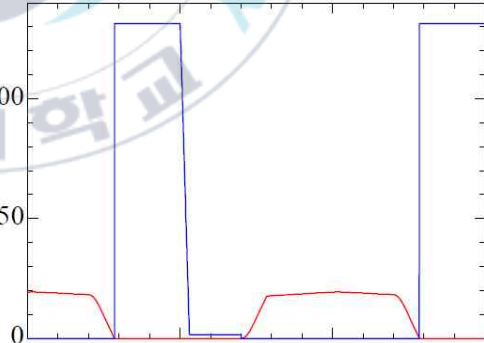
(c) 스위치S4의 전압과 전류



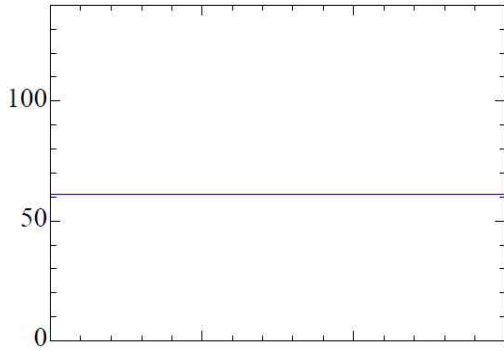
(d) 변압기 1차측의 전류와 전압



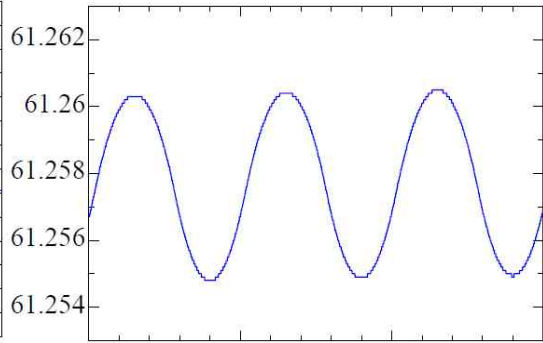
(e) 변압기 2차측의 전류와 전압



(f) 다이오드 D5의 전압과 전류



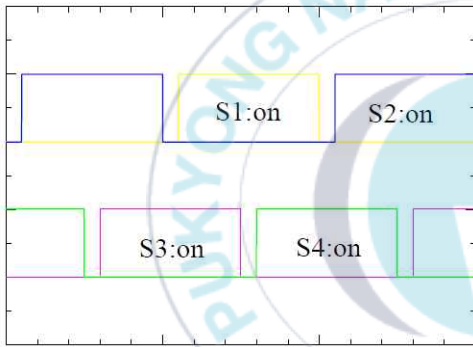
(g) 출력전압



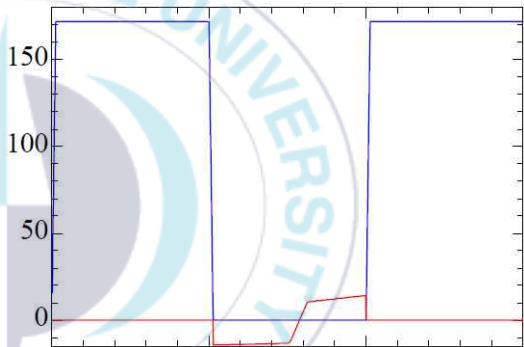
(h) 출력전압의 리플

그림 3.5 위상차  $\phi=72[^\circ]$ 일 때의 각 부의 동작 시뮬레이션 파형

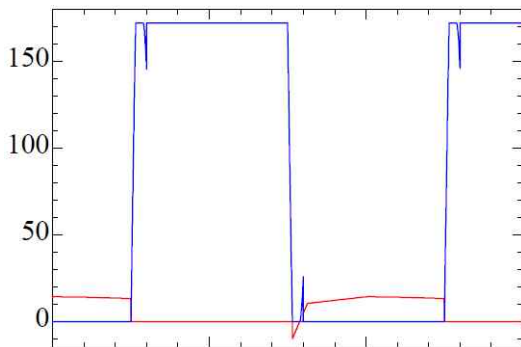
Fig. 3.5 Simulation operation of each part when the phase difference  $\phi=72[^\circ]$



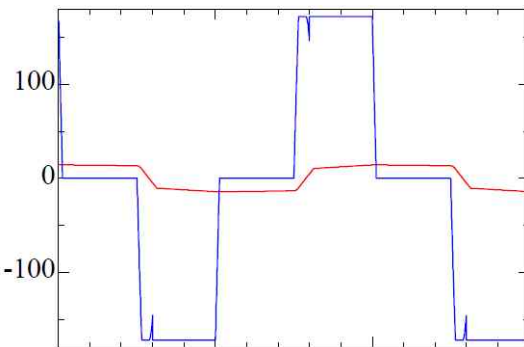
(a) 게이트 타이밍



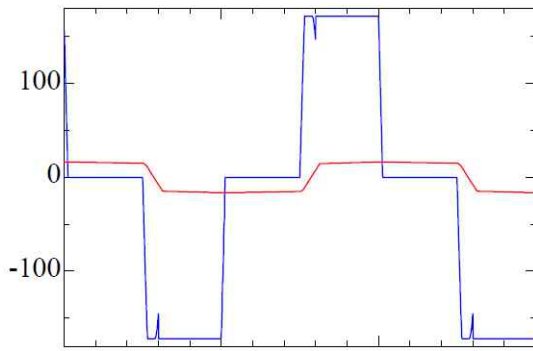
(b) 스위치S1의 전압과 전류



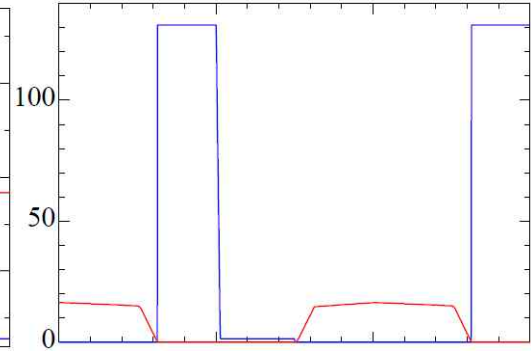
(c) 스위치S4의 전압과 전류



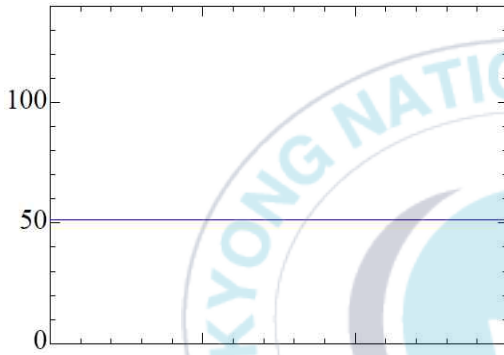
(d) 변압기 1차측의 전류와 전압



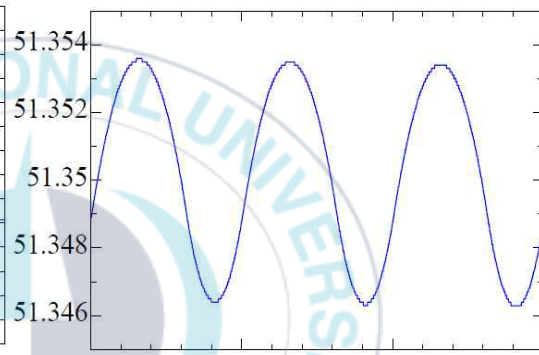
(e) 변압기 2차측의 전류와 전압



(f) 다이오드 D5의 전압과 전류



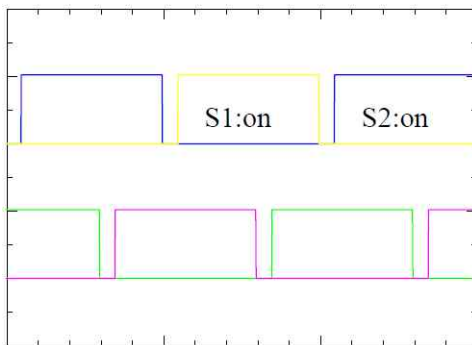
(g) 출력전압



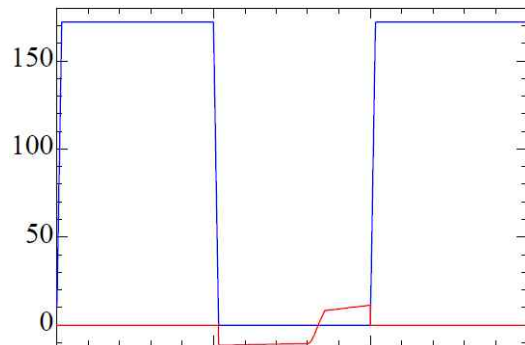
(h) 출력전압의 리플

그림 3.6 위상차  $\phi=90[^\circ]$ 일 때의 각 부의 동작 시뮬레이션 파형

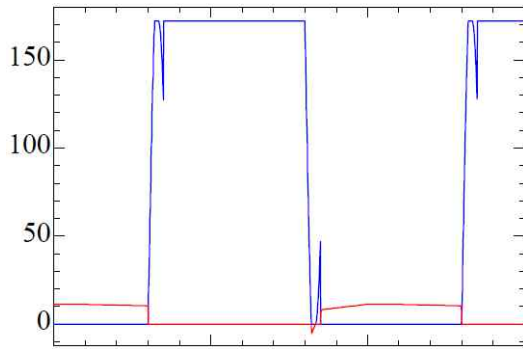
Fig. 3.6 Simulation operation of each part when the phase difference  $\phi=90[^\circ]$



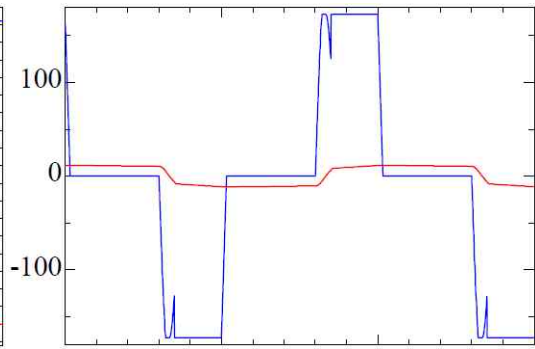
(a) 게이트 타이밍



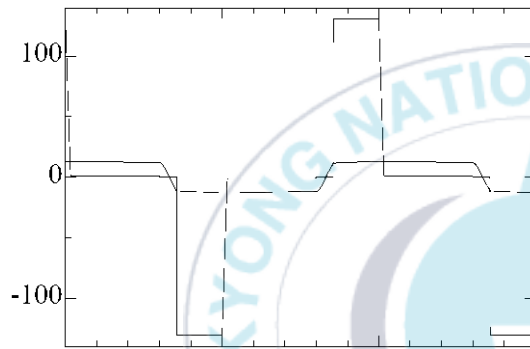
(b) 스위치 S1의 전압과 전류



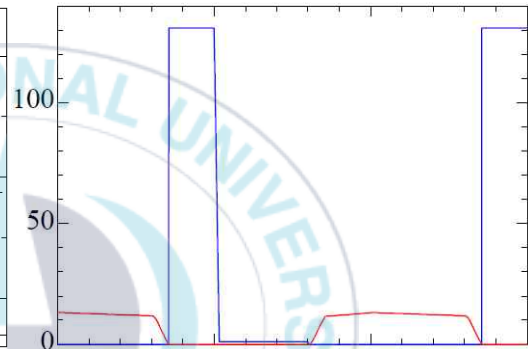
(c) 스위치 S4의 전압과 전류



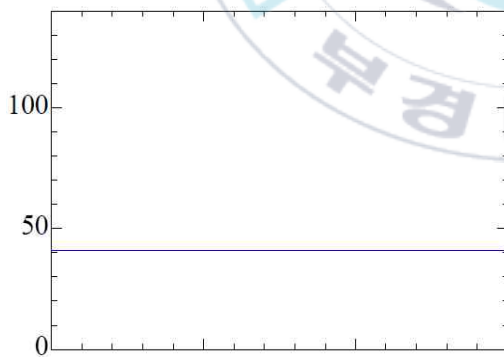
(d) 변압기 1차측의 전류와 전압



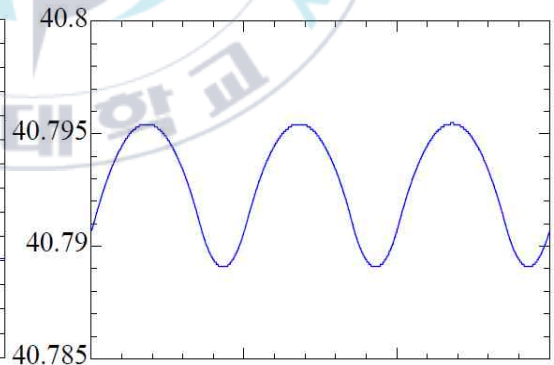
(e) 변압기 2차측의 전류와 전압



(f) 다이오드 D5의 전압과 전류



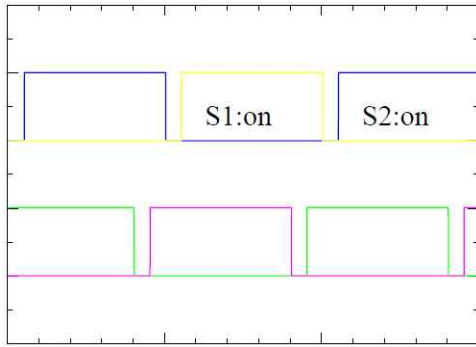
(g) 출력전압



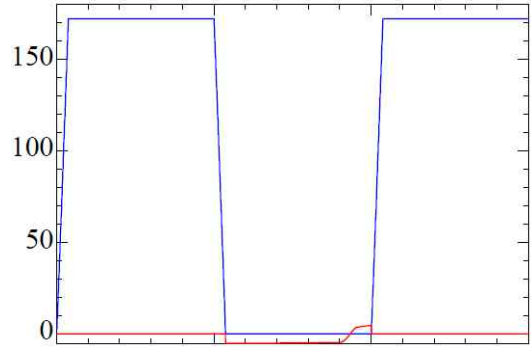
(h) 출력전압의 리플

그림 3.7 위상차  $\phi=108[^\circ]$ 일 때의 각 부의 동작 시뮬레이션 파형

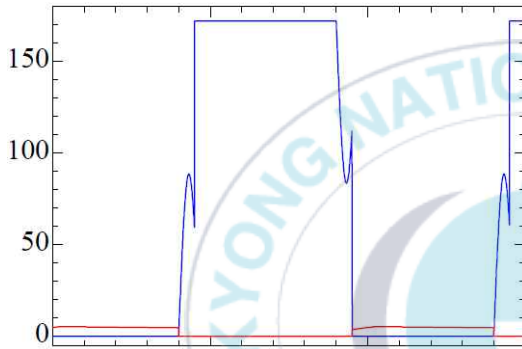
Fig. 3.7 Simulation operation of each part when the phase difference  $\phi=108[^\circ]$



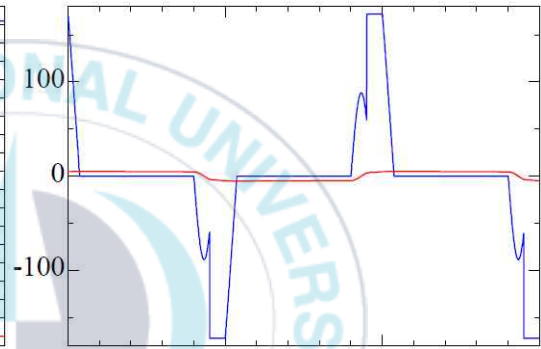
(a) 게이트 타이밍



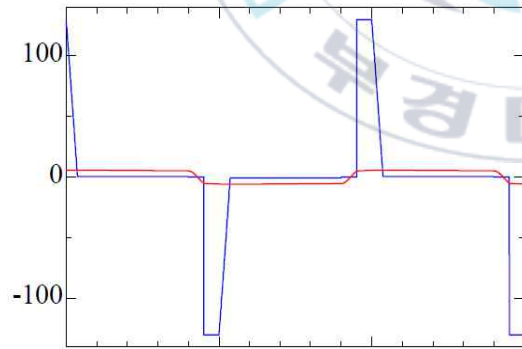
(b) 스위치 S1의 전압과 전류



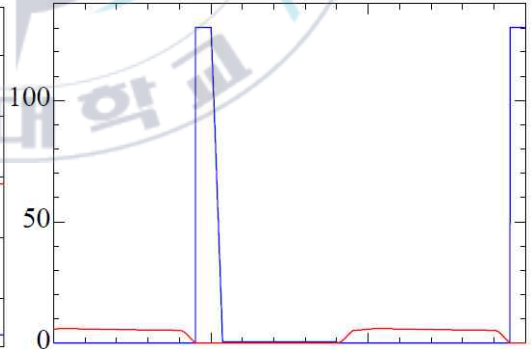
(c) 스위치 S4의 전압과 전류



(d) 변압기 1차측의 전류와 전압



(e) 변압기 2차측의 전류와 전압



(f) 다이오드 D5의 전압과 전류

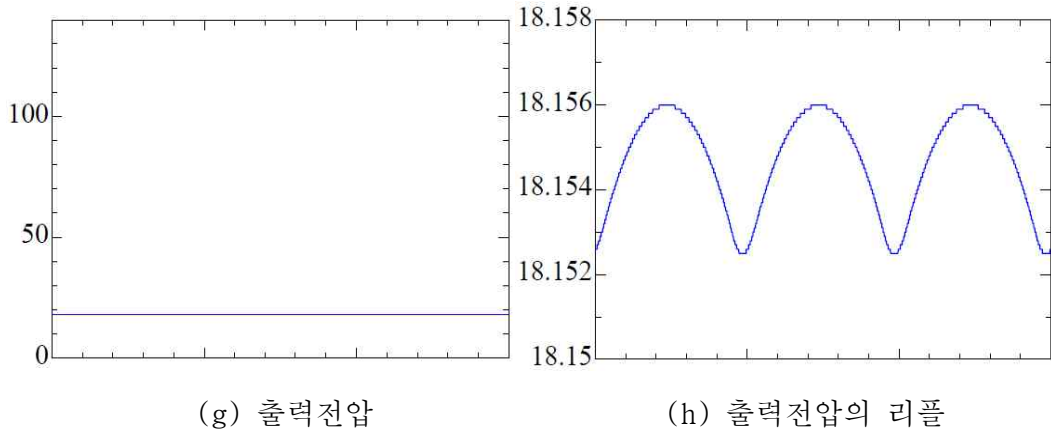


그림 3.8 위상차  $\phi=144[^\circ]$ 일 때의 각 부의 동작 시뮬레이션 파형

Fig. 3.8 Simulation operation of each part when the phase difference  $\phi=144[^\circ]$

그림 3.3 ~ 그림 3.8에서 알 수 있듯이 스위치의 턴-온시에는 기본적으로 ZVS & ZCS 소프트 스위칭 턴-온을 실현하고 있다. 하지만 소프트 스위칭 턴-온 할 수 없는 상태가 존재한다. 일반적으로 이것을 “단락 동작 모드 (Short Operating Mode)”라고 하는데 이 모드는 스위치와 병렬로 연결된 무손실 스너버 커패시터와 공진 초기 전류(본 논문에서는 Mode 1에서 Mode 2로 전환하기 직전의 전류)에 크게 영향을 받는다. 즉, 무손실 스너버 커패시터는 전압을 영전압에서 직류 전압 또는 직류 전원 전압에서 영전압에 충·방전하는 역할을 담당하고 있으며, 그 역할은 공진 초기 전류에 의존할 수 있다. 즉, 공진 초기 전류가 부족하여 무손실 스너버 커패시터의 충·방전을 할 수 없다. 또한, 그림 3.3(b)는  $\phi=0[^\circ]$ 일 때의 스위치S1의 전압과 전류 파형이지만, 턴-온시 전체 ZVS & ZCS 턴-온을 실현할 수 있다. 즉, 완전한 소프트 스위칭 동작을 한다. 그리고 위상차 $\phi$ 가  $90[^\circ]$ 이상일 때에는 스위치S4에 잔류 전압이 남아있는 상태에서 강제로 스위치를 턴-온하고 있기 때문에 하드 스위칭 상태가 된다.

그림 3.9는 시뮬레이션 결과에 의해 얻은 위상차에 대한 출력 전압 특성을

나타낸 것이다. 그림 3.9에서 알 수 있듯이 1차측 위상 시프트 DC-DC 컨버터는 출력 전압을 거의 선형적으로 제어할 수 있다.

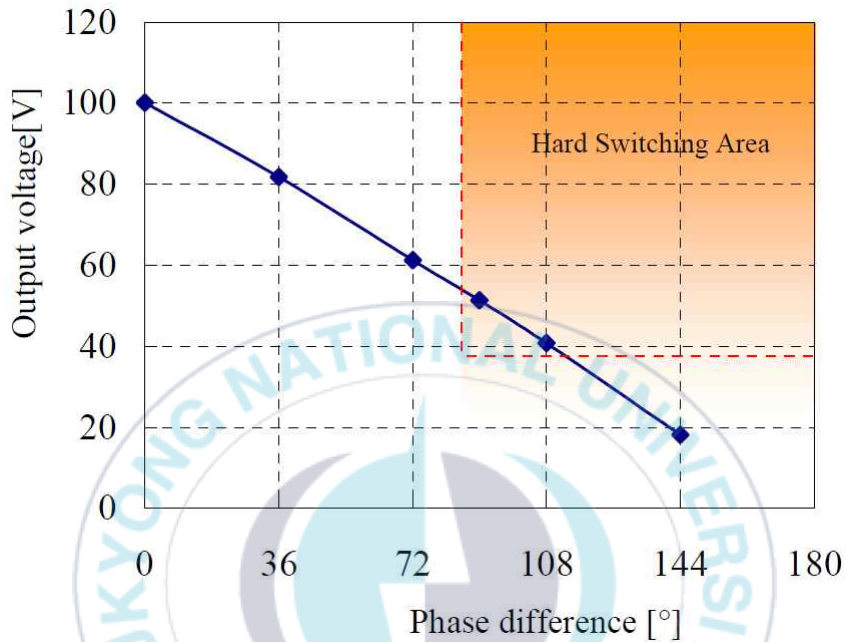


그림 3.9 위상차에 대한 출력 전압 제어 특성

Fig. 3.9 Output voltage control characteristics for phase difference

그림 3.10은 무손실 스너버 커패시터를 방전하는 데 필요한 공진 초기 전류가 얼마나 필요한지를 나타낸 것이다. Mode 1의 상태, 즉 스위치S1과 S4가 ON으로 되어있는 상태에서 Mode 2로 전환하기 직전의 전류값을 “공진 초기 전류(Resonance Initial Current)”라 한다.

그림 3.10에서 보듯이 공진 초기 전류는 위상차  $\phi$ 에 거의 비례하여 감소한다. 표 1의 회로 파라미터는 위상차  $\phi$ 가  $90[^\circ]$ 이상이 되면 스위치S3와 S4는 위에서 언급한 바와 같이 하드 스위칭 동작을 한다. 즉, 위상차  $90[^\circ]$ 의 공진 초기 전류가 본 논문에서의 인버터가 소프트 스위칭하는 데 필요한 한계의 전

류이기 때문에 “최소 공진 초기 전류(Minimum Resonance Initial Current)”고 정한다. 즉, 본 논문에서의 인버터의 최소 공진 초기 전류는 “ $i=15.7[A]$ ”이지만, 이 값은 회로 파라미터 값에 따라 당연히 변화한다.

그림 3.10 위상차 $\phi$ 와 공진초기전류의 관계

Fig. 3.10 Relation between phase difference  $\phi$  and initial resonance current

위상 시프트 ZVS-PWM 전력 제어에서는 그 특성상 위상차  $\phi$ 를 늘리면 자연스럽게 공진 초기 전류가 작아져 버리기 때문에 전압형 인버터는 ZVS 조건에서의 출력 전력 제어에 한계가 나타난다. 따라서, 더 넓은 전력 범위에서 영전압 소프트 스위칭이 실현 가능한 새로운 고주파 인버터가 필요하다.

일반적으로 DC-DC 컨버터나 인버터 등의 전력변환 시스템은 전력 제어 방법이 하나만 있다고는 할 수 없다. 고주파 인버터는 다양한 회로 중에서도 특히 전력 제어가 가능한 구동 방식이 많은 것이 특징의 하나가 되고 있다. 본 논문에서는 위상 시프트 PWM 제어 방식을 채용했지만 그 외에는 비대칭 PWM 제어 방식, 펄스 밀도 변조(PDM : Pulse Density Modulation) 제어 방식, 펄스 주파수 변조(PFM : Pulse Frequency Modulation) 제어 방식, 펄스

진폭 변조(PAM : Pulse Amplitude Modulation)제어 방식, 펄스 위상 변조 (PPM : Pulse Phase Modulation)제어 방식 등이 있으며 각각 특징이 있다.

비대칭 PWM 제어 방식은 주로 하프 브리지 인버터 회로와 액티브 클램프 인버터 회로 등 2석형 고주파 인버터 회로의 제어 방식으로 사용된다. 또한 PFM 제어 방식은 동작 주파수가 변화하기 때문에 입력측의 필터의 최적 파라미터 설계하기 어려워 두개를 동시에 작동을 시켰을 때 신음 간섭음이 발생하는 유도 가열에 전류 침투 깊이가 바뀌어 버리는 등의 단점이 현저하게 나타나기 때문에 특히 유도 가열 분야에 적합한 제어 방식은 아니다. 또한 PAM 제어 방식은 입력단의 전압을 가변하기 위해 초퍼와 DC-DC 컨버터 등이 필요하며, 전체 시스템이 대형화해 버리는 등의 결점이 있다.

### 3.3 실험에 사용된 회로정수 선정방법

회로의 파라미터는 종래 회로의 능력을 결정하는 중요한 요소이다. 또한, 그것뿐만 아니라 소프트 스위칭을 목적으로 하는 회로에서는 회로의 파라미터를 소프트 스위칭할 수 있는지 여부가 결정된다. 본 장에서는 회로의 파라미터를 결정하는 방법을 아래와 같이 서술하였다.

#### 3.3.1 변압기 파라미터의 결정 방법

회로 파라미터를 결정할 때, 먼저 결정하고자 하는 것은 변압기이다. 변압기의 파라미터 중에서 누설 인덕턴스는 변압기에 흐르는 전류의 상승을 결정하는 파라미터이다. 2차측 정류 다이오드는 ZCS로 턴-온하기 때문에 누설 인덕턴스가 너무 작 으면 전류 상승이 가파르고 하드 스위칭을 일으킨다. 이로 인해 누설 인덕턴스가 클수록 좋다. 한편, 누설 인덕턴스가 여자 인덕턴스에 대해 크게 보이는 것은 변압기의 전기결합도가 낮은 것을 의미하고, 2차측에 나타나는 전압이 낮아진다. 누설 인덕턴스를 크게 한다면 여자 인덕터도 크게

취해야 한다. 또한 이 두 가지를 크게 잡으면 물리적 크기가 증가하기 때문에 누설, 여자, 물리적 크기를 겸비한 변압기를 선택해야 한다. 본 논문에서는 전류 상승, 변압기의 물리적 크기를 고려하여 누설 인덕턴스는  $4[\mu\text{H}]$ , 여자 인덕턴스는  $125[\mu\text{H}]$ , 권수비는 5:4로 한 변압기를 사용하였다.

### 3.3.2 데드 타임과 무손실 스너버 커패시터 용량의 결정 방법

변압기 선정 다음으로 데드 타임(DT : Dead Time)과 무손실 스너버 커패시터의 용량을 결정해야 한다. 이러한 무손실 스너버 커패시터의 크기를 결정하려면 데드 타임의 결정이 필수적이다. 스위치 전압이 가장 느리게 상승하도록 하려면 무손실 스너버 커패시터와 누설 인덕터로부터 계산할 수 있는 공진 주기의 1/4이 단지 데드 타임이면 좋기 때문이다. 이것으로부터 누설 인덕터, 무손실 스너버 커패시터, 데드 타임은 3가지가 한 세트에 연결되어 있다.

데드 타임은 크게 취하면 스위치 전압이 천천히 상승하기 때문에 좋다고 할 수 있다. 그런데 데드 타임은 바꿔 말하면 파워를 공급할 수 없는 시간이다. 이 때문에, 너무 데드 타임을 길게 취하면 같은 입력 전압시에 출력할 수 있는 전력이 작아져 버린다. 데드 타임은 이 두 조건에 동시에 적용되는 값을 선택해야 한다. 본 논문에서 데드 타임은  $0.5[\mu\text{sec}]$ 로 결정했다. 왜 이 값을 선택했는가 하면, 종래 회로의 입력 DC 전원에 3상 200[V]를 3상 정류 다이오드로 평활한 DC 전압을  $200\sqrt{2} \cong 282.8[\text{V}]$ 를 가정해, 스위칭시의  $dv/dt$  허용 범위를  $600[\text{V}/\mu\text{sec}]$ 라고 생각하면, 데드 타임은  $0.5[\mu\text{sec}]$ 가 타당했기 때문이다.

다음으로 무손실 스너버 커패시터( $C1 \sim C4$ )는 데드 타임을  $0.5[\mu\text{sec}]$ 로 하면, 어느 크기를 선택하면 적당할까? 부분 공진의 공진 주파수로부터 계산하면, LC 공진의 1/4주기가 데드 타임과 같아지면 되므로, 이를 식으로 나타내면 식 (3.1)와 같다.

$$\frac{T}{4} = \frac{\pi\sqrt{LC}}{2} \quad (3.1)$$

본 논문에서는 인덕터 L이 4[μH]이기 때문에 커패시터 C가 25.3[nF]가 되어 1C=2C1이므로 C1에서 C4는 가까운 값의 12.5[nF]를 기본으로 한다.

### 3.3.3 출력 필터 파라미터 결정 방법의 결정 방법

출력 필터는 종래 회로 출력 부분에 대한 Lf, C0로 구성된 LPF(Low Pass Filter)를 나타낸다. DC-DC 컨버터의 경우 출력 필터는 DC 출력의 리플을 억제해야 한다. 그러므로 출력 리플은 L과 C의 값이 클수록 억제된다. 그러나 인덕터 L 및 커패시터 C의 값을 늘리면 필터가 물리적으로 커지므로 가능한 한 매개 변수를 늘리고 싶지 않습니다. LPF의 파라미터는 출력 리플과 물리적 크기의 트레이드 오프로 선택하는 것이 중요하다. 또한, 출력 필터는 종래 회로의 스위칭 주파수가 높을수록 L 값과 C값을 작게 할 수 있다. 이는 주파수가 높을수록 에너지 공급에서 다음 에너지 공급까지의 시간이 짧아지기 때문이다. 본 논문의 실험에서는 출력 리플의 관점에서 Lf=90[μH], C0=200[μF]로 선택하였다.

## 3.4 실험 장치의 설계

회로의 파라미터는 종래 회로의 능력을 결정하는 중요한 요소이다. 또한, 그것뿐만 아니라 소프트 스위칭을 목적으로 하는 회로에서는 회로의 파라미터를 소프트 스위칭할 수 있는지 여부가 결정된다. 본 장에서는 회로의 파라미터를 결정하는 방법을 아래와 같이 서술하였다.

### 3.4.1 회로 기관 설계

루프 내에 자속이 통과하면 회로가 인덕터가 된다. 이러한 배선의 기생 파라

미터는 스위칭 주파수가 높아지면 회로에 강하게 영향을 미친다. 이 영향은 인덕턴스 L과 C가 주파수 특성을 갖기 때문이다. 여기서, L와 C의 임피던스를 식으로 나타내면 다음과 같다.

$$Z_L = j\omega L \quad (3.2)$$

$$Z_C = \frac{1}{j\omega C} \quad (3.3)$$

배선의 인덕턴스, 나사에서의 접합 용량 등이 회로를 이상 동작시키지 않게 하는 원인이 된다. 그래서 본 논문에서는 100[kHz]라는 고주파 스위칭을 고려하여 실장 기판을 작성하였다. 이 절에서는 실장 기반 작성에 있어서 기생 인덕터가 회로에 미치는 영향을 알면, 보다 기생 인덕터의 영향이 작은 실장 기판을 만들 수 있다고 생각하고, 기생 인덕터가 회로에 미치는 영향에 대해 고찰하였다.

### 3.4.2 실장 기판과 노이즈에 관한 고찰

기생 인덕터에 의한 영향을 작게 하기 위해서  $j\omega L$ 의 L값을 줄였다. 회로를 한 번 감아 공심의 토로이드 코일(toroidal coil)이라고 가정하면 거기에 있는 기생의 인덕턴스를 식으로 나타내면 다음과 같다.

$$L_P = N^2 \times \frac{\mu S}{l} = \frac{\mu_0 S}{l} \quad (3.4)$$

여기서,  $\mu$  : 투자율,  $S$  : 면적,  $l$  : 길이,  $\mu_0$  : 진공의 투자율,  $N$  : 권수

이 방정식으로부터 기생 인덕터를 줄이려면 자속이 통과하는 면적을 줄이는 것이 중요하다는 것을 알 수 있다.

변압기의 2차측에 에너지를 공급할 때의 종래 회로는 그림 3.11과 같다. 그림 3.11에서 변압기 이하의 2차측을 큰 인덕턴스 L, 기생 인덕터를  $L_p$ 로서 등가적으로 생각해 본다.

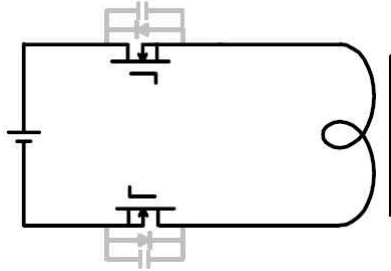


그림 3.11 전원 공급시 등가 회로

Fig. 3.11 Equivalent circuit at power supply

① 그림 3.12의 부분에 기생 인덕턴스가 있는 경우

$$L \gg L_p \quad (3.5)$$

그림 3.12인 경우에는 회로 동작에 큰 영향을 미치지 않습니다. 변압기의 누설 인덕턴스가 조금 크게 보이는 정도의 영향밖에 주지 않는다는 것을 알 수 있다. 이 경우, 스위칭 소자는 기생 인덕터에 의해 영향을 받기 어렵다.

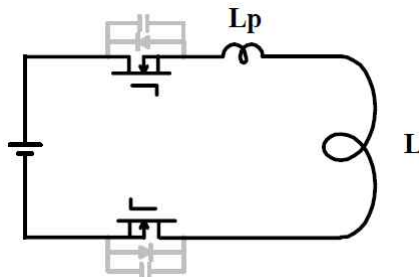


그림 3.12 기생 인덕터의 영향(1)

Fig. 3.12 Effect of parasitic inductor(1)

② 그림 3.13의 부분에 기생 인덕턴스가 있는 경우

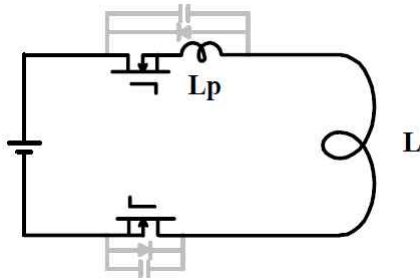


그림 3.13 기생 인덕터의 영향(2)

Fig. 3.13 Effect of parasitic inductor(2)

그림 3.13인 경우에는 파워 공급시에는 등가회로가 그림 3.12일 때와 같아져 영향은 적다. 그러나 스위칭시 기생 인덕터는 스위칭 소자의 전압 및 전류에 영향을 미친다. 이러한 영향을 알아보기 위해서 먼저 스위칭 소자의 게이트가 꺼지더라도 스위칭 소자는 잠시 동안 전류를 흐르게 한다고 가정하고, MOSFET에 흐르는 전류를  $i_p$ , 무손실 스너버 커패시터에 흐르는 전류를  $i_c$ 로 하면 다음과 같다.

$$E = L \times \frac{d(i_c + i_p)}{dt} + \frac{1}{C} \int i_c dt \quad (3.6)$$

$$\frac{1}{C} \int i_c dt = L_p \times \frac{di_p}{dt} \quad (3.7)$$

식 (3.6)과 식 (3.7)으로부터 C에 걸리는 전압, 스위칭 소자에 흐르는 전류를 구하면 다음과 같다.

$$E = L \frac{di_c}{dt} + \frac{1}{C} \left( \frac{L_p + L}{L_p} \right) \int i_c dt \quad (3.8)$$

여기에서,  $i_c$ 에 대해 정리하면 식 (3.9)와 같다.

$$i_c = \frac{dq_c}{dt} \quad (3.9)$$

식 (3.8)과 식 (3.9)를 변형하여 2차 미분방정식으로 정리하면 식 (3.10)과 같다.

$$E = L \frac{d^2 q_c}{dt^2} + \frac{q_c}{C} \left( \frac{L_p + L}{L_p} \right) \quad (3.10)$$

식 (3.10)을  $q_c$ 에 대해 풀어서 정상해와 과도해를 구해서 정리하면 식 (3.11)과 식 (3.12)이다.

㉠ 정상해

$$q_{cs} = CE \frac{L_p}{L + L_p} \quad (3.11)$$

㉡ 과도해

식 (3.10)에서  $E = 0$ 으로 양변을  $L$ 로 나누면

$$0 = \frac{d^2 q_{cf}}{dt^2} + q_{cf} \left( \frac{1}{LC} + \frac{1}{L_p C} \right) \quad (3.12)$$

식 (3.12)를 특성 방정식으로 나타내면 식 (4.13)과 같다.

$$0 = s^2 + \left( \frac{1}{LC} + \frac{1}{L_p C} \right) \quad (3.13)$$

식 (3.13)의 해를 구하면 식 (3.14)와 같다.

$$s = \pm j \sqrt{\left( \frac{1}{LC} + \frac{1}{L_p C} \right)} \quad (3.14)$$

$$q_{cf} = Ae^{j\omega t} + Be^{-j\omega t} \quad (3.15)$$

여기서,  $\omega = \sqrt{\left( \frac{1}{LC} + \frac{1}{L_p C} \right)}$ 이다.

식 (3.15)을 변형하여 정리하면 다음과 같다.

$$q_{cf} = (A+B)\cos\omega t + j(A-B)\sin\omega t \quad (3.16)$$

$$q_c = q_{cs} + q_{cf} \quad (3.17)$$

$$q_c = CE \frac{L_p}{L+L_p} + (A+B)\cos\omega t + j(A-B)\sin\omega t \quad (3.18)$$

위 식에서 각 초기값으로부터 A, B를 나타내면 다음과 같다.

$$q_c(0) = CE \frac{L_p}{L+L_p} + (A+B) = 0 \quad (3.19)$$

식 (3.20)를 정리하여  $(A+B)$ 로 나타내면 식 (3.20)과 같다.

$$(A+B) = -CE \frac{L_p}{L+L_p} \quad (3.20)$$

또한, 스위치 S1이 턴-오프되는 순간 C의 전류  $i_c$ 는 식 (3.21)와 같다.

$$i_c = \frac{dq_c}{dt} = \omega(A+B)\sin\omega t + j\omega(A-B)\cos\omega t \quad (3.21)$$

여기서, 스위치 S1이 턴-오프되는 순간 C의 전류  $i_c$ 는 0이므로

$$i_c(0) = j\omega(A-B) = 0 \quad (3.22)$$

따라서,  $(A-B)=0$ 이 되며,  $q_c$ 를 다시 정리하면 식 (3.23)과 같다.

$$q_c = CE\frac{L_p}{L+L_p} - CE\frac{L_p}{L+L_p}\cos\left(\sqrt{\frac{1}{LC} + \frac{1}{L_p C}}t\right) \quad (3.23)$$

여기에서,  $v_c = \frac{q_c}{C}$ 이다. 따라서 C의 전압  $v_c$ 은 식 (3.24)와 같다.

$$v_c = E - E\cos\left(\sqrt{\frac{1}{LC} + \frac{1}{L_p C}}t\right) \quad (3.24)$$

식 (3.24)를 이해하기 쉽도록 변형하면 식 (3.25)와 같다.

$$v_c = E - E\cos\left(\sqrt{\frac{1}{LC} + \sqrt{B}}t\right) \quad (3.25)$$

그리고 B를 분해하여 나타내면 식 (3.26), 식 (3.27)과 같다.

$$B = \frac{2}{LC} + \frac{1}{L_p C} - \frac{2}{LC}\sqrt{\frac{1}{L_p C}} \quad (3.26)$$

$$\cos(\sqrt{A} + \sqrt{B})t = \cos\sqrt{A}t \times \cos\sqrt{B}t - \sin\sqrt{A}t \times \sin\sqrt{B}t \quad (3.27)$$

이를 정리하여 C의 전압 $v_c$ 를 나타내면 식 (3.28)와 같다.

$$v_c = E - E \left( \cos \sqrt{\frac{1}{LC}} t \times \cos \sqrt{B} t - \sin \sqrt{\frac{1}{LC}} t \times \sin \sqrt{B} t \right) \quad (3.28)$$

여기서, 기생분을 생각하지 않는 이상상태일 때 전압 $v_c$ 과 스위칭 소자에 흐르는 전류 $i_c$ 은 다음과 같다.

$$v_c = E - E \cos \sqrt{\frac{1}{LC}} t \quad (3.29)$$

$$i_c = \frac{dq_c}{dt} = CE \left( \sqrt{\frac{1}{LC} + \frac{1}{L_p C}} \right) \sin \left( \sqrt{\frac{1}{LC} + \frac{1}{L_p C}} t \right) \quad (3.30)$$

스위칭시에 L로 흐르고 있던 전류 $i_p$ 의 초기값을  $I_0$ 라고 가정하면 다음과 같다.

$$i_p = I_0 - CE \left( \sqrt{\frac{1}{LC} + \frac{1}{L_p C}} \right) \sin \left( \sqrt{\frac{1}{LC} + \frac{1}{L_p C}} t \right) \quad (3.31)$$

이상적으로 스위칭 소자에 흐르는 전류는 스위칭시 순간 0되며, 전류가 스위칭 소자에 계속 흐르면 스위칭 손실의 원인이 된다는 것을 알 수 있다.

### ③ 그림 3.14의 부분에 기생 인덕턴스가 있는 경우

그림 3.14에서와 같이 스위치 부분과 무손실 스너버 커패시터 부분에 기생 인덕터가 있는 경우에도 전원 공급시 기생 인덕터의 영향은 적다. 그러나 그림 3.13과 마찬가지로 스위칭시에는 기생 인덕터가 스위칭 소자의 전압과 전류에 영향을 준다. 이 경우에 회로의 미분 방정식을 세우면 식 (3.32)와 같다.

$$E = L_{p_2} \frac{di_1}{dt} + \frac{1}{C} \int i_1 dt + L \frac{di}{dt} \quad (3.32)$$

$$L_{p_2} \frac{di_1}{dt} + \frac{1}{C} \int i_1 dt = L_{p_1} \frac{d(i - i_1)}{dt} \quad (3.33)$$

여기서,  $i_1$ 는 무손실 스너버 캐패시터에 흐르는 전류이며,  $i - i_1$ 는 MOSFET에 흐르는 전류이다.

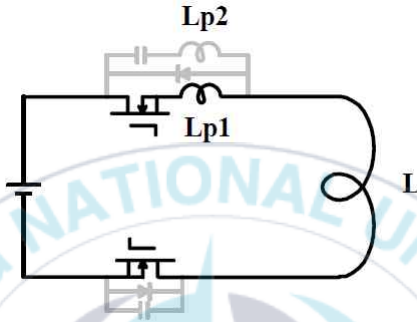


그림 3.14 기생 인덕터의 영향(3)

Fig. 3.14 Effect of parasitic inductor(3)

식 (3.32)와 식 (3.33)을 변형하여 하나의 공식으로 결합하면 식 (3.34)와 같다.

$$E = \left( L + L \frac{L_{P_2}}{L_{P_1}} + L_{P_2} \right) \frac{di_1}{dt} + \frac{1}{C} \left( \frac{1}{L_{P_1}} + 1 \right) \int i_1 dt \quad (3.34)$$

상기 3가지 조건으로부터 스위칭 소자 주위에 기생 인덕턴스가 존재하는 것은 회로에 바람직하지 않다는 것을 알 수 있다.

### 3.4.3 실장 기판 설계

가능한 한 스위칭 소자 주위에 기생 인덕턴스가 영향을 미치지 않는 회로를

짜기 위해서는 자속이 통과하는 면적과 전체 회로의 크기를 줄이면서 스위칭 소자 주위의 기생 인덕턴스를 줄이는 것이 중요합니다. 스위칭 소자가 그림 3.15(a)와 같이 배열 될 때, 스위칭 소자 주위의 기생 인덕턴스는 그림 3.15(a)의 착색부의 면적에 집중된다. 따라서, 우선 이 면적을 작게 하면 그림 3.15(b)와 같이 설계하면 된다. 그러나, 이것은 스위칭 소자의 물리적 크기에 따라 항상 회로가 면적을 갖게 한다. 따라서 그림 3.15(c)와 같이 변경 설계했다. 그림 3.15(c)는 변압기의 배선을 취하면 회로의 면적이 거의 없다. 즉, 그림 3.15(c)는 변압기의 배선과 무손실 스너버 커패시터의 배선이 면적을 가지지 않도록 하면 스위칭 소자 주위의 기생 인덕턴스가 거의 없는 회로라고 할 수 있다. 본 논문에서는 이러한 사항을 고려하여 실장 기판을 그림 3.16과 같이 설계했다.

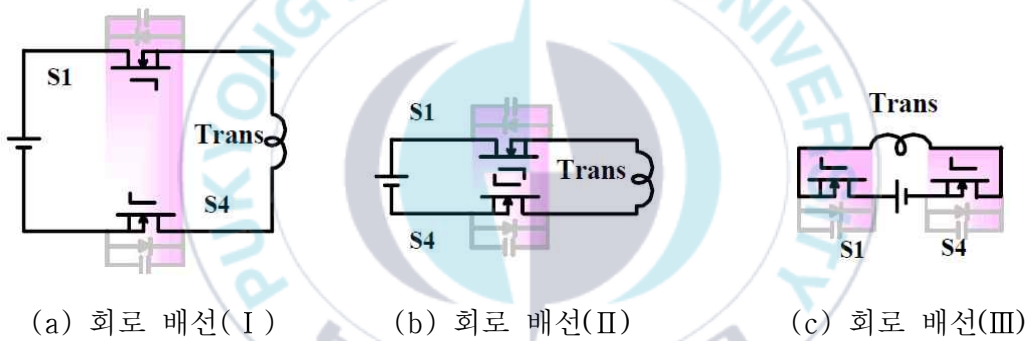


그림 3.15 회로 배선도

Fig. 3.15 Circuit Wiring Diagram

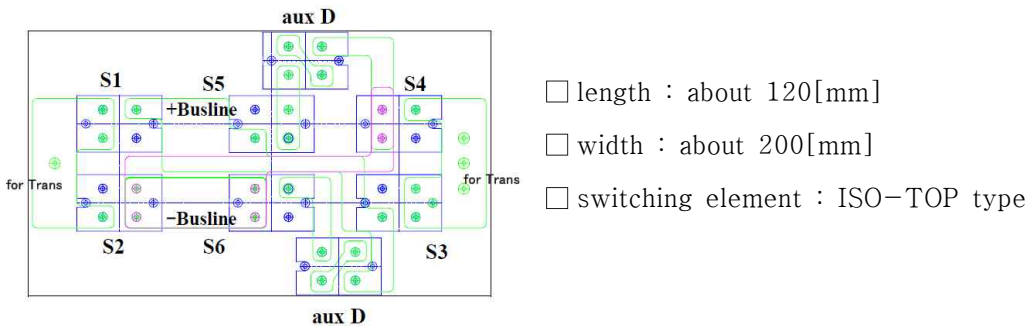


그림 3.16 실험에 사용한 실장 기판도

Fig. 3.16 Mounting board used in the experiment

### 3.5 실험결과 및 고찰

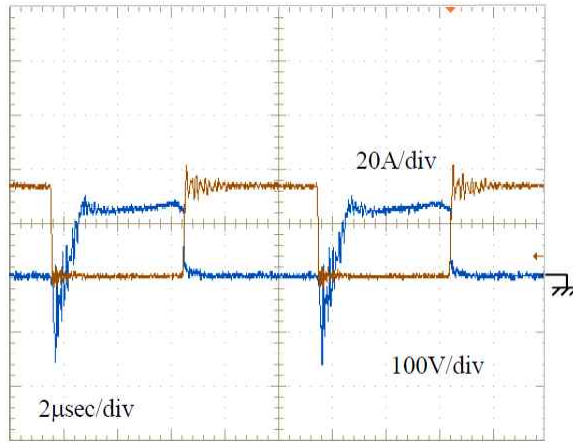
표 2는 일반적인 1차측 위상 시프트 PWM DC-DC 컨버터의 실험에 사용된 각 회로 소자의 파라미터와 설계 사양을 나타낸 것이며, 2차측 정류 다이오드에는 각각 14.1[nF], 50[Ω]의 RC 스너버를 추가하여 실험하였다.

표 2 실험에 사용된 회로정수

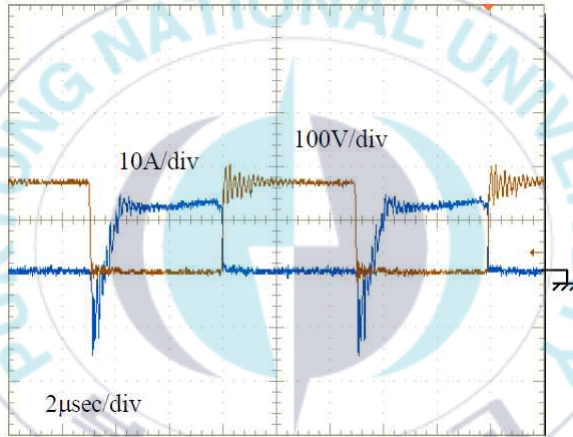
Table. 2 Circuit constants used in the experiment

Item	Symbol	Value
Switching Frequency	f	100[kHz]
Input Voltage	Ein	172[V]
Lossless snubber capacitance	C1-C4	15[ nF]
Leakage inductance	Ll	4[uH]
Magnetizing inductance	Lm	125[uH]
Trans turn	Np:Ns	5 : 4
LPF inductance	Lf	90[uH]
LPF capacitance	C0	200[uF]
Output Resistance	R0	3.3[Ω]

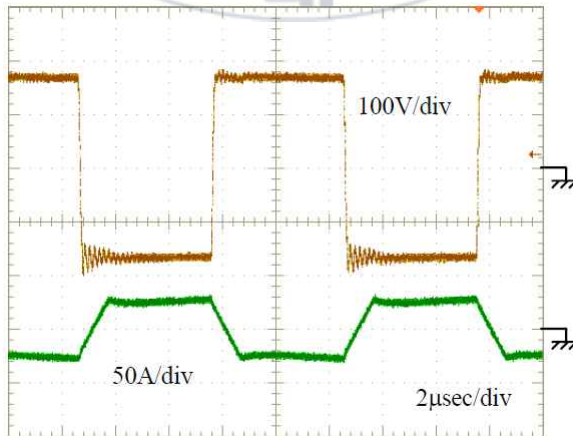
그림 3.17 ~ 그림 3.22는 각 위상차  $\phi=0[^\circ]$ ,  $\phi=36[^\circ]$ ,  $\phi=72[^\circ]$ ,  $\phi=90[^\circ]$ ,  $\phi=108[^\circ]$ ,  $\phi=144[^\circ]$ 일 때의 각 부의 실험 동작 파형을 나타낸 것이다. 그림 3.17 ~ 그림 3.22에서 알 수 있듯이 실험 결과는 시뮬레이션 결과와 별로 변하지 않고, 위상차가 작은 고출력 전력시에는 소프트 스위칭 동작을 실시하지만, 저출력 전력시에는 하드 스위칭 동작을 하고 있는 것을 알 수 있다. 또한, 하드 스위칭 상태에 빠지면 스위치 전압 파형이 진동을 일으킨다. 진동 전압 피크는 위상차가 클수록 높아지고, 소자 내압이 높은 소자가 필요하다.



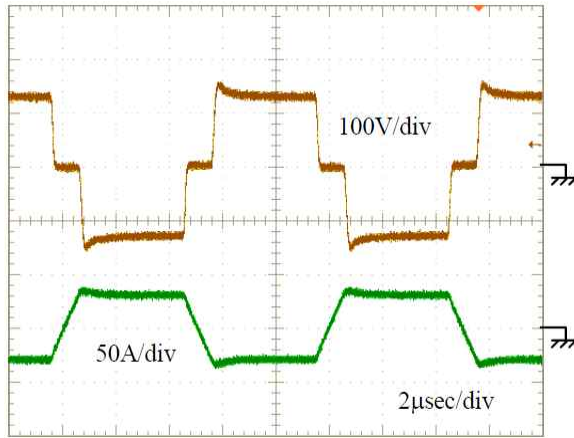
(a) 주 스위치 S1의 전압과 전류 파형



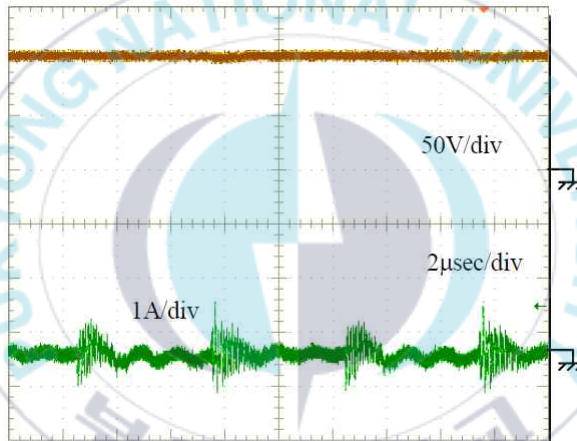
(b) 주 스위치 S4의 전압과 전류 파형



(c) 변압기 1차측의 전압과 전류 파형



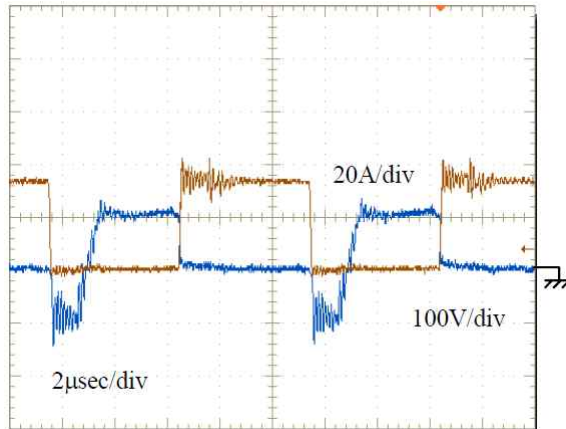
(d) 변압기 2차측의 전압과 전류 파형



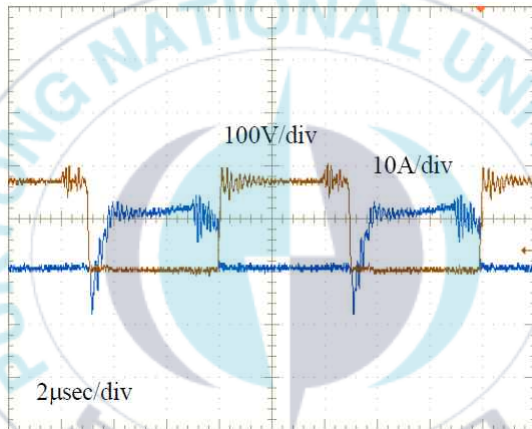
(e) 출력 저항의 전압과 전류 리플

그림 3.17 위상차  $\phi=0[^\circ]$ 일 때의 각부 전압과 전류 실험파형

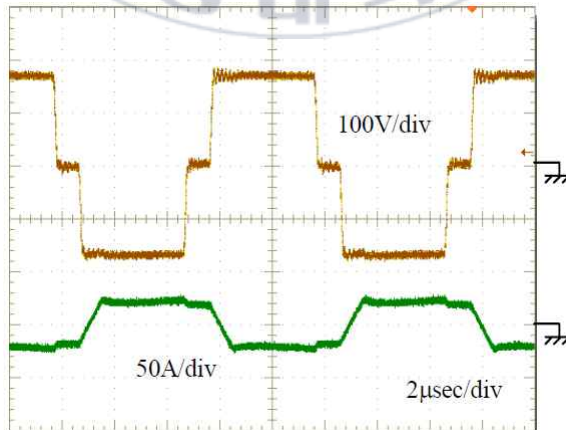
Fig. 3.17 The each part voltage and current experimental waveform when phase difference is  $\phi=0[^\circ]$



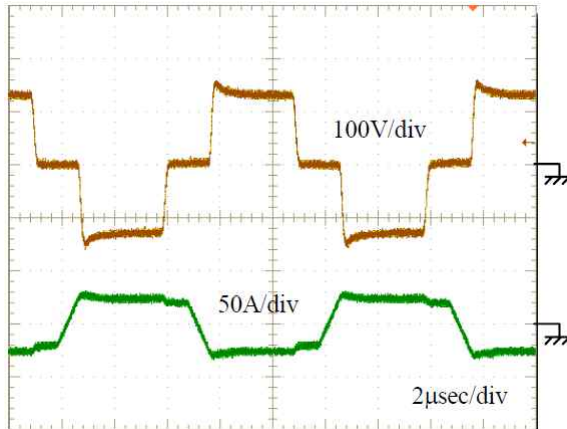
(a) 주 스위치 S1의 전압과 전류 파형



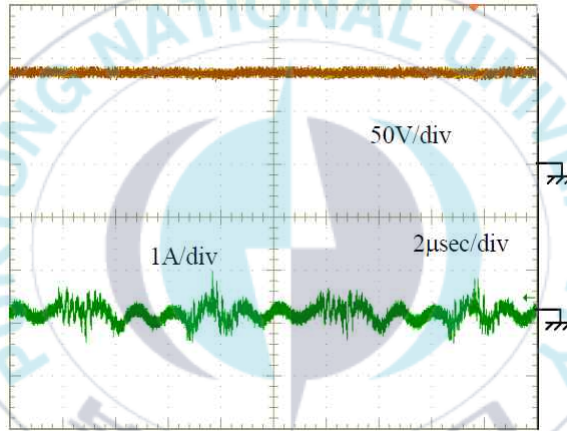
(b) 주 스위치 S4의 전압과 전류 파형



(c) 변압기 1차측의 전압과 전류 파형



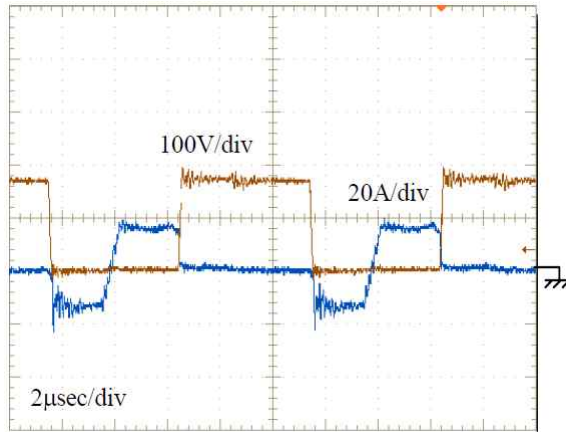
(d) 변압기 2차측의 전압과 전류 파형



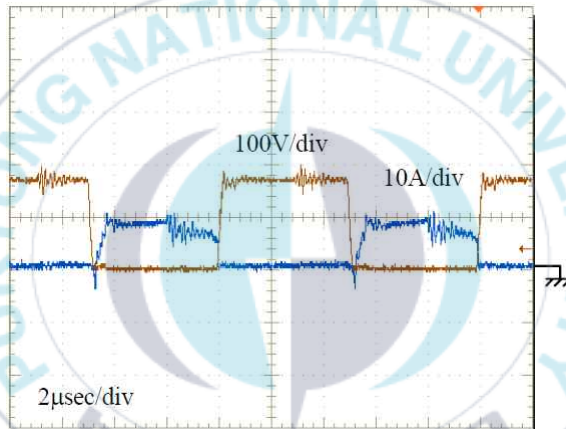
(e) 출력 저항의 전압과 전류 리플

그림 3.18 위상차  $\phi=36[^\circ]$ 일 때의 각부 전압과 전류 실험파형

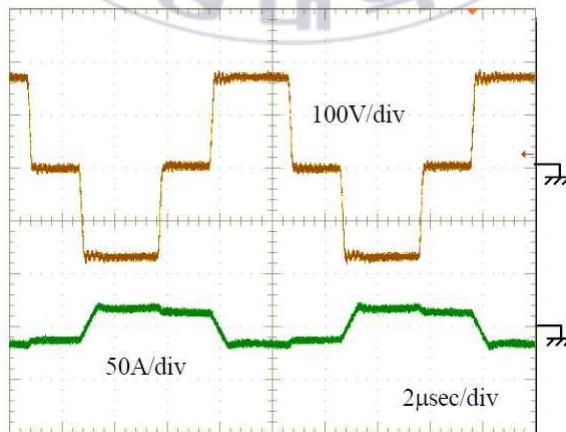
Fig. 3.18 The each part voltage and current experimental waveform when phase difference is  $\phi=36[^\circ]$



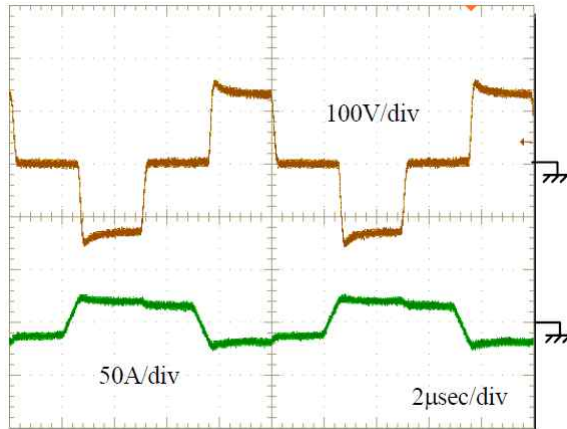
(a) 주 스위치 S1의 전압과 전류 파형



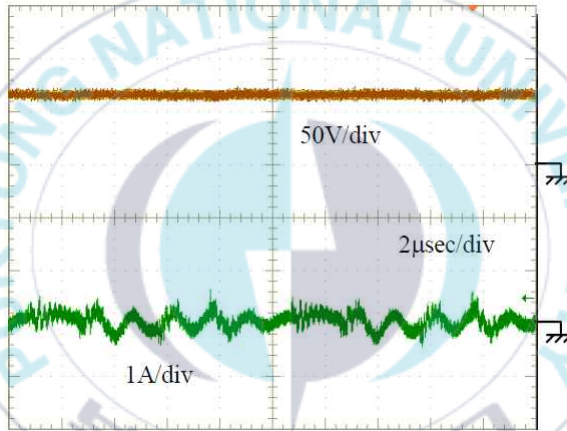
(b) 주 스위치 S4의 전압과 전류 파형



(c) 변압기 1차측의 전압과 전류 파형



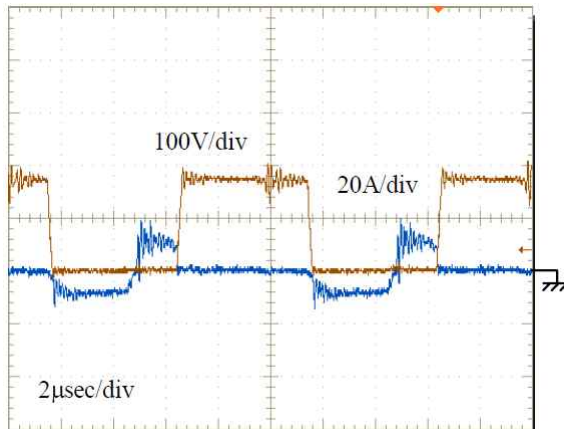
(d) 변압기 2차측의 전압과 전류 파형



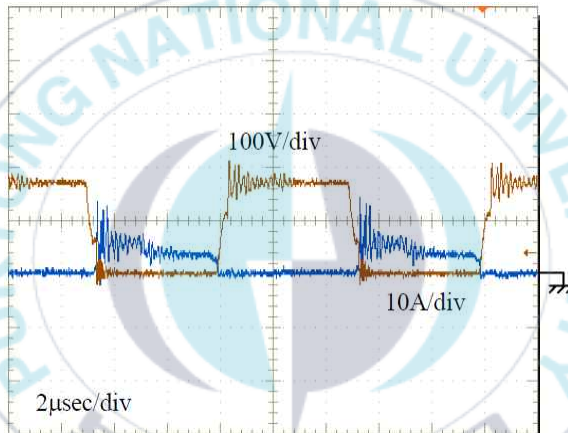
(e) 출력 저항의 전압과 전류 리플

그림 3.19 위상차  $\phi=72[^\circ]$  일 때의 각부 전압과 전류 실험파형

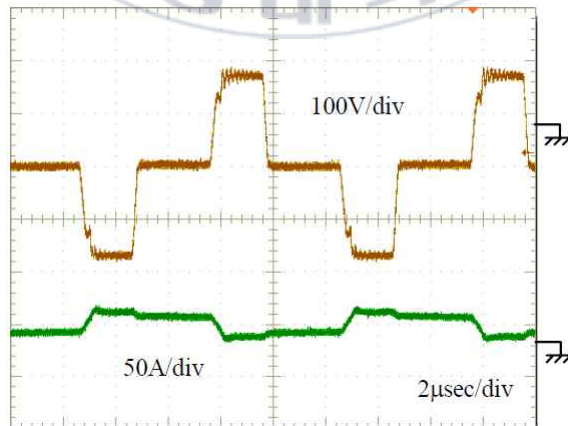
Fig. 3.19 The each part voltage and current experimental waveform when phase difference is  $\phi=72[^\circ]$



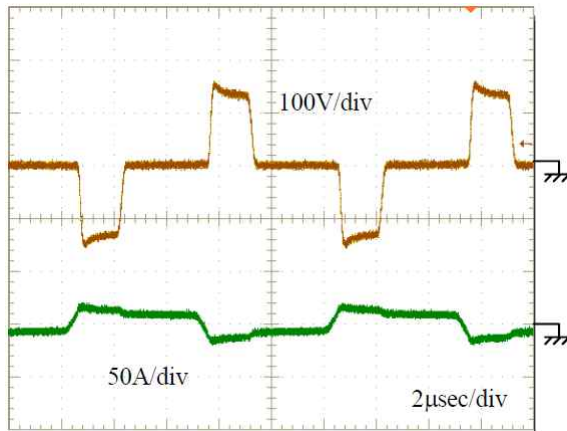
(a) 주 스위치 S1의 전압과 전류 파형



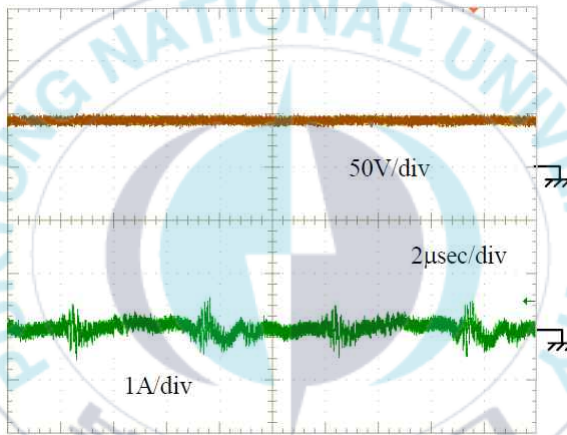
(b) 주 스위치 S4의 전압과 전류 파형



(c) 변압기 1차측의 전압과 전류 파형



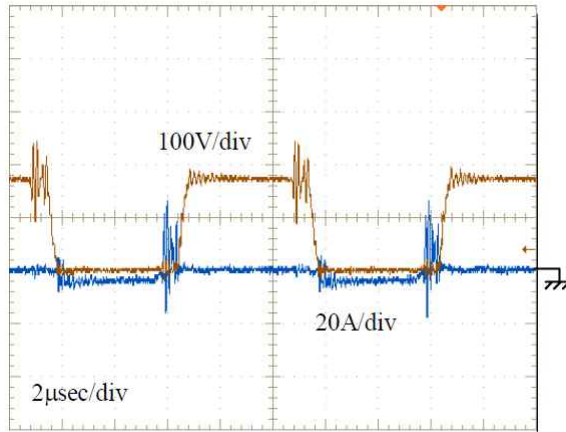
(d) 변압기 2차측의 전압과 전류 파형



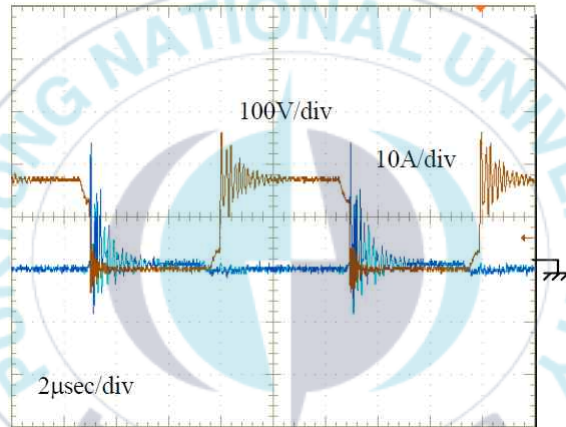
(e) 출력 저항의 전압과 전류 리플

그림 3.20 위상차  $\phi=108[^\circ]$  일 때의 각부 전압과 전류 실험파형

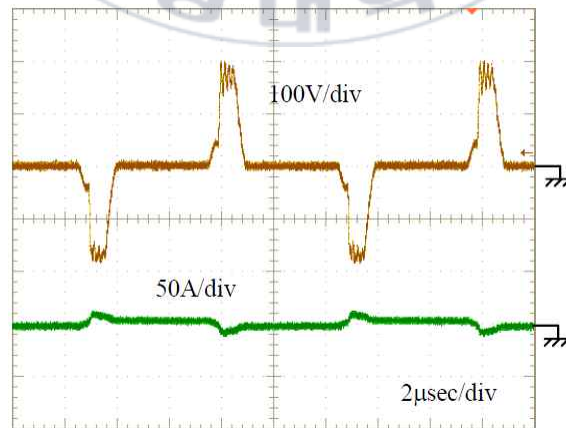
Fig. 3.20 The each part voltage and current experimental waveform when phase difference is  $\phi=108[^\circ]$



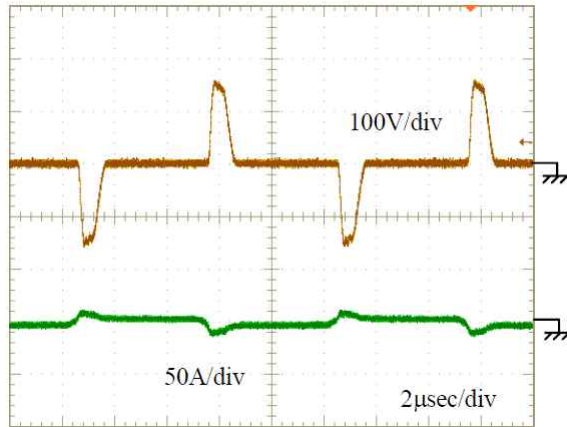
(a) 주 스위치 S1의 전압과 전류 파형



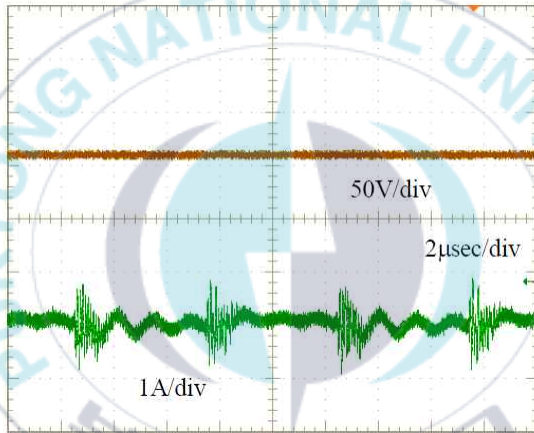
(b) 주 스위치 S4의 전압과 전류 파형



(c) 변압기 1차측의 전압과 전류 파형



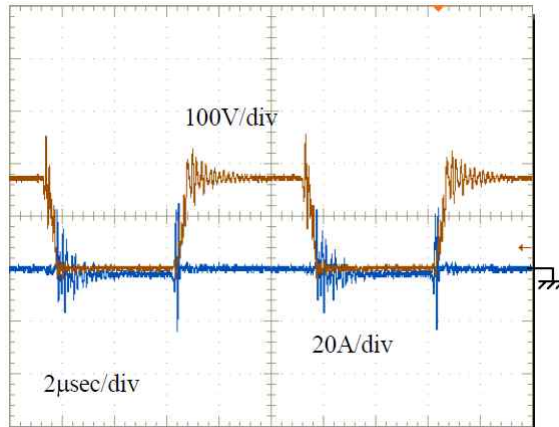
(d) 변압기 2차측의 전압과 전류 파형



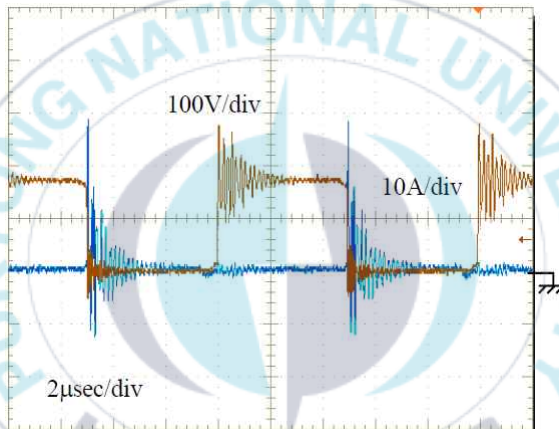
(e) 출력 저항의 전압과 전류 리플

그림 3.21 위상차  $\phi=144[^\circ]$ 일 때의 각부 전압과 전류 실험파형

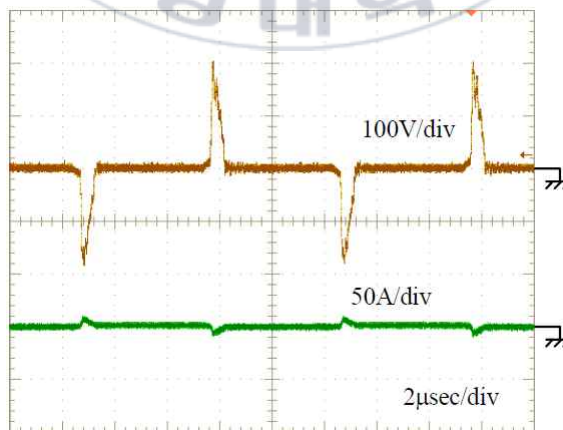
Fig. 3.21 The each part voltage and current experimental waveform when phase difference is  $\phi=144[^\circ]$



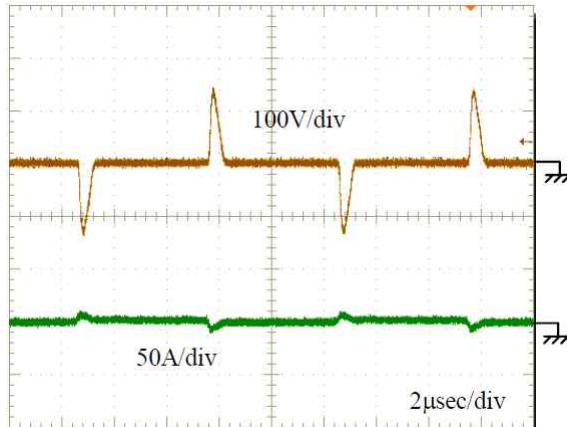
(a)주 스위치 S1의 전압과 전류 파형



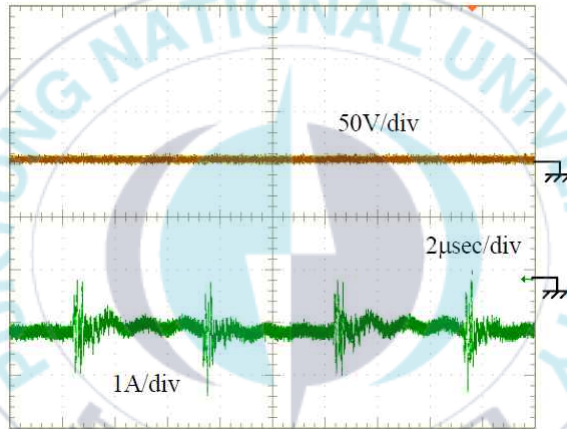
(b)주 스위치 S4의 전압과 전류 파형



(c)변압기 1차측의 전압과 전류 파형



(d) 변압기 2차측의 전압과 전류 파형



(e) 출력 저항의 전압과 전류 리플

그림 3.22 위상차  $\phi=162[^\circ]$  일 때의 각부 전압과 전류 실험파형

Fig. 3.22 The each part voltage and current experimental waveform when phase difference is  $\phi=162[^\circ]$

### 3.6 무손실 스너버와 고주파 특성

무손실 스너버는 누설 인덕터와 무손실 스너버 커패시터의 공진 주파수에 의해 결정되었지만 실제로 이 매개 변수가 적절한지 여부를 확인하기 위해 무손실 스너버 커패시터를 5.4[nF], 10[nF], 15[nF], 22[nF]를 회로에 각각 적용하여 효율 특성을 확인하였다. 그림 3.23은 무손실 스너버 커패시터를 변화

했을 때 효율 특성을 나타낸 것이다.

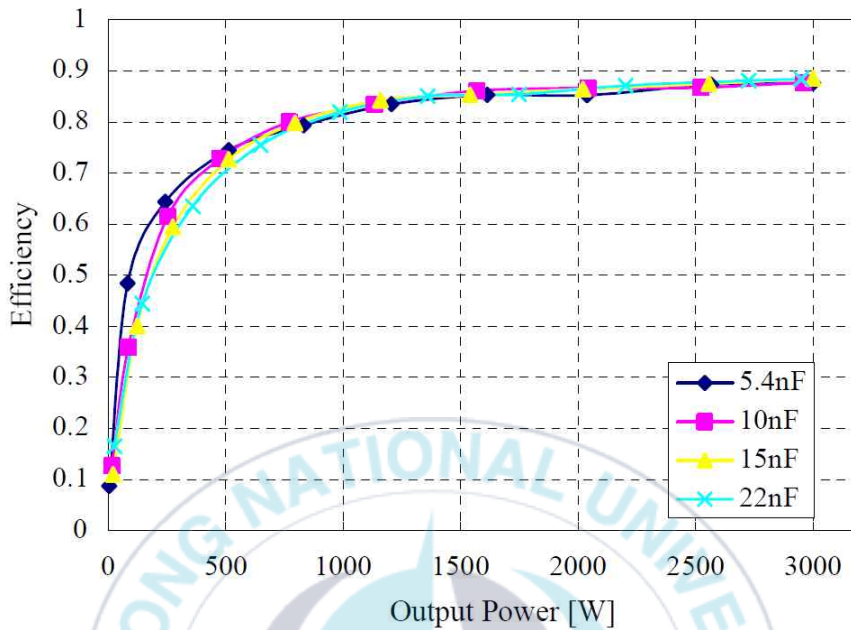


그림 3.23 무손실 스너버 커패시터를 변화했을 때 효율 특성  
 Fig. 3.23 Efficiency Characteristics When Changing Lossless Snubber Capacitors

그림 3.23에서 알 수 있듯이 낮은 출력 영역에서의 효율은 무손실 스너버 커패시터보다 작을 수 있다. 무손실 스너버 커패시터의 충·방전에 필요한 에너지는  $\frac{1}{2}CE_{in}^2$ 이며, 무손실 스너버 커패시터가 작을수록 무손실 스너버 커패시터의 충·방전에 필요한 에너지가 적어진다.

따라서, 무손실 스너버 커패시터가 작을수록 저출력 전력 영역에서도 소프트 스위칭 동작이 가능하기 때문에 전력변환 효율이 높아진다. 또한, 그림 3.22(b)와 같이 무손실 스너버 커패시터를 충전하지 않고 전압 단락 할 때 발생하는 손실은 식 (3.35)과 같다.

$$W_{hard\ switching\ loss} = \frac{1}{2} C \times v_{short}^2 \quad (3.35)$$

무손실 스너버 커패시터의 용량에 비례하여 손실이 작아지며, 이것에 의해 하드 스위칭 상태에 빠져도 발생 손실은 작아진다. 또한, 입력 전압이 높으면 전압 단락에 의한 발생 열량은 식 (3.35)보다 단락되는 전압  $v_{short}$ 가 높아지므로 발생 열량이 증가한다. 고주파 스위칭하에서는 스위칭마다 발생하는 하드 스위칭에 의한 손실을 억제하기 때문에, 저출력 전력 영역에서 소프트 스위칭하기 쉽고, 하드 스위칭에 들어갔더라도 전압 단락에 의한 손실은 적은 무손실 스너버 커패시터를 작게 하는 방법이 적당하다고 판단된다. 이 회로의 경우 누설 인덕턴스 및 데드 타임으로부터 계산할 수 있는 무손실 스너버 커패시터의 값보다 작은 용량의 5.4[nF]를 무손실 스너버 커패시터에 사용하는 것이 더 적합하다고 판단된다.

그림 3.24는 입력 전압을 240V와 340V 사이에서 변화시킬 때 전력변환의 효율 특성을 나타낸 것이다. 그림 3.24에서 알 수 있듯이 입력 전압이 높을수록 모든 출력 전력 영역에서 효율이 떨어진다. 이것은 변압기 2차측의 2차측 정류 다이오드의 단락 전압이 상승하고, 입력 전압이 높을수록 변압기의 여자 인덕터에 전류가 흐르는 양이 증가하는 것으로 판단된다. 따라서, 종래의 1차측 위상 시프트 DC-DC 컨버터는 동일한 출력 전력을 출력할 때, 낮은 입력 전압에서 회로 동작을 수행하는 것이 전력변환 효율을 높일 수 있다. 실험에 의해 입력 전압 240[V], 출력 전력 약 6,000[W]일 때 변환 효율 92.5[%]의 전력변환을 할 수 있는 것을 확인할 수 있었다. 그림 3.25는 입력 전압 변화에 따른 총 손실 특성을 나타낸 것이다. 그림 3.25에서 알 수 있듯이 종래의 1차측 위상 시프트 PWM DC-DC 컨버터는 100[kHz]라는 고주파 스위칭 화에서도 높은 변환 효율 피크를 갖는 우수한 회로라고 할 수 있으나 저전력 영역에서의 하드 스위칭에 의한 손실이 발생하는 문제점이 발견되었다.

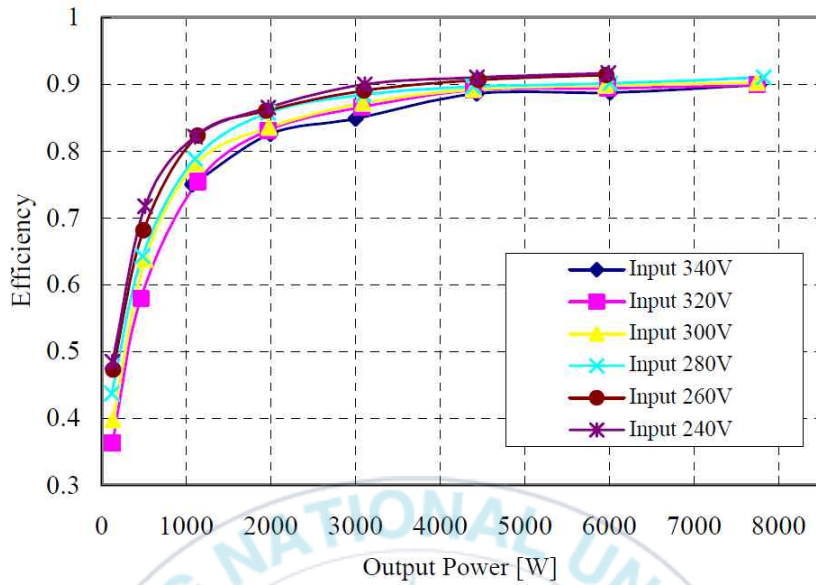


그림 3.24 입력 전압 변화에 따른 전력 변환 효율 특성

Fig. 3.24 Power conversion efficiency characteristics according to input voltage change

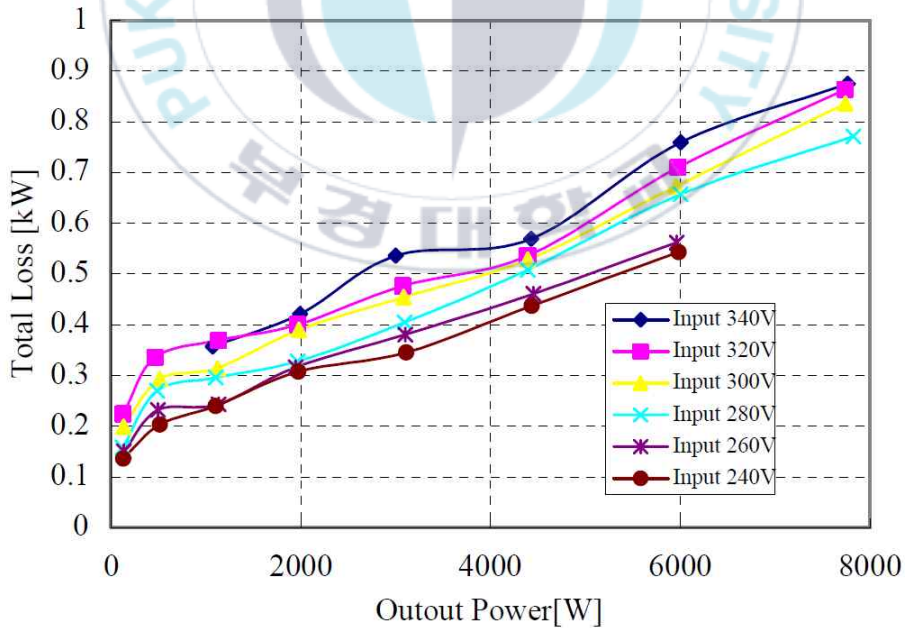


그림 3.25 입력 전압 변화에 따른 총 손실 특성

Fig. 3.25 Total loss characteristics according to input voltage change

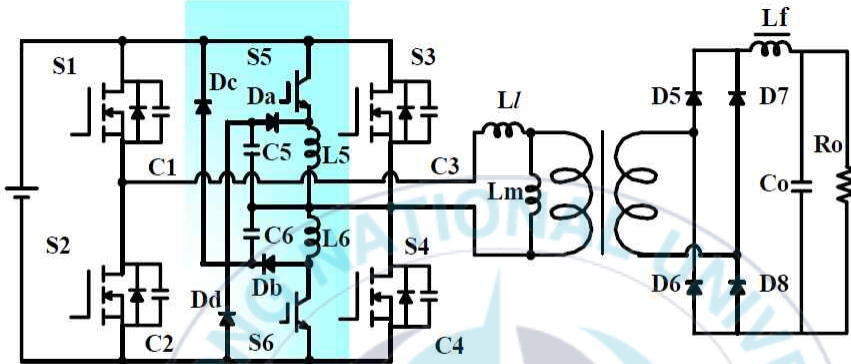
## 제Ⅳ장 제안한 플라즈마 발생용 전원시스템에 적용되는 위상 시프트 PWM DC-DC 컨버터

### 4.1 회로구성 및 특징

종래의 플라즈마 발생용 전원시스템에 적용되는 1차측 위상 시프트 PWM DC-DC 컨버터는 저출력 전력시의 하드 스위칭 문제가 있다고 앞에서 서술하였다. 하드 스위칭 동작은 변환 효율 감소 및 회로 파괴의 원인이 될뿐만 아니라 회로의 노이즈 소스가 된다. 그래서 본 논문에서는 종래 회로에 액티브 동작을 하는 보조 회로를 접속함으로써 소프트 스위칭 동작을 가능하게 하는 액티브 보조 공진 스너버를 이용한 1차측 위상 시프트 PWM DC-DC 컨버터를 그림 4.1과 같이 제안하였다. 제안한 액티브 보조 공진 스너버는 다음과 같은 특징을 가진다.

- 1) 종래 회로에 비해 소프트 스위칭 범위가 넓어 변환 효율이 향상된다.
- 2) 보조회로는 주회로에 흐르는 전류의 1/10 정도밖에 전류를 흘리지 않고, 손실이 작다.
- 3) 보조 회로는 적은 부품으로 구성할 수 있어 저렴하다.
- 4) 전력 변환 효율 피크가 높다는 특성을 남기면서, 저출력 전력시의 하드 스위칭에 의한 손실이나 고피크 진동 전압의 문제를 해결하고, 고전력 변환 효율, 저노이즈 출력, 저 내압 스위칭 소자를 주 회로에 사용함으로써 비용 성능을 향상시킨다.
- 5) 액티브 보조 공진 스너버는 소자 수가 많지만, 보조 회로에서 사용하는 에너지를 전원으로 회생하는 기능을 갖는다.
- 6) 액티브 보조 공진 스너버의 회생 모드에 의해 쓸데없는 에너지를 회생하고, 종래부터 존재하는 액티브 보조 공진 스너버의 보조 회로에서의 손실을 저감한다.

7) 제안한 액티브 보조 공진 스너버는 풀-브리지 인버터의 제어상(S3, S4)만 소프트 스위칭을 지원하며, 기준상의 소프트 스위칭 영역을 넓히기 위해서 기준상에 추가로 보조 회로를 접속하면 좋지만, 부품의 수를 가능한 한 억제하여 설계하였다.



Active auxiliary resonant snubber

그림 4.1 제안한 플라즈마 발생용 전원시스템에 적용되는 위상 시프트 PWM DC-DC 컨버터

Fig. 4.1 Phase shift PWM DC-DC converter applied to the proposed plasma generation power system

본 논문에서 제안한 DC-DC 컨버터의 각 회로 동작 모드에서의 회로 동작을 설명하기 위해서 다음과 같이 가정하였다.

(a) 각 전력 반도체 스위칭 디바이스나 수동 회로 구성요소(스위치와 다이오드, 커패시터, 리액터, 고주파 변압기의 수동 회로 소자 등)는 모두 이상적인 소자로 한다.

(b) 전력 반도체 디바이스와 병렬의 각 무손실 스너버 커패시터(C1~C4)의 정전 용량(커패시턴스)은 모두 동일하고, CS로 한다. 또한, 전력 반도체 스

위치의 출력간 정전 용량 및 다이오드의 접합 용량도 이들에 포함한다.

(c) 출력 평활 리액터의 인덕턴스  $L_f$ 는 충분히 크고,  $L_f$ 에 흐르는 전류  $i_{L_f}$ 는 연속이며, 정상 상태에서는 한 사이클 스위칭 기간 동안 일정하다고 본다. 또한,  $i_{L_f}$ 는 부하 전류( $I_0$ 의 직류 평균값)와 동일하다고 가정한다.

(d) 고주파 변압기는 누설 인덕턴스  $L_1$ 과 여자 인덕턴스  $L_m$ 만을 고려하여 내부 권선 저항의 손실(동손)이나 기타 자기회로(철손)의 손실은 없는 것으로 한다.

그림 4.2는 반 사이클 동작의 등가 회로를 나타낸 것이고, 다음과 같이 모드 별 동작 상태를 서술한다.

① Mode 1

종래 회로의 동작과 마찬가지로 제어상 스위치  $S_4$ 가 오프되면 모드 2로 이행한다.

② Mode 2

스위치  $S_4$ 가 꺼진 순간 스위치  $S_5$ 가 켜집니다. 이때 Mode 1에서는 스위치  $S_5$ 에 전류가 흐르지 않았기 때문에 스위치  $S_5$ 는 ZCS 턴-온을 실현할 수 있다. 또한, 종래 회로에서는 무손실 커패시터  $C_3$ ,  $C_4$ 는  $L_1$ 에 흐르는 전류에 의존하여 소프트 스위칭을 행하고 있었지만, 액티브 보조 공진 스너버는 입력 전압원으로부터  $L_5$ 를 통해  $C_3$ ,  $C_4$ 에 직접 에너지를 공급한다. 이에 따라 무손실 커패시터  $C_3$ ,  $C_4$ 의 전압은 완만하게 변화하고, 스위치  $S_3$ 와  $S_4$ 는 각각 ZVS 턴-온, ZVS 턴-오프를 실현한다.

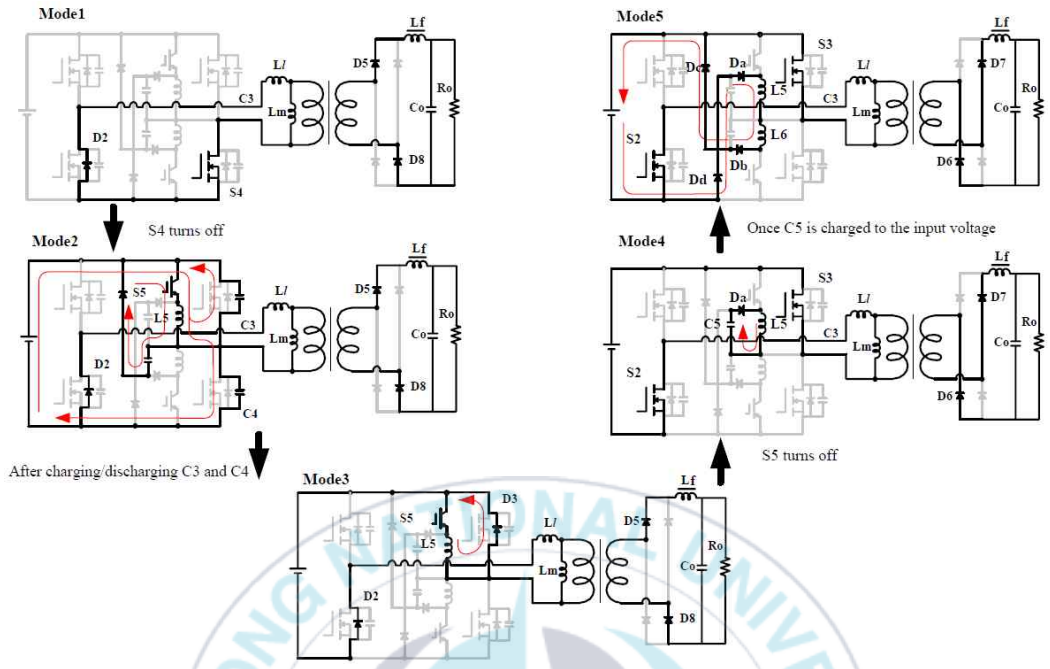


그림 4.2 액티브 보조 스너버의 모드 천이도

Fig. 4.2 Mode transition diagram of active auxiliary snubber

③ Mode 3

무손실 커패시터 C3와 C4의 충전이 끝나면 L5에 흐르는 전류는 스위치 S3의 역병렬 다이오드로 정류하고, 스위치 S5가 오프할 때까지 전류값을 유지한다.

④ Mode 4

스위치 S5가 오프되면 L5에 흐르고 있던 전류는 무손실 커패시터 C5와 다이오드 Da로 정류한다. 이때 다이오드 Da는 ZCS 턴-온 한다. 정류된 전류는 무손실 커패시터 C5를 부드럽게 충전하고 스위치 S5를 ZVS 턴-오프한다.

⑤ Mode 5

무손실 커패시터 C5의 전압이 입력 전압과 같아질 때까지 충전되면 L5→L6

→Db→Dc→입력 전압원→Dd→Da 순으로 그려지는 루프에 전류가 정류한다. 이것은 에너지를 입력 전압원으로 회생시킨다. 회생전류가 0이 되면 Da에서 Dd는 ZCS 턴-오프되고 보조 회로는 스위치 S3이 꺼질 때까지 휴지 기간에 들어간다. 스위치 S3가 오프되면 스위치 S6는 온된다. Mode 1에서 Mode 5가 스위치 S5와 S6, Da와 Db를 바꿔서 동작하며, 다음 스위치 S4가 꺼질 때까지 Mode 1로 돌아간다.

그림 4.3은 제안한 액티브 보조 공진 스너버의 게이트 드라이브 시퀀스를 나타낸 것이다. 그림 4.2의 모드 천이에서 설명한 바와 같이, 보조 스위치 S5, S6의 게이트 구동 신호는 S3, S4의 데드 타임 중에 온한다.

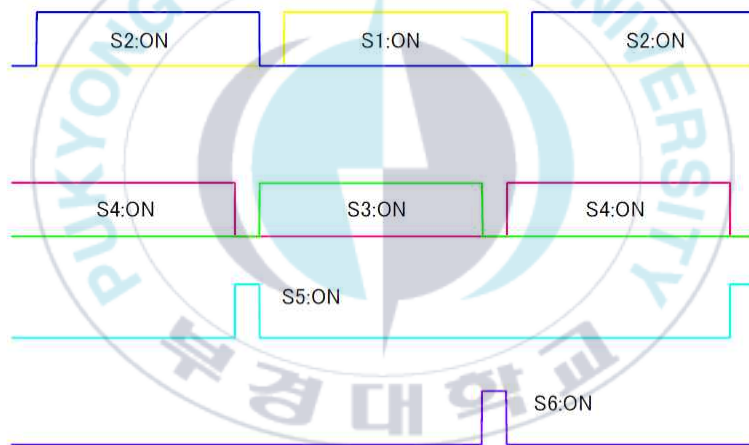


그림 4.3 게이트 구동 시퀀스

Fig. 4.3 gate drive sequence

고주파 인버터 회로에서 발생한 고주파 교류 전압은 그림 4.4에 각각 나타내는 고주파 시트 변압기를 통하여 액티브 정류 회로(다이오드 H형 브릿지와 직렬로 접속된 파워 MOS-FET 디스크리트(APT50M38JFLL)로 구성된 회로)는 다시 고주파 제어 정류되고 출력 LC 필터를 통해 부하에 직류 전력이 공급된다. 그림 4.4에서 알 수 있듯이 이 고주파 시트 변압기는 취급하는 전력에 비

해 매우 작지만 작동 주파수를 높이면 고주파 변압기의 자기 포화를 방지할 수 있으므로 기존 회로와 비교하여 보면 시스템의 소형, 경량화를 도모할 수 있다. 또한, 전압 서지를 억제하기 위해 고주파 변압기 2차측의 일부의 전력 반도체 디바이스에 RC 스너버 회로를 병렬 접속하고 있다.

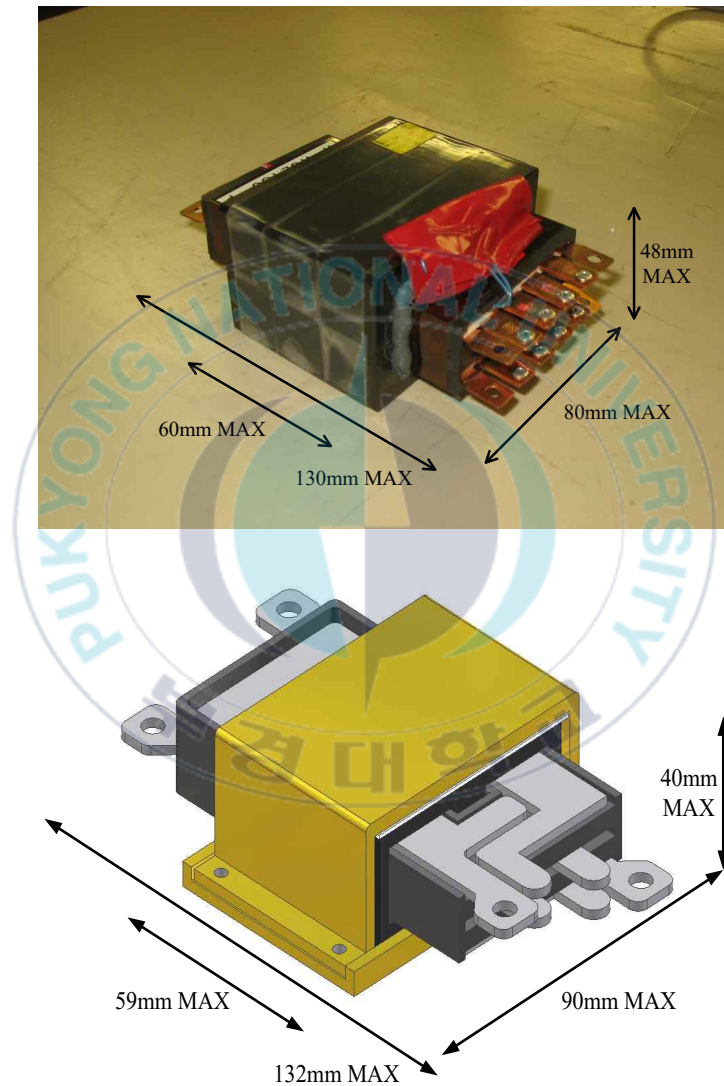


그림 4.4 고주파 변압기의 개요

Fig. 4.4 Overview of high-frequency transformer

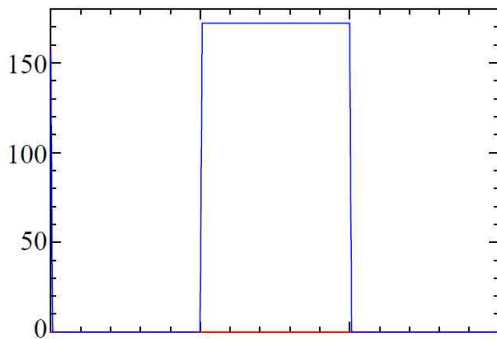
## 4.2 시뮬레이션의 결과 및 고찰

본 논문에서 제안한 플라즈마 발생용 전원시스템에 적용되는 액티브 보조 공진 스너버를 이용한 1차측 위상 시프트 PWM DC-DC 컨버터의 시뮬레이션에 사용된 회로 정수를 표 3에 나타내었다. 그림 4.5~그림 4.10은 각 위상차 $\phi$ 에 대한 각 부 시뮬레이션 결과 파형을 나타낸 것이다. 또한, 제안한 액티브 보조 공진 스너버는 위상차 $\phi=108^\circ$  이상에서 동작시켰다.

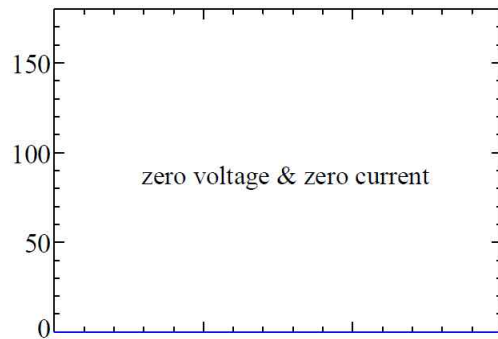
표 3 시뮬레이션에 사용된 회로정수

Table. 3 Circuit constants used in the simulation

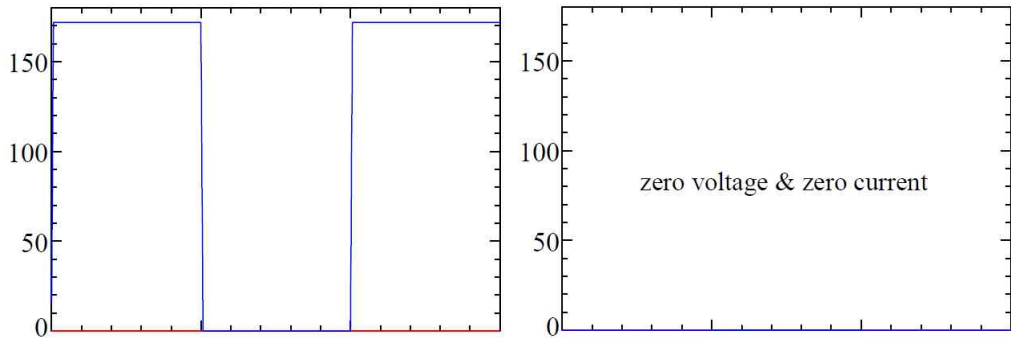
Item	Symbol	Value
Switching Frequency	f	100kHz
Input Voltage	$E_{in}$	172V
Lossless snubber capacitance	C1-C4	5.4 nF
Leakage inductance	L1	4 $\mu$ H
Magnetizing inductance	Lm	125 $\mu$ H
Trans turn	$N_p:N_s$	5 : 4
LPF inductance	Lf	90 $\mu$ H
LPF capacitance	C0	200 $\mu$ F
Output Resistance	$R_o$	3.3 $\Omega$
Auxiliary inductance	L5, L6	2.3 $\mu$ H
Auxiliary capacitance	C5, C6	1.8 nF



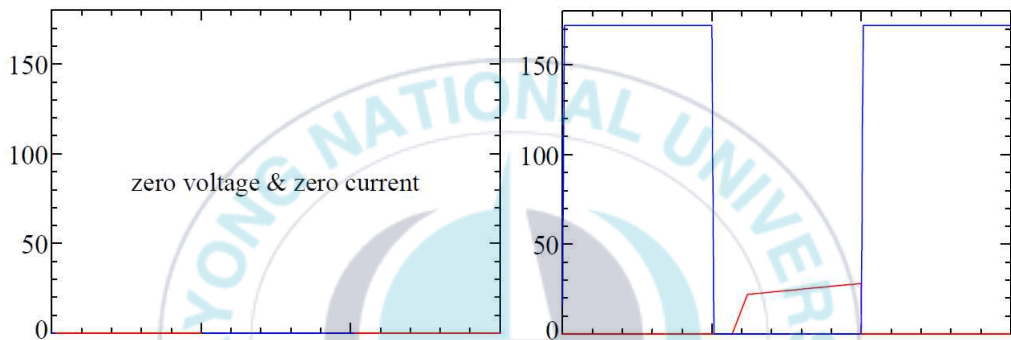
(a) 보조 스위치 S6의 전압과 전류



(b) 보조 다이오드 Da의 전압과 전류

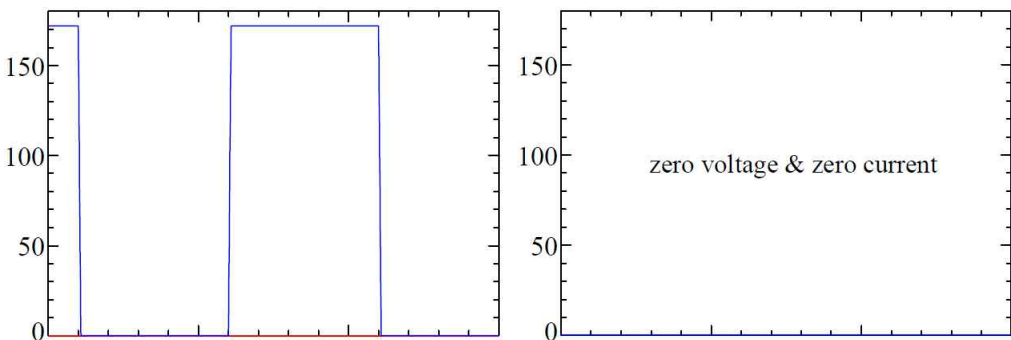


(c) 보조 다이오드 Dd의 전압과 전류 (d) 보조 인덕터 L5의 전류와 전압

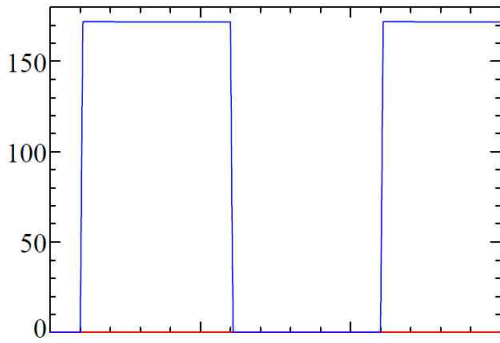


(e) 보조 공진 캐패시터 C5의 전압과 전류 (f) 주 스위치 S4의 전압과 전류  
 그림 4.5 위상차 $\phi=0^\circ$ 일 때의 보조 회로 각부 동작 파형(보조 회로 비동작시)

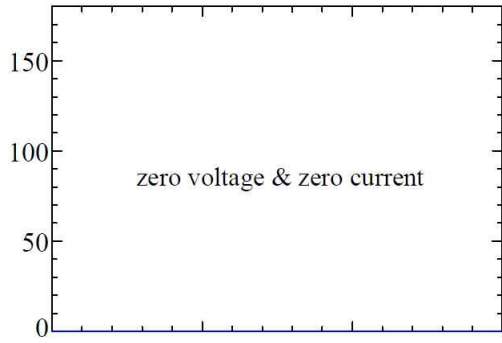
Fig. 4.5 Auxiliary circuit operation waveform when the phase difference  $\phi=0^\circ$  (when the auxiliary circuit is not in operation)



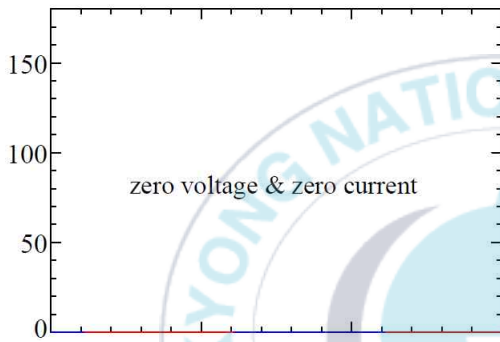
(a) 보조 스위치 S6의 전압과 전류 (b) 보조 다이오드 Da의 전압과 전류



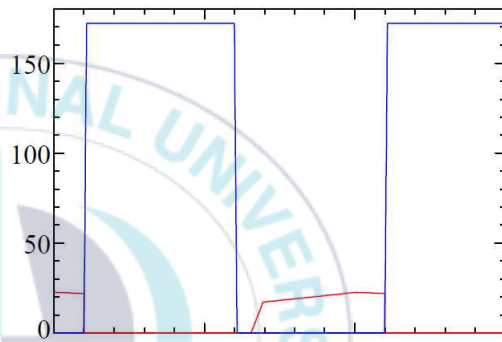
(c) 보조 다이오드 Dd의 전압과 전류



(d) 보조 인덕터 L5의 전류와 전압

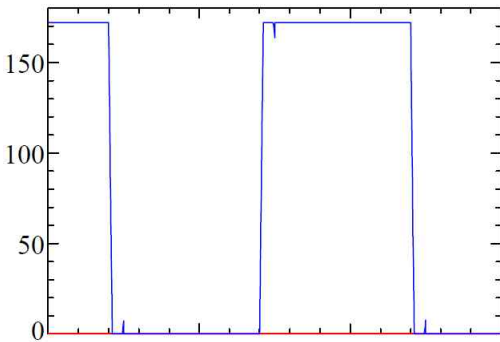


(e) 보조 공진 캐패시터 C5의 전압과 전류

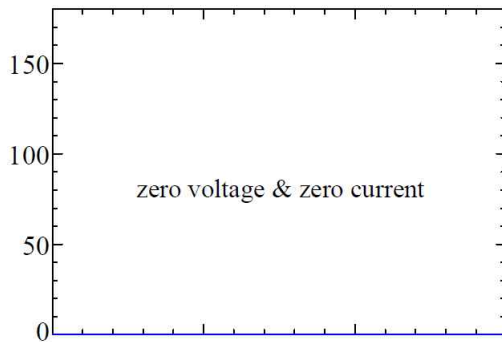


(f) 주 스위치 S4의 전압과 전류

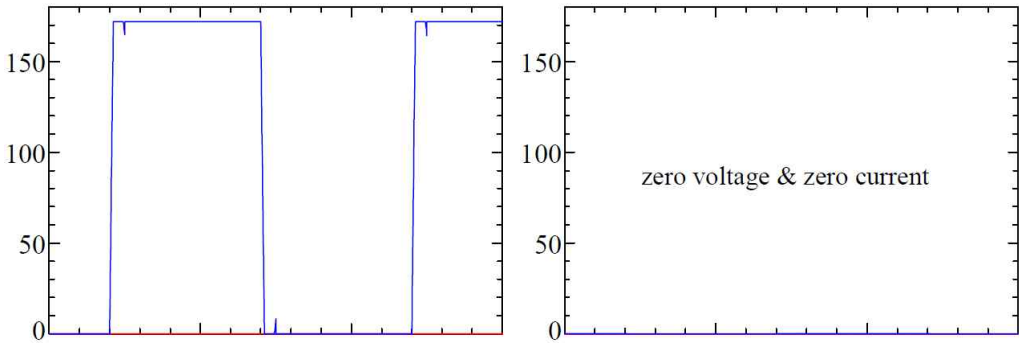
그림 4.6 위상차 $\phi=36^\circ$ 일 때의 보조 회로 각부 동작 파형(보조 회로 비동작시)  
Fig. 4.6 Auxiliary circuit operation waveform when the phase difference  $\phi=36^\circ$  (when the auxiliary circuit is not in operation)



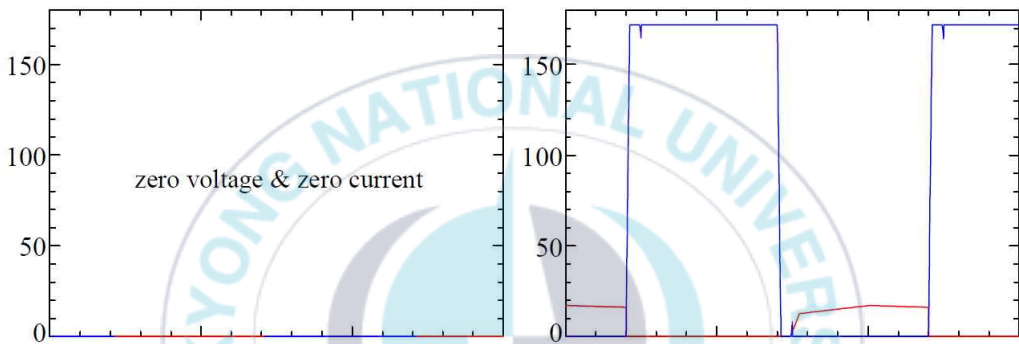
(a) 보조 스위치 S6의 전압과 전류



(b) 보조 다이오드 Da의 전압과 전류



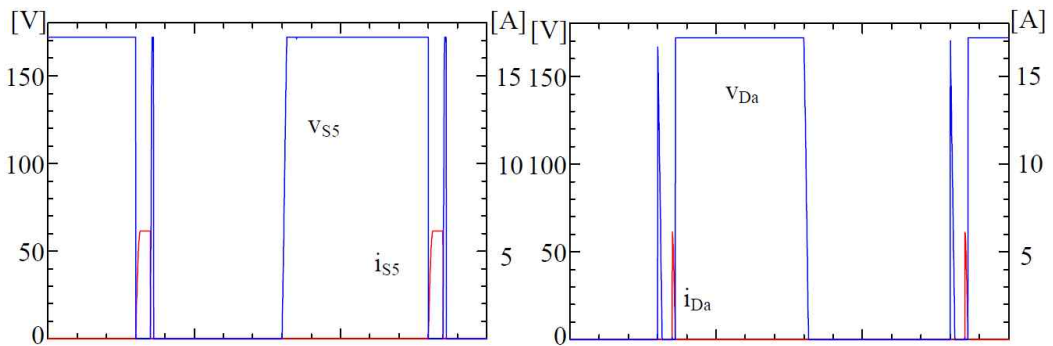
(c) 보조 다이오드 Dd의 전압과 전류 (d) 보조 인덕터 L5의 전류와 전압



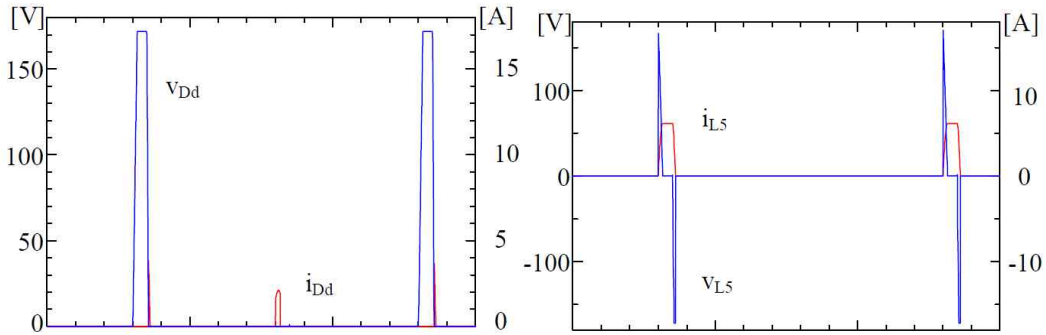
(e) 보조 공진 캐패시터 C5의 전압과 전류 (f) 주 스위치 S4의 전압과 전류

그림 4.7 위상차 $\phi=72^\circ$ 일 때의 보조 회로 각부 동작 파형(보조 회로 비동작시)

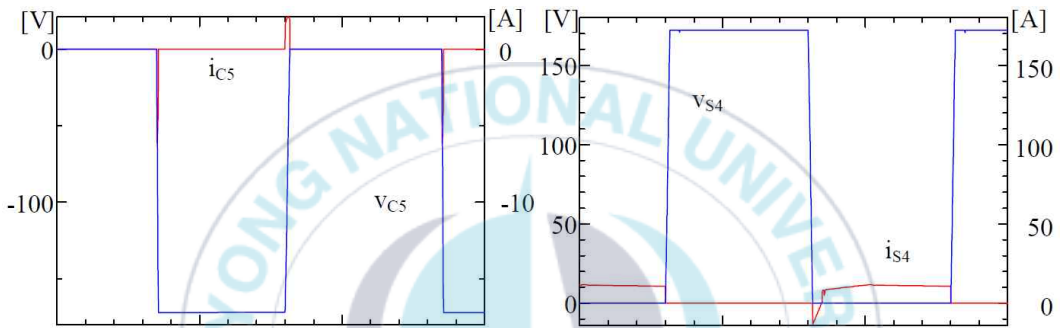
Fig. 4.7 Auxiliary circuit operation waveform when the phase difference  $\phi=72^\circ$  (when the auxiliary circuit is not in operation)



(a) 보조 스위치 S6의 전압과 전류 (b) 보조 다이오드 Da의 전압과 전류

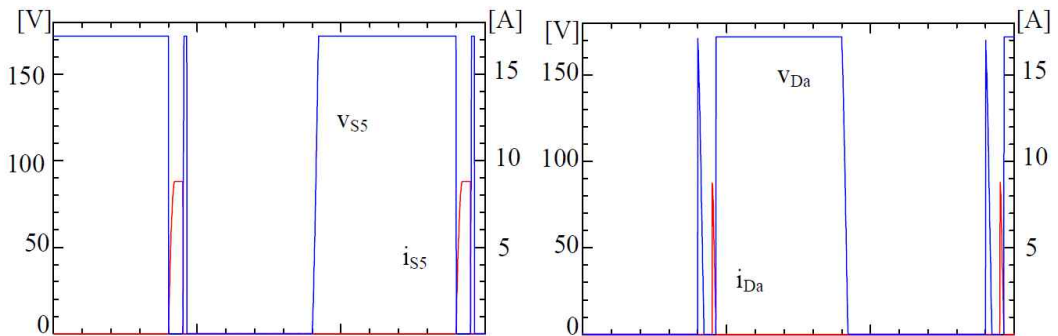


(c) 보조 다이오드 Dd의 전압과 전류 (d) 보조 인덕터 L5의 전류와 전압

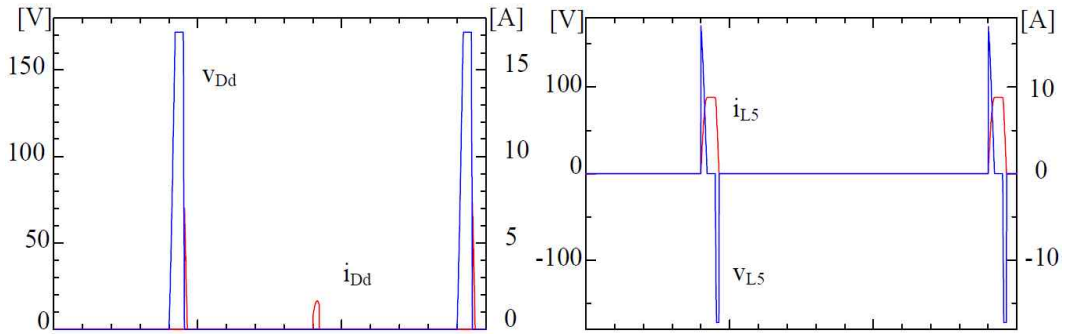


(e) 보조 공진 캐패시터 C5의 전압과 전류 (f) 주 스위치 S4의 전압과 전류  
 그림 4.8 위상차 $\phi=108^\circ$ 일 때의 보조 회로 각부 동작 파형(보조 회로 비동작시)

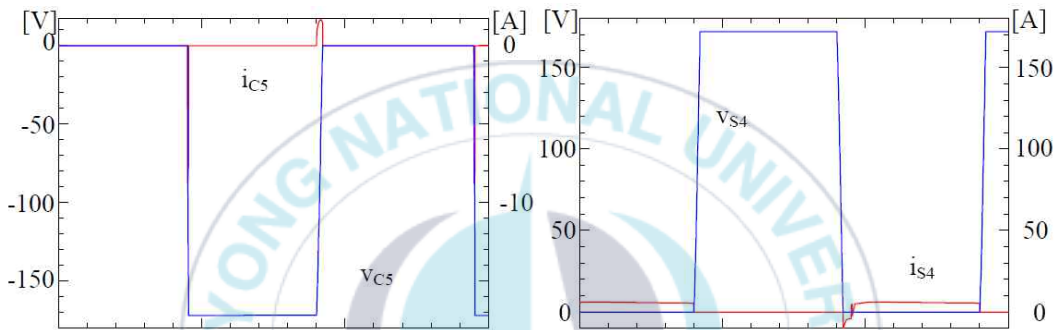
Fig. 4.8 Auxiliary circuit operation waveform when the phase difference  $\phi=108^\circ$  (when the auxiliary circuit is not in operation)



(a) 보조 스위치 S6의 전압과 전류 (b) 보조 다이오드 Da의 전압과 전류

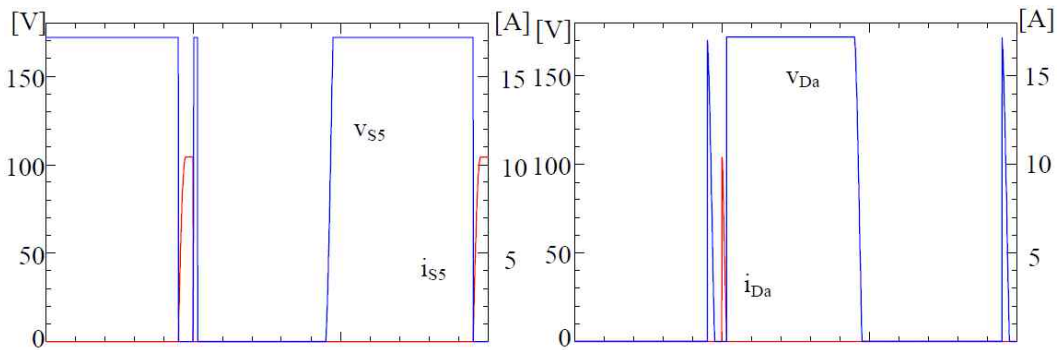


(c) 보조 다이오드 Dd의 전압과 전류 (d) 보조 인덕터 L5의 전류와 전압

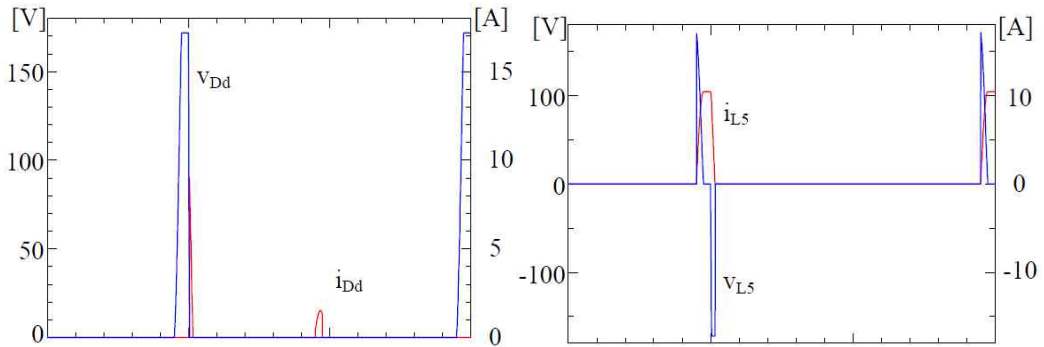


(e) 보조 공진 캐패시터 C5의 전압과 전류 (f) 주 스위치 S4의 전압과 전류  
 그림 4.9 위상차 $\phi=144^\circ$ 일 때의 보조 회로 각부 동작 파형(보조 회로 비동작시)

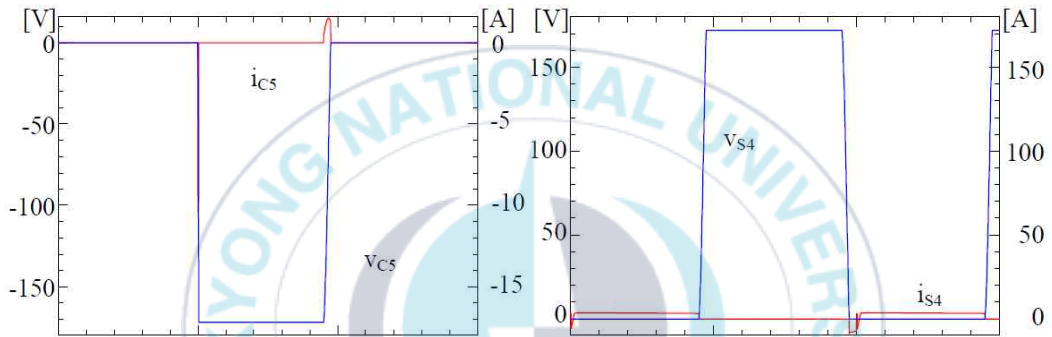
Fig. 4.9 Auxiliary circuit operation waveform when the phase difference  $\phi=144^\circ$  (when the auxiliary circuit is not in operation)



(a) 보조 스위치 S6의 전압과 전류 (b) 보조 다이오드 Da의 전압과 전류



(c) 보조 다이오드 Dd의 전압과 전류 (d) 보조 인덕터 L5의 전류와 전압



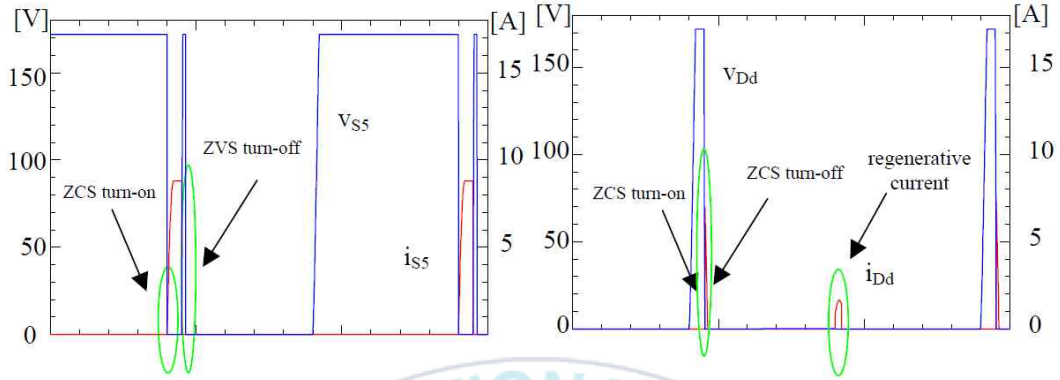
(e) 보조 공진 캐패시터 C5의 전압과 전류 (f) 주 스위치 S4의 전압과 전류

그림 4.10 위상차 $\phi=162^\circ$ 일 때의 보조 회로 각부 동작 파형(보조 회로 비동작시)

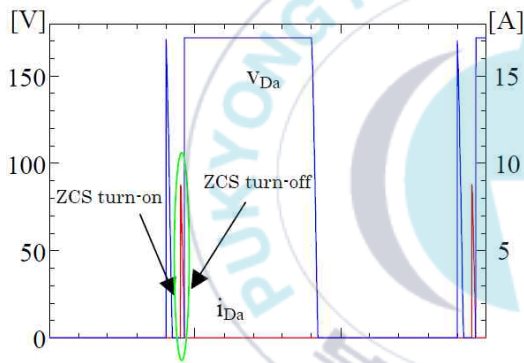
Fig. 4.10 Auxiliary circuit operation waveform when the phase difference  $\phi=162^\circ$  (when the auxiliary circuit is not in operation)

그림 4.5~그림 4.10의 시뮬레이션 결과로부터 위상차 $\phi=108[^\circ]$ 이상에서 보조 회로에 전류가 흐르고, 스위치 S4는 어느 위상차에서도 소프트 스위칭 동작할 수 있음을 알 수 있다. 또한, 보조 회로는 보조 스위치(S5, S6)의 게이트 신호를 온하지 않으면 보조 회로에 전류가 흐르지 않는 것을 알 수 있다. 또한, 시뮬레이션 파형으로부터 보조 회로의 스위칭 소자 S5, Da, Dd는 각각 어느 위상차에서도 소프트 스위칭 동작이 가능하고, 액티브 보조 공진 스너버에서의 손실은 적다고 예측할 수 있다. 그림 4.10은 보조회로 각 부의 소프트 스

위칭 동작 파형을 나타낸 것이다.



(a) 보조 스위치 S5의 전압과 전류 파형 (b) 보조 다이오드Dd의 전압과 전류 파형



(c) 보조 다이오드Da의 전압과 전류 파형

그림 4.11 보조회로 각 부의 소프트 스위칭 동작 파형

Fig. 4.11 Soft switching operation waveform of each part of auxiliary circuit

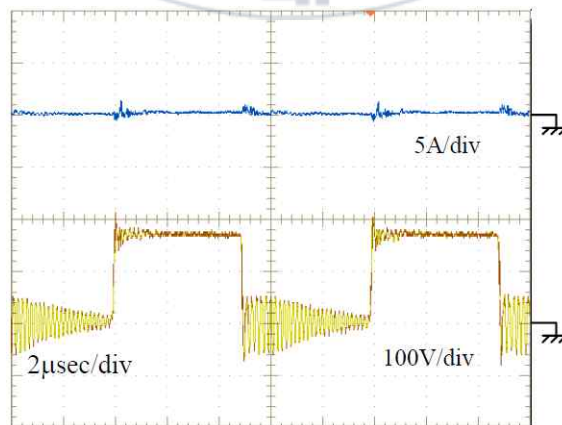
### 4.3 실험 결과 및 고찰

본 논문에서 제안한 플라즈마 발생용 전원시스템에 적용되는 액티브 보조 공진 스너버를 이용한 1차측 위상 시프트 PWM DC-DC 컨버터의 실험에 사용된 회로 정수를 표 4에 나타내었다. 그림 4.12~그림 4.17은 각 위상차 $\phi$ 에 대한 각 부 실험 결과 파형과 주 스위치 S4의 전압 파형을 나타낸 것이다.

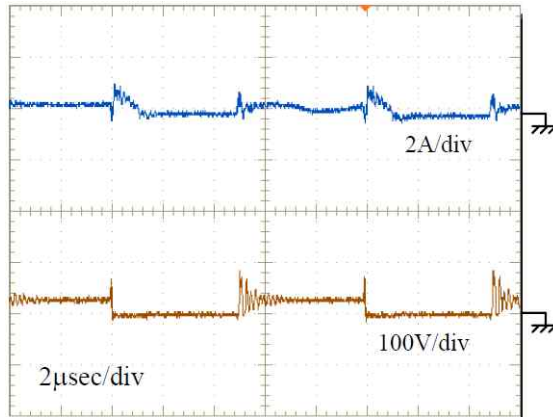
표 4 실험에 사용된 회로정수

Table. 4 Circuit constants used in the experiment

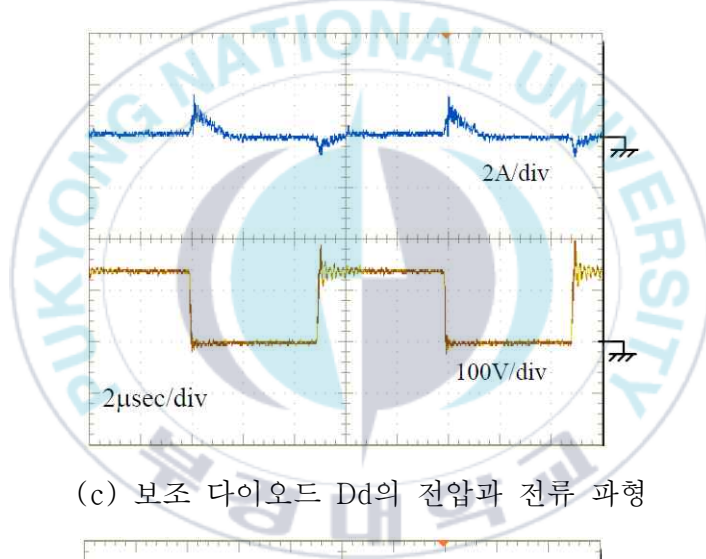
Item	Symbol	Value
Switching Frequency	f	100kHz
Input Voltage	$E_{in}$	172V
Lossless snubber capacitance	C1-C4	5.4 nF
Leakage inductance	L1	4 $\mu$ H
Magnetizing inductance	Lm	125 $\mu$ H
Trans turn	$N_p:N_s$	5 : 4
LPF inductance	Lf	90 $\mu$ H
LPF capacitance	Co	200 $\mu$ F
Output Resistance	$R_o$	3.3 $\Omega$
Auxiliary inductance	L5, L6	2.3 $\mu$ H
Auxiliary capacitance	C5, C6	1.8 nF



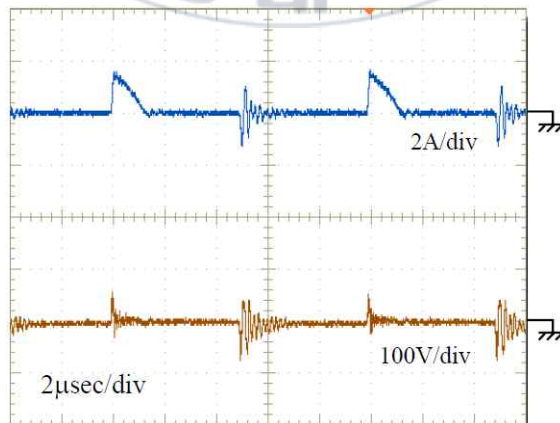
(a) 보조 스위치 S6의 전압과 전류 파형



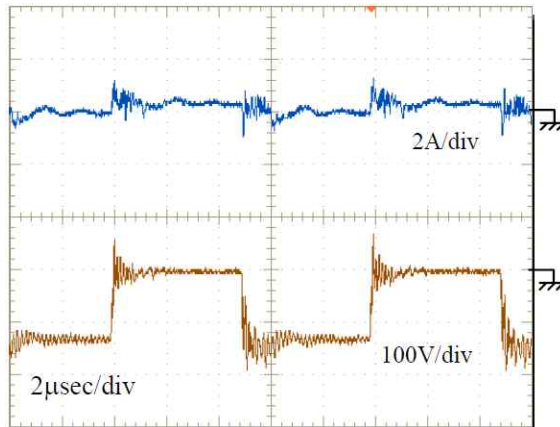
(b) 보조 다이오드  $D_a$ 의 전압과 전류 파형



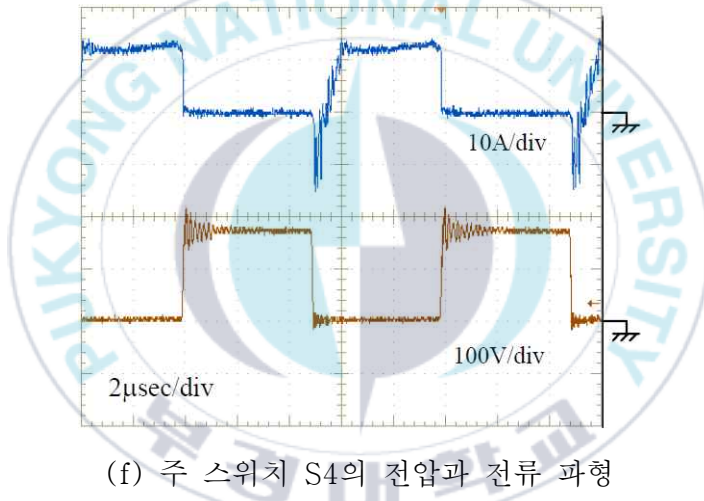
(c) 보조 다이오드  $D_d$ 의 전압과 전류 파형



(d) 보조 인덕터  $L_5$ 의 전압과 전류 파형



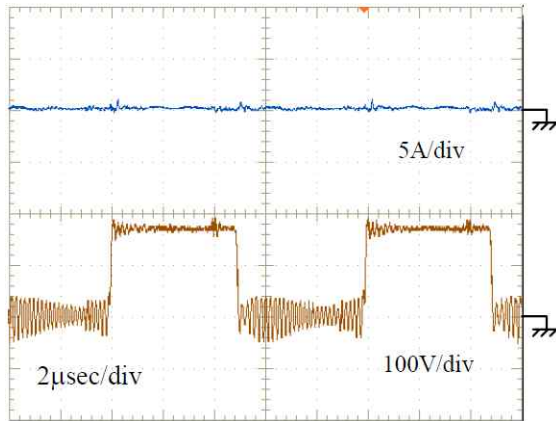
(e) 보조 커패시터 C5의 전압과 전류 파형



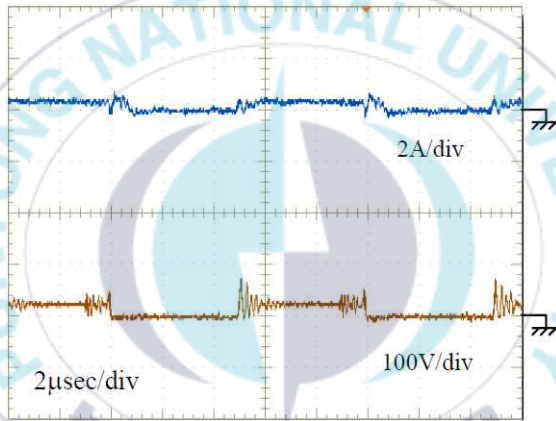
(f) 주 스위치 S4의 전압과 전류 파형

그림 4.12 위상차 $\Phi=0^\circ$ 일 때의 보조회로 각부 파형(보조회로 비동작시)

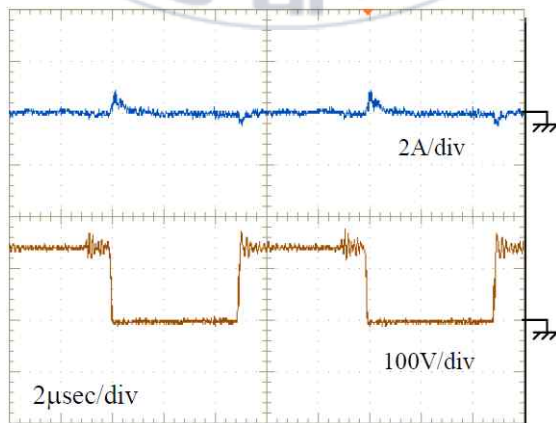
Fig. 4.12 Waveforms of each part of the auxiliary circuit when the phase difference is  $\Phi=0^\circ$  (when the auxiliary circuit is not operating)



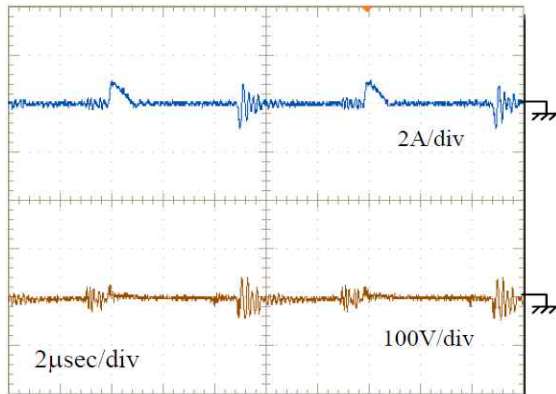
(a) 보조 스위치 S6의 전압과 전류 파형



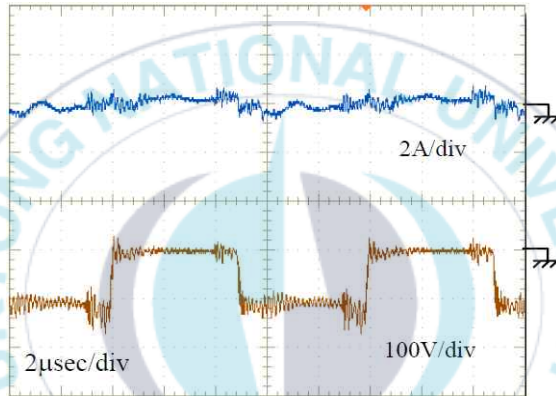
(b) 보조 다이오드 Da의 전압과 전류 파형



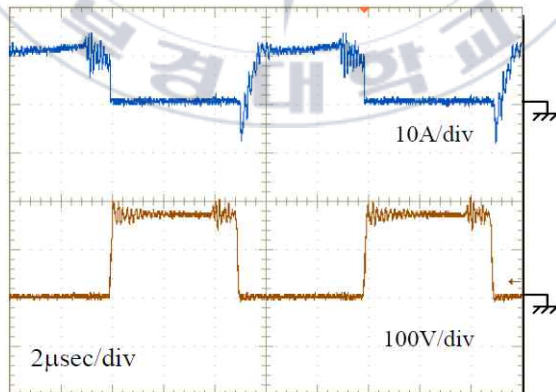
(c) 보조 다이오드 Dd의 전압과 전류 파형



(d) 보조 인덕터 L5의 전압과 전류 파형



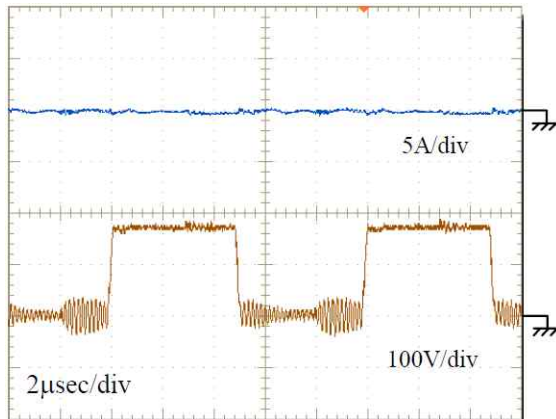
(e) 보조 커패시터 C5의 전압과 전류 파형



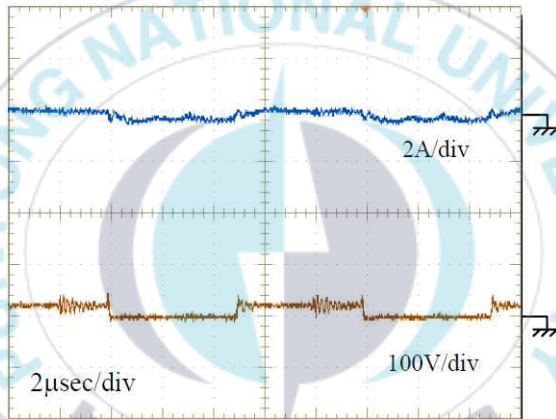
(f) 주 스위치 S4의 전압과 전류 파형

그림 4.13 위상차 $\Phi=36^\circ$ 일 때의 보조회로 각부 파형(보조회로 비동작시)

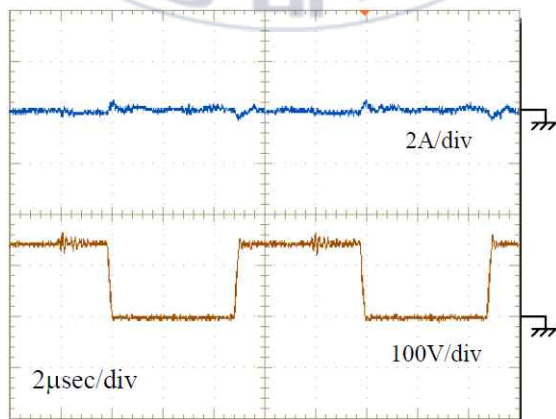
Fig. 4.13 Waveforms of each part of the auxiliary circuit when the phase difference is  $\Phi=36^\circ$ (when the auxiliary circuit is not operating)



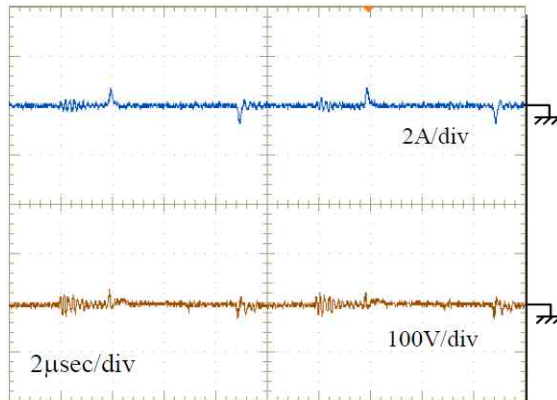
(a) 보조 스위치 S6의 전압과 전류 파형



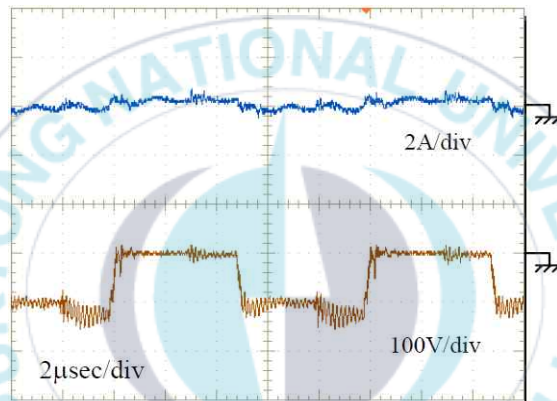
(b) 보조 다이오드 Da의 전압과 전류 파형



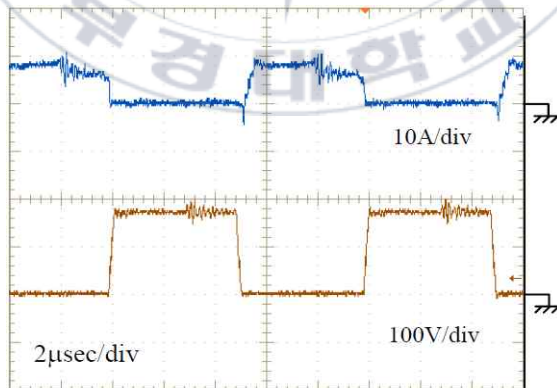
(c) 보조 다이오드 Dd의 전압과 전류 파형



(d) 보조 인덕터 L5의 전압과 전류 파형



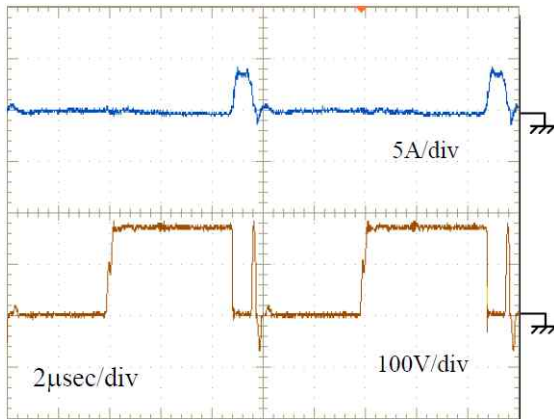
(e) 보조 커패시터 C5의 전압과 전류 파형



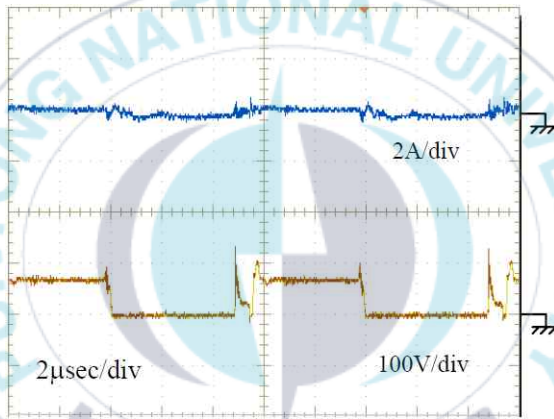
(f) 주 스위치 S4의 전압과 전류 파형

그림 4.14 위상차 $\Phi=72^\circ$ 일 때의 보조회로 각부 파형(보조회로 비동작시)

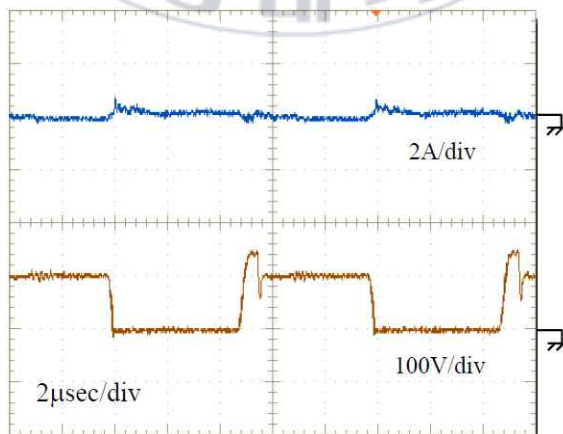
Fig. 4.14 Waveforms of each part of the auxiliary circuit when the phase difference is  $\Phi=72^\circ$ (when the auxiliary circuit is not operating)



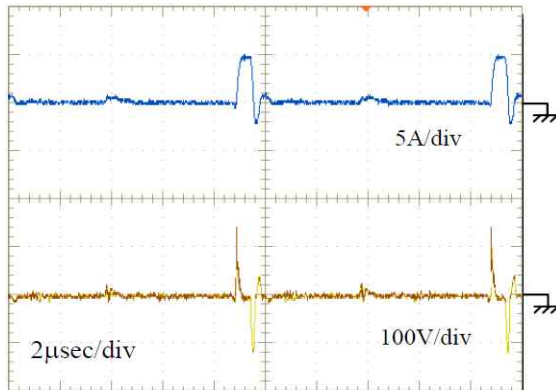
(a) 보조 스위치 S6의 전압과 전류 파형



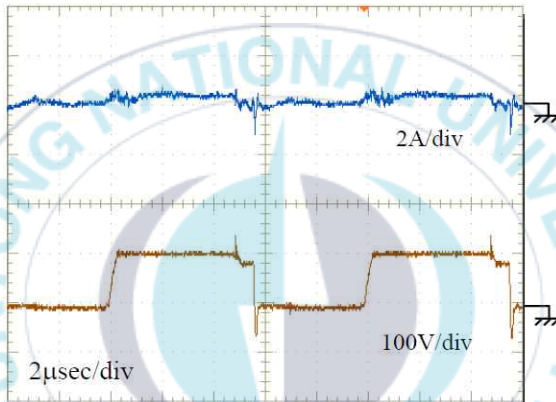
(b) 보조 다이오드 Da의 전압과 전류 파형



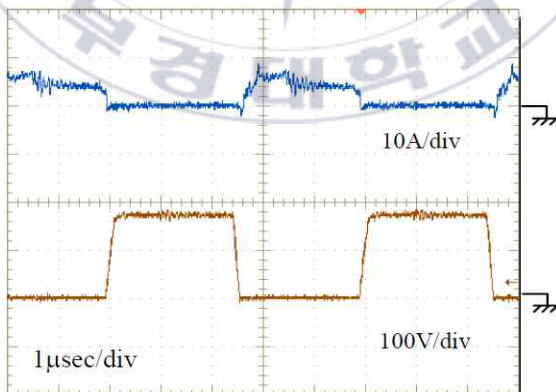
(c) 보조 다이오드 Dd의 전압과 전류 파형



(d) 보조 인덕터 L5의 전압과 전류 파형



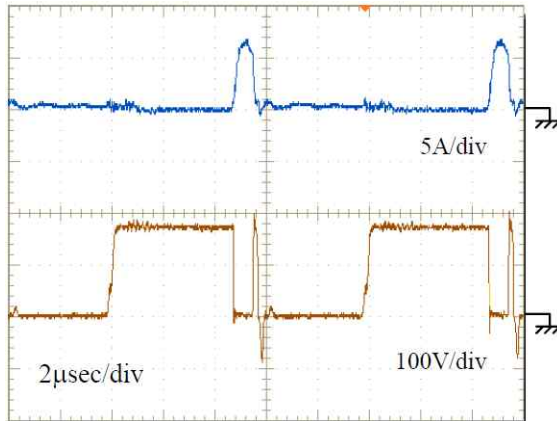
(e) 보조 커패시터 C5의 전압과 전류 파형



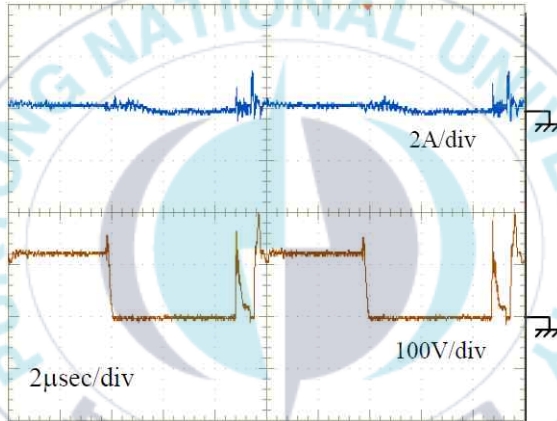
(f) 주 스위치 S4의 전압과 전류 파형

그림 4.15 위상차 $\Phi=108^\circ$ 일 때의 보조회로 각부 파형(보조회로 비동작시)

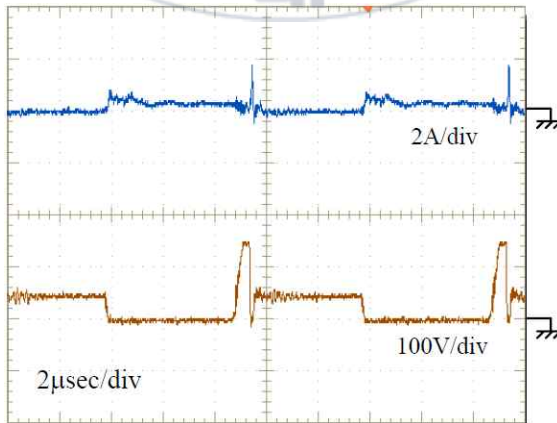
Fig. 4.15 Waveforms of each part of the auxiliary circuit when the phase difference is  $\Phi=108^\circ$ (when the auxiliary circuit is not operating)



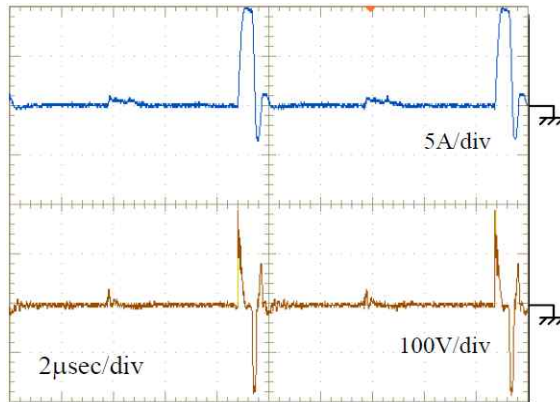
(a) 보조 스위치 S6의 전압과 전류 파형



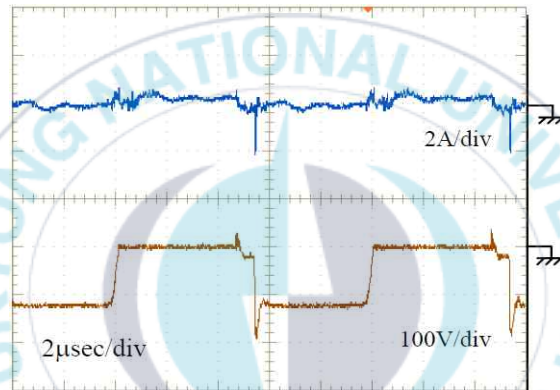
(b) 보조 다이오드 Da의 전압과 전류 파형



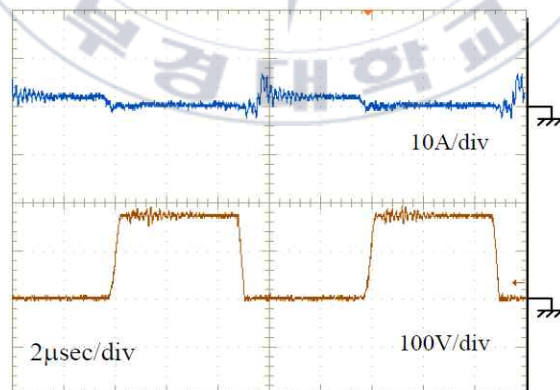
(c) 보조 다이오드 Dd의 전압과 전류 파형



(d) 보조 인덕터 L5의 전압과 전류 파형



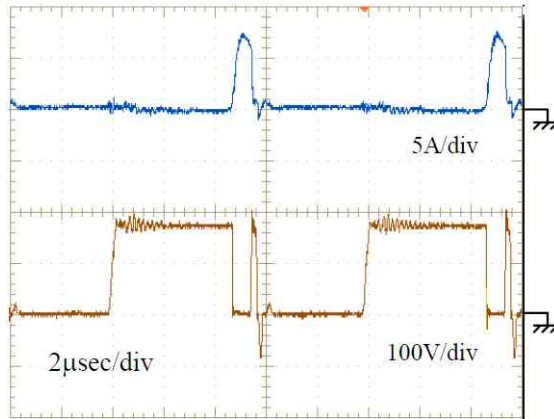
(e) 보조 커패시터 C5의 전압과 전류 파형



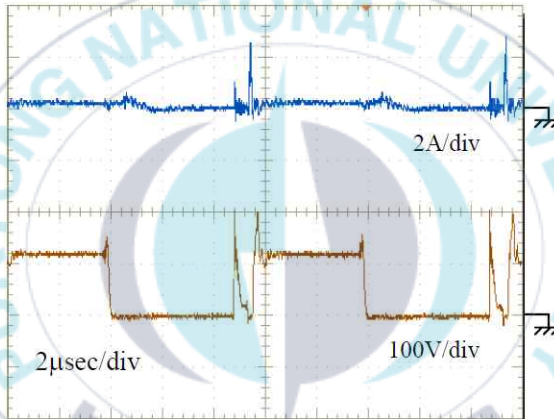
(f) 주 스위치 S4의 전압과 전류 파형

그림 4.16 위상차 $\Phi=144^\circ$ 일 때의 보조회로 각부 파형(보조회로 비동작시)

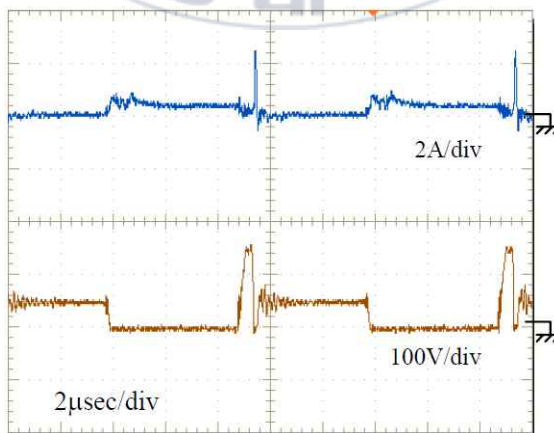
Fig. 4.16 Waveforms of each part of the auxiliary circuit when the phase difference is  $\Phi=144^\circ$ (when the auxiliary circuit is not operating)



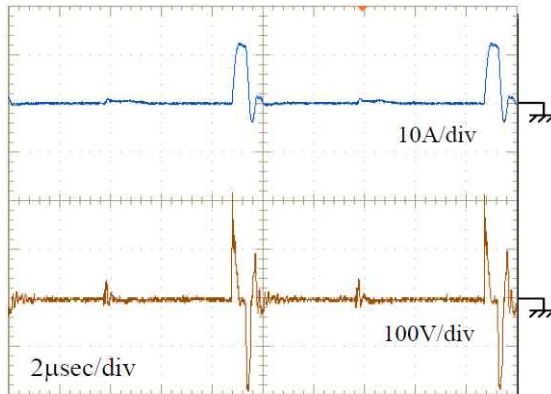
(a) 보조 스위치 S6의 전압과 전류 파형



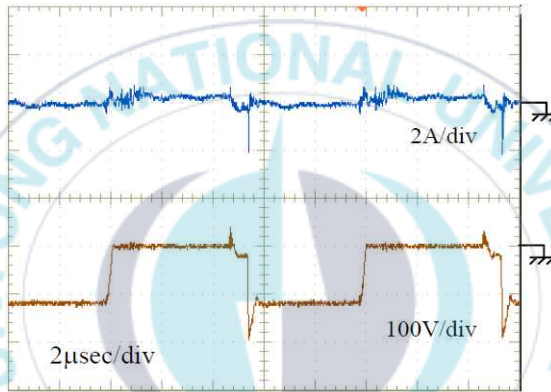
(b) 보조 다이오드 Da의 전압과 전류 파형



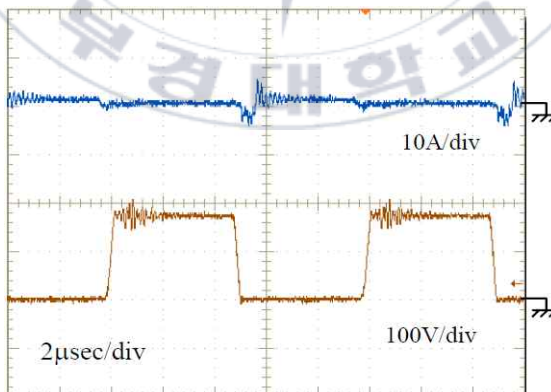
(c) 보조 다이오드 Dd의 전압과 전류 파형



(d) 보조 인덕터 L5의 전압과 전류 파형



(e) 보조 커패시터 C5의 전압과 전류 파형



(f) 주 스위치 S4의 전압과 전류 파형

그림 4.17 위상차 $\Phi=162^\circ$ 일 때의 보조회로 각부 파형(보조회로 비동작시)

Fig. 4.17 Waveforms of each part of the auxiliary circuit when the phase difference is  $\Phi=162^\circ$ (when the auxiliary circuit is not operating)

그림 4.12(f) ~ 그림 4.17(f)에서 제안한 액티브 보조 공진 스너버의 동작으로 주 스위치 S4가 모든 위상차에서 ZVS 턴-오프 동작을 실현하고 있음을 알 수 있다. 또한, 액티브 보조 공진 스너버가 동작하지 않는 대전력 출력시에는 보조 스위치 S6 전압 파형이 시뮬레이션 결과와 비교하여 고주파 진동을 일으키고 있지만, 액티브 보조 공진 스너버 동작하는 저출력 전력시에는 스위칭 소자는 실험 회로에서 또한 시뮬레이션 결과와 마찬가지로 소프트 스위칭 동작을 하고 있으며, 보조 회로 동작시의 보조 회로 내의 스위칭 손실이 적어지는 확인하였다. 그리고 액티브 보조 공진 스너버는 주 회로에 보조 공진 인덕터를 이용하여 에너지를 공급하고 주 회로의 소프트 스위칭 동작을 보조함으로써 저출력 전력시의 효율 개선 효과를 확인하였다.

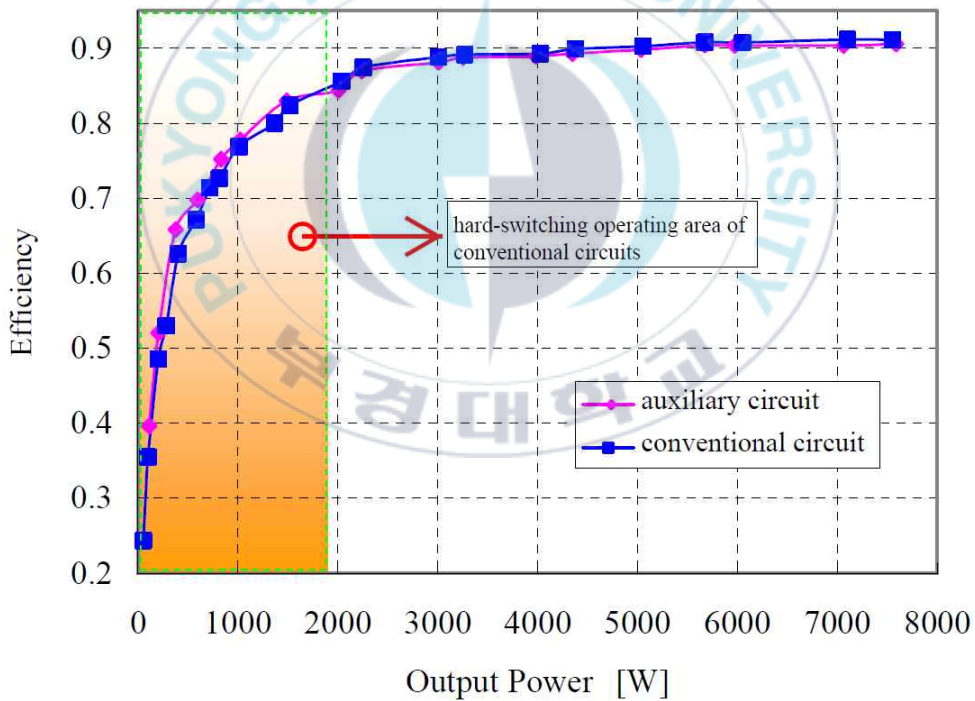


그림 4.18 보조 회로의 여부에 따른 전력 효율 비교(입력 전압 172[V]일 때)  
 Fig. 4.18 Comparison of power efficiency with and without auxiliary circuit  
 (when input voltage is 172[V])

그림 4.18은 액티브 보조 공진 스너버를 사용한 경우와 사용하지 않는 경우의 전력 변환 효율을 비교한 결과를 나타낸 것이다. 그림 4.18에서 알 수 있듯이 액티브 보조 공진 스너버를 사용하는 것이 액티브 보조 공진 스너버의 효과에 의해 저전력 영역에서 효율이 높아지는 것을 확인할 수 있다. 그림 4.19는 회로의 입력 전압을 172V에서 280V로 변경했을 때 액티브 보조 공진 스너버를 사용한 경우와 사용하지 않는 경우의 전력 변환 효율을 비교한 결과를 나타낸 것이다.

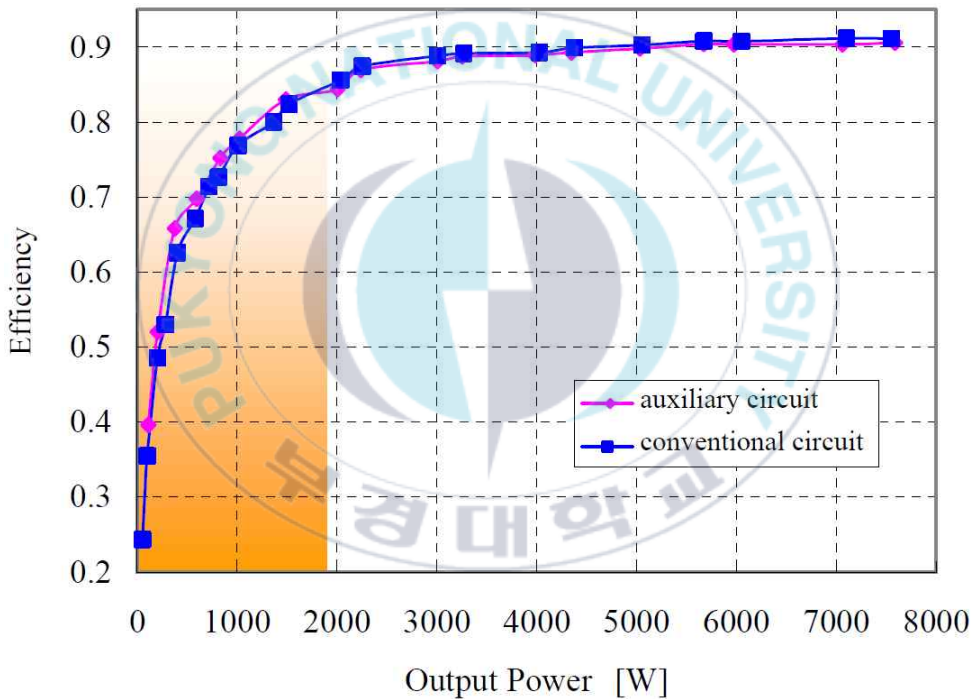


그림 4.19 보조 회로의 여부에 따른 전력 효율 비교(입력 전압 280[V]일 때)  
 Fig. 4.19 Comparison of power efficiency with and without auxiliary circuit  
 (when input voltage is 280 [V])

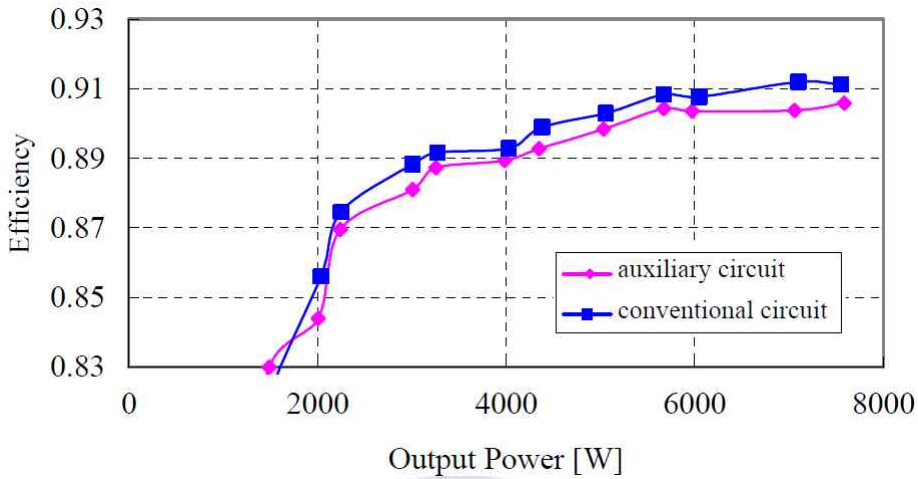


그림 4.20 전력 변환 효율의 비교(입력 전압 280[V]일 때)

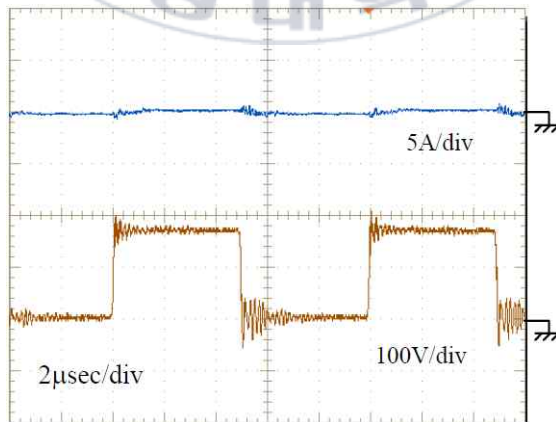
Fig. 4.20 Comparison of power conversion efficiency  
(when input voltage is 280 [V])

입력 전압을 높게 한 경우에도 액티브 보조 공진 스너버의 효과에 의해 저 출력 전력시에 효율 개선의 효과를 볼 수 있다. 그러나 그림 4.20에서 알 수 있듯이 대전력 영역에서는 액티브 보조 공진 스너버를 동작시키는 것이 전력 변환 효율이 낮다. 이것은 회로의 동작 주파수가 높기 때문이라고 생각된다. 회로에 사용되는 공진 소자의 인덕턴스나 커패시턴스는 스위칭 주파수의 고주파화에 수반하여, 회로 배선부에 숨어 있는 기생 파라미터와 거의 같은 정도의 크기에 가까워진다. 이것은 고주파 스위칭 동작을 수행하는 회로가 기생 파라미터의 영향을 받기 쉽다. 특히, 입력 전압이 높아지면 기생 파라미터의 영향이 더욱 현저해진다. 대전력 영역에서는 이상적으로는 액티브 보조 공진 스너버에 전류가 흐르지 않지만, 현실적으로는 기생 파라미터에 의해 대전력에 전류가 유입되어 액티브 보조 공진 스너버 내에서의 손실을 발생시키고 있는 것을 확인할 수 있다.

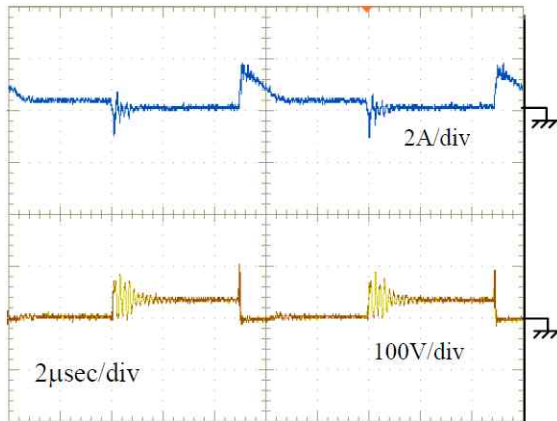
앞에서 언급했듯이 효율 향상을 위해서는 보조 회로 내 기생 파라미터를 줄

이는 것이 효과적이다. 따라서 보조 회로에 전류가 유입되는 경우에 가장 손실을 발생시키기 쉬운 소자인 보조 다이오드를 Si 다이오드에서 SiC 다이오드로 교환하여 전력 변환 효율의 개선 효과 및 각 부 파형에 미치는 효과에 대해 서술하였다. SiC 다이오드는 Si 다이오드에 비해 다이오드 오프시의 역회복 시간에 발생하는 손실이 적다. 기생 파라미터에 의한 전압의 진동 현상은 수 MHz에서 수십 MHz의 고주파로 보조 다이오드를 온 / 오프시키는 것으로 생각된다. 따라서, 역회복 시간이 없는 SiC 다이오드를 액티브 보조 공진 스너버에 사용함으로써 Si 다이오드를 사용하는 경우에 비해 오프시 복구에 의한 손실을 감소시킬 수 있고, 또한 고주파 진동 성분을 작게 할 수 있다.

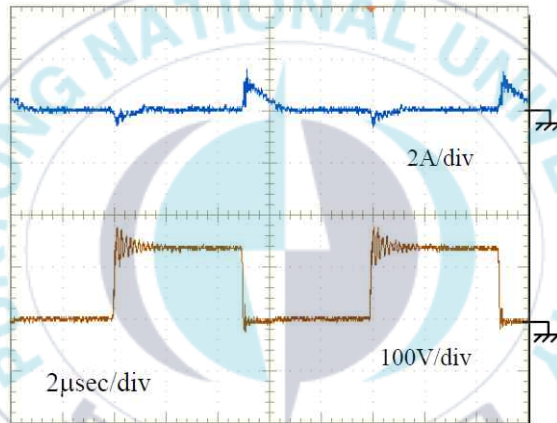
그림 4.21 ~ 그림 4.26는 그림 4.1에 나타낸 실험 회로의 Da, Db, Dc, Dd Infineon 사의 SiC 다이오드 SDP06S60으로 변경하여 동작시킨 각 부 실험 파형을 나타낸 것이다. 다이오드 디바이스의 교환 이외의 모든 실험 조건은 Si 다이오드로 실시한 그림 4.12 ~ 4.17에 나타낸 실험 결과와 동일하다. 능동 보조 공진 스너버의 다이오드 부분에 SiC 다이오드를 사용함으로써 다이오드의 역회복 시간에서의 손실이 감소하고, 액티브 보조 공진 스너버 전체에서 진동 전압이 경감되는 것을 알 수 있다. 따라서 제안한 액티브 보조 공진 스너버의 손실은 어느 정도 감소한 것으로 판단된다.



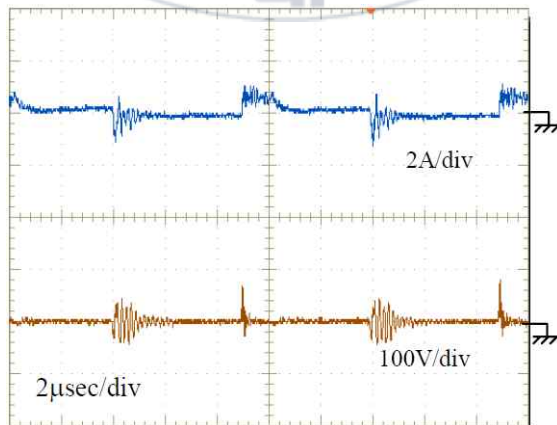
(a) 보조 스위치 S6의 전압과 전류 파형



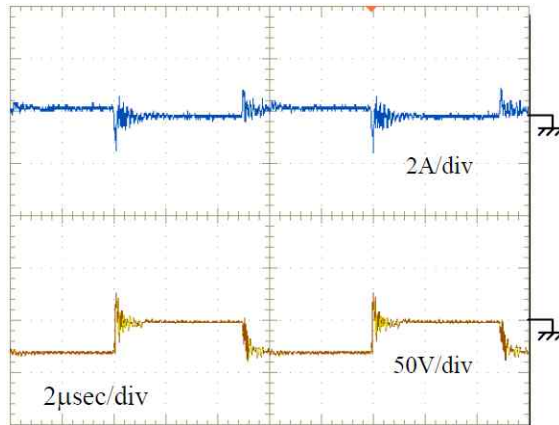
(b) 보조 다이오드 Da의 전압과 전류 파형



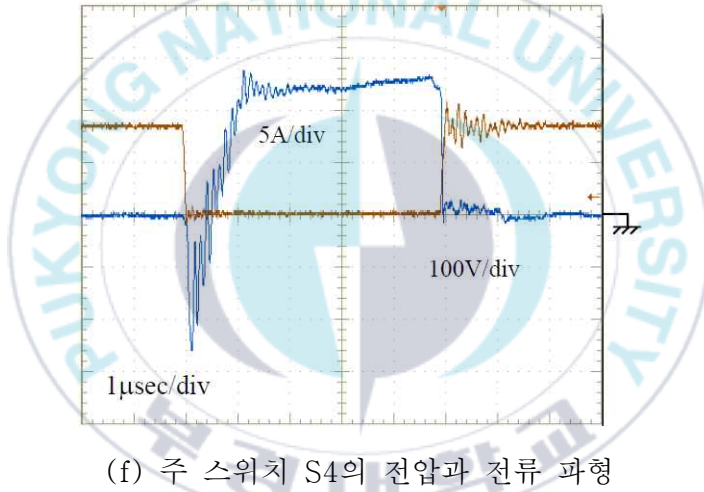
(c) 보조 다이오드 Dd의 전압과 전류 파형



(d) 보조 인덕터 L5의 전압과 전류 파형



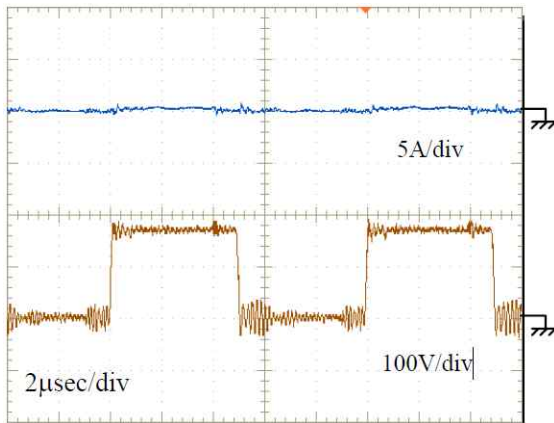
(e) 보조 커패시터 C5의 전압과 전류 파형



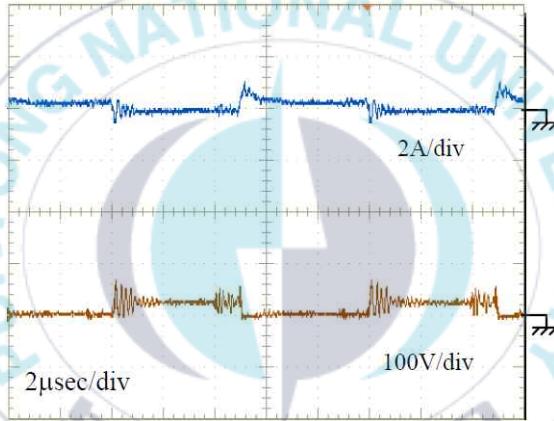
(f) 주 스위치 S4의 전압과 전류 파형

그림 4.21 위상차 $\Phi=0^\circ$ 일 때의 보조회로 각부 파형(보조회로 비동작시)

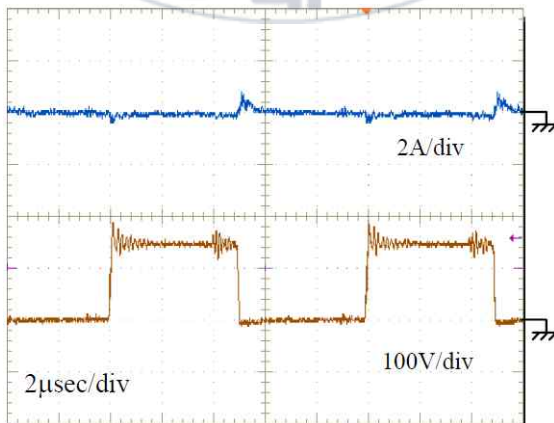
Fig. 4.21 Waveforms of each part of the auxiliary circuit when the phase difference is  $\Phi=0^\circ$ (when the auxiliary circuit is not operating)



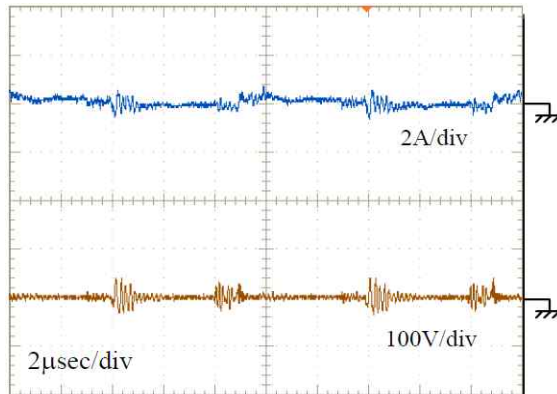
(a) 보조 스위치 S6의 전압과 전류 파형



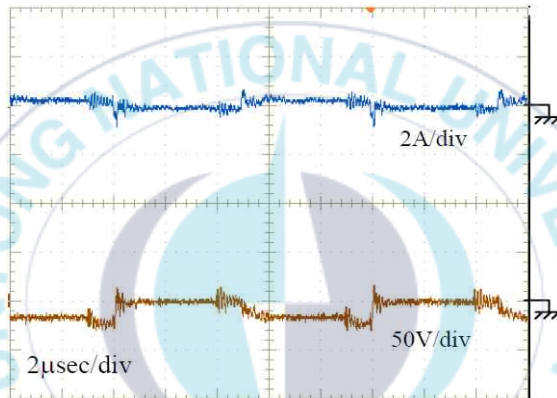
(b) 보조 다이오드 Da의 전압과 전류 파형



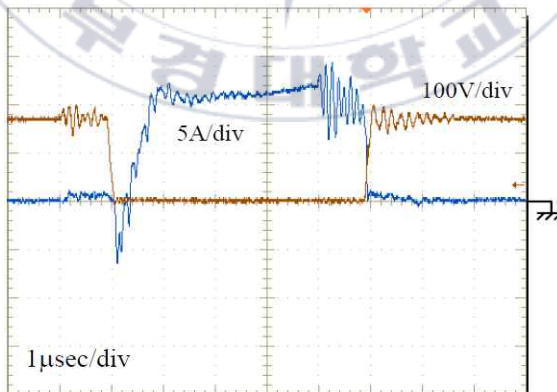
(c) 보조 다이오드 Dd의 전압과 전류 파형



(d) 보조 인덕터 L5의 전압과 전류 파형



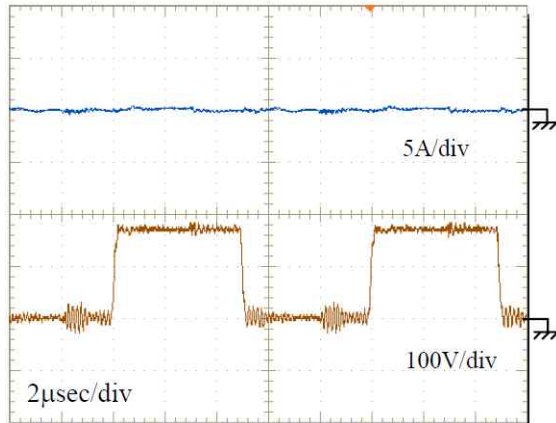
(e) 보조 커패시터 C5의 전압과 전류 파형



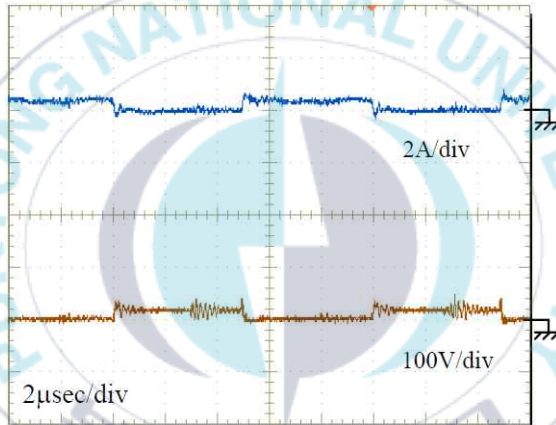
(f) 주 스위치 S4의 전압과 전류 파형

그림 4.22 위상차 $\Phi=36^\circ$ 일 때의 보조회로 각부 파형(보조회로 비동작시)

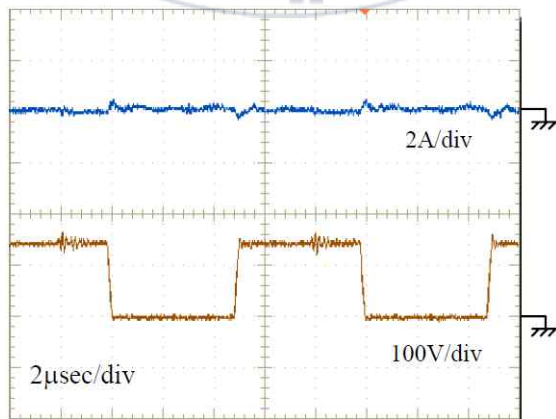
Fig. 4.22 Waveforms of each part of the auxiliary circuit when the phase difference is  $\Phi=36^\circ$ (when the auxiliary circuit is not operating)



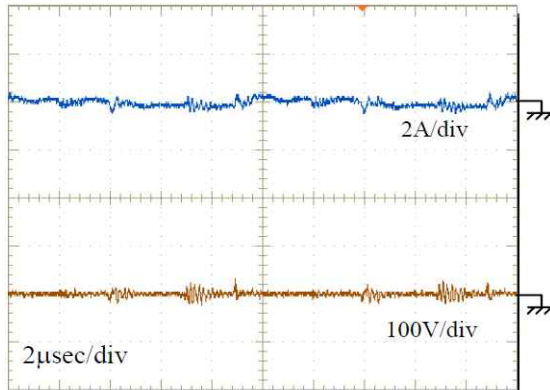
(a) 보조 스위치 S6의 전압과 전류 파형



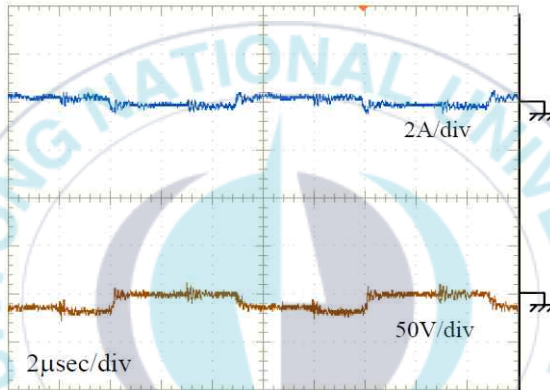
(b) 보조 다이오드 Da의 전압과 전류 파형



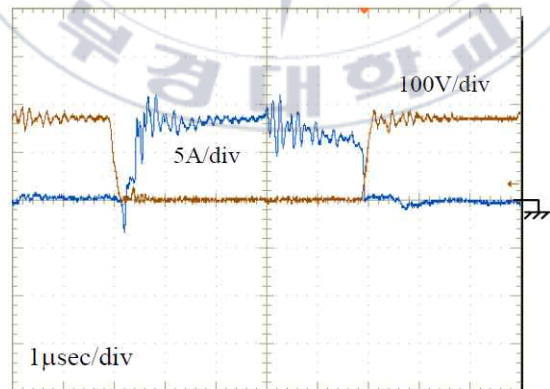
(c) 보조 다이오드 Dd의 전압과 전류 파형



(d) 보조 인덕터 L5의 전압과 전류 파형



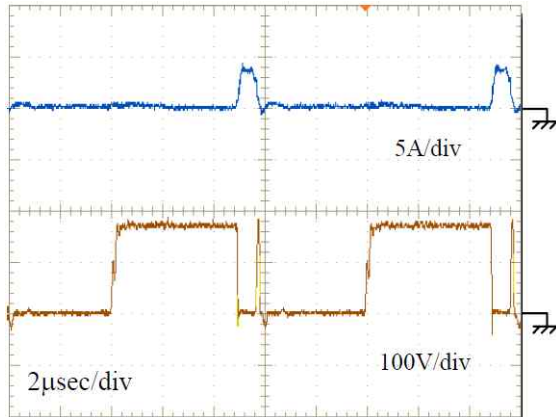
(e) 보조 커패시터 C5의 전압과 전류 파형



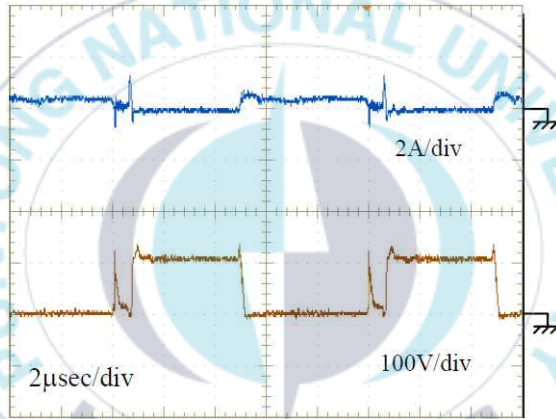
(f) 주 스위치 S4의 전압과 전류 파형

그림 4.23 위상차 $\Phi=72^\circ$ 일 때의 보조회로 각부 파형(보조회로 비동작시)

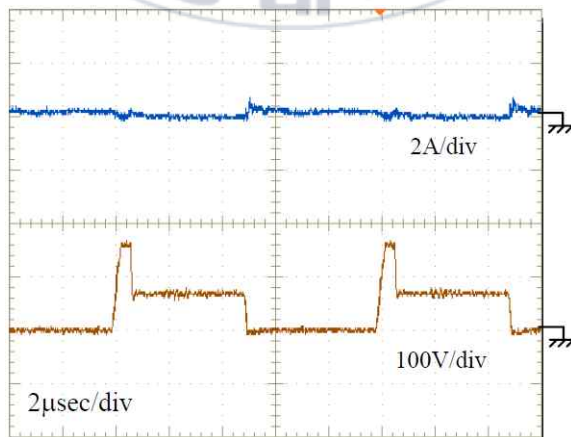
Fig. 4.23 Waveforms of each part of the auxiliary circuit when the phase difference is  $\Phi=72^\circ$ (when the auxiliary circuit is not operating)



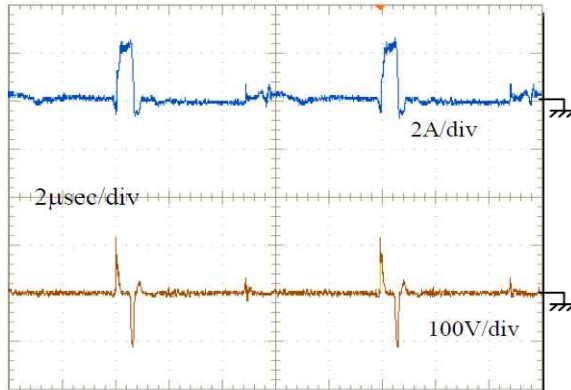
(a) 보조 스위치 S6의 전압과 전류 파형



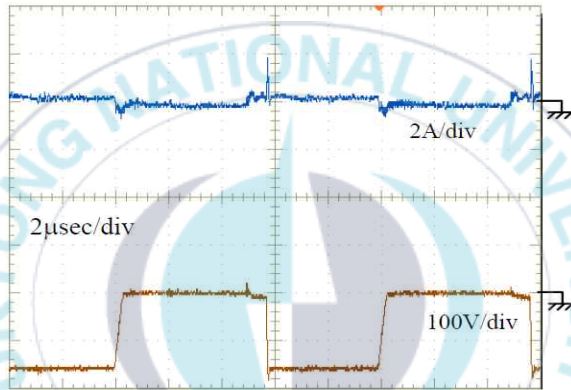
(b) 보조 다이오드 Da의 전압과 전류 파형



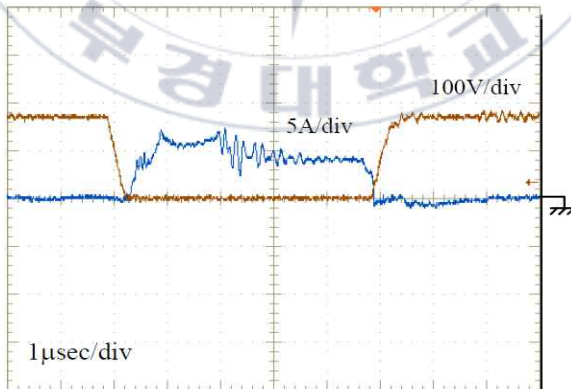
(c) 보조 다이오드 Dd의 전압과 전류 파형



(d) 보조 인덕터 L5의 전압과 전류 파형



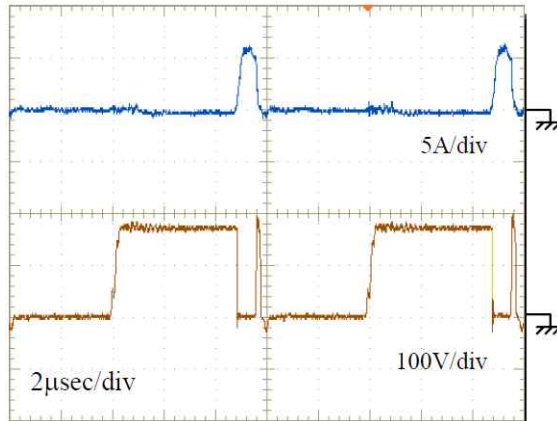
(e) 보조 커패시터 C5의 전압과 전류 파형



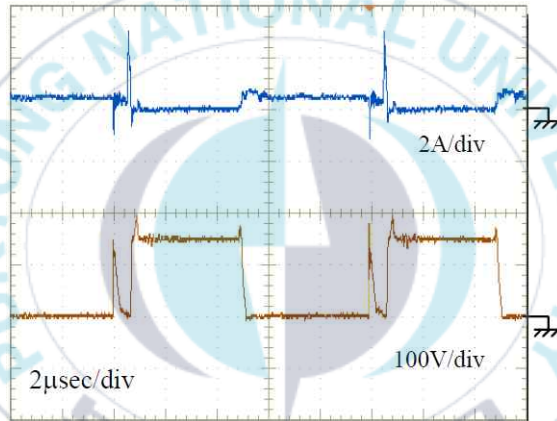
(f) 주 스위치 S4의 전압과 전류 파형

그림 4.24 위상차 $\Phi=108^\circ$ 일 때의 보조회로 각부 파형(보조회로 비동작시)

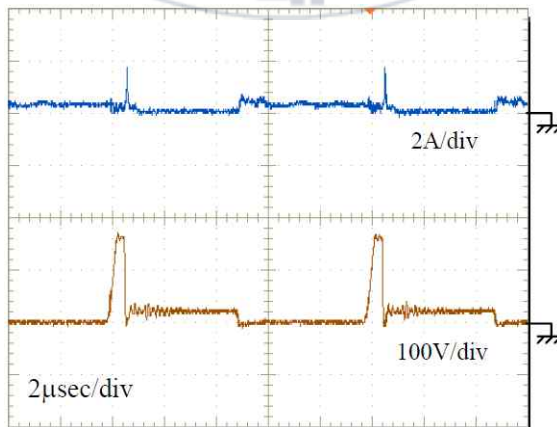
Fig. 4.24 Waveforms of each part of the auxiliary circuit when the phase difference is  $\Phi=108^\circ$ (when the auxiliary circuit is not operating)



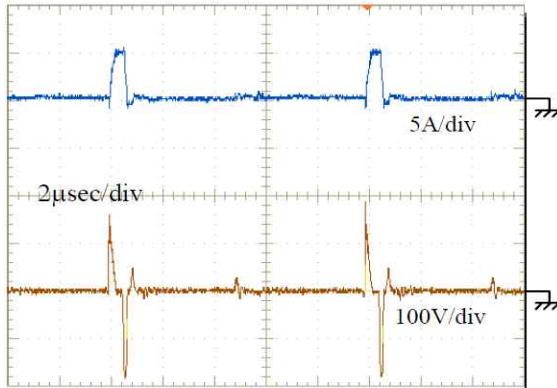
(a) 보조 스위치 S6의 전압과 전류 파형



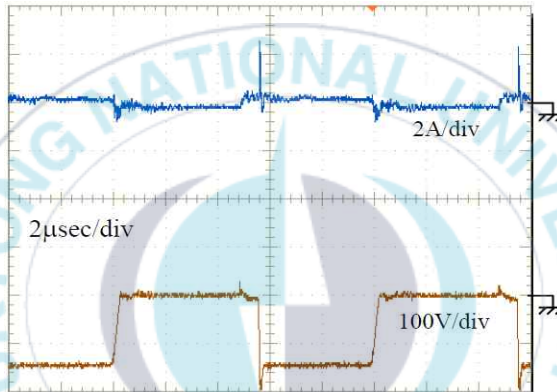
(b) 보조 다이오드 Da의 전압과 전류 파형



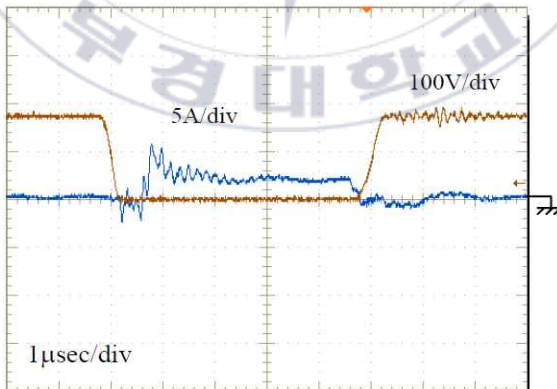
(c) 보조 다이오드 Dd의 전압과 전류 파형



(d) 보조 인덕터 L5의 전압과 전류 파형



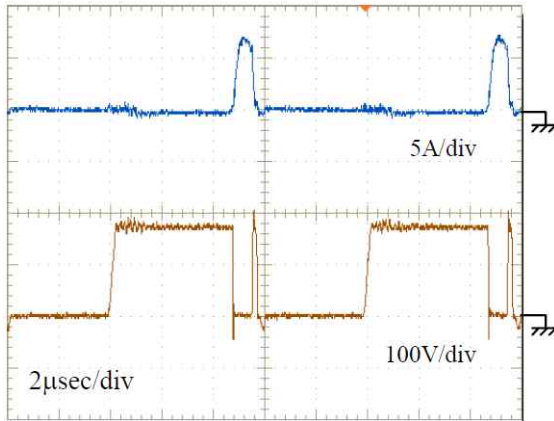
(e) 보조 커패시터 C5의 전압과 전류 파형



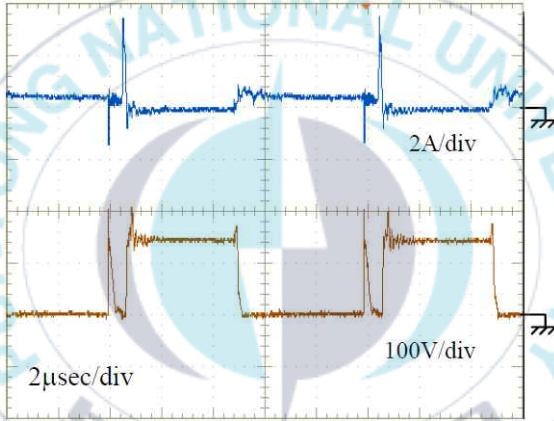
(f) 주 스위치 S4의 전압과 전류 파형

그림 4.25 위상차 $\Phi=144^\circ$ 일 때의 보조회로 각부 파형(보조회로 비동작시)

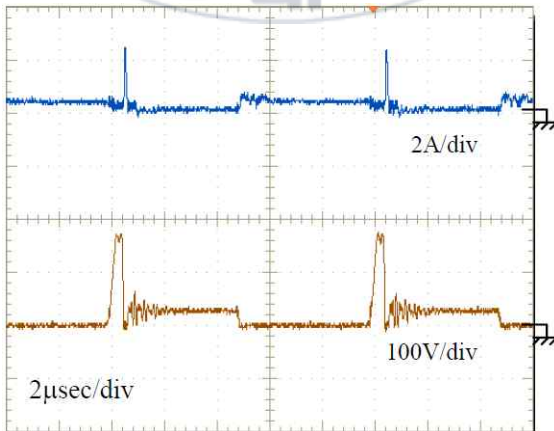
Fig. 4.25 Waveforms of each part of the auxiliary circuit when the phase difference is  $\Phi=144^\circ$ (when the auxiliary circuit is not operating)



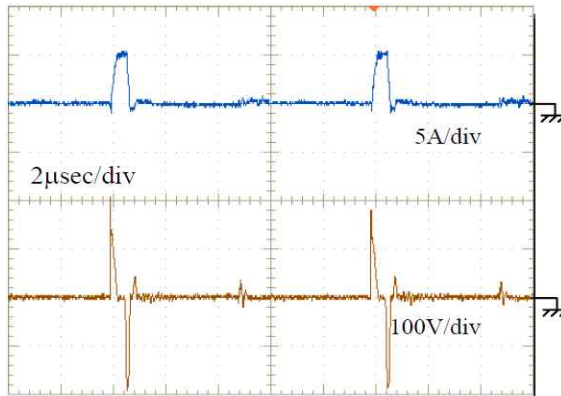
(a) 보조 스위치 S6의 전압과 전류 파형



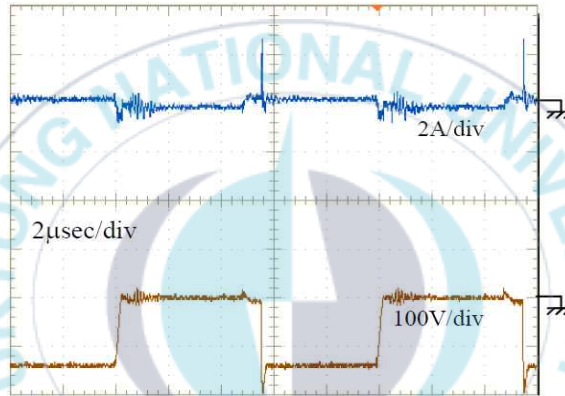
(b) 보조 다이오드 Da의 전압과 전류 파형



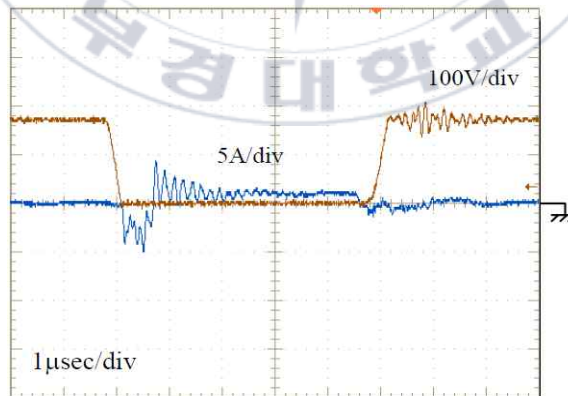
(c) 보조 다이오드 Dd의 전압과 전류 파형



(d) 보조 인덕터 L5의 전압과 전류 파형



(e) 보조 커패시터 C5의 전압과 전류 파형



(f) 주 스위치 S4의 전압과 전류 파형

그림 4.26 위상차 $\Phi=162^\circ$ 일 때의 보조회로 각부 파형(보조회로 비동작시)

Fig. 4.26 Waveforms of each part of the auxiliary circuit when the phase difference is  $\Phi=162^\circ$ (when the auxiliary circuit is not operating)

그림 4.27과 그림 4.28은 능동 보조 공진 스너버에 SiC 다이오드를 사용한 경우와 Si 다이오드를 사용한 경우의 효율 및 총 손실을 비교한 결과를 나타낸 것이다.

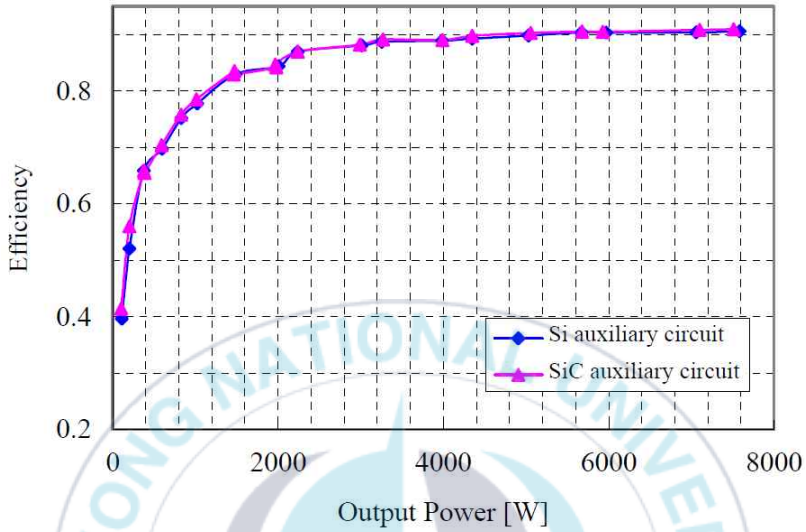


그림 4.27 Si 다이오드와 SiC 다이오드 전력 효율 비교

Fig. 4.27 Comparison of Si Diode and SiC Diode Power Efficiency

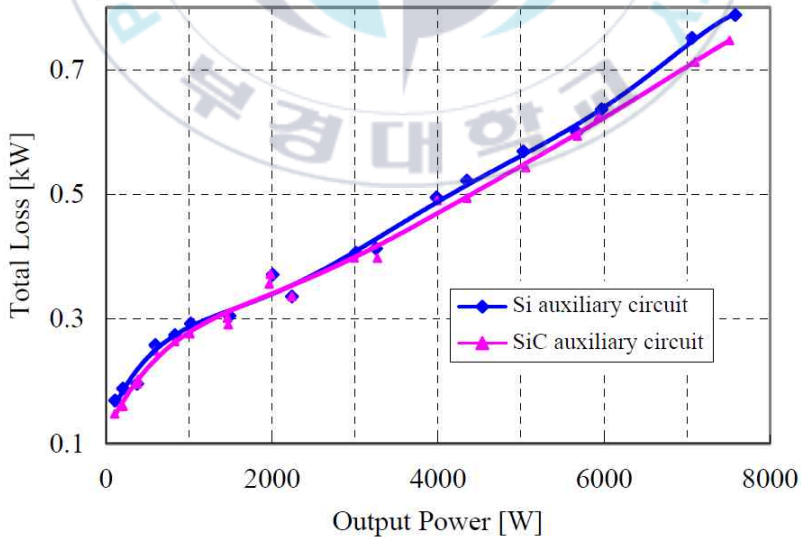


그림 4.28 SiC 다이오드와 Si 다이오드의 총 손실 비교

Fig. 4.28 Comparison of Total Loss of SiC Diode and Si Diode

그림 4.21~ 그림 4.26에서 알 수 있듯이 SiC를 이용한 경우의 다이오드 전압 파형은 위상차가 작은 대출력 전력시에 있어서 진동 전압이 분명히 작아지고 있다. SiC 다이오드를 사용하는 효과는 그림 4.28의 고전력 출력 영역에서 손실이 감소하여 확인할 수 있다. SiC 다이오드 등에 의해 기생 파라미터에 의한 영향을 억제할 수 있으면, 대전력 출력 영역에서의 손실을 억제할 수 있고, 본 논문에서 제안한 컨버터는 종래형에 비해 저출력 전력 영역의 효율 향상을 실현할 수 있는 DC-DC 컨버터라 할 수 있다.

회로의 발생 열량의 피크를 낮추는 것은 회로의 소형 경량화를 달성하는데 중요하다. 히트 싱크의 크기는 발생 열량의 피크에 의해 결정되기 때문이다. 앞에서 설명한 결과에서 제안한 회로는 고전력 영역에서 손실을 발생시키기 때문에 기존 회로보다 작고 가볍다. 따라서, 본 논문에서 제안한 회로를 효과적으로 이용하여, 종래 회로보다 발생 열량을 적게 할 수 없는지를 검토했다. DC-DC 컨버터의 무손실 스너버 커패시터는 클수록  $dv/dt$ 가 완만해지기 때문에, 전압과 전류가 겹치는 면적이 적어져 최고 출력 전력시의 효율은 높아진다. 한편, 저전력 출력 영역에서는 하드 스위칭 상태가 되기 쉽고, 또한 무손실 스너버 커패시터를 크게 함으로써, 하드 스위칭시의 스위칭 손실, 진동 전압 피크가 높아져 버린다. 종래 회로에서는 이러한 문제 때문에 무손실 스너버 커패시터의 용량을 크게 할 수 없다. 대조적으로, 액티브 보조 공진 스너버는 무손실 스너버 커패시터의 커패시턴스가 커지더라도 하드 스위칭을 소프트 스위칭 할 수 있다. 따라서, 액티브 보조 공진 스너버를 사용하면, 종래의 문제점이었던 스위칭 소자에 집중하는 하드 스위칭에 의한 스위칭 손실, 고피크 진동 전압을 억제 할 수 있다. 그리고 액티브 보조 공진 스너버는 종래 회로에 비해 보다 큰 용량의 무손실 스너버 커패시터를 사용함으로써 고전력 출력 영역에서의 전력 변환 효율을 올릴 수 있다. 또한, 대전력 영역에서의 전력 변환 효율을 높임으로써 발생 손실 피크를 낮출 수 있고, 보다 소형 경량화를 구할 수 있다.

그림 4.29는 소자 내압, 발생 열량을 고려하여 입력 전압을 260[V], 무손실 스너버 커패시터 C1~C4를 모두 5.4에서 22[nF]로 변경한 경우의 총 손실 발생량을 나타낸 것이다.

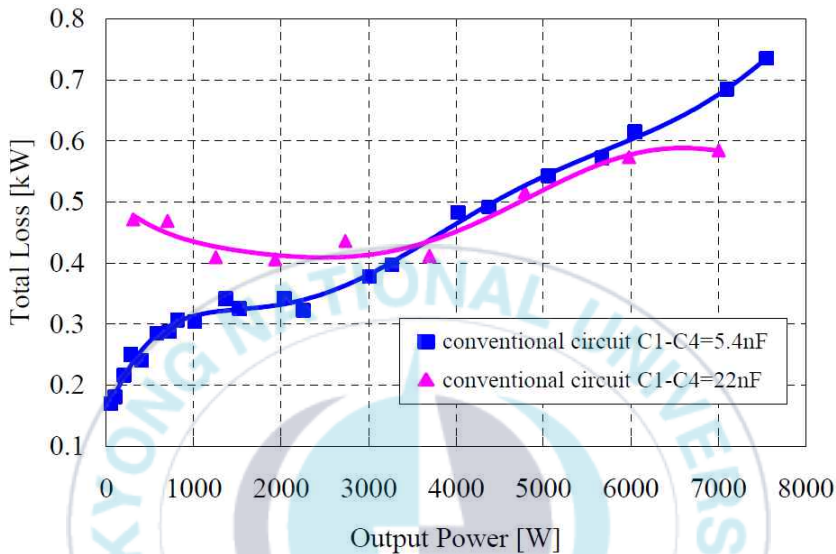


그림 4.29 기존 회로의 총 손실(커패시터의 변화에 따른)

Fig. 4.29 Total Loss in a Conventional Circuit(according to capacitor change)

종래 회로에 22[nF]의 무손실 스너버 커패시터를 사용한 경우, 3,500[W]이하의 저전력 영역에서 발생 손실이 상승하는 것을 알 수 있다. 무손실 스너버 커패시터 C의 용량이 커지면 부하 전류에 의한 충·방전이 충분히 이루어지지 않아 하드 스위칭 현상이 발생하기 때문이다.

하드 스위칭에 의한 스위칭 손실은 모두 스위칭 소자에서 소비되기 때문에, 스위칭 소자에만 열량이 집중되어 소자 파괴의 원인이 된다. 이것은 종래의 회로에서는 무손실 스너버 커패시터를 크게 취할 수 없다는 것을 의미한다. 그러나 고전력 영역에서는 손실을 크게 줄일 수 있다. 이상으로부터, 무손실 스너버 커패시터의 용량을 크게 하여 대전력 영역에서의 손실을 저감하면서, 저전

력 영역에서의 소프트 스위칭 동작을 보증하기 위해서 액티브 보조 공진 스너머를 가지는 상과 갖지 않는 상에서 무손실 스너머 커패시터의 용량을 변경하는 것이 전체 손실 감소에 효과적인 것을 확인할 수 있다. 따라서 표 5과 같이 C1, C2 및 C3, C4의 용량을 변경한 회로를 사용하여 총 손실을 비교하여 결과를 나타내면 그림 4.30과 같다.

표 5 제안한 회로와 종래의 회로에 사용된 회로정수

Table. 5 Circuit constants used in the proposed circuit and the conventional circuit

Item	Symbol	Value	
		Conventional	Proposed
Switching Frequency	f	100kHz	100kHz
Input Voltage	E <sub>in</sub>	280V	280V
Lossless snubber capacitance	C1, C2	5.4 n F	5.4 n F
Lossless snubber capacitance	C3, C4	5.4 n F	22 n F
Leakage inductance	L <sub>l</sub>	4uH	4uH
Magnetizing inductance	L <sub>m</sub>	125uH	125uH
Trans turn	N <sub>p</sub> :N <sub>s</sub>	5 : 4	5 : 4
LPF inductance	L <sub>f</sub>	90uH	90uH
LPF capacitance	C <sub>o</sub>	200uF	200uF
Output Resistance	R <sub>o</sub>	3.3Ω	3.3Ω
Auxiliary inductance	L5, L6		2.3uH
Auxiliary capacitance	C5, C6		1.8 n F

그림 4.30에서 스위치 S3, S4에 22[nF]를 붙임으로써, 액티브 보조 공진 스너머가 있는 경우에는 대전력 출력 영역의 발생 손실이 감소하고 있는 것을 알 수 있다. 또한, 액티브 보조 공진 스너머에 의해, 저전력 영역의 발생 손실

은 상승하지 않고, 완만하게 0에 접근하고 있는 것을 알 수 있다. 이것에 의해 본 논문에서 제안한 회로는 종래 회로보다 피크시에 50[W]정도의 손실 피크 값이 저감된다. 그리고 제안한 컨버터는 소프트 스위칭 영역의 확대라는 이점에 의해 최고 효율의 상승, 피크 손실의 저감에 기여할 수 있는 회로라고 할 수 있다.

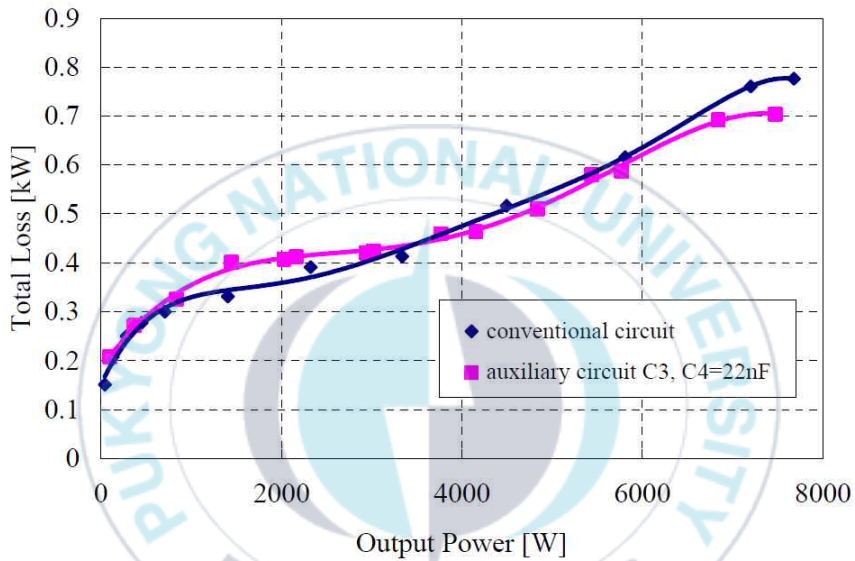


그림 4.30 무손실 스너버 커패시터의 용량을 변경에 따른 총 손실

Fig. 4.30 Total loss due to changing the capacity of the lossless snubber capacitor

## 제 V 장 결 론

본 논문에서는 플라즈마 발생용 전원시스템에 적용 가능한 새로운 위상 시프트 PWM DC-DC 컨버터의 회로 토폴로지와 FPGA 디바이스에 의한 제어 회로계를 제시하고, 그 회로의 동작 원리와 특징을 밝혔다. 그리고 시뮬레이션 및 실험을 통하여 그 유효성을 증명하였으며, 도출된 결과를 요약하면 다음과 같다.

(a) 1차측 위상 시프트 PWM DC-DC 컨버터의 저전력 영역에서의 하드 스위칭 문제에 대해 지적하였고, 고주파 스위칭에 의한 손실 저감의 해결책으로서 액티브 보조 공진 스너버를 이용한 1차측 위상 시프트 PWM DC-DC 컨버터를 제안했다. 또한, 그 동작 원리는 시뮬레이션 해석에 의해 밝혔다. 또한, 제안한 회로가 액티브 보조 공진 스너버에 의해 전체 출력 전력 영역에 걸쳐 소프트 스위칭 동작이 가능한 우수한 회로임을 시뮬레이션 결과에 의해 나타내었다.

(b) 반도체 제조에 사용되는 플라즈마 발생용 전원 시스템에 있어서, 고주파 링크 2차측 위상 시프트 PWM 제어 소프트 스위칭 DC-DC 컨버터는 수 10 [MHz] 주파수 대역 고주파 선형 전력 증폭기와 조합하여 사용하는 전원 시스템에서의 정전압 제어, 수 MHz의 고주파 스위칭 전력 증폭기와 함께 사용되는 전원 시스템에서 정전력 제어의 특성을 밝혀 효과가 나타났다.

(c) 소프트 스위칭 DC-DC 컨버터에 대해 정격 3[kW]에서 7.6[kW], 100[kHz]의 실험에 의해 비교를 실시하고, 종래 회로의 하드 스위칭 동작 범위에서 제안한 회로의 효율이 종래의 회로보다 높아지는 것을 확인했다. 또한 각 회로에

대해 장점과 단점을 밝혔다.

(d) 100[kHz]와 150[kHz] 고주파 소프트 스위칭으로 고효율화를 실현하여 플라즈마 발생용 전원 시스템의 응용을 목적으로 한 DC-DC 컨버터 부품의 소형 및 경량화가 가능했다.

(e) 실험에 의해 대출력 전력시에는 액티브 보조 공진 스너버의 스위치가 항상 오프 상태에 있음에도 불구하고, 액티브 보조 공진 스너버가 접속되어 있기 때문에, 종래 회로보다 제안한 회로의 전력 변환 효율이 내려가는 것을 확인하였다. 액티브 보조 공진 스너버에 의해 소프트 스위칭 에너지를 전원으로부터 공급할 수 있다는 이점을 이용하여 종래 회로에 비해 제안한 회로의 주 스위치에 접속하는 무손실 스너버 커패시터를 크게 취함으로써, 본 논문에서 제안한 DC-DC 컨버터는 기존 회로보다 큰 출력 전력 영역에서 손실을 줄일 수 있음을 확인하였다.

(f) (e)는 제안한 회로가 총 손실의 최대값을 억제 할 수 있음을 나타냈다. 따라서, 총 손실의 최대값에 의해 결정되는 히트 싱크의 체적을 작게 할 수 있으며 종래 회로보다 회로를 소형화할 수 있다.

(g) 전부하 영역에서 소프트 스위칭을 행함에 있어서, 무손실 스너버 커패시터가 없는 하드 스위칭 동작과 무손실 스너버 커패시터와 고주파 변압기의 기생 인덕터 파라미터와 액티브 스위치에 의한 소프트 스위칭 동작을 비교하였다.

앞에 서술한 특징과 같이 고주파 링크 위상 시프트 PWM 제어 소프트 스위칭 DC-DC 컨버터는 많은 장점이 있으며, 몇 kW급 소용량 고체 고분자형 연료 전지 시스템, 신에너지를 이용한 시스템 등의 전력 제어 인터페이스 회로로 소

형 경량화, 고효율화 및 저노이즈화에 유효한 회로 방식임을 확인할 수 있다. 또한, 고주파 링크 위상 시프트 PWM 제어 소프트 스위칭 DC-DC 컨버터의 각 고주파 변압기 탭 부착 인덕터를 사용하는 병렬 출력방식 회로 변형 토폴로지 및 높은 출력 전압에 적합한 2채널 직렬 출력 회로 방식 및 이중 출력 채널 독립 제어 회로 변형을 나타내었고 제어 방법 및 동작 원리를 설명하였으며 정상 특성 및 과도 특성의 시뮬레이션 분석을 통해 성능 평가 검토를 실시하여 그 효과를 밝혔다. 그리고 새로운 에너지를 이용하는 급전 시스템의 전력 인터페이스로 대용량에 적합한 풀 브리지 위상 시프트 PWM 제어 방식 DC-DC 컨버터를 제안하고 그 효과를 시뮬레이션 해석 결과와 실험 결과를 통해 밝혔다.



## 참 고 문 헌

- [1] L. A. Ramos and M. Mezaroba, "Bidirectional isolated AC-DC converter for electric vehicles multifunctional chargers," 2018 IEEE International Conference on Industrial Technology (ICIT), Lyon, pp.1789-1794, 2018
- [2] H. Valderrama-Blavi, J. M. Bosque, F. Guinjoan, L. Marroyo and L. Martinez-Salamero, "Power Adaptor Device for Domestic DC Microgrids Based on Commercial MPPT Inverters," in IEEE Transactions on Industrial Electronics, vol.60, no.3, pp.1191-1203, March 2013
- [3] N. A. Dung, H. Chiu, J. Lin, Y. Hsieh, H. Chen and B. Zeng, "Novel Modulation of Isolated Bidirectional DC-DC Converter for Energy Storage Systems," in IEEE Transactions on Power Electronics, vol.34, no.2, pp.1266-1275, Feb. 2019
- [4] L. Schrittwieser, M. Leibl and J. W. Kolar, "99% Efficient Isolated Three-Phase Matrix-Type DAB Buck-Boost PFC Rectifier," in IEEE Transactions on Power Electronics, vol.35, no.1, pp.138-157, Jan. 2020
- [5] L. Chen, A. Amirahmadi, Q. Zhang, N. Kutkut and I. Batarseh, "Design and Implementation of Three-Phase Two-Stage Grid-Connected Module Integrated Converter," in IEEE Transactions on Power Electronics, vol. 29, no.8, pp.3881-3892, Aug. 2014
- [6] Z. Yan, M. Jia, C. Zhang and W. Wu, "An Integration SPWM Strategy for High-Frequency Link Matrix Converter with Adaptive Commutation in One Step Based on De-Re-Coupling Idea," in IEEE Transactions on Industrial Electronics, vol.59, no.1, pp.116-128, Jan. 2012
- [7] M. A. Sayed, K. Suzuki, T. Takeshita and W. Kitagawa, "Soft-Switching

- PWM Technique for Grid-Tie Isolated Bidirectional DC-AC Converter with SiC Device,” in IEEE Transactions on Industry Applications, vol.53, no.6, pp.5602-5614, Nov.-Dec. 2017
- [8] L. Schrittwieser, M. Leibl and J. W. Kolar, “99% Efficient Isolated Three-Phase Matrix-Type DAB Buck-Boost PFC Rectifier,” in IEEE Transactions on Power Electronics, vol.35, no.1, pp.138-157, Jan. 2020
- [9] F. Wu, X. Li, G. Yang, H. Liu and T. Meng, “Variable Switching Periods Based Space Vector Phase-Shifted Modulation for DAB Based Three-Phase Single-Stage Isolated AC-DC Converter,” in IEEE Transactions on Power Electronics, vol.35, no.12, pp.13725-13734, Dec. 2020
- [10] H. Belkamel, H. Kim and S. Choi, “Interleaved Totem-Pole ZVS Converter Operating in CCM for Single-Stage Bidirectional AC-DC Conversion with High-Frequency Isolation,” in IEEE Transactions on Power Electronics, vol.36, no.3, pp.3486-3495, March 2021
- [11] B. R. de Almeida, J. W. M. de Araújo, P. P. Praça and D. de S. Oliveira, “A Single-Stage Three-Phase Bidirectional AC/DC Converter with High-Frequency Isolation and PFC,” in IEEE Transactions on Power Electronics, vol.33, no.10, pp.8298-8307, Oct. 2018
- [12] A. M. Haddadi, S. Farhangi and F. Blaabjerg, “An Isolated Bidirectional Single-Stage Inverter Without Electrolytic Capacitor for Energy Storage Systems,” in IEEE Journal of Emerging and Selected Topics in Power Electronics, vol.7, no.3, pp.2070-2080, Sept. 2019
- [13] R. Baranwal, K. V. Iyer, K. Basu, G. F. Castelino and N. Mohan, “A Reduced Switch Count Single-Stage Three-Phase Bidirectional Rectifier with High-Frequency Isolation,” in IEEE Transactions on Power Electronics, vol.33, no.11, pp.9520-9541, Nov. 2018

- [14] F. Krismer, E. Hatipoglu and J. W. Kolar, "Novel Isolated Bidirectional Integrated Dual Three-Phase Active Bridge (D3AB) PFC Rectifier," 2018 International Power Electronics Conference (IPEC-Niigata 2018-ECCE Asia), Niigata, 2018, pp.3805-3812, 2018
- [15] T. -T. Le, C. Suk, S. Kim and S. Choi, "A Four-Phase Current-Fed DC-DC Converter for Wide Voltage Range Applications," 2020 IEEE 9th International Power Electronics and Motion Control Conference (IPEMC2020-ECCE Asia), 2020
- [16] T. -T. Le, R. M. Hakim, J. Park and S. Choi, "A Single-stage Four-Phase Totem-Pole AC-DC Converter with Wide Voltage Range and Compact Integrated Magnetic Component," 2021 IEEE Energy Conversion Congress and Exposition (ECCE), 2021
- [17] H. Belkamel, H. Kim and S. Choi, "Interleaved Totem-Pole ZVS Converter Operating in CCM for Single-Stage Bidirectional AC-DC Conversion With High-Frequency Isolation," IEEE Trans. Power Electron., vol.36, no.3, pp.3486-3495, March 2021
- [18] F. Jauch and J. Biela, "Combined phase-shift and frequency modulation of a dual-active-bridge AC-DC converter with PFC," IEEE Trans. Power Electron., vol.31, no.12, pp.8387-8397, Dec. 2016
- [19] L. Schrittwieser, M. Leibl and J. W. Kolar, "99% Efficient Isolated Three-Phase Matrix-Type DAB Buck-Boost PFC Rectifier," in IEEE Transactions on Power Electronics, vol.35, no.1, pp.138-157, Jan. 2020
- [20] D. S. Oliveira and B. R. de Almeida, "A Bidirectional Single-Stage Three-Phase AC / DC Converter with High-Frequency Isolation and PFC," in Proc. Int. Power Electron. Conf. (PCIM Europe), Nuremberg, Germany, 19-21 May 2015

- [21] F. Jauch and J. Biela, "Combined phase-shift and frequency modulation of a dual-active-bridge AC/DC converter with PFC," *IEEE Trans. Power Electron.*, vol.31, no.12, pp.8387-8397, Dec. 2016
- [22] J. Everts, F. Krismer, J. V. den Keybus, J. Driesen, and J. W. Kolar, "Optimal ZVS modulation of single-phase single-stage bidirectional DAB AC-DC converters," *IEEE Trans. Power Electron.*, vol.29, no.8, pp.3954-3970, Aug. 2014
- [23] M. J. Kwon, W. C. Lee, "A Study on the Analysis and Control of No-Load Characteristics of LLC Resonants Converter for Plasma Process," 2018 International Power Electronics Conference, pp. 114-117, 2018
- [24] M. J. Kwon, T. H. Kim, W. C. Lee, "Analysis of the Gain Characteristic in LLC Resonant Converter for Plasma Power Supply," *The Transactions of the Korean Institute of Electrical Engineers*, vol. 65, no.12, pp.1992-1999, 2016
- [25] H. Choi, "Design and Analysis of an Interleaved Boundary Conduction Mode(BCM) Buck PFC Converter," *Journal of Power Electronics*, vol. 14, no.4, pp.641-648, 2014
- [26] J. H. Park, J. K. Choi, "A Development of a Absolute Position Compensatiuon Intelligent Algorithm for Driving of the Home Appliance Multi-pole BLDC Motor," *Journal of Korean Institute of Intelligent Systems*, vol.28, no.6, pp.576-581, 2018
- [27] E.S. Kim, K.Y. Joe, M.H. Kye, Y.H. Kim, and B.D. Yoon, "An improved soft switching PWM FB DC/DC converter for reducing conduction losses", *IEEE Trans. PE*, Vol.14, No.2, pp.258-263, 1999
- [28] Hyun-Lark Do, "Zero Voltage Switching Boost Converter Using a Coupled Inductor" , *JOURNAL OF POWER ELECTRONICS* 11(1), pp.16- 20, 2011

- [29] M.G Han and S.Y. Chun, "Growing Behavior of Nanocrystalline TiN Films by Asymmetric Pulsed DC Reactive Magnetron Sputtering," Journal of the Korean Ceramic Society, Vol.48, No.5, pp. 342–347, 2011
- [30] Jeff C. Sellers, "Etch Process Employing Asymmetric Bipolar Pulsed DC," U.S. Patent, 5,770,023, Jun. 23, 1998
- [31] Gitanjali Anand, "Design of single stage integrated bridgeless–boost PFC converter", IEEE Conferences MedCom pp, 458~463, 2014
- [32] H. Choi, "Design and Analysis of an Interleaved Boundary Conduction Mode(BCM) Buck PFC Converter," Journal of Power Electronics, vol.14, no.4, pp.641–648, 2014
- [33] H. S. Jung, J. A. Seo, S. K. Choi, "Wearable Atmospheric Pressure Plasma Fabrics Produced by Knitting Flexible wire Electrodes for the Decontamination of Chemical Warfare Agents," Scientific Reports, pp.1–9, 2017
- [34] J. H. Park, J. K. Choi, "A Development of a Absolute Position Compensatiuon Intelligent Algorithm for Driving of the Home Appliance Multi–pole BLDC Motor," Journal of Korean Institute of Intelligent Systems, vol.28, no.6, pp.576–581, 2018
- [35] M. J. Kwon, T, H, Kim, W. C. Lee, "Analysus of the Gain Characteristic in LLCC Resonant Converter for Plasma Power Supply," The Transactions of the Korean Institute of Electrical Engineers, vol.65, no. 12, pp.1992–1999, 2016
- [36] C. Corbella, "Plasma Parameters of Pulsed–dc discharges in methane used to deposit diamondlike carbon films," Journal of Applied Physics, Vol.106, 03302, 2009

- [37] E. E. Kunhardt, 'Generation of Large Volume, Atmospheric Pressure, Nonequilibrium Plasmas', pp.189-200, IEEE Tans. On Plasma Science, Vol.28, 2000
- [38] In-Hwan Oh and Myung-Joong Youn. 'A Simple Soft Switched PWM Inverter Using Source Voltage Clamped Resonant Circuit', pp.451-459, IEEE Trans. On IE, Vol. 46, 1999
- [39] Wanho Shin, Jaeho Choi and Taewoong Kim, 'Bidirectional Pulse Plasma Power Supply for Treatment of Air Pollution', pp.1-6, PESC '06, 2006
- [40] MORLOK, A. ; SUTTON, Y. C. ; BRAITHWAITE, N. St. J. ; GRADY, Monica M. 2012 "Chondrules born in plasma Simulation of gas grain interaction using plasma arcs with applications to chondrule and cosmic spherule formation" Meteoritics & planetary science, 47(12): 2269~2280
- [41] S. R. Jaug, "Trapezoidal Approximation of LCC Resonant Converter and Design of Multi-Stage Capacitor Charger for Solid-State Marx Modulator" 33 (33): 3816-3825, 2018
- [42] Sin-Dong Kang, Ju-Hee Kim, Jae-Ho Kim, "A Study on the Insulation Resistance in Cable with Rising Temperature" , Journal of the Korean Institute of Illuminating and Electrical Installation Engineers 32(3), pp.72-77, 2018
- [43] Seok-Won Kang, Jae-Sik Lee, Kang-San Lee, Hee-Ah Lim, Ji-Seong Kim , Jeong-Dae Lee, Wol-Su Park, Young-Koo Park, "Decomposition of odor using atmospheric-pressure plasma" , Journal of the Korea Academia -Industrial cooperation Society Vol.21, No.7 pp.708-718, 2020
- [44] KSC IEC 60364-5-52, "Low-voltage electrical installations Part 5-52 : Selection and erection of electrical equipment – Wiring systems," 2012

## 부 록(I) 고주파 파워 반도체 스위치의 종류 및 특성비교

Table. 1은 전력 반도체의 분류를 나타낸 것이며, 표 2는 각종 장치의 대표적인 정격과 특성을 나타낸 것이다.

Table. 1 Classification of various power supplies

장 치	입력 신호에 의한 제어		형태	특징
	턴-온	턴-오프		
다이오드	○	×	비가제어	고속
사이리스터	○	×	온기능 허용 제어	
트라이액				
GTO	○	○	온/오프 기능 가제어 (자기소호형)	대용량
파워 트랜지스터				
MOSFET				
IGBT				
SIT				
SI 사이리스터				

Table. 2에서 다이오드(Diode)는 p형 반도체와 n형 반도체의 2층을 결합한 전원 장치에서 주로 전극 사이에 가해지는 전압의 극성에 의해서만 도통, 비도통이 결정된다. 즉, 순방향 전압이 걸리면 온하는 방향으로만 전도 기능을 가진 비가제어(非可制御)장치이다. 다이오드는 대부분 정류를 목적으로 하고 있기 때문에, 정류 다이오드인 경우도 있다.

Table. 2 Representative ratings and characteristics of various devices

종 류	정격 전압	정격 전류	온 전압	턴-온 시간	턴-오프 시간
사이리스터	6,000V	2,500A	3.0V/2,500A	10 $\mu$ s	400 $\mu$ s
GTO	4,500V	3,000A	4.0V/3,000A	10 $\mu$ s	20 $\mu$ s
파워 트랜지스터	1,200V	800A	2.5V/800A	3 $\mu$ s	15 $\mu$ s
MOSFET	1,000V	8A	1.3 $\Omega$ (온 저항)	0.2 $\mu$ s	0.4 $\mu$ s
IGBT	1,200V	600A	4.0V/600A	0.8 $\mu$ s	0.4 $\mu$ s

사이리스터(Thyristor)은 주로 전극 사이에 순방향 전압을 가해도 제어 신호(게이트 전류)를 부여하지 않으면 도통하지 않는다. 오프 상태에서 온 상태로 전환(턴-온)은 제어 할 수 있지만, 온 상태에서 오프 상태로 전환(분기점)은 회로 상태에 의해 온 기능이 가능한 제어 유형의 장치이다. 너무 빠른 동작은 바랄 수 없지만 고전압, 대전류화가 비교적 쉽다. 또한 GTO 사이리스터, IGCT, MOSFET, SiT, MCT는 턴-온도, 턴-오프도 있는 파워 반도체 소자에서 온-오프 기능이 가능한 제어 장치(자기 소호형 장치)로 불린다. 즉, 제어 신호가 들어있는 동안만 선택하고 제어 신호를 제외하면 해제한다. 이들은 비교적 고주파 전력변환 응용이 가능하다.

최근에는 특히 전력 MOSFET의 속도와 전압 구동 특성 및 바이폴라 전력 트랜지스터의 낮은 포화 전압 특성을 원칩화 한 절연 게이트 바이폴라 전력 트랜지스터(IGBT : Insulated Gate Bipolar Transistor)가 고속 스위칭 가능한 전압 · 전류 정격도 거의 기존의 바이폴라 트랜지스터 또는 게이트 턴-온 사이리스터, 개량형인 통합 게이트 정류 사이리스터(IGCT : Integrated Gate Commutated Thyristor)와 동등 이상의 용량이 실현 가능하게 함으로써 주목을 받고 있다. 또한 기술 혁신을 통해 세대교체를 거듭하면서 인버터 장치 등

산업 기기의 소형화 · 고성능화에 큰 영향을 주고 있다.

IGBT는 바이폴라 전력 트랜지스터와 파워 MOSFET의 복합 기능 장치에서 비교적 새로운 파워 디바이스이다. IGBT의 구조는 파워 MOSFET의 드레인 측에 p층을 부가한 형태이다. 이미터를 기준으로 게이트에 양의 전압을 인가하면 파워 MOSFET의 경우와 마찬가지로 게이트 전극 아래의 p층 표면에 n 채널이 형성되고, n(베이스)층에 전자가 유입된다. 따라서 컬렉터측 p층으로 정공 주입이 일어나 소수캐리어에 축적된 n계층의 저항은 크게 감소한다.



따라서, 바이폴라 트랜지스터에는 낮은 온 전압이 된다. IGBT를 턴-오프하는 게이트 전압을 0 또는 부(-)전압으로 한다. 파워 MOSFET을 흐르는 전자 전류는 게이트 전압의 변화에 즉시 소멸하지만 pnp 트랜지스터를 흐르는 정공 전류의 감소는 n계층의 축적 운반대의 제거까지는 조금 늦다. 이 때문에 턴-오프시의 IGBT 전류는 2단으로 감소한다. 턴-오프 시간은 수백 ns 정도가 가능하며, 파워 MOSFET에 비해 느리지만 바이폴라 전력 트랜지스터에 비해 상당히 빠르다.

## 부 록(II) 변압기의 등가회로와 소프트 스위칭 경계영역의 산정

### 가. 소프트 스위칭 경계영역의 산정에 관한 자료

일반적으로 DC-DC 컨버터의 출력 인덕터에 흐르는 전류에는 교류(리플) 성분이 첨가되어 있다.(Fig. 2 참조) 이 전류의 최대값( $i_{0(\max)}$ ), 최소값( $i_{0(\min)}$ ), Lagging Leg Switch turn-off시의 값( $i_{0(\text{mid})}$ ), 출력전류의 평균값( $I_0$ )을 각각 구하면 다음과 같다.

$$I_0 = \frac{i_{0(\max)} + i_{0(\min)}}{2} \rightarrow i_{0(\min)} = 2I_0 - i_{0(\max)} \quad (1)$$

$$i_{0(\min)} = i_{0(\max)} - AE_0 \left( \frac{T}{2} - t_\theta + t_D \right)$$

식 (1)에 의해

$$2I_0 - i_{0(\max)} = i_{0(\max)} - AE_0 \left( \frac{T}{2} - t_\theta + t_D \right)$$

$$2i_{0(\max)} = 2I_0 + AE_0 \left( \frac{T}{2} - t_\theta + t_D \right)$$

$$i_{0(\max)} = I_0 + \frac{AE_0}{2} \left( \frac{T}{2} - t_\theta + t_D \right) \quad (2)$$

$$i_{0(\text{mid})} = i_{0(\max)} - AE_0 \left( \frac{T}{2} - t_\theta \right)$$

식 (2)에 의해

$$= \left[ I_0 + \frac{AE_0}{2} \left( \frac{T}{2} - t_\theta + t_D \right) \right] - AE_0 \left( \frac{T}{2} - t_\theta \right)$$

$$= I_0 + \frac{AE_0}{2} \left[ \left( \frac{T}{2} - t_\theta + t_D \right) - (T - 2t_\theta) \right]$$

$$= I_0 + \frac{AE_0}{2} \left( -\frac{T}{2} + t_\theta + t_D \right) \quad (3)$$

여기서, 정수  $A$ 는 아래와 같이 나타내며, 출력 전압을 나타낸 것에 의해  $i_0$

가 감소할 경우  $di/dt$ 로 나타낸다.

$$A = \frac{1}{L_0 + a_T^2 \frac{L_1 \times L_m}{L_1 + L_m}}$$

단, 권수비  $a_T$ 는  $N_2/N_1$ (1차측 권수  $N_1$ , 2차측 권수  $N_2$ )로 정의한다.

또한, 식 (3)에서  $t_D = \frac{2nL_i}{E_i} i_{0(mid)}$ ,  $t_\theta + t_0 = (t_\theta - t_D) + 2t_D$  을 고려하여 다시 정리하면

$$\begin{aligned} i_{0(mid)} &= I_0 + \frac{AE_0}{2} \left( -\frac{T}{2} t_\theta + t_D \right) \\ &= I_0 + \frac{AE_0}{2} \left[ -\frac{T}{2} + (t_\theta - t_D) + 2t_D \right] \\ &= I_0 + \frac{AE_0}{2} \left[ -\frac{T}{2} + (t_\theta + t_D) + \frac{4a_T L_l}{E_i} i_{0(mid)} \right] \\ i_{0(mid)} \left( 1 - \frac{AE_0}{2} \frac{4nL_l}{E_i} \right) &= I_0 + \frac{AE_0}{2} \left[ -\frac{T}{2} + (t_\theta - t_0) \right] \\ i_{0(mid)} &= \frac{I_0 + \frac{AE_0}{2} \left[ -\frac{T}{2} + (t_\theta - t_D) \right]}{\left( 1 - \frac{AE_0}{2} \times \frac{4a_T L_l}{E_i} \right)} \end{aligned} \quad (4)$$

Lagging Leg Switch가 turn-off하면 고주파 변압기의 1차측에 흐르는 전류는 식 (5)와 같다.

$$i_{L_1} = i_{mp} + a_T i_{0(mid)} \quad (5)$$

식 (5)가 Soft Switching을 달성하기 위해서는 다음의 조건을 만족해야 한다.

$$\begin{aligned}
 i_{mp} &= \frac{E_i}{2L_m}(t_\theta - t_D) \\
 i_{L_l} &= \frac{E_i}{2L_m}(t_\theta - t_D) + a_T i_{0(mid)} \\
 &= \frac{E_i}{2L_m}(t_\theta - t_D) + n \frac{I_0 + \frac{AE_0}{2} \left[ -\frac{T}{2} + (t_\theta - t_D) \right]}{\left( 1 - \frac{AE_0}{2} \times \frac{4a_T L_l}{E_i} \right)} \geq \sqrt{\frac{2C_s}{L_l}} E_i
 \end{aligned} \tag{6}$$

여기서,

$$E_0 = \frac{2a_T E_i}{T}(t_\theta - t_D) \rightarrow t_\theta - t_D = \frac{TE_0}{2a_T E_i} \tag{7}$$

식 (7)을 식 (6)에 대입하면

$$\begin{aligned}
 \frac{E_i}{2L_m}(t_\theta - t_D) + a_T \frac{I_0 + \frac{AE_0}{2} \left[ -\frac{T}{2} + (t_\theta - t_D) \right]}{\left( 1 - \frac{AE_0}{2} \frac{4a_T L_l}{E_i} \right)} &\geq \sqrt{\frac{2C_s}{L_l}} E_i \\
 \frac{E_i}{2L_m} \frac{E_0 T}{2a_T E_i} + a_T \frac{I_0 + \frac{AE_0}{2} \left( -\frac{T}{2} + \frac{E_0 T}{2a_T E_i} \right)}{\left( 1 - \frac{AE_0}{2} \frac{4a_T L_l}{E_i} \right)} &\geq \sqrt{\frac{2C_s}{L_l}} E_i \\
 \frac{T}{4a_T L_m} E_0 + \frac{a_T I_0}{\left( 1 - \frac{AE_0}{2} \frac{4a_T L_l}{E_i} \right)} + \frac{\frac{a_T AE_0}{2} \left( -\frac{T}{2} + \frac{E_0 a_T T}{2E_i} \right)}{\left( 1 - \frac{AE_0}{2} \frac{4a_T L_l}{E_i} \right)} &\geq \sqrt{\frac{2C_s}{L_l}} E_i
 \end{aligned}$$

$$\frac{a_T I_0}{\left(1 - \frac{AE_0}{2} \frac{4L_l}{a_T E_i}\right)} \geq -\frac{\frac{a_T AE_0}{2} \left(-\frac{T}{2} + \frac{E_0 a_T T}{2E_i}\right)}{\left(1 - \frac{AE_0}{2} \frac{4a_T L_l}{E_i}\right)} - \frac{T}{4a_T L_m} E_0 + \sqrt{\frac{2C_s}{L_l}} E_i$$

$$I_0 \geq -\frac{AE_0}{2} \left(-\frac{T}{2} + \frac{E_0 T}{2a_T E_i}\right) - \frac{T}{4a_T^2 L_m} E_0 \left(1 - \frac{AE_0}{2} \frac{4a_T L_l}{E_i}\right) + \frac{E_i}{a_T} \sqrt{\frac{2C_s}{L_l}} \left(1 - \frac{AE_0}{2} \frac{4a_T L_l}{E_i}\right)$$

$$I_0 \geq \left(-\frac{AT}{4a_T E_i} + \frac{ATL_l}{2a_T E_i L_m}\right) E_0^2 - \left(-\frac{AT}{4} + \frac{T}{4a_T^2 L_m} + 2L_l A \sqrt{\frac{2C_s}{L_l}}\right) E_0 + \frac{E_i}{a_T} \sqrt{\frac{2C_s}{L_l}}$$
(8)

여기서, 출력 인덕턴스가 충분히 클 경우  $A \rightarrow 0$  로 되며

$$I_0 \geq -\frac{T}{4a_T^2 L_m} E_0 + \frac{E_i}{a_T} \sqrt{\frac{2C_s}{L_l}}$$
(9)

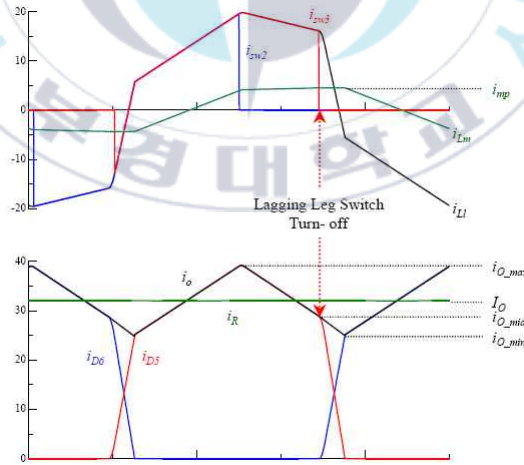


Fig. 2 부하전류  $I_0$ 와 변압기 1차측 전류  $I_{L1}$ 의 관계

Fig. 3은 컨버터의 출력 특성과 SSA 경계영역의 산정식을 계산한 결과를 정

리하면 아래와 같다.

㉠ 전력 2[kW]를 일정하게 제어할 경우 :

출력전력  $P_0$ 은 부하변동에 따라 이동한다.

㉡ 60[A], 듀티 50[%]일 경우 :

최대출력전압의 범위에 의해 소프트 스위칭이 가능하다.

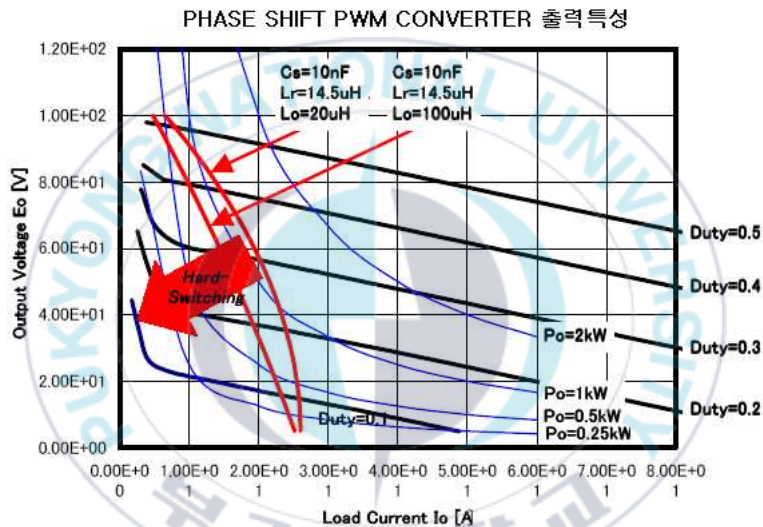
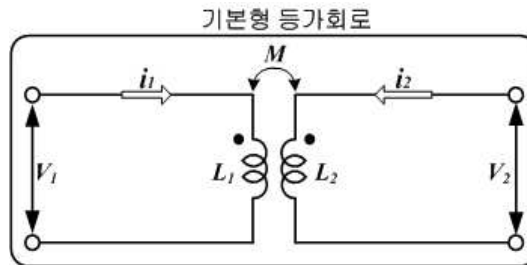


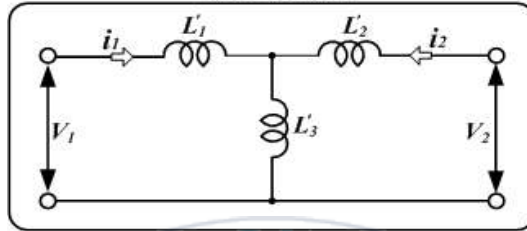
Fig. 3 SSA 경계영역의 산정 결과

## 나. 변압기의 타입별 등가회로 해석



$$\left. \begin{aligned} v_1 &= L_1 \frac{di_1}{dt} + M \frac{di_2}{dt} \\ v_2 &= M \frac{di_1}{dt} + L_2 \frac{di_2}{dt} \end{aligned} \right\} \quad (10)$$

T형 등가회로

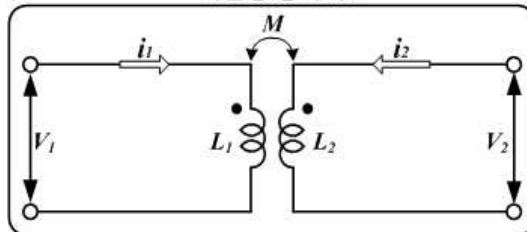


$$\left. \begin{aligned} v_1 &= L_1' \frac{di_1}{dt} + L_3' \frac{d}{dt}(i_1 + i_2) = (L_1' + L_3') \frac{di_1}{dt} + L_3' \frac{di_2}{dt} \\ v_2 &= L_2' \frac{di_2}{dt} + L_3' \frac{d}{dt}(i_1 + i_2) = L_3' \frac{di_1}{dt} + (L_2' + L_3') \frac{di_2}{dt} \end{aligned} \right\} \quad (11)$$

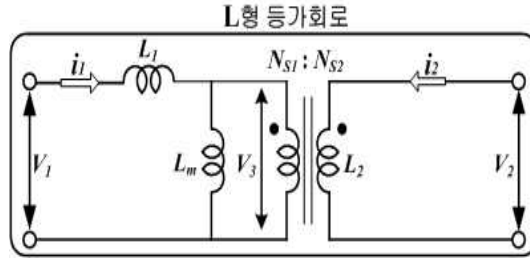
식 (10)과 식 (11)에 의해서 식 (12)을 구할 수 있다.

$$\left. \begin{aligned} L_1' &= L_1 - M \\ L_2' &= L_2 - M \\ L_3 &= M \end{aligned} \right\} \quad (12)$$

기본형 등가회로



$$\left. \begin{aligned} v_1 &= L_1 \frac{di_1}{dt} + M \frac{di_2}{dt} \\ v_2 &= M \frac{di_1}{dt} + L_2 \frac{di_2}{dt} \end{aligned} \right\} \quad (13)$$



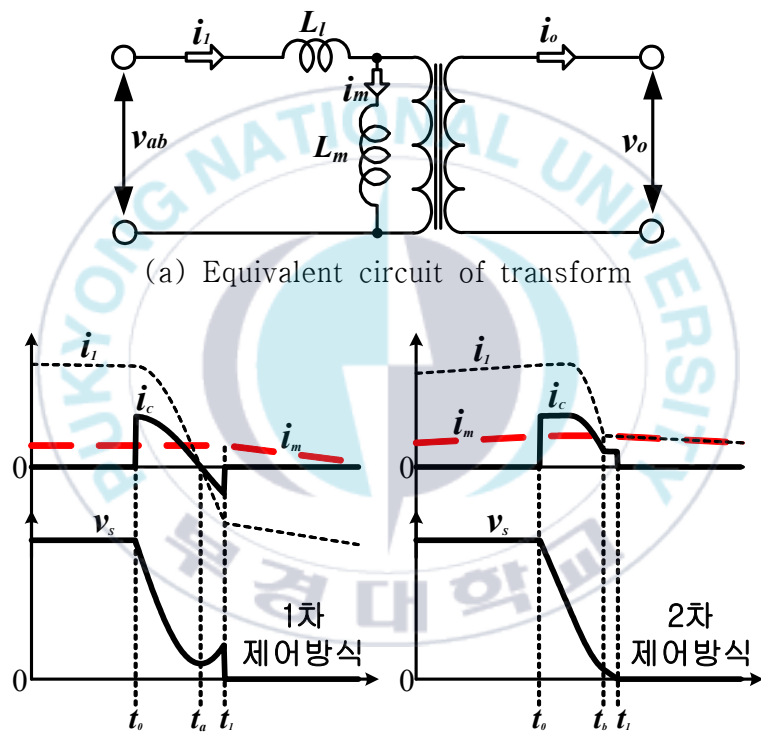
$$\left. \begin{aligned} v_1 &= L_l \frac{di_1}{dt} + L_m \frac{d}{dt}(i_1 + a_T i_2) = (L_l + L_m) \frac{di_1}{dt} + a_T L_m \frac{di_2}{dt} \\ v_2 &= a_T v_3 = a_T L_m \frac{d}{dt}(i_1 + a_T i_2) = a_T L_m \frac{di_1}{dt} + a_T^2 L_m \frac{di_2}{dt} \end{aligned} \right\} \quad (14)$$

식 (13)과 식 (14)에 의해서 식 (15)을 구할 수 있다.

$$\left. \begin{aligned} L_l &= L_1 - \frac{M^2}{L_2} \\ L_m &= \frac{M^2}{L_2} \\ a_T &= \frac{L_2}{M} = \frac{N_2}{N_1} \end{aligned} \right\} \quad (15)$$

### 부 록(Ⅲ) 소프트 스위칭 조건과 변압기 여자 전류 특성

Fig. 4는 1차측 제어 방식의 하드 스위칭 때에 있어서 스위치 전압과 전류 그리고 2차측 제어 방식의 1차측 스위치 전압과 전류의 스위칭시 확대 파형을 나타낸 것이다. Fig. 4에서  $i_1$ 은 변압기 1차측 전류를 나타낸 것이고,  $i_c$ 는 로스레스 커패시터에 흐르는 전류, 그리고  $v_s$ 는 스위치 전압을 나타낸 것이다.



(b) primary-side & secondary-side control method  
Fig. 4 ZVS shifted condition of primary-side switch

Fig. 4에서 알 수 있듯이 1차측 제어 방식의 경우, 위상차가 큰 때에 위 암 (arm)측 스위치에 대한 전환(轉流)전류  $i_c$ 가 작아진다. Fig. 4에 나타냈던 것처럼 로스레스 커패시터의 충·방전이 완료되기 전에  $i_c$ 가 제로 크로스 되므로

소프트 스위칭이 실현할 수 없다. 스위치 소자와 병렬로 접속된 로스레스 커패시터의 전하를 완전히 방전하기 위한 부하 전류의 조건은 다음과 같은 식으로 나타낼 수 있다.

$$i_0 \geq n \left( E \sqrt{\frac{2C_s}{L_l}} - i_{mp} \right) \quad (16)$$

식 (16)에서  $i_{mp}$ 는 여자 전류의 피크값이며, 출력의 인덕턴스는 충분히 큰 것으로 한다.

만일, 위의 조건을 충족되어도 데드 타임이 너무 길어지면  $C_s$ 와 직렬 인덕터  $L_l$ 의 공진에 의해서  $C_s$ 는 다시 한번 충전되기 시작한다. 이 재충·방전현상을 방지한 최적의 데드 타임  $t_d$ 는 공진 주파수  $f_r$ 에 의해서 결정되어지며, 다음과 같다.

$$t_d \geq \frac{1}{4f_r} = \pi \sqrt{\frac{2C_s \times L_l}{2}} \quad (17)$$

식 (16)에서 1차측 제어 방식은 누설 인덕턴스를 크게 설계하고 충분한 전환(轉流)전류를 확보하거나 로스레스 커패시터의 용량  $C_s$ 를 작게 설계하여 소프트 스위칭 영역을 폭넓게 할 수 있는 것이 알 수 있다. 하지만, 누설 인덕턴스를 크게 하면 전력이 부하에 공급되지 않는 기간이 동작 주기에 차지한 비율(duty cycle loss)이 증가하기 때문에 정격 출력 전압을 저하시킨다. 또한,  $C_s$ 를 작게 하면 스위치 소자에 관련된  $dv/dt$  스트레스를 증대시키기 때문에 설계상 용이하지 않다. 이에 반해, 2차측 제어 회로는 1차측 스위치에 대한 전환(轉流)전류의 제로 크로스를 2차측 스위치가 저지하기 때문에 부하 전류에 관계없이 확실하게 소프트 스위칭이 실현되어진다. 2차측 제어 회로에 있

어서 1차측 스위치의 데드 타임  $t_d$ 는 무부하시에 ZVS가 실현될 수 있도록 설계하면 좋기 때문에 다음과 같이 나타낼 수 있다.

$$t_d \geq \frac{2C_s \times E}{i_{mp}} \quad (18)$$

Fig. 5는 위상차를 변화시킬 때의 변압기 여자 전류의 피크값 특성을 나타낸 것이다. Fig. 5에서 1차측 제어 회로의 위상차를 크게 하면 인버터 출력 전압의 듀티율(duty cycle)이 감소되기 때문에 여자 전류의 피크값도 감소된다. 따라서 여자 인덕턴스에 의한 소프트 스위칭 영역의 확대효과에는 그다지 기대할 수 없다. 이에 비해 2차측 제어 회로의 경우에는 인버터 출력 전압의 듀티율은 위상차에 관계되지 않고 언제나 50[%]으로 일정하게 되기 때문에 Fig. 2에 나타냈던 것처럼 여자 전류의 피크값도 거의 일정으로 된다. 이것은 제안한 회로가 소프트 스위칭 동작의 실현이 곤란한 저 출력 전류에 있어도 가능한 것을 나타내고 있다.

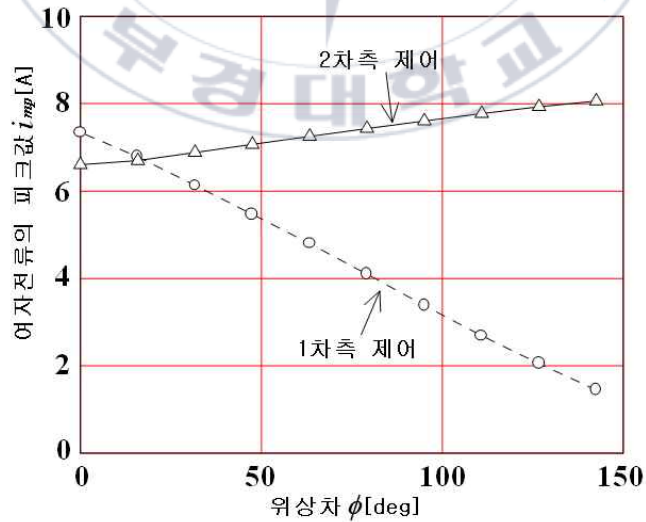


Fig. 5 Peak-value characteristic of excitation current for phase difference

## 부 록(IV) PWM & PDM Modulation Method

```
#include <stdio.h>
#include <stdlib.h>
#include <math.h>          /*sqrt, fabs*/
#include <conio.h>        /*getch()*/

#define E          282.8
E=200*sqrt2=282.8*/
#define L1         124e-6
#define C1         0.1e-6
#define tau        9.0e-6      /*t=L2/R2*/
#define k          0.78       /*k=M/sqrt(L1*L2)*/

#define PAI        3.141592
#define S          2
#define BUNSYU     10000
#define T_ON       21.0e-6    /*IGBT ON*/

#define N          3          /*x[N+1], x[0], x[3], x[0]*/
#define MA         10
#define MAXERROR   0.00001

FILE *fp1;                /*FILE-stdio.h*/
FILE *fp2;                /*FILE-stdio.h*/
```

```

int    j,mode,loopmax,syusoku;
double t,tt,x[N+1],old_x[N+1],dx[N+1];    /*[0][N+1]*/
double is,Vs,Von,p1,p2,p3,p4,p,Pin,Pout;
double T,f,h; /
void mode_check(void);
void runge(void);
void defeq(void);
void zvs(void);                /*ZVS(Hard Switching or Soft Switching)*/
int hantei(void);
void file_open(void);
void file_write1(void);
void file_write2(void);
void file_close(void);

void main(void)
{
    int i,loopnum;    /*int*/
    j=0;
    mode=1;
    loopmax=100;
    syusoku=0;        /*double*/
    t=0.0;
    tt=0.0;
    isw=0.0;
    Vsw=0.0;

```



```
Von=0.0;
```

```
p1=0.0;
```

```
p2=0.0;
```

```
p3=0.0;
```

```
p4=0.0;
```

```
p=0.0;
```

```
Pin=0.0;
```

```
Pout=0.0;
```

```
for(i=1;i<=N;i++)
```

```
{
```

```
    x[i]=0.0;
```

```
    old_x[i]=0.0;
```

```
    dx[i]=0.0;
```

```
}
```

```
T=T_ON+2.0*PAI*sqrt(L1*C1);
```

```
f=1/T;
```

```
h=T/BUNSYU;
```

```
printf("\n");
```

```
file_open();
```

```
for(loopnum=1;loopnum<=loopmax;loopnum++)
```

```
{
```

```
    printf("\n=%d[period]\n",loopnum);
```

```
//t=0.0;

for(i=1;i<=S*BUNSYU;i++)
{

    mode_check();

    runge();

    if(syusoku==1 || loopmax==loopnum)
    {
        zvs();

        p1=E*isw;
        p2=p2+p1;
        Pin=p2;
        Pin=Pin/BUNSYU;

        p3=(x[2]*x[2])/(L1*k*k*tau);

        p4=p4+p3;

        Pout=p4;
```

```

Pout=Pout/BUNSYU;

    Pin=Pin/S;
    Pout=Pout/S;
    p=(Pout/Pin)*100;

    if(i%MA==0)
    {
        file_write1();
    }
} /*if(syusoku==1 || loopmax==loopnum)_end*/
j++;
tt=h*j;
t+=h;

}/*for(i=1;i<=S*BUNSYU;i++)_end*/

if(syusoku==1)
{
    printf("\n*****\n");
    printf("=%e[kw]\n",Pin/1000);
}

```

```

printf( "%e[kw]\n", Pout/1000);
printf( "\n= %e[ %]\n", p);
printf( "\nVon= %e[V]\n", Von);
printf( "\n= %e[sec]\n", T_ON*1000000);
printf( "l= %e[sec]\n", T*1000000);
printf( "%e[kHz]\n", f/1000);
printf( "*****\n");

file_write2();

goto finish;
}

else if(loopnum==loopmax)
{
printf( "\n*****\n");
printf( "%e[kw]\n", Pin/1000);
printf( "%e[kw]\n", Pout/1000);
printf( "\n= %e[ %]\n", p);
printf( "\nVon= %e[V]\n", Von);
printf( "\n= %e[sec]\n", T_ON*1000000);
printf( "l= %e[sec]\n", T*1000000);
printf( "%e[kHz]\n", f/1000);
printf( "*****\n");

file_write2();

```

```
        goto finish;
    }

    if(hantei()==1)
    {
        syusoku=1;
        printf("\n\n");
        printf("=%d[period]\n\n",loopnum);

    }

    for(i=1;i<=N;i++)
    {
        old_x[i]=x[i];
    }

} /*for(loopnum=1;loopnum<=loopmax;loopnum++)_end*/

printf("\n\n");
printf("=%d[period]\n",loopnum);

finish;;

printf("\n\n");

file_close();
```

```

    getch();                /*include<conio.h>

}

void mode_check(void)

/*if else(>,>=,<,<=,==,!=*/
{
    if(mode==1)
    {
        if(T_ON<tt)
        {
            mode=2;
        }
        else if(0.0<=tt && T_ON>=tt)
        {
            mode=1;
        }
    }

else if(mode==2)
{
    if(dx[3]>0)
    {
        mode=3;
    }
}

```

```
else if(dx[3]<0)
{
    mode=2;
}
}
```

```
else if(mode==3)
{
    if(x[3]>E)
    {
        mode=4;
    }
    else if((x[1]/L1)>=0)
    {
        T=tt;
        f=1/T;
        h=tt/BUNSYU;

        tt=0.0;
        j=0;

        mode=1;
    }
    else
    {
        mode=3;
    }
}
```

```

    }
}

else if(mode==4)
{
    if((x[1]/L1)>=0)
    {
        T=tt;
        f=1/T;
        h=tt/BUNSYU;

        tt=0.0;
        j=0;

        mode=1;
    }
    else if((x[1]/L1)<=0)
    {
        mode=4;
    }
}
}

```



```

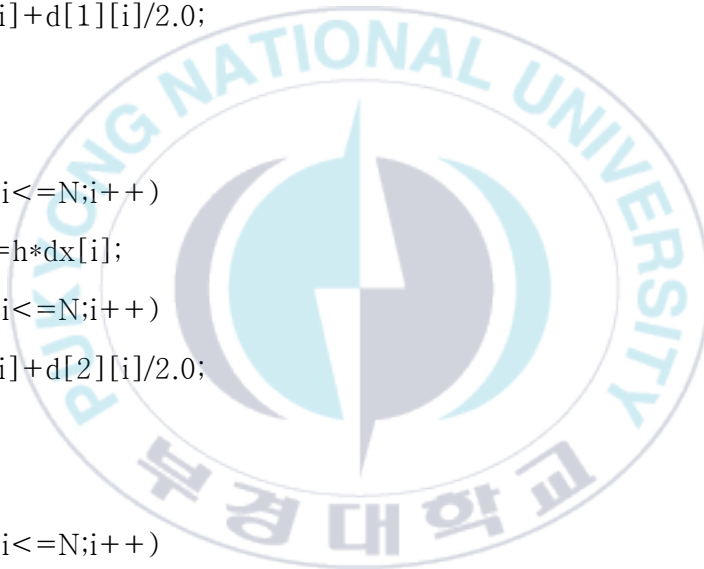
void runge(void)
{
    int i;
    double b[N+1],d[5][N+1];
    defeq();
    for(i=1;i<=N;i++)
    d[1][i]=h*dx[i];
    for(i=1;i<=N;i++)
    b[i]=x[i]+d[1][i]/2.0;

    defeq();
    for(i=1;i<=N;i++)
    d[2][i]=h*dx[i];
    for(i=1;i<=N;i++)
    b[i]=x[i]+d[2][i]/2.0;

    defeq();
    for(i=1;i<=N;i++)
    d[3][i]=h*dx[i];
    for(i=1;i<=N;i++)
    b[i]=x[i]+d[3][i]/2.0;

    defeq();
    for(i=1;i<=N;i++)
    d[4][i]=h*dx[i];
    for(i=1;i<=N;i++)

```



```

x[i]=x[i]+(d[1][i]+2.0*(d[2][i]+d[3][i])+d[4][i])/6.0;

}

```

```

void defeq(void)

```

```

{

```

```

    if(mode==1)

```

```

    {

```

```

        dx[1]=(E+x[2]/tau)/(1.0-k*k);

```

```

        dx[2]=-((k*k*E+x[2]/tau)/(1.0-k*k));

```

```

        dx[3]=0.0;

```

```

        isw=x[1]/L1;

```

```

        Vsw=0.0;

```

```

    }

```

```

    else if(mode==2)

```

```

    {

```

```

        dx[1]=(x[3]+x[2]/tau)/(1.0-k*k);

```

```

        dx[2]=-((k*k*x[3]+x[2]/tau)/(1.0-k*k));

```

```

        dx[3]=-x[1]/(L1*C1);

```

```

        isw=0.0;

```

```

        Vsw=E-x[3];

```

```

    }

```

```

else if(mode==3)
{
    dx[1]=(x[3]+x[2]/tau)/(1.0-k*k);
    dx[2]=-((k*k*x[3]+x[2]/tau)/(1.0-k*k));
    dx[3]=-x[1]/(L1*C1);
    isw=0.0;
    Vsw=E-x[3];
}

else if(mode==4)
{
    dx[1]=(E+x[2]/tau)/(1.0-k*k);
    dx[2]=-((k*k*E+x[2]/tau)/(1.0-k*k));
    dx[3]=0.0;
    is=x[1]/L1;
    Vs=0.0;
}
}

```

```

void zvs(void)
{
    /*Soft Switching*/
    if(mode==4)
    {
        Von=0.0;
    }
}

```

```

}

/*Hard Switching*/
else if(mode==3 && x[1]/L1>=0.0)
{
    Von=E-x[3];
}
}

int hantei(void)
{
    int i,o,r;
    o=1;
    for(i=1;i<=N;i++)
    {
        r=0;
        if(x[i]==0.0)
        {
            r=0;
        }
        else
        {
            if(fabs((x[i]-old_x[i])/x[i])<MAXERROR)
            {
                r=1;
            }
        }
    }
}

```

```

    }

    o=o*r;

}

if(o==1)
{
    return(1);
}
else
return(0);
}

void file_open(void)
{
    if((fp1=fopen("1.dat","w"))==NULL)
    {
        printf("File can not open\n");
        exit(1);
    }

    fprintf(fp1,"?t[s], tt[s], mode 1-2, iL1, VL1, iC1, VC1, isw, Vsw\n");

```

```

if((fp2=fopen("2.dat","w"))==NULL)
{
    printf("File can not open\n");
    exit(1);
}

fprintf(fp2,"?T[s], f[kHz], T_ON[s], E[v], L1[H], C1[F], k, Pin[kw],
Pout[kw], p[%]\n");
}

void file_write1(void)
{
    fprintf(fp1,"%e ",t*1000000); /*t*/
    fprintf(fp1,"%e ",tt*1000000); /*tt*/
    fprintf(fp1,"%d ",mode);
    fprintf(fp1,"%e ",x[1]); /*1=L1*iL1*/
    fprintf(fp1,"%e ",x[2]); /*2=M*iL2*/
    fprintf(fp1,"%e ",x[1]/L1); /*iL1*/
    fprintf(fp1,"%e ",dx[1]+dx[2]); /*VL1*/
    fprintf(fp1,"%e ",C1*dx[3]); /*iC1*/
    fprintf(fp1,"%e ",x[3]); /*VC1*/
    fprintf(fp1,"%e ",iw); /*iw*/
    fprintf(fp1,"%e ",Vw); /*Vw*/
    fprintf(fp1,"\n");
}

```

```

void file_write2(void)
{
    fprintf(fp2,"%e ",T*1000000);
    fprintf(fp2,"%e ",f/1000);
    fprintf(fp2,"%e ",T_ON*1000000); /*IGBT-ON*/
    fprintf(fp2,"%e ",E);
    fprintf(fp2,"%e ",L1);          /*L1*/
    fprintf(fp2,"%e ",C1);          /*C1*/
    fprintf(fp2,"%e ",tau);
    fprintf(fp2,"%e ",k);           /*k*/
        fprintf(fp2,"%e ",Pin/1000); /*Pin*/
    fprintf(fp2,"%e ",Pout/1000); /*Pout*/
    fprintf(fp2,"%e ",p);           /*p*/
    fprintf(fp2,"n");
}

void file_close(void)
{
    fclose(fp1);
    fclose(fp2);
}

```

## 부 록(V) SH 7045(SH-2)IGBT용 게이트 신호를 출력하는 마이크로 컴퓨터용 프로그램

```

/*****/
/* */
/* 소프트 스위칭 컨버터 위상 시프트 PWM 제어*/
/* */
/*****/
#include "7040SA.H"
#include <gmachine.h>
#include <math.h>
#define FAI 28636360 // 7.15909 [MHz] × 4 (약 35ns)
#define F 100000 // 주파수 [Hz]
#define DT_start 0.8 // 듀티율 DUTY
#define Td12_start 0.5e-6 // SW1, SW2사이의 데드 타임[μS]
#define Td34_start 0.5e-6 // SW3, SW4사이의 데드 타임[μS]
void __main(void);
int main(void);
void init_ad(void);
void init_mtu(void);
void func(void);
unsigned short c, c1, c2, c3, c4, c5, c6, c7; /* 스위치의 on, off 시간 (타이밍) 결정 */
int count; /* 인터럽트 함수 확인 */
unsigned int Read_value1, Read_value2, hen1, hen2; /* ←↓AD 변환에 이용
*/

```

```

unsigned int change_value1, change_value2, truth_value1, truth_value2;
double Tdr12, Tdr34; /* 데드 타임의 비율 변수 */
double DT, Td12, Td34; /* 듀티, 데드 타임의 변수 */
/*****/
/* __main(더미) */
/*****/
void __main(void)
{
}
/*****/
/* MAIN함수*/
/*****/
int main()
{
DT = DT_start; /*초기값 할당*/
Td12 = Td12_start; /*초기값 할당*/
Td34 = Td34_start; /*초기값 할당*/
count = 0;
set_imask(0); /*인터럽트 들어 쓰기*/
def_int_hdr( 144,(void*)func ); /*인터럽트 (CMT0 인터럽트 벡터 번호 =
144)*/
PFC.PECR1.WORD = 0x5555; /*TIOC3A-4D (MTU) (핀 기능 컨트롤러)*/
PFC.PECR2.WORD = 0x0055; /*TIOC0A-0D (MTU) PE4-7 (I / O)*/
PFC.PEIOR.WORD = 0xffff; /* output (?????) */
Tdr12 = 2.0 * Td12 * F; /*시간 → 비율 변환*/
Tdr34 = 2.0 * Td34 * F; /*시간 → 비율 변환*/

```

```

c = ( FAI / F ) - 1; // SW2-end
c1 = ( c * Tdr12 ) / 2; // SW1-start
c2 = c / 2; // SW1-end
c3 = c2 + c1; // SW2-start
c4 = c2 - c2 * DT; // SW4-start
c5 = c4 + c2 * (1-Tdr34); // SW4-end
c6 = c4 + c2; // SW3-start
c7 = c5 - c2; // SW3-end
if(c7<=0) /*문제 해결의 조건 1부*/
{
c7=0;
}
if(DT==1) /*문제 해결의 조건 2부*/
{
c7=c;
}
init_mtu();
init_ad();
CMT0.CMCSR.WORD = 0x0040; /*비교 일치 인터럽트 허가 및 주파수 =  $\phi$ 
/ 8*/
CMT0.CMCNT.WORD = 356; /*35ns * 8 * (356 + 1) = 100 $\mu$ s 주기로
인터럽트를 시작*/
INTC.IPRG.WORD = 0x0090; /*IPRG 7 ~ 4 비트가 CMT0 인터럽트 우선
순위 설정 레지스터*/
CMT.CMSTR.WORD = 0x0001; /*CMCNT0의 카운트 동작 on*/
while(1)

```

```

{ //loop /* */
}

return 0;
}

/*****
/* MTU 초기 설정*/
*****/

void init_mtu(void)
{
MTU.TSTR.BYTE = 0x00; /*카운트 동작 정지*/
// CH 0 PWM
MTU0.TCR.BYTE = 0xc0; /*TGRD의 비교 매치에서 clear,  $\phi$  / 1 clock*/
MTU0.TGRA = c1; /* 듀티 U 상 Pin_17*/
MTU0.TGRB = c2; /* 듀티 U 상 Pin_16*/
MTU0.TGRC = c3; /* 듀티 U 상 Pin_15*/
MTU0.TGRD = c; /* 주기 */
MTU0.TIOR.BYTE.H = 0x12; /* TGRB=OFF TGRA=ON 초기값0 */
MTU0.TIOR.BYTE.L = 0x12; /* TGRD=OFF TGRC=ON 초기값0 */
MTU0.TMDR.BYTE = 0xc2; /* 버퍼 미사용 MODE = PWM 모드 1 */
MTU0.TIER.BYTE = 0x40; // (TGIEA)←금지로 변경 (CMT0 인터럽트를
바꿨기 때문)
// CH 3 PWM
MTU3.TCR.BYTE = 0x60; /*다른 채널과 동시에 clear*/
MTU3.TGRA = c6;
MTU3.TGRB = c7;
MTU3.TGRC = c4;

```

```

MTU3.TGRD = c5;
MTU3.TIOR.BYTE.H = 0x56; /* TGRB=OFF TGRA=ON 초기값1 */
MTU3.TIOR.BYTE.L = 0x12; /* TGRD=OFF TGRC=ON 초기값1 */
MTU3.TMDR.BYTE = 0xc2; /*버퍼 미사용 MODE = PWM 모드 1*/
MTU3.TIER.BYTE = 0x40; // 인터럽트 허가없이
MTU.TSYR.BYTE = 0x41; /* 0 채널 3 채널 동기화 */
MTU.TSTR.BYTE |= 0x41; /* TCNT0&TCNT3 start */
}

/*****
/* 인터럽트 함수*/
/*****
#pragma interrupt
void func(void)
{
CMT0.CMCSR.WORD &= 0xFF7F; /* 1 플래그가 후 0으로 다시 작성 (플래그
클리어) */
// MTU0.TSR.BYTE &= 0xFE; // 플래그 클리어
count += 1; /* 함수에 들어간 숫자의 계산 */
Read_value1 = AD.DRA0.WORD; /* 레지스터의 값 (AN0)를 변수에 할당 */
Read_value2 = AD.DRB0.WORD; /* 레지스터의 값 (AN1)를 변수에 할당 */
hen1 = Read_value1 >> 6; /* 비트 시프트 */
hen2 = Read_value2 >> 6; /* 비트 시프트 */
change_value1 = 10000 * hen1 * 5 / 1023; /* 전압 V 값으로 변환*/
change_value2 = 10000 * hen2 * 5 / 1023; /* 전압 V 값으로 변환 */
truth_value1 = change_value1 * 60.75500892 / 10000; /* 출력전압값에 대
한 변환저항=2.0164[Ω]으로 계산 */

```

```

truth_value2 = change_value2 * 121.2267303 / 10000; /* 출력전압값에 대
한 변환저항=1.0056[Ω]으로 계산*/
}

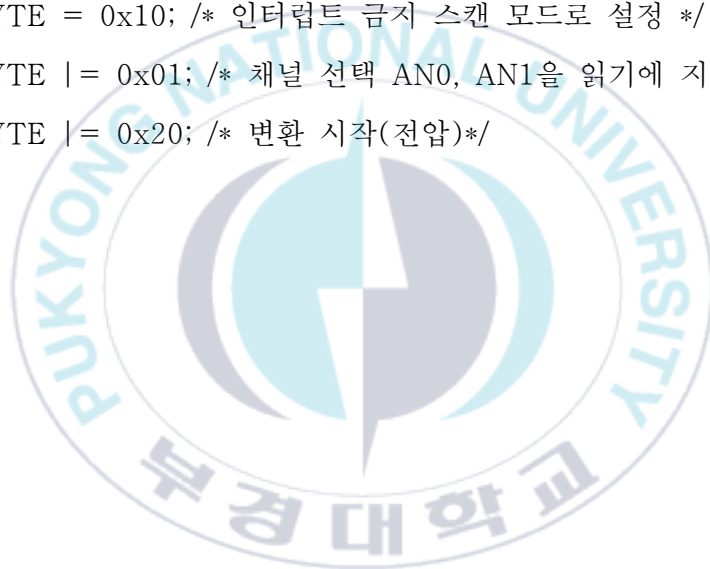
/*****/

/* A/D 설정*/

/*****/

void init_ad( void )
{
AD.CSR0.BYTE = 0x10; /* 인터럽트 금지 스캔 모드로 설정 */
AD.CSR0.BYTE |= 0x01; /* 채널 선택 AN0, AN1을 읽기에 지정*/
AD.CSR0.BYTE |= 0x20; /* 변환 시작(전압)*/
}

```



# A Study on Phase Shift PWM DC-DC Converters Applied to Power System for Plasma Generation

Dong-Il Kim

*Department of Electrical Engineering Graduate School  
Pukyong National University*

## **Abstract**

In this paper, the circuit topology of a new phase shift PWM DC-DC converter applicable to the power system for plasma generation and the control circuit system by the FPGA device are presented, and the operating principle and characteristics of the circuit are revealed. And its effectiveness was proved through simulation and experiment. To summarize the results, first, it points out the hard switching problem in the low-power region of the primary-side phase shift PWM DC-DC converter, and as a solution for loss reduction by high-frequency switching. A primary-side phase shift PWM DC-DC converter using an active auxiliary resonant snubber is proposed. In addition, its operation principle was revealed by simulation analysis.

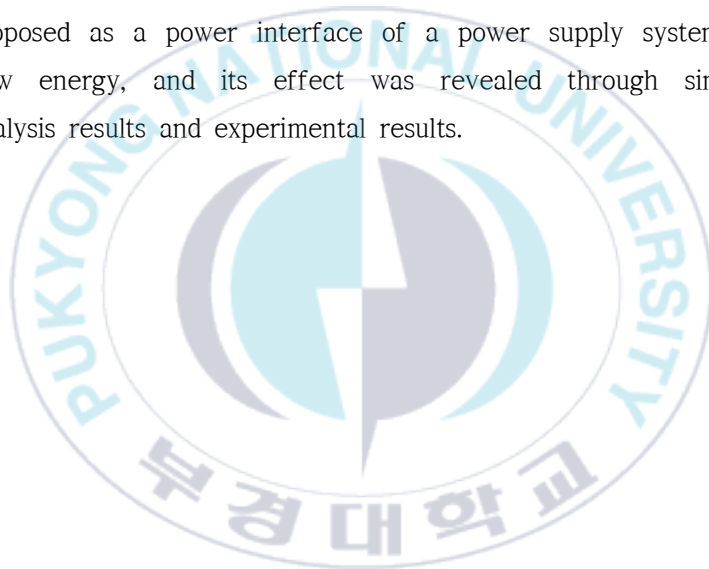
In addition, simulation results show that the proposed circuit is an excellent circuit capable of soft switching operation over the entire output power region by the active auxiliary resonance snubber. And for soft switching DC-DC converters, comparison was conducted by experiments with ratings of 3[kW], 7.6[kW], and 100 [kHz], and the efficiency of the proposed circuit in the hard switching operation range of the conventional circuit was higher than that of the conventional circuit. confirmed to increase. Also,

the advantages and disadvantages of each circuit are described.

In addition, high-efficiency is realized by 100[kHz] and 150[kHz] high-frequency soft switching, making it possible to reduce the size and weight of DC-DC converter parts for the purpose of application of power system for plasma generation. It was confirmed that the power conversion efficiency of the proposed circuit is lower than that of the conventional circuit because the active auxiliary resonance snubber is connected even though the switch of the active auxiliary resonance snubber is always in the off state. By taking advantage of the advantage that soft switching energy can be supplied from the power supply by the active auxiliary resonance snubber, the lossless snubber capacitor connected to the main switch of the proposed circuit is larger than that of the conventional circuit, and the DC-DC converter proposed in this paper is It was confirmed that the loss in the output power area larger than that of the existing circuit can be reduced. And it was shown that the proposed circuit can suppress the maximum value of total loss. Therefore, the volume of the heat sink determined by the maximum value of the total loss can be reduced, the circuit can be smaller than that of the conventional circuit, and hard switching without a lossless snubber capacitor in soft switching in the full load region The operation and parasitic inductor parameters of lossless snubber capacitors and high-frequency transformers and soft switching operation by active switches were compared.

As described above, the high-frequency link phase shift PWM control soft switching DC-DC converter has many advantages, and it is compact and lightweight thanks to the power control interface circuit of several kW-class small-capacity polymer fuel cell systems and systems using new energy. , it can be confirmed that it is an effective circuit method for high efficiency and low noise.

In addition, a parallel output circuit variant topology using each high-frequency transformer tapped inductor of the high-frequency link phase shift PWM control soft switching DC-DC converter, and a two-channel serial output circuit scheme and dual output channel independent control circuit variant suitable for high output voltage. It shows and explains the control method and operation principle, and the effect was revealed by conducting a performance evaluation review through simulation analysis of normal characteristics and transient characteristics. In addition, a full-bridge phase shift PWM control type DC-DC converter suitable for large-capacity was proposed as a power interface of a power supply system using new energy, and its effect was revealed through simulation analysis results and experimental results.



## 감사의 글

고난과 역경의 지난 세월 동안, 좋은 열매를 맺기 위한 과정이려니 생각하면서 작은 결실이 있기까지 사랑과 온정으로 많은 도움을 주신 모든 분들에게 감사의 글을 올리며 앞날의 무궁한 발전을 기원합니다.

본 논문이 완성되기까지 조언과 격려 속에 항상 깊은 관심으로 지도해주신 우경일 교수님께 진심으로 감사를 드립니다. 그리고 심사과정에서 격려와 조언, 세심한 지도편달을 해주신 박한석 교수님, 최재욱 교수님, 이명철 교수님, 문상필 교수님께 감사를 드립니다. 그리고 언제나 용기를 북돋아주시고 격려해 주신 류우찬 교수님, 서유영 교수님께도 진심으로 감사의 마음을 전합니다.

저의 부족한 의지에 용기를 북돋아 주신 형님, 형수님, 누나, 자형께도 감사를 드립니다. 또한 부족함을 채우느라 묵묵히 지켜보고 있는 아들과 부인에게도 감사를 드립니다.

오늘의 제가 있기까지 저를 낳으시고 기르시고 제가 늘 잘되기만을 염원하시다 운명을 달리하신 부모님께도 극락왕생을 기원 드리며, 두 분의 영전에 학위를 바칩니다. 아울러 말없이 후원과 따뜻한 격려와 많은 성원을 보내 주신 사랑스러운 조키들과 여러 친지들께 따뜻한 고마움과 기쁨을 나누고 싶습니다.

마지막으로 미처 언급하지 못한 모든 분들을 포함하여 도움을 주신 많은 분들의 기대에 어긋나지 않도록 보다 값지고 의미 있는 새로운 결실을 위하여 더욱 정진할 것을 약속드립니다.

2024 년 12 월

김 동 일 올림