



저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시. 귀하는 원저작자를 표시하여야 합니다.



비영리. 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지. 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

工學博士學位論文

三相 交流 高周波 스위칭 電源裝置와  
高性能 無停電 電源 시스템의 應用에  
關한 研究



2025년 8월

釜慶大學校 大學院

電氣工學科

田 炳 泳

工學博士學位論文

三相 交流 高周波 스위칭 電源裝置와  
高性能 無停電 電源 시스템의 應用에  
關한 研究

指導教授 禹 炅 一

이 論文을 工學博士 學位論文으로 提出함.

2025년 8월

釜慶大學校 大學院

電氣工學科

田 炳 泳

이 論文을 田炳泳의 博士學位  
論文으로 認准함

2025年 8月 22日



主審 工學博士 朴 瀚 錫 (印)  
委員 工學博士 崔 載 旭 (印)  
委員 工學博士 李 明 哲 (印)  
委員 工學博士 文 相 弼 (印)  
委員 工學博士 禹 炅 一 (印)

# 目 次

目 次 .....	i
表 目 次 .....	ii
그 림 目 次 .....	iii
국문요약 .....	vii
제 1 장 서 론 .....	1
제 2 장 무정전 전원 시스템 기술의 현황 .....	7
2.1 회로의 기본 구성 및 특징 .....	7
2.2 전력 변환 스위칭 파형의 상호 비교 .....	14
2.3 실제 현장에 적용되는 회로 .....	21
제 3 장 액티브 보조 공진 DC 링크 스너버를 이용한 교류 무정전 전원장치 31	
3.1 회로구성 및 특징 .....	31
3.2 실험 결과 및 고찰 .....	43
제 4 장 제안한 고효율 소프트 스위칭 3상 PWM 정류기 .....	49
4.1 회로의 구성 및 원리 .....	49
4.2 소프트 스위칭 제어 가능 범위 .....	63
4.3 실험의 결과 및 고찰 .....	64
제 5 장 제안한 고주파 절연형 고역률 3상 입력 1단 변환 PWM 정류기 .....	73
5.1 기존의 소프트 스위칭 PWM DC-DC 컨버터의 회로구성 및 원리 .....	74
5.2 제안한 소프트 스위칭 PWM DC-DC 컨버터의 회로구성 및 원리 .....	80
5.3 실험의 결과 및 고찰 .....	87
제 6 장 제안한 고주파 절연형 고역률 3상 입력 1단 변환 PWM 정류기 .....	92

6.1 회로구성 및 특성 .....	93
6.2 실험의 결과 및 고찰 .....	104
제 7 장 결 론 .....	113
참 고 문 헌 .....	116
부      록 .....	123
ABSTRACT .....	149

## 표 목 차

표 1 실험에 사용된 주 회로 파라미터 상수 .....	43
표 2 실험회로에 사용된 설계사양과 정수 .....	65
표 3 실험에 사용된 회로 정수 .....	89
표 4 실험에 사용된 회로 정수 .....	104

## 그림 목 차

그림 2.1 통신 정보 시스템의 교류 전력 급전 방식과 직류 급전 방식 .....	7
그림 2.2 교류 무정전 전원 장치의 구성 예 .....	8
그림 2.3 교류 무정전 전원장치의 동작 원리 .....	10
그림 2.4 직류 무정전 전원 장치의 구성 예 .....	11
그림 2.5 직류 무정전 전원장치의 동작 원리 .....	12
그림 2.6 하드 스위칭 전력 변환기의 회로 구성 .....	14
그림 2.7 하드 스위칭시의 동작 파형 .....	15
그림 2.8 보조 공진 정류 브리지 스너버를 이용한 소프트 스위칭 PWM 전력 변환기 ..	18
그림 2.9 소프트 스위칭시의 동작 파형 .....	20
그림 2.10 3상 전압형 PWM 인버터의 회로 구성 .....	22
그림 2.11 3상 전류형 PWM 인버터의 회로 구성 .....	23
그림 2.12 보조 공진 DC 링크 스너버 방식 3상 전압형 공진형 변환기의 구성 .....	23
그림 2.13 보조 공진 정류 폴 스너버 방식 공진형 변환기의 구성 .....	24
그림 2.14 3상 전류형 소프트 스위칭 PWM 인버터의 회로 구성 .....	24
그림 2.15 각상 단일 스위치를 이용한 전압형 3상 PWM 정류기의 회로 구성 ..	25
그림 2.16 각상 단일 스위치를 이용한 전류형 3상 PWM 정류기의 회로 구성 ...	25
그림 2.17 각상 단일 스위치를 이용한 3상 공진형 PWM 정류기의 회로 구성 ...	26
그림 2.18 연속 공진형 주파수 변조 전력 변환 방식 고주파 링크 DC-DC 컨버터의 회로 구성 .....	26
그림 2.19 변압기 기생 파라미터와 무손실 스너버 커패시터를 사용한 에지 공진 방식 고주파 절연 DC-DC 컨버터 .....	27
그림 2.20 1단 변환 방식 고주파 링크 3상 PWM 정류기의 회로 구성 .....	28
그림 2.21 1단 변환 방식 고주파 링크 3상 PWM 정류기의 회로 구성 .....	29

그림 2.22 1단 변환 고주파 링크 PWM 정류기의 회로 구성(매트릭스 컨버터 방식 I)	29
그림 2.23 1단 변환 고주파 링크 PWM 정류기의 회로 구성(매트릭스 컨버터 방식 II)	30
그림 3.1 제안한 보조 공진 DC 링크 스너버를 이용한 3상 AC-DC-AC 소프트 스위칭 더블 컨버터	32
그림 3.2 메인 파워 반도체 스위칭 디바이스의 게이트 생성 방법과 각 부 동작 파형	34
그림 3.3 캐리어 리셋 전후의 전류 경로	35
그림 3.4 제안 회로의 동작 천이와 등가 회로	36
그림 3.5 제안한 회로의 전압과 전류 파형	37
그림 3.6 캐리어 리셋 전후의 전류 경로(2상 스위칭)	41
그림 3.7 제안한 공진 회로의 전압과 전류의 파형(2상 스위칭)	42
그림 3.8 액티브 필 다기능을 갖는 컨버터의 입력 전류 파형	43
그림 3.9 3상 소프트 스위칭의 파형	44
그림 3.10 2상 스위칭시 소프트 스위칭 파형	45
그림 3.11 소프트 스위칭 파형(50[%]부하 및 정격 부하일 때)	46
그림 3.12 제안한 보조 공진 DC 링크 스너버를 이용한 3상 AC-AC 컨버터의 실측 효율	47
그림 3.13 제안한 전력 변환기의 잡음 단자 전압 특성의 비교	48
그림 4.1 보조공진 DC 링크 스너버 방식이 첨가된 3상 AC-DC 변환기의 회로 구성	50
그림 4.2 보조공진 전류 브리지 레그 링크 스너버 방식이 첨가된 AC-DC 변환기의 회로구성	50
그림 4.3 제안한 새로운 보조공진 스너버 방식에 의한 3상 소프트 스위칭 AC-DC 변환기의 회로구성	51

그림 4.4 제안한 3상 AC-DC 변환기의 게이트 펄스 신호 패턴 .....	54
그림 4.5 제안한 3상 AC-DC 변환기의 게이트 펄스 신호 패턴 생성 .....	55
그림 4.6.1 모드 증가회로(I) .....	59
그림 4.6.2 모드 증가회로(II) .....	60
그림 4.7 각 부의 동작 파형 .....	62
그림 4.8 3상 AC-DC 변환기 교류 상전류와 전압기준의 관계 .....	63
그림 4.9 실험회로 구성과 제어블록 .....	65
그림 4.10 각 부의 실험 파형 .....	66
그림 4.11 스위칭 동작파형(정격부하시) .....	67
그림 4.12 스위칭 동작파형(무부하시) .....	68
그림 4.13 부하 급변시의 과도 동작특성 .....	69
그림 4.14 3상 PFC 컨버터 기동시의 과도 특성 .....	70
그림 4.15 기동시의 과도특성 .....	71
그림 4.16 출력용량에 대한 효율과 역률의 특성 .....	72
그림 5.1 기존의 부분 공진형 ZVS PWM DC-DC 컨버터 .....	75
그림 5.2 기존의 소프트 스위칭 PWM 고주파 절연형 PWM DC-DC컨버터 회로 의 동작 파형 .....	76
그림 5.3(a) 기존의 소프트 스위칭 DC-DC 컨버터 회로의 동작 모드 천이와 증가회로 .....	78
그림 5.3(b) 기존의 소프트 스위칭 DC-DC 컨버터 회로의 동작 모드 천이와 증가회로 .....	79
그림 5.4 제안한 고주파 절연형 소프트 스위칭 PWM DC-DC 컨버터 .....	81
그림 5.5 제안한 DC-DC 컨버터의 동작 전압과 전류 파형 .....	82
그림 5.6 제안한 DC-DC 컨버터의 동작 전압과 전류 파형(경부하시) .....	83
그림 5.7 제안한 PWM DC-DC 컨버터의 동작천이와 증가회로(무부하시) .....	87
그림 5.8 제안한 DC-DC 컨버터의 실험장치 .....	88

그림 5.9 실험결과 파형(50[A]부하) .....	89
그림 5.10 실험결과 파형(무부하) .....	90
그림 5.11 부하 전류에 따른 효율과 손실 .....	90
그림 6.1 종래의 3상 입력 통신용 전원의 회로 구성 .....	93
그림 6.2 제안한 3상 입력 직류용 전원 회로 구성 .....	94
그림 6.3 교류 전압과 시비율의 관계( $\Delta=0$ ) .....	98
그림 6.4 교류 전압과 시비율의 관계(식 6.8의 $\Delta$ 를 적용했을 때) .....	99
그림 6.5 온-오프 신호 생성 방법 .....	101
그림 6.6 제어 시스템 블록도 .....	102
그림 6.7 계통 전압과 입력 전류의 실험 파형 .....	105
그림 6.8 $i_R$ 의 고조파 성분 해석 .....	105
그림 6.9 IGBT의 단자 전압과 전류 실험 파형 .....	106
그림 6.10 변압기의 단자 전압 실험 파형 .....	106
그림 6.11 부하변화에 따른 효율과 역률의 특성 .....	107
그림 6.12 부하변동시의 응답 파형(부하전류 26[A]⇒0[A]) .....	108
그림 6.13 부하변동시의 응답 파형(부하전류 0[A]⇒26[A]) .....	108
그림 6.14 출력 전압의 맥동(교류 입력 전압에 대해 2[%]의 5차 고조파를 중첩) .....	109
그림 6.15 반복 학습 제어를 포함한 제어 시스템 블록 다이어그램 .....	110
그림 6.16 반복 학습 제어를 통합했을 때의 출력 전압의 맥동 파형 .....	111
그림 6.17 새로운 제안한 정류기 유닛(아래)과 기존 모델 (위)의 외관 비교 .....	112

三相 交流 高周波 스위칭 電源裝置와 高性能 無停電 電源 시스템의  
應用에 關한 研究

田 炳 泳

釜慶大學校 大學院 電氣工學科

요 약

본 논문에서는 본 논문은 고성능 전력변환을 실현하는 새로운 회로 토폴로지와 이를 활용하는 제어 기술을 제안하여 연구를 정리한 것이며, 제1장에서는 교류 무정전 전원장치와 직류 무정전 전원장치의 기술 배경을 전개하고, 고도 정보화 사회에서의 고성능, 저잡음의 교류 무정전 전원장치나 직류 무정전 전원장치의 필요성과 문제점을 설명하고 연구의 의의와 목적을 제시하며, 각 장의 내용에 관해 서술하였다. 제2장에서는 교류 무정전 전원장치와 직류 무정전 전원장치의 전력변환 회로 기술의 현황과 문제점에 관해 설명하고, 본 연구의 목적에 관해 서술하였다. 제3장에서는 교류 무정전 전원 장치에 적용할 수 있는 전력변환 효율의 향상의 수단으로서, 소프트 스위칭 기술을 적용한 전력변환 회로와 그 소프트 스위칭 제어 방법과 동작 원리에 관해 서술하였다. 그리고 제안한 방식은 소프트 스위칭을 실현하기 위한 회로가 간단하고, 또한 소프트 스위칭을 달성하기 위한 제어가 용이하며, 공진 전류를 상승시키지 않고 소프트 스위칭을 실현할 수 있기 때문에 소프트 스위칭 회로의 손실이 적은 장점을 확인하였다. 그리고, 10[kW]용량에서 제안한 방식으로 실험한 결과 종래의 하드 스위칭 방식에 비해 전력변환 효율의 향상과 스위칭 노이즈의 저감이 달성된 것을 확인하였다. 제4장 및 제5장에서는 각각 직류 무정전 전원 장치를 구성하는 소프트 스위칭 PWM 정류기와 소프트 스위칭 고주파 절연 DC-DC 컨버터를 서술하였다. 특히 제4장에서는 고역률 3상 PWM 정류기에 적합한 새로운 회로 구성과 제어 방법, 동작 원리를 나타내면서 특징을 서술하였다.

제안한 회로는 3상 PWM 정류기에 용도를 특화함으로써 3상 소프트 스위칭 인버터 회로와 비교하여 회로 구성이 간단해진다는 것을 나타내고 있다. 또한, 5[kW] 용량에서 실험한 결과 98[%]이상의 전력변환 효율을 달성할 수 있었음을 확인하였다. 제5장에서는 새로운 고주파 절연 DC-DC 변환기와 제어 방법을 제안하고, 동작 천이와 특징에 관해 서술하였다. 제안된 회로는 고주파 절연 변압기의 2차측 스위칭을 사용하여 1차측 주 스위칭 장치의 소프트 스위칭을 지원하며, 동기 정류의 작용에 의해 회로 손실을 저감하고 있다. 그리고 무부하에서 정격 부하까지 광범위한 범위에서 소프트 스위칭이 가능함을 이론적으로 제시하고 실험을 통해 검증했다. 제6장에서는 회로 구성이 간단한 직류 무정전 전원장치로서 3상 교류 입력 1단 변환 고주파 절연 통신용 직류 전원장치의 회로 기술을 제안하고, 제어 방법을 서술하였다. 그리고 종래의 2단으로 구성되어 있는 직류 무정전 전원장치와 비교하여 제안한 회로는 1단으로 구성이 간단해져, 제어도 용이하게 할 수 있다. 또한, 고주파 절연 변압기를 자기 포화시키지 않는 제어 방법을 6[kW]용량의 실험장치에 적용하여 제안한 회로의 유용성을 증명하였으며, 종래의 직류 무정전 전원 장치에 비해 크기 및 중량을 80[%]로 경감할 수 있었음을 확인하였다. 또한, 상용 교류 입력 전압의 왜곡으로 인한 출력 전압의 맥동을 새롭게 제안하는 반복 학습 제어를 적용하여 감소시켰다. 제7장의 결론에서는 본 연구에서 얻은 주요 성과를 정리하여 서술하였다. 첫째로, 통신 기기에 안정된 전력을 공급하는 무정전 전원 장치에 있어서, 소프트 스위칭을 도입함으로써 스위칭 손실을 저감할 수 있는 것을 나타내었다. 이러한 결과는 스위칭 주파수를 증가시키는 것을 용이하게 하고 추가적인 고성능화를 가능하게 한다는 것이 밝혀졌다. 둘째로, 종래의 2단 변환을 1단으로 하는 새로운 직류 무정전 전원장치의 개발에서는 변환기의 소형·경량화를 행할 수 있는 것을 밝혔다. 이러한 성과는 향후 파워 일렉트로닉스의 보다 한층 진보와 새로운 응용 전개에 도움이 될 것으로 기대된다.

# 제 1 장 서 론

고도 정보화 사회를 제공하는 데이터 통신은 통신 정보 시설을 기반으로 한 사회생활의 중요한 라이프 라인 중 하나로 인식되어 전기 통신 인프라 정비가 시급해지고 있으며, 전자정보기기 및 정보통신기기에 전력을 공급하는 전원에 대해 높은 신뢰성과 높은 품질 성능, 고효율화가 요구되어지고 있다. 이러한 요구에 부응하기 위해, 축전지를 구비한 무정전 전원장치(UPS : Uninterruptible Power Supply)를 설치하고, 상용 교류 전원 이상시에 있어서도 축전지로부터 통신기기에 대하여 안정된 전력의 공급을 계속하는 고신뢰 전원 시스템이 필수적이다[1]~[12].

일반적으로 무정전 전원장치(UPS)는 그 출력 형태로부터 교류 무정전 전원장치(Uninterruptible AC-AC Power Supply)와 직류 무정전 전원장치(Uninterruptible DC-DC Power Supply)로 크게 나뉜다. 그중에서 교류 무정전 전원 장치는 교류 전력을 입력으로 하는 통신 기기에 전력을 공급하는 장치로, 액티브 필터 기능을 가지는 PWM 정류기→축전지→정현파 PWM 인버터로 구성되어 있다. 통상 운전시에는 PWM 정류기에 의해 상용 교류 전원에서부터 중합 역률 1로 교류 전력을 수전하여 직류 전력으로 변환하는 것을 기본으로 하고 있으며, 이 직류 전력을 축전지에 축적하는 동시에 정현파 PWM 인버터로 교류 전력으로 변환하여 상용 주파수 절연 변압기를 통해 통신기기에 전력을 공급한다. PWM 정류기의 출력을 고주파 인버터→고주파 절연 변압기→고주파 정류기를 통해 정현파 PWM 인버터에 접속하는 것으로, 대형 사이즈의 경우에는 3상 상용 주파수 절연 변압기를 배제하여 다운 사이징화하는 고주파 절연 방식도 있지만, 전력변환 처리 부분이 많으므로 총 시스템으로서의 변환 효율이 낮아지는 단점이 있어 일부의 소용량 교류 무정전 전원장치에 적용되는 예도 있다.

최근에는 정전이나 상용 교류 전원 전압의 순시 저하, 순시 정전, 주파수 변동 등의 상용 교류 전원 이상시에는 PWM 정류기를 정지하고 축전지로부터 PWM 인버터를 통해 전자정보기기 및 정보통신기기 시스템에 전력을 공급하는 구조가 도입되고 있다. 교류 무정전 전원장치는 상용 교류 전원과 동일한 전압을 출력하기 위해 기존 교류설비에 도입하기 쉽다는 장점에서 보급되고 있다. 고출력화 대응시에 있어서의 병렬 접속시에는 각 교류 무정전 전원장치의 출력 전압 진폭 및 위상의 양쪽의 파라미터를 순시값 레벨로 정합시킬 필요가 있으며, 고속의 제어가 필요하다. 이 때문에 병렬 다중성(Parallel Redundancy)에 의한 신뢰성 향상이 어려운 것이 일반적입니다. 또한, 축전지와 전자정보통신기기 사이에 접속되는 정현파 PWM 인버터는 교류 무정전 전원 장치의 신뢰성에 대한 병목 현상(bottleneck)이 된다. 이러한 점에서 고신뢰성을 기대할 수 있는 직류 무정전 전원 장치를 이용한 직류 공급 시스템이 적용되기 시작하고 있다[12]~[20].

이러한 상황에서 직류 무정전 전원 장치는 액티브 필터 기능을 가지는 PWM 정류기와 고주파 절연 DC-DC 컨버터로 구성된다. PWM 정류기에 의해 상용 교류 전원으로부터 교류 전력을 종합 역률 1로 입력하고, 고주파 절연 변압기를 통해 전기 절연 및 강압하여 축전지에 직류 전력을 공급한다. 통신기기, 즉 부하는 축전지(48[V]계)에 직접 접속한다. 그리고 보수 점검시나 만일의 통신용 직류 전원 장치의 고장에 있어서도 통신용 직류 전원 장치를 분리할 수 있기 때문에, 상용 교류 전원 이상이 통신기기에 미치는 영향을 적게 할 수 있다. 또한, 직류 출력이기 때문에 진폭만의 맞물림으로 병렬접속이 용이하고, 직류 전압 리플의 저감이나 병렬 다중성에 의한 시스템의 신뢰성 향상을 도모할 수 있다. 또한, 기존 시스템에 대한 증설도 자유자재로 매우 용이하다. 이상으로부터 교류 무정전전원장치에 대하여 한 자리수 이상의 높은 신뢰성을 얻을 가능성이나 신에너지 도입에 의한 지구 환경보호의 점에서도 유리하다.

무정전전원장치가 가져야 할 조건을 정리하면 다음과 같다.

- ① 고신뢰성
- ② 소형·경량
- ③ 출력 전압 파형 고정밀(저왜곡 및 낮은 리플)
- ④ 입력 전류 파형의 고정밀도(고역률)
- ⑤ 도입의 용이성 및 확장성

이 중에서도, 소형·경량화나 고정밀도화, 무보수성에는 반도체 전력 변환기를 구성하는 파워 반도체 스위칭 장치의 고속 파워 반도체 스위칭이 필수적이다.

1980년대 고속 스위칭 디바이스인 절연 게이트 양극성 트랜지스터(IGBT : Insulated gate bipolar transistor)가 개발되기 이전까지 2[kHz]정도가 한계였던 중·대용량 변환기의 스위칭 주파수가 비약적으로 상승하여 현재는 가칭 주파수를 넘는 20[kHz]이상의 펄스 변조의 스위칭 주파수가 사용되어 뼈격거리는 소음이 없어지고 있다. 스위칭 주파수의 향상에 의해 필터를 구성하는 리액터나 컨덴서의 용량을 작게 할 수 있어, 장치의 소형화로 이어지고 있다. 그리고 스위칭 주파수의 향상에 따라, 파워 반도체 디바이스의 스위칭 손실이나 스위칭에 수반하는 EMI/RFI 노이즈 등의 스위칭 스트레스가 증가하고 있다. 이러한 스위칭 동적 스트레스 및 스위칭 피크 전압·전류 스트레스를 억제하기 위한 스너버 회로 기술로서 부분 공진회로를 이용한 액티브 또는 패시브 소프트 스위칭 스너버 회로 기술, 과전압 억제 회로 기술 등이 각광을 받고 있다. 하지만 스위칭 주파수가 증가함에 따라 스위칭 손실과 EMI/RFI 노이즈와 같은 스위칭 스트레스가 증가하는 문제점이 발생한다. 이러한 스위칭 스트레스를 억제하기 위한 회로 기술로서 공진회로를 이용한 소프트 스위칭 정류 회로 기술이나 과전압 억제 클램프 회로 기술, 무손실 회생 스너버 기술 등이 개발되면서 전력 반도체 스위칭 소자를 효율적으로 사용할 수 있게 되었다. 또한, 고속 마이크로프로세서나 신호 처리 이론과 제어 이론의 발달로 짧은

스위칭 주기에서도 개개의 파워 반도체 스위칭 디바이스의 온-오프 타이밍을 고정밀도로 실시간으로 연산하는 것이 가능해졌다. 이러한 고성능·고기능 파워 반도체 스위칭 디바이스 기술, 소프트 스위칭 등의 회로 기술, 제어 기술, 신호 처리 기술, 통신 기술의 발달은 스위칭 주파수의 상승에 기여하고 있으며, 파워 일렉트로닉스 기술의 발전에 필수적이다[21]~[33].

교류 무정전 전원장치 및 직류 무정전 전원장치에서 스위칭 주파수를 향상시키는 것은 저소음화 외에도 변압기 및 필터 리액터 및 커패시터의 소형화 및 제어 응답성 향상에 매우 효과적인 것으로 알려져 있습니다. 스위칭 주파수를 향상함으로써, 입출력의 스위칭 리플을 억제할 수 있고, 입출력에 접속되는 스위칭 리플 저감 필터를 소형 경량화할 수 있다. 또한, 스위칭 주기를 짧게 함으로써 제어 응답이 대폭 향상되고, 고품질의 입·출력 파형 정밀도가 얻어진다. 그러나, 스위칭 주파수의 향상은 파워 반도체 디바이스의 스위칭 손실의 증대나 전자 노이즈(전도성·방사성)의 발생이라는 문제가 있기 때문에 스위칭 주파수의 고주파화에는 한계가 있다. 이 한계를 효율적으로 해결할 수 있는 소프트 스위칭 정류 공진회로 기술이 연구되고 있다. 소프트 스위칭 공진 스너버 회로 기술에 의해 고주파화에 수반하는 파워 반도체 디바이스의 스위칭 손실의 증대나 전자 노이즈 레벨의 증대를 억제하여, 전력변환 장치의 고성능화나 고신뢰화가 달성하고 있다. 또한, 서두에 설명한 바와 같이 직류 무정전 전원장치에서는 PWM 정류기와 고주파 절연 DC-DC 컨버터의 2단계로 구성된다. 각각에 전력변환 손실이 발생하기 때문에, 고효율화에 한계가 있다. 예를 들어, 각 변환기가 95[%]의 전력변환 효율을 실현하더라도 총 전력변환 효율은 90[%]로 떨어진다. 그렇기 때문에 고효율화를 목표로 하기 위해서는 PWM 정류기와 DC-DC 컨버터 각각에 대해 균형 있게 효율 향상을 할 필요가 있다. 최근, 상용 교류 전원으로부터 1단계에서 절연된 직류 전력을 출력하는 1단 변환 고주파 절연 통신용 직류 전원장치에 대해서, 활발하게 연구 개발되고 있다. 이러한 1단계 방식은 전력변환 효율을 상승시키는 것 외에

전력변환 장치의 소형·경량화, 부품 수의 절감에 목적이 있다[34]~[50].

본 논문은 이러한 기술 배경하에서 고성능 전력변환을 실현하는 교류 무정전 전원과 직류 무정전 전원의 2개의 전원 시스템에 있어서의 새로운 회로 토폴로지와 이를 활용하는 디지털 제어 기술을 제안하여 평가 검토한 연구 결과를 정리한 것으로 실용적인 관점에서 본 논문에서 제안한 회로 기술의 유효성과 실용성을 밝히고 다음과 같이 총 6장으로 구성하여 서술하였다.

제1장에서는 본 연구의 기술 배경, 연구 목적을 기술하고 있다.

제2장에서는 교류 무정전 전원장치와 직류 무정전 전원장치의 전력변환 회로 기술의 현황과 문제점에 관해 설명하고, 본 연구의 목적에 관해 서술하였다.

제3장에서는 교류 무정전 전원 장치에 적용할 수 있는 전력변환 효율의 향상의 수단으로서, 소프트 스위칭 기술을 적용한 전력변환 회로 시스템과 그 소프트 스위칭 제어 방법과 동작 원리에 관해 서술하였다. 그리고 제안한 방식은 소프트 스위칭을 실현하기 위한 회로가 간단하고, 또한 소프트 스위칭을 달성하기 위한 제어가 용이하며, 공진 전류를 상승시키지 않고 소프트 스위칭을 실현할 수 있기 때문에 소프트 스위칭 회로의 손실이 적은 장점을 확인하였다. 그리고, 10[kW]출력 용량에서 제안한 방식으로 실험한 결과 종래의 하드 스위칭 방식에 비해 전력변환 효율의 향상과 스위칭 노이즈의 저감이 달성되었음을 확인하였으며, 제안한 회로의 유효성을 밝혔다.

제4장 및 제5장에서는 각각 직류 무정전 전원 장치를 구성하는 소프트 스위칭 PWM 정류기와 소프트 스위칭 고주파 절연 DC-DC 컨버터를 서술하였다. 특히 제4장에서는 고역률 PWM 정류기에 적합한 새로운 회로 구성과 제어 방법, 동작 원리를 나타내면서 특징을 서술하였다. 제안한 회로는 PWM 정류기에 적용에 특화된 것으로서 소프트 스위칭 인버터 회로와 비교하여 회로 구성이 간단해지는 것을 나타내고 있다. 또한, 5[kW]출력 용량에서 실험한 결과 98[%]이상의 전력변환 효율을 달성할 수 있었음을 확인하였다.

제5장에서는 새로운 고주파 절연 DC-DC 변환기와 제어 방법을 제안하고,

회로 동작 모드 천이와 특징에 관해 서술하였다. 제안된 회로는 고주파 절연 변압기의 2차측 스위칭을 사용하여 1차측 주 스위칭 장치의 소프트 스위칭을 지원하며, 동기 정류의 작용에 의해 회로 손실을 저감하고 있다. 그리고 무부하에서 정격 부하까지 광범위한 범위에서 소프트 스위칭이 가능함을 이론적으로 제시하고 실험을 통해 검증하였으며, 본 논문에서 제안한 회로의 유효성을 나타낸다.

제6장에서는 회로 구성이 간단한 직류 무정전 전원장치로서 교류 입력 1단 변환 고주파 절연 통신용 직류 전원장치의 새로운 회로 방식을 제안하고, 이 제어 방법을 서술하였다. 그리고 종래의 2단으로 구성되어있는 직류 무정전 전원장치와 비교하여 제안한 회로는 1단으로 구성이 간단해져, 제어도 용이하게 할 수 있다. 또한, PWM 정류기내에 접속한 고주파 절연 변압기를 자기 포화시키지 않는 제어 방법을 6[kW]출력 용량의 실험장치에 적용한 결과 높은 전력변환 효율을 얻을 수 있는 제안한 회로의 유용성과 실용성을 나타내고 있다. 그리고 종래의 직류 무정전 전원 장치에 비해 크기 및 중량을 80[%]로 경감할 수 있었음을 확인하였다. 또한, 상용 교류 입력 전압의 왜곡으로 인한 출력 전압의 맥동을 새롭게 제안하는 반복 학습 제어를 적용하여 감소시켰다.

제7장의 결론에서는 본 연구에서 얻은 주요 성과를 정리하여 서술하였다. 본 연구의 결과, 통신기기에 안정된 전력을 공급하는 무정전 전원 장치로서 교류 전력 급전 방식과 직류 전력 급전 방식을 채택하고, 소프트 스위칭을 도입으로 스위칭 손실을 저감하여 고효율화를 실현하고 있다. 이러한 결과는 스위칭 주파수를 증가시키는 것을 용이하게 하고 추가적인 고성능화를 가능하게 한다는 것이 밝혀졌다. 또한, 종래의 2단 변환을 1단으로 하는 새로운 직류 무정전 전원장치의 개발에 있어서는 변환기의 소형·경량화를 행할 수 있는 것을 밝혔다. 이러한 성과는 신에너지원을 도입한 향후 파워일렉트로닉스의 보다 한층 진보와 새로운 응용 전개에 크게 도움이 될 것으로 기대된다.

## 제 2 장 무정전 전원 시스템 기술의 현황

### 2.1 회로의 기본 구성 및 특징

고도 정보화 사회를 제공하는 데이터 통신은 통신 정보 시설을 기반으로 한 사회생활의 중요한 라이프 라인 중 하나로 인식되어 있어 정보기기 및 통신기기 등에 전력을 공급하는 전원 시스템에 대해서 높은 신뢰성과 높은 품질 성능, 고속 응답화, 고효율화가 요구되어지고 있다. 이러한 요구에 부응하기 위해 상용 교류 전원에 교류 무정전 전원장치 또는 직류 무정전 전원장치를 연결하여 통신기기 및 정보기기에 안정된 전력을 연속 공급하고 있다. 이러한 무정전 전원 장치(UPS)는 축전지나 물리 전지로서의 슈퍼 컨덴서 등에 전력을 축적하고, 이 전력을 백업에 이용함으로써, 상용 교류 전원 이상시에 있어서도 통신기기나 정보기기에 대해서 전력을 멈추지 않고 공급할 수 있다.

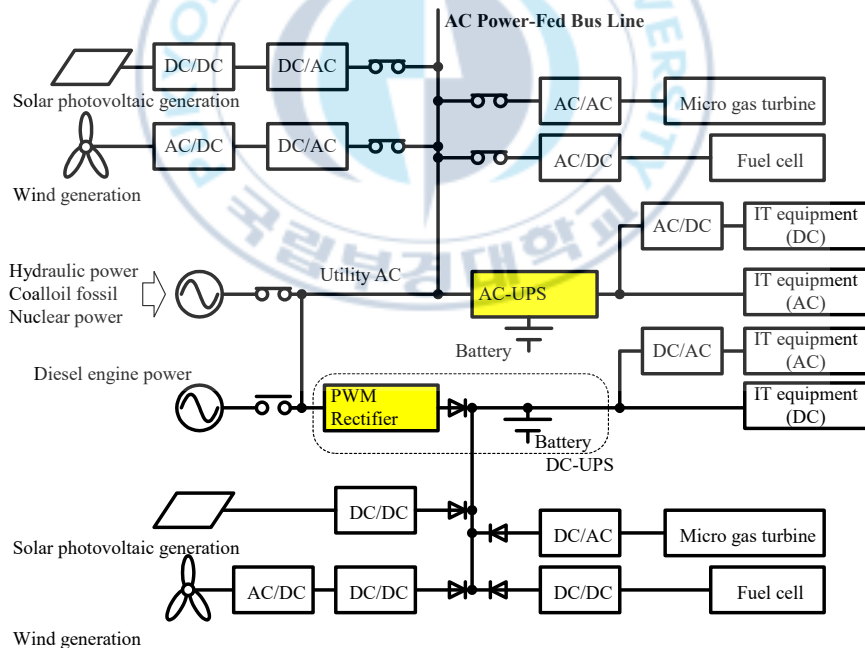


그림 2.1 통신 정보 시스템의 교류 전력 급전 방식과 직류 급전 방식

Fig. 2.1 AC power feeding method and DC feeding method of communication information system

그림 2.1은 통신기기나 정보기기 등에의 전력 공급을 나타낸 것이다. 최근에는 전원의 다양화와 상용 교류 전원에 대해서, 풍력 발전이나 태양광 발전, 터빈 제너레이터, 연료 전지 등의 신에너지가 접속되는 것이 가능하다. 교류 전력원과 교류 입력의 통신기기나 정보기기 사이에 교류 무정전 전원장치를 접속한다. 또한, 직류 입력의 통신기기나 정보기기에 대해서는 직류 무정전 전원장치를 접속한다. 또한, 직류 전력을 출력으로 하는 신에너지는 직류 무정전 전원장치의 출력에 직접 접속된다. 본 논문에서는 교류 무정전 전원장치와 직류 무정전 전원장치에 관해서 설명하지만, 본 논문에서 나타낸 PWM 정류기, DC-DC 컨버터 등은 무정전 전원장치에 한정되지 않고, 신에너지와 상용 교류 또는 직류 통신기기에 인터페이스에도 활용할 수 있다.

### 2.1.1 직류 무정전 전원장치의 구성 및 특징

그림 2.2는 통신용이나 반도체 제조 장치용 등에 사용되는 무정전 전원장치의 시스템 구성도를 나타낸 것이다. 그림 2.2에서 알 수 있듯이 상용 교류 전력을 직류로 변환하는 PWM 정류기와 직류를 교류로 변환하는 정현파 PWM 인버터, 축전지 등의 전력 저장원을 주로 구성되며, 유지 보수시의 안전면으로 부터 정현파 PWM 인버터와 상용 전원 단자 사이에 상용 주파수 절연 변압기가 배치된다.

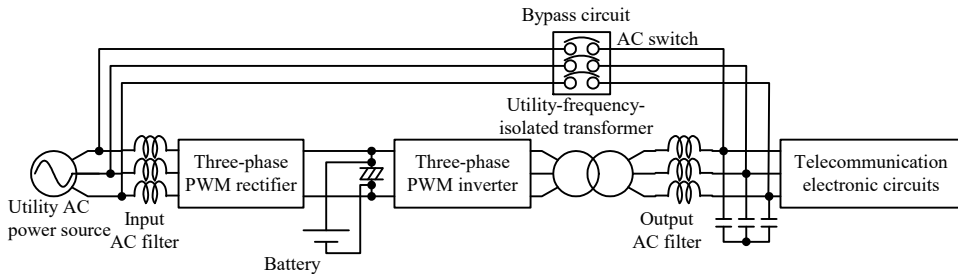


그림 2.2 교류 무정전 전원 장치의 구성 예

Fig. 2.2 Configuration example of AC uninterruptible power supply

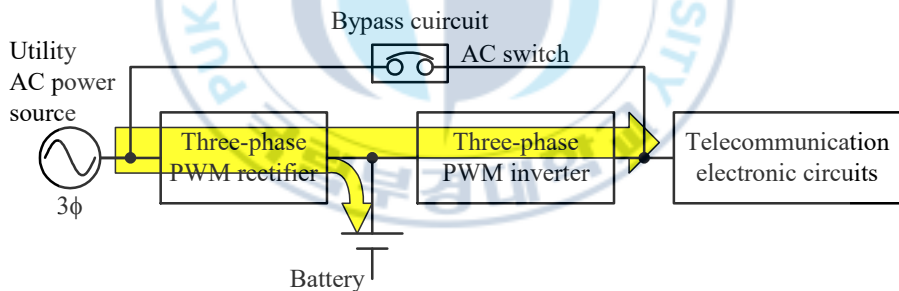
그림 2.3은 교류 무정전 전원장치의 동작을 나타낸 것이며, 그림 2.3을 이용하여 무정전 전원장치의 동작을 설명하면 다음과 같다.

**(1) 통상 운전(그림 2.3(a)참조)**

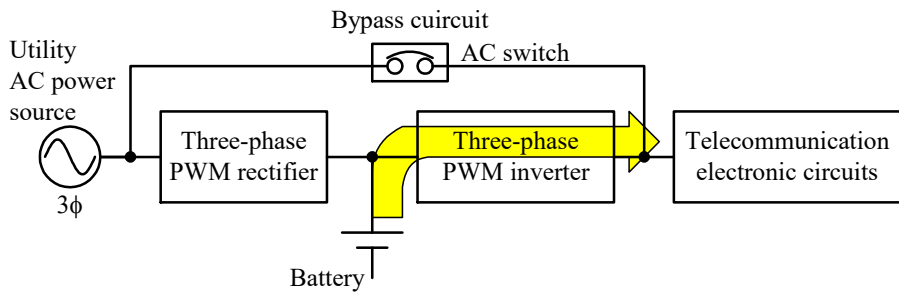
교류 계통이 정상인 상태에서, PWM 정류기는 교류 계통으로부터 중합 역률 1로 전력을 입력하고, 축전지와 PWM 인버터에 직류 전력을 출력한다. PWM 인버터는 이 직류 전력을 AC 전력으로 변환하여 부하에 공급한다.

**(2) 교류 계통 이상시(그림 2.3(b)참조)**

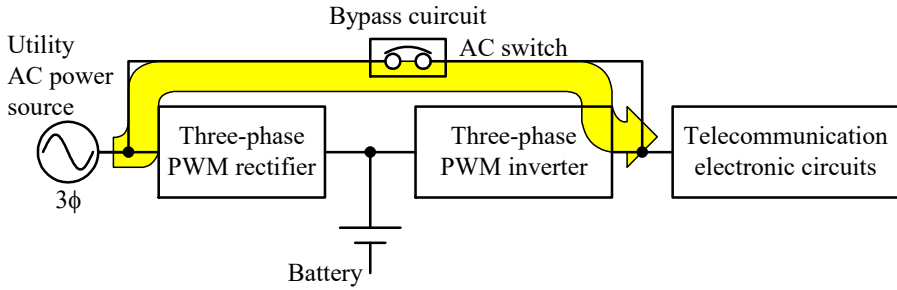
단시간 정전이나 전압 저하 등의 교류 전원 계통 이상시에는 PWM 정류기를 정지하고 축전지로부터 PWM 인버터를 통해 교류 전력을 부하에 공급한다.



(a) Normal operation



(b) Back-up operation



(c) Maintenance operation

그림 2.3 교류 무정전 전원장치의 동작 원리

Fig. 2.3 Operating principle of AC uninterruptible power supply

### (3) 유지 보수 또는 인버터 고장시(그림 2.3(c)참조)

인버터를 정지하고 바이패스 회로에 의해 교류 계통과 부하를 직결하며, 인버터의 용량 이상의 부하가 접속된 상태에서도 이 상태가 된다. 배터리가 작동하지 않기 때문에, 이 상태에서 교류 계통 이상이 되면 부하에 전력을 공급할 수 없는 상태가 된다.

무정전 전원장치는 부하에 주파수 변동이나 전압 변동이 없는 정현파 양질의 교류 전압을 공급한다. 그러나 무정전 전원의 부하에는 다이오드 정류기 등으로 대표되는 왜곡 전류를 흐르는 고조파 부하(비선형 정류 부하)가 접속되는 경우가 많고, 이 왜곡 전류가 교류 출력 전압을 왜곡시키는 요인이 된다. 따라서 PWM 인버터의 출력 전압 파형을 제어하려면 빠른 순간 제어가 필요하다. 한편, 전원 고조파 규제(IEC61000-3-2)는 상용 입력 전류에 포함되는 왜곡 전류를 크게 제한하고 있으며, PWM 정류기에도 높은 제어 성능이 필요하다. 높은 제어 성능을 얻기 위해 스위칭 주파수를 20[kHz] 이상까지 올려 개별 스위칭 타이밍을 제어한다. 이 스위칭 주파수의 상승은 제어 정밀도의 향상 외에 제어 지연의 저감에 효과도 있어 제어를 안정시킨다. 또한, 교류 필터의

컷-오프 주파수를 높게 설정할 수 있기 때문에 교류 필터를 작게 할 수 있다. 스위칭 주파수를 가칭 주파수 이상으로 가져가면 귀에 걸린 스위칭 소리도 억제할 수 있다. 무정전 전원장치는 교류 계통과 동일한 전압을 출력하기 때문에, 기존의 교류 전력을 입력으로 하는 설비에 용이하게 도입할 수 있다. 그러나, 병렬 접속을 위해서는 각 무정전 전원장치의 출력 교류 전압의 진폭과 위상의 2개의 파라미터를 순시값 레벨로 맞추어 줄 필요가 있어 복잡한 제어가 필요하다. 이 때문에 병렬 다중성에 의한 신뢰성 향상이 어렵다.

### 2.1.2 직류 무정전 전원장치의 구성 및 특징

그림 2.4는 직류 무정전 전원장치의 회로 구성도를 나타낸 것이다. 이러한 직류 무정전 전원장치는 통신기기·정보기기 외에 반도체 제조장치나 계장 플랜트용 등으로도 사용할 수 있다. 그림 2.4에서 알 수 있듯이 상용 교류 전력을 직류로 변환하는 PWM 정류기와 이 직류를 축전지 전압으로 강압하는 고주파 절연 DC-DC 컨버터로 구성되며, 직류 출력은 부하와 축전지 모두에 연결된다. 이로 인해 고주파 절연에 의해 상용 주파수로 절연을 행하고 있는 무정전 전원에 비해 소형·경량화가 가능하다. 그림 2.5는 직류 무정전 전원장치의 동작을 나타낸 것이며, 그림 2.5를 이용하여 무정전 전원장치의 동작을 설명하면 다음과 같다.

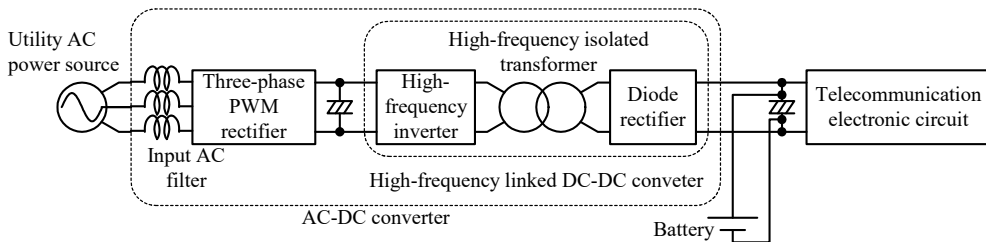
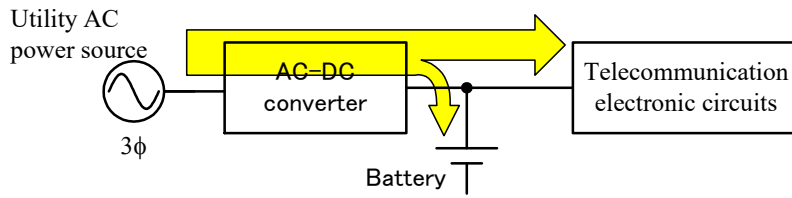
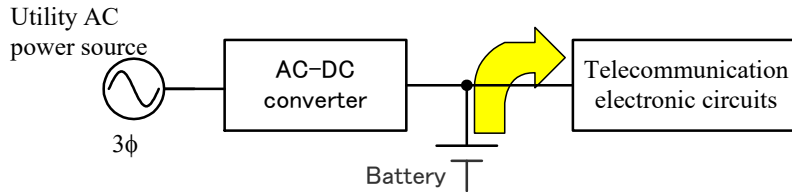


그림 2.4 직류 무정전 전원 장치의 구성 예

Fig. 2.4 Configuration example of DC uninterruptible power supply



(a) Normal operation



(b) Back-up operation

그림 2.5 직류 무정전 전원장치의 동작 원리

Fig. 2.5 Operating principle of DC uninterruptible power supply

**(1) 통상 운전(그림 2.5(a)참조)**

교류 계통이 정상인 상태에 있어서, 직류 무정전 전원장치는 교류 계통으로부터 종합 역률 1로 전력을 입력하고, 고주파 절연 DC-DC 컨버터에 의해 절연 강압한 전력을 부하와 축전지에 공급한다.

**(2) 교류 계통 이상시(그림 2.5(b)참조)**

정전이나 전압 저하 등의 교류 계통 이상시에는 직류 무정전 전원장치를 정지하여 축전지로부터 전력을 공급한다.

**(3) 유지 보수 또는 인버터 고장시(그림 2.5(b)참조)**

직류 무정전 전원공급 장치를 중지하며, 축전지와 부하는 항상 접속되어 있기 때문에 부하에 대한 영향은 적다.

직류 무정전 전원공급 장치는 축전지 및 부하에 리플이 적은 양질의 직류 전력을 공급합니다. 무정전 전원 장치와 마찬가지로 교류 입력 전류에 포함되는 고조파 왜곡 전류는 크게 제한된다. 따라서 DC-DC 컨버터 및 PWM 정류기의 제어 정밀도가 필요하다. 직류를 출력하는 직류 무정전 전원장치는 교류를 출력하는 무정전 전원장치와 비교하여 병렬접속이 용이하고, 병렬 중복에 의한 시스템의 신뢰성 향상을 도모할 수 있다. 또한, 기존 시스템에 대한 확장도 쉽다. 다만, 직류를 입력으로 하는 전용의 직류 무정전 전원이 필요하다. 통신용 기기와 배터리가 접속되는 시스템에서는 직류 무정전 전원장치 고장 및 보수, 유지 보수로 장치를 정지해도 부하에의 영향이 적기 때문에 신뢰성이 높은 전원 시스템을 얻을 수 있다.

### 2.1.3 고주파 절연 전력 1단 변환 방식의 직류 무정전 전원 장치

종래의 직류 무정전 전원장치는 PWM 정류기와 고주파 절연 DC-DC 컨버터의 2단으로 구성되어 있다. 이러한 직류 무정전 전원장치는 고주파 절연에 의해, 상용 주파수로 절연하는 무정전 전원장치에 비해 소형·경량화를 실현할 수 있다. 상용 입력측을 제어하는 PWM 정류기와 직류 출력측을 고속 제어하는 고주파 절연 DC-DC 컨버터와 기능마다 전력 변환기를 나누고 있으므로, 개별 제어가 간단하다. 그러나, 2단의 전력 변환기 각각에 손실이 발생하기 때문에 고효율화에 한계가 있다. 또한, 회로 부품 수가 많기 때문에 장치가 대형이다. 그래서 1단의 전력 변환기로 직접 상용 교류로부터 역률 1로 전력을 수전하여 절연된 직류 출력을 얻는 1단 방식 PWM 전력 변환기가 연구되어 일부 실용화되고 있다.

## 2.2 전력 변환 스위칭 파형의 상호 비교

상술한 바와 같이, 스위칭 주파수를 상승시키는 것은 제어 응답이나 제어 정밀도의 향상, 저소음, 필터나 절연 변압기 등의 소형화 등에 유효하다. 그러나, 종래부터 사용되고 있는 하드 스위칭 방식에서는 스위칭마다 발생하는 스위칭 손실이나 스위칭 노이즈 등의 스위칭 스트레스가 문제가 되는 경우가 있다. 따라서, 스위칭 스트레스가 적은 소프트 스위칭 방식이 제안되고 있다.

먼저, 하드 스위칭 방식은 회로 구성이 가장 간단하며 대부분의 PWM 변환기에 사용된다. 그림 2.6은 하드 스위칭 PWM 변환기의 1상분을 추출한 것이다. 스위치 Q1 및 Q2는 절연 게이트 바이폴라 트랜지스터(IGBT : Insulated Gate Bipolar Transistor)로 컬렉터(C), 이미터(E), 게이트(G)의 3단자를 가진다. 게이트(G)-이미터(E) 사이에 임계값( $2\sim 3[V]$ )이상의 양극 전압을 인가하면 컬렉터(C)-이미터(E)사이에는 도통 상태가 되고, 그렇지 않으면 컬렉터(C)-이미터(E)사이에는 저지 상태가 된다.

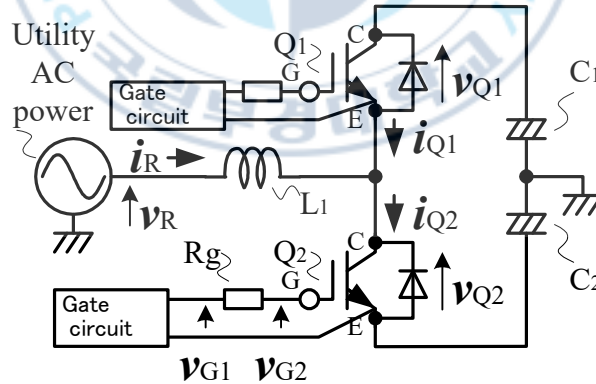


그림 2.6 하드 스위칭 전력 변환기의 회로 구성

Fig. 2.6 Circuit Configuration of Hard Switching Power Converter

PWM 제어 주기(통상, 수  $10[\mu s]$ )중에서 스위치 Q1과 Q2의 통전 시간 비

율을 조정하여 교류 입력 전류  $i_R$ 을 지령값에 추종시킨다. 이 경우  $i_R$ 은 스위치 Q1의 통전 비율을 크게 하면 감소하고, 반대로 스위치 Q2의 통전 비율을 크게 하면 증가한다. 교류 필터 리액터  $L_1$ 은 스위칭 주기에 충분한 시정수를 가지며, 스위칭 시간 내의 전류 변화는 무시할 수 있다고 가정한다.

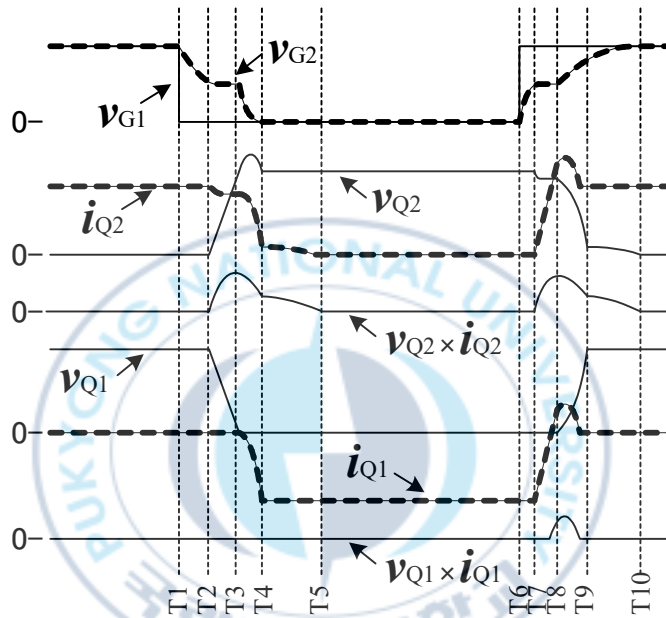


그림 2.7 하드 스위칭시의 동작 파형

Fig. 2.7 Operation waveforms during hard switching

그림 2.7은  $i_R > 0$ 의 조건에서의 스위칭 파형 예를 나타낸 것이다. 그림 2.7에서  $i_{Q1}$ 은 스위치 Q1과 다이오드 D1의 전류의 합성 전류이며,  $i_{Q2}$ 도 동일하다. 동작 순서를 설명하면 다음과 같다.

①  $t < T1$

스위치 Q2의 게이트(G)-이미터(E)사이에 양극 전압이 인가되고,  $i_R$ 은 스위치 Q2에 흐른다.

②  $t=T1$

스위치 Q2의 게이트 신호 발생기의 출력  $v_{G1}$ 을 0으로 설정한다.

③  $T1 < t < T2$

스위치 Q2의 게이트(G)-이미터(E)사이의 기생 커패시턴스와  $R_g$ 의 시정수에 따라 스위치 Q2의 게이트(G)-이미터(E)간 단자 전압  $v_{G2}$ 가 하강한다.

④  $T2 < t < T3$

게이트(G)-이미터(E)간 전압( $v_{G2}$ )이 임계값 이하가 되면, 스위치 Q2가 오프 상태로 된다. 이때, 스위치 Q2의 컬렉터(C)-이미터(E)간 전압이 상승한다.

⑤  $T3 < t < T4$

스위치 Q2의 컬렉터(C)-이미터(E)간 전압이 직류 출력전압을 초과하면  $i_R$ 은 다이오드 D1으로 흐르게 된다. 이때, 회로의 기생 인덕턴스 성분 때문에 다이오드 D1의 전류 천이에 지연이 발생하고, 스위치 Q2에 대하여 턴-오프 서지 전압이 발생한다.

⑥  $T4 < t < T5$

스위치 Q2의 캐리어(Carrier)가 배출되어 테일 전류(tail current)가 된다. 테일 전류의 크기는 스위치 Q2의 캐리어 축적량과 캐리어 수명에 따라 달라진다. 캐리어 축적량은 도통시의 전류가 클수록 증가하며, 테일 전류가 없어지면  $i_R$ 의 모두가 다이오드 D1으로 흐른 상태가 된다.

⑦  $t=T6$

스위치 Q2의 게이트 신호 생성기  $v_{G1}$ 의 출력을 10[V]로 설정한다.

⑧  $T6 < t < T7$

스위치 Q2의 게이트(G)-이미터(E) 사이의 기생 커패시턴스와  $R_g$ 의 시정수에 따라 스위치 Q2의 게이트(G)-이미터(E)간 단자 전압  $v_{G2}$ 가 상승한다.

⑨  $T7 < t < T8$

게이트(G)-이미터(E)간 전압이 임계값 이상이 되면 스위치 Q2가 온 상태로 전환된다. 스위치 Q2의 전류가 서서히 증가하며, 스위치 Q2의 전류가  $i_R$ 를 초과하면 다이오드 D1의 전류는 역방향으로 흐르게 된다.

⑩  $T8 < t < T9$

다이오드 D1이 역회복되어 다이오드 D1의 단자 전압이 상승하며, 다이오드 D1의 전류는 감소한다.

⑪  $T9 < t < T10$

스위치 Q2의 캐리어의 확산에 따라 스위치 Q2의 도통 저항값이 하강하며, 이 과도기간은 스위치 Q2의 캐리어 수명과 관련된다.

그림 2.7의 동작에서  $T1 < t < T5$ 일 때 스위치 Q2는 턴-오프되며,  $T6 < t < T10$ 일 때 스위치 Q2는 턴-온 동작을 한다. 그림 2.7에서는 설명을 위해 시간축을 연장하여 파형을 나타내고 있지만, 실제의 변환기에서는 각각은  $0.1 \sim 1[\mu s]$ 의 짧은 시간의 과도 현상이다.  $T5 \sim T6$ 까지와  $T10 \sim T0$ 까지의 기간 비율을 조정하여  $i_R$ 를 증감시켜 전류 지령값에 추종시킨다.

그림 2.7의 스위칭 파형으로부터 명백한 바와 같이, 턴-오프 및 턴-온 기간 동안 스위치 Q2 및 다이오드 D1에 대해 전압과 전류가 동시에 발생하는 기간 있다. 이 기간 각각에서 전압  $\times$  전류에 대응하는 스위칭 손실이 발생한다. 또한, ⑤와 ⑩에서 각각 스위치 Q2 및 다이오드 D1에 서지 전압이 발생한다. 이

서지 전압은 노이즈나 반도체 스위칭 디바이스 파손의 원인이 될 수 있다. 따라서, 반도체 스위칭 디바이스의 전압과 전류의 순간 중첩 기간을 줄이는 소프트 스위칭 정류 회로 기술을 적용하고 있다.

공진형 변환기는 공진회로 현상을 이용하여 스위칭을 보조하며, 하드 스위칭 방식에 비해 회로가 복잡해지는 단점이 있지만, 스위칭 손실의 경감, 노이즈의 감소화라는 특징이 있어, 통신용 직류 전원을 중심으로 사용되고 있다. 그림 2.8은 보조 공진 정류 브리지 스너버 방식의 소프트 스위칭 정류기의 1상분을 추출한 것이다. 그림 2.5와 비교하여, 스위치 Q1과 Q2에 대하여 병렬로 무손실 스너버 커패시터를 추가하여 정류 회로를 설치하고 있다.

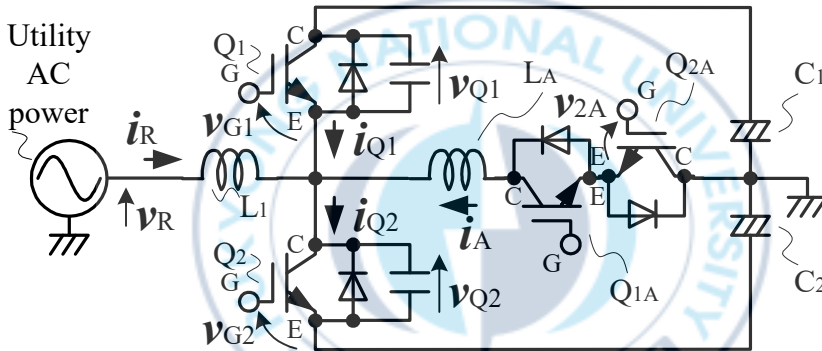


그림 2.8 보조 공진 정류 브리지 스너버를 이용한 소프트 스위칭 PWM 전력 변환기

Fig. 2.8 Soft Switching PWM Power Converter with Auxiliary Resonant Rectification Bridge Snubber

그림 2.9는  $i_R > 0$ 의 조건에서의 스위칭 파형 예를 나타낸 것이며, 설명을 간략화하기 위해 게이트 용량에 의한 과도 현상의 설명을 생략하였다. 동작 순서를 설명하면 다음과 같다.

①  $t < T1$

스위치 Q2의 게이트(G)-이미터(E) 사이에 양극 전압이 인가되고,  $i_R$ 은 스

위치 Q2에 흐른다.

②  $t=T1$

스위치 Q2의 게이트 신호 발생기의 출력을 0으로 설정하고, 스위치 Q2의 게이트(G)-이미터(E) 전압이 임계값 이하로 떨어지면 스위치 Q2가 꺼진다.

③  $T1 < t < T2$

스위치 Q2의 컬렉터(C)-이미터(E) 단자 전압이 상승하면  $i_R$ 은 스위치 Q2를 흐르지 않고 커패시터  $C_2$ 와  $C_1$ 으로 흐른다. 이때, 스위치 Q2에는 테일 전류가 흐른다.

④  $T2 < t < T3$

스위치 Q2의 컬렉터(C)-이미터(E)간 전압이 직류 단자 전압을 초과하면  $i_R$ 은 다이오드 D1으로 흐르게 된다.

⑤  $t=T3$

보조 스위치 Q2A의 게이트(G)-이미터(E)사이에 양극 전압을 인가하고 보조 스위치 Q2A가 온 상태로 전환한다.

⑥  $T3 < t < T4$

보조 스위치 Q2A를 통해  $L_A$ 로 전류가 흐른다. 보조 스위치 Q2A의 턴-온은 전류가 0에서 상승하고, 전류 상승은  $L_A$ 에 의해 억제되는 영전류 스위칭이 된다.

⑦  $T4 < t < T5$

$i_A$ 가  $i_R$ 을 초과하면 스위치 Q1의 전류가 순방향으로 흐른다.

⑧  $t=T5$

스위치 Q1은 오프된다.

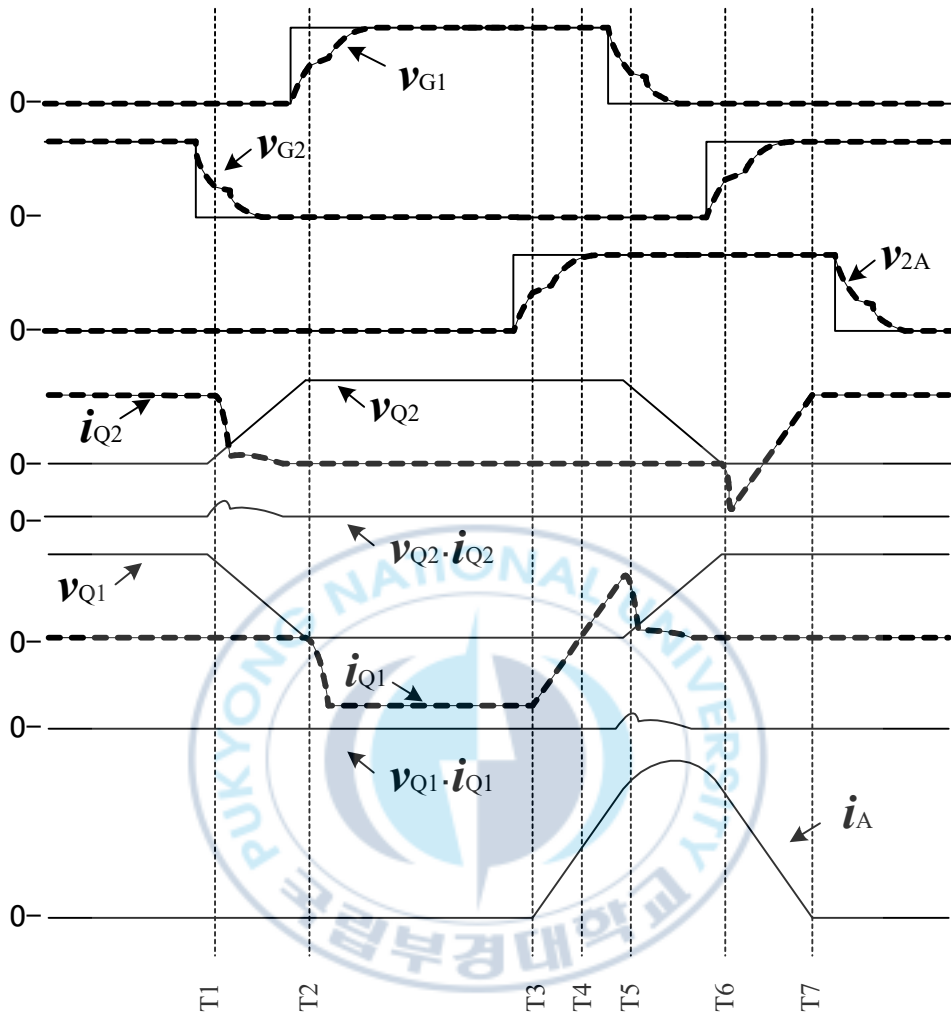


그림 2.9 소프트 스위칭시의 동작 파형

Fig. 2.9 Operation waveform during soft switching

⑨  $T5 < t < T6$

스위치 Q1에 흐르고 있던 전류는 커패시터  $C_1$ 과  $C_2$ 에 흐르게 되며, 스위치 Q1의 전압은 0에서 상승하고 전압 상승은 커패시터  $C_1$ 의 충전에 의해 억제되는 영전압 스위칭이 된다.

### ⑩ $T6 < t < T7$

스위치 Q1의 단자 전압이 직류 단자 전압을 초과하면  $i_A$ 는 다이오드 D2로 흐르게 된다. 이 기간에 스위치 Q2에 대하여 온 신호를 넣으면 인덕터  $L_A$ 의 에너지는 직류 전원으로 회생된다.

### ⑪ $T7 < t < T8$

인덕터  $L_A$ 의 전류가 감소하여 다이오드 D2의 전류가 0이 되어 스위치 Q2에 전류가 흐르게 된다.

### ⑫ $t > T8$

인덕터  $L_A$ 의 에너지가 전원으로 회생되면 스위칭이 종료된다.

그림 2.9의 동작에서 알 수 있듯이 무손실 스너버 커패시터의 작용에 의해 스위치 Q2과 다이오드 D1에 전압과 전류가 동시에 발생하지 않는다. 또한, 전압 및 전류의 변화도 부드럽고 스위칭 노이즈의 원인이 되는 서지 전압 등이 발생하지 않는다. 이상과 같이 소프트 스위칭은 스위칭 손실과 스위칭 노이즈의 저감에 효과가 있다.

## 2.3 실제 현장에 적용되는 회로

교류 무정전 전원장치나 직류 무정전 전원장치에 대한 요구항목으로는 ①높은 신뢰성, ②소형·경량화, ③높은 변환 효율, ④저잡음이 있다. 먼저 ①신뢰성과 ②소형화에는 회로부품 수의 삭감이 유효하며, ③변환 효율과 ④저잡음에는 소프트 스위칭 회로 기술의 도입이 유효하다. 많은 소프트 스위칭 전력변환 방식은 종래의 하드 스위칭 전력변환 방식에 비해 회로 구성이 복잡하며, 특히 신뢰성이 중요한 무정전 전원공급 장치에 소프트 스위칭을 적용할 때 가능한 회로 구성의 간단한 방법이 필요하다.

교류 무정전 전원장치는 PWM 정류기와 PWM 인버터로 주로 구성되며, 직류 무정전 전원 장치는 PWM 정류기와 DC-DC 컨버터가 주로 구성된다. 최근, 직류 무정전 전원장치에 대해서는 1단 전력변환 방식의 연구가 활발히 행해지고 있으며, 1단 전력변환 방식의 3상 고주파 절연 PWM 정류 회로에서는 단상 PWM 정류기 방식과 매트릭스 컨버터 방식으로 구분된다. 2.4절에서는 이들에 기술 동향에 관해 서술하였다.

### 2.3.1 3상 전압형 PWM 인버터

직류 전력을 3상 교류로 변환하는 단계는 크게 나누어 전압형 변환기와 전류형 변환기로 분류할 수 있다. 그림 2.10은 전압형 전력 변환기의 회로 구성을 나타낸 것이며, 그림 2.11은 전류형 전력 변환기의 회로 구성을 나타낸 것이다. 이 두가지 3상 PWM 인버터는 임의의 출력 전압에서 임의의 출력 전류를 출력할 수 있다. 전압형 전력 변환기의 소프트 스위칭의 회로 구성은 그림 2.12의 보조 공진 DC 링크 스너버 방식이나 그림 2.13의 보조 공진 정류 폴 스너버 방식이 있다.

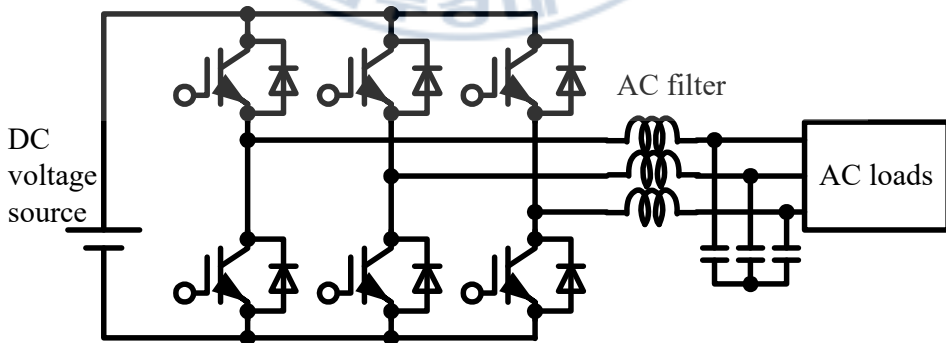


그림 2.10 3상 전압형 PWM 인버터의 회로 구성

Fig. 2.10 Circuit configuration of three phase voltage source PWM inverter

보조 공진 DC 링크 스너버 방식은 3상에서 일괄하여 하나의 공진 회로로 소프트 스위칭을 실현하며, 회로 구성이 간단하다는 특징이 있지만, 전류 경로에 다이오드가 하나 삽입되기 때문에, 도통 손실이 커지는 단점이 있다. 이에 반해 보조 공진 정류 폴 스너버 방식은 도통 손실의 증가는 없지만, 각 상에 공진 회로가 필요하기 때문에 회로가 복잡해진다는 단점이 있다.

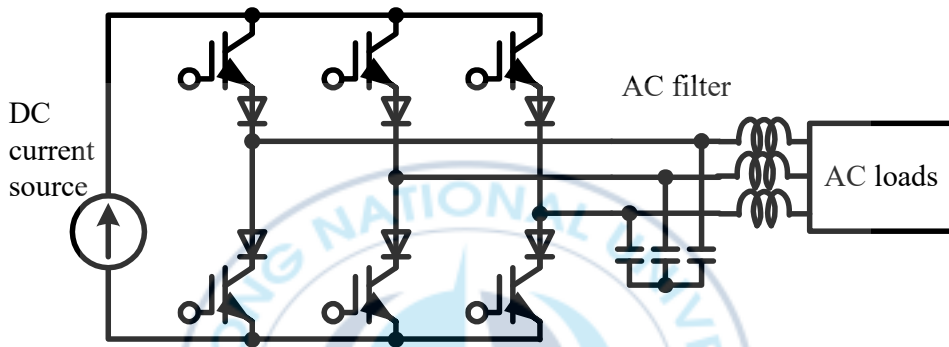


그림 2.11 3상 전류형 PWM 인버터의 회로 구성

Fig. 2.11 Circuit configuration of three phase current source PWM inverter

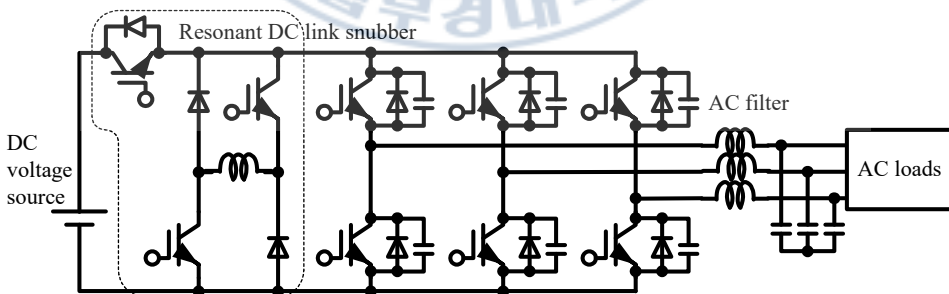


그림 2.12 보조 공진 DC 링크 스너버 방식 3상 전압형 공진형 변환기의 구성

Fig. 2.12 Configuration of auxiliary resonance DC link(ARDCL) snubber type three phase voltage type resonant converter

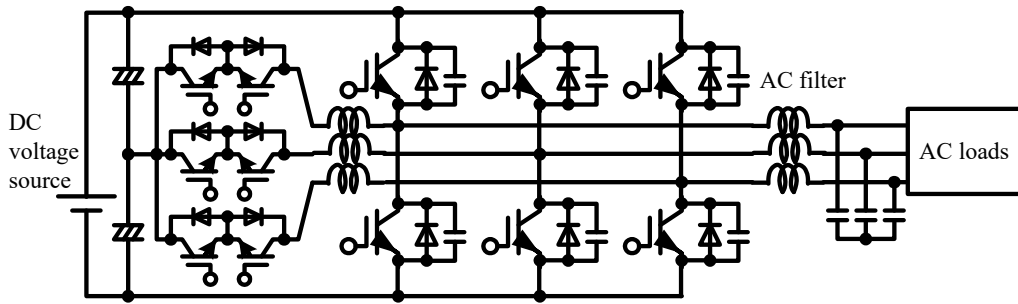


그림 2.13 보조 공진 정류 폴 스너버 방식 공진형 변환기의 구성

Fig. 2.13 Configuration of auxiliary resonance rectification pole snubber type resonant transducer

그림 2.14는 전류형 컨버터의 소프트 스위칭의 회로 구성을 나타낸 것이다. 이 회로에서는 무손실 스너버 커패시터에 의한 영전압 턴-오프, 공진 보조 회로에 의한 정류 동작에 의한 영전류 턴-온을 실현한다.

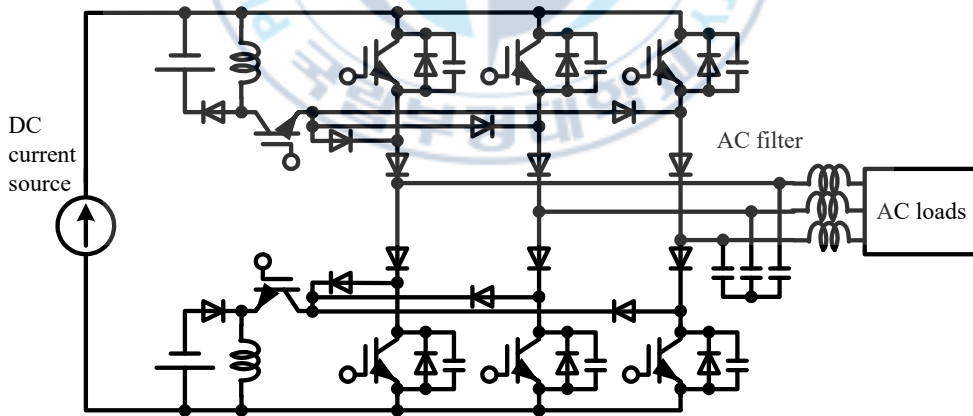


그림 2.14 3상 전류형 소프트 스위칭 PWM 인버터의 회로 구성

Fig. 2.14 Circuit configuration of three phase soft switching current source PWM converter

### 2.3.2 3상 PWM 정류기

3상 PWM 정류기는 역률 1로 운전하는 것을 기본으로 하므로, 운전 범위는 3상 PWM 인버터보다 작다. 이것을 이용하여 회로를 더 간단하게 할 수 있다. 그림 2.15와 그림 2.16은 각각 전압형 변환기 및 전류형 변환기의 회로 구성을 나타낸 것이며, 그림 2.17은 소프트 스위칭의 구성 회로를 나타낸 것이다. 그림 2.17에서 알 수 있듯이 양극 및 음극 각각에 공진 회로가 있지만, 두 공진 제어 스위치는 동시에 온-오프되므로 제어가 용이하다.

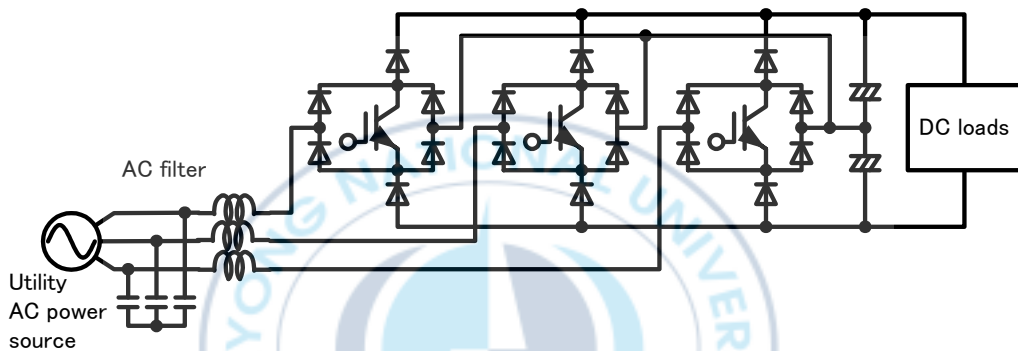


그림 2.15 각상 단일 스위치를 이용한 전압형 3상 PWM 정류기의 회로 구성  
 Fig. 2.15 Circuit configuration of three phase voltage source PWM rectifier using single switch for each phase

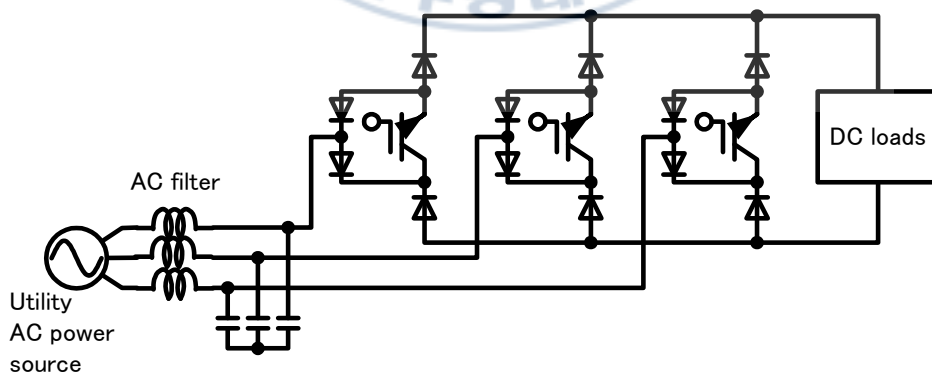


그림 2.16 각상 단일 스위치를 이용한 전류형 3상 PWM 정류기의 회로 구성  
 Fig. 2.16 Circuit configuration of three phase current source PWM rectifier using single switch for each phase

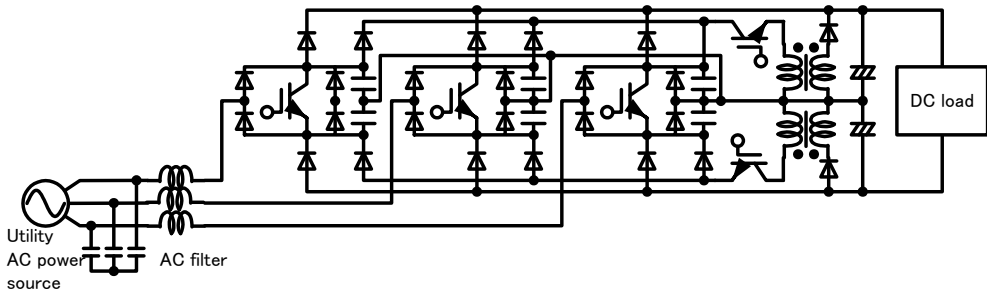


그림 2.17 각상 단일 스위치를 이용한 3상 공진형 PWM 정류기의 회로 구성  
 Fig. 2.17 Circuit configuration of three phase voltage source soft switching PWM rectifier using single switch for each phase

### 2.3.3 고주파 절연 DC-DC 컨버터

공진형 전력 변환 방식은 연속 공진 방식과 에지 공진 방식으로 크게 구별된다. 그림 2.18은 연속 공진 형 주파수 변조 전력 변환 방식의 회로 구성을 나타낸 것이다. 본 방식은 ① $L_s$ 와  $C_r$ , ② $(L_s+L_p)$ 와  $C_r$ 의 2개의 공진 경로에 있어서의 공진 주파수 내에서 스위칭 주파수를 조정하여 출력을 제어한다. 스위칭 주파수를 낮추면 출력 전력이 증가하고 스위칭 주파수를 높게 하면 출력 전력을 줄일 수 있다.

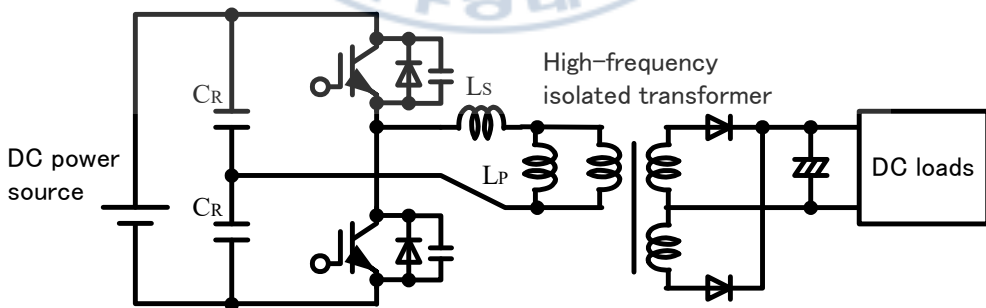


그림 2.18 연속 공진형 주파수 변조 전력 변환 방식 고주파 링크 DC-DC 컨버터의 회로 구성

Fig. 2.18 Circuit configuration of continuous resonant high frequency soft switching DC-DC power converter

그림 2.19는 에지 공진 방식의 회로 구성을 나타낸 것이며, 이 회로는 두 단계의 위상을 조정하여 출력을 조정할 수 있다.

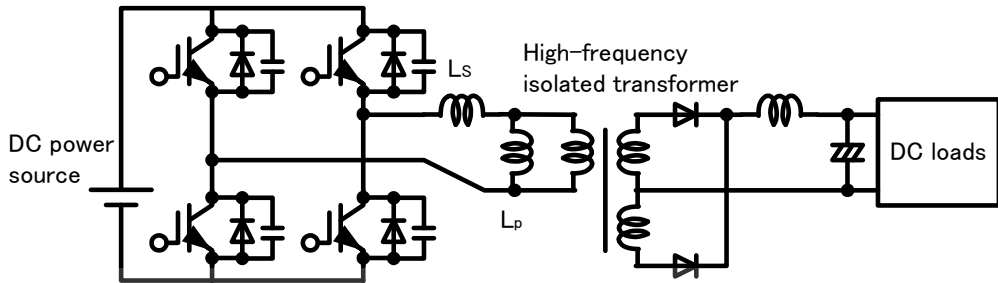


그림 2.19 변압기 기생 파라미터와 무손실 스너버 커패시터를 사용한 에지 공진 방식 고주파 절연 DC-DC 컨버터

Fig. 2.19 Circuit configuration of edge-resonant high frequency soft switching DC/DC converter using transformer parasitic parameters and lossless capacitive snubber

### 2.3.4 1단 변환 고주파 절연형 PWM 정류기

1단 변환 고주파 절연형 PWM 정류기는 단상 PWM 정류기 방식과 매트릭스 방식이 있다. 전자는 단상 PWM 정류기를 3대 조합한 방식으로, 그림 2.20과 그림 2.21에 나타내었다. 각 단상 PWM 정류기의 전류 모두를 정현파 형태로 제어하는 방법 외에 3대의 정류기로 출력을 보상함으로써 출력의 평활 컨덴서 용량을 작게 하는 방식도 제안되고 있다.

그림 2.22와 그림 2.23은 1단 변환 고주파 링크 PWM 정류기의 매트릭스 방식을 나타낸 것이다. 그림 2.22와 그림 2.23에서 알 수 있듯이 매트릭스 방식은 3상 중 적절한 선간을 선택하여 전력을 입력하는 방식이다. 입력상의 전환은 24[kHz] 정도로 최적의 전환에 의해 다음을 제어한다.

- ① 3상 입력 전류의 각각을 역률 1의 정현파로 한다.

- ② 출력 전압을 원하는 지령값에 추종시킨다.
- ③ 고주파 변압기 포화의 포화를 방지하기 위한 변압기 여자 전류를 제어한다.

회로 구성이 약간 복잡해지지만, 종래는 PWM 정류기와 고주파 절연 DC-DC 컨버터의 2대의 변환기가 필요했던 직류 무정전 전원장치에 대해서, 이것을 1대로 함으로써 장치 전체 회로를 간소화하고 회로 부품 수를 대폭 줄이고, 소형·경량화를 달성할 수 있다.

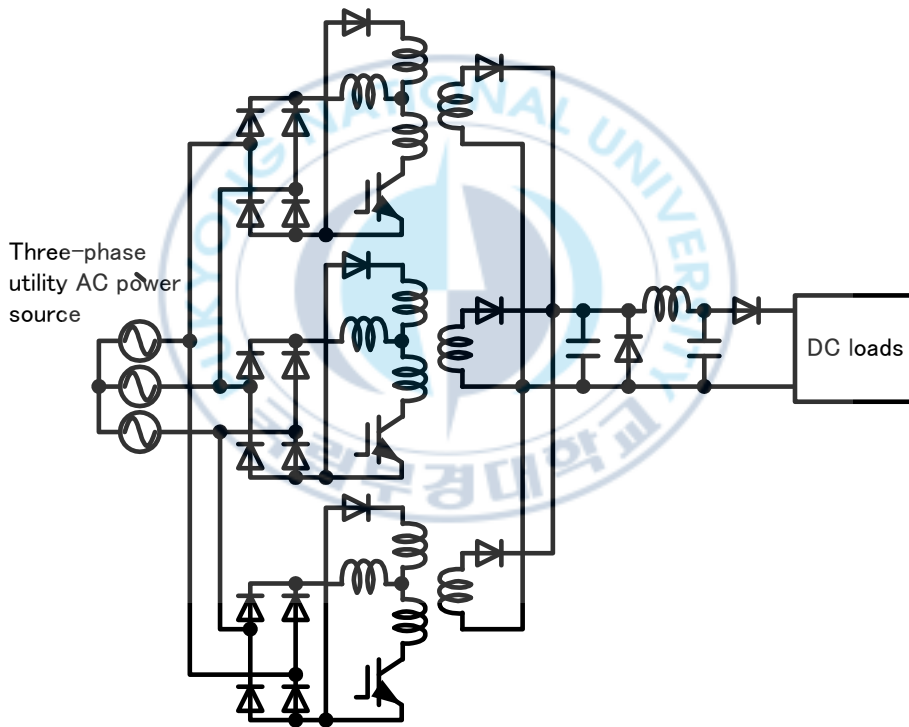


그림 2.20 1단 변환 방식 고주파 링크 3상 PWM 정류기의 회로 구성  
 Fig. 2.20 Circuit configuration of one stage high frequency isolated three phase PWM rectifier

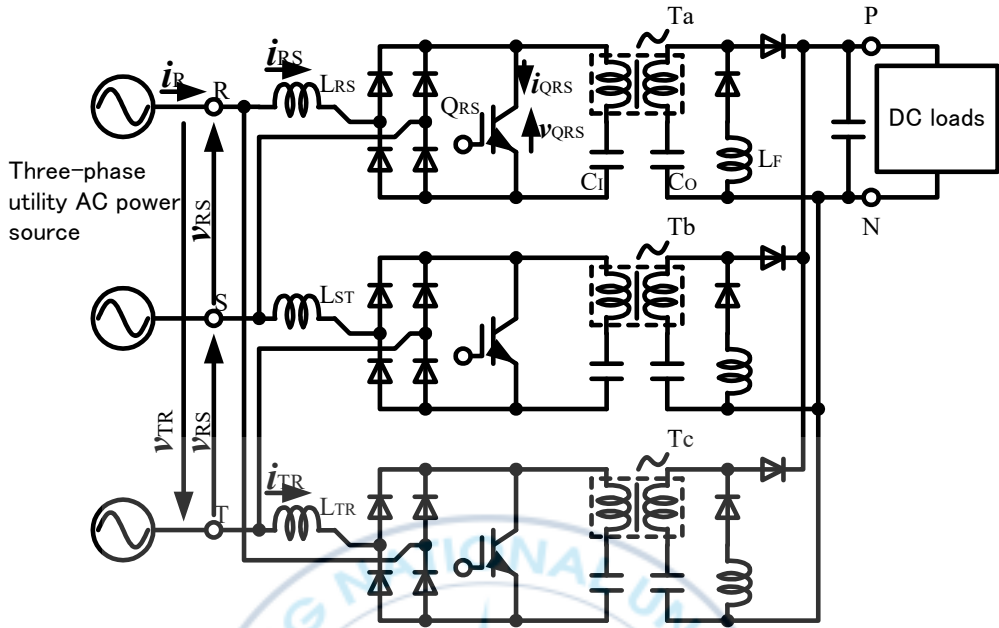


그림 2.21 1단 변환 방식 고주파 링크 3상 PWM 정류기의 회로 구성  
 Fig. 2.21 Circuit configuration of one stage high frequency isolated three phase PWM rectifier

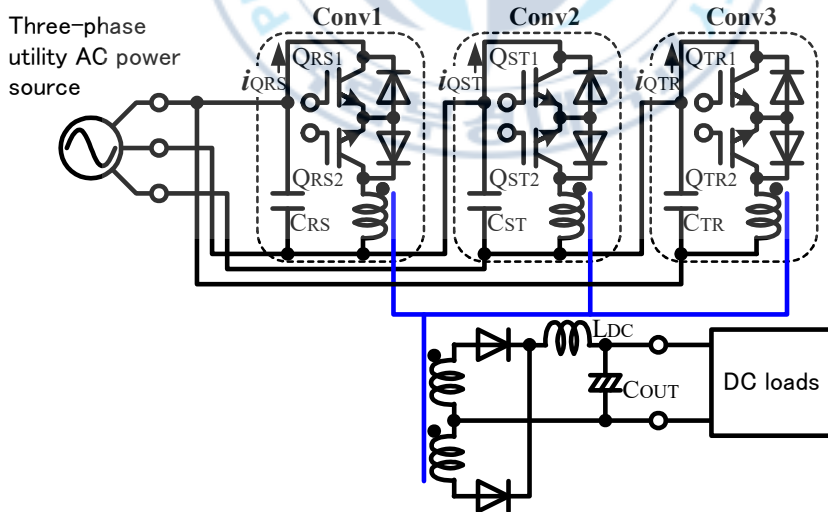


그림 2.22 1단 변환 고주파 링크 PWM 정류기의 회로 구성(매트릭스 컨버터 방식 I)  
 Fig. 2.22 Circuit configuration of one stage high frequency isolated three phase PWM rectifier (Matrix converter method I)

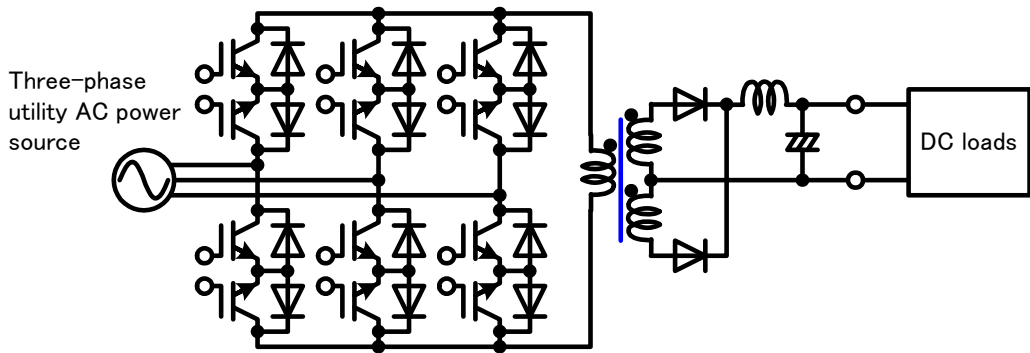


그림 2.23 1단 변환 고주파 링크 PWM 정류기의 회로 구성(매트릭스 컨버터 방식Ⅱ)  
 Fig. 2.23 Circuit configuration of one stage high frequency isolated three phase PWM rectifier (Matrix converter method II)

본 장에서는 무정전 전원장치의 필요성과 교류 무정전 전원과 직류 무정전 전원에 대해 서술했다. 이들 전력 변환기는 장치 소형화나 제어 성능 향상을 위해 스위칭 주파수를 상승시키고 있는 경향이 있다. 이 스위칭 주파수 상승으로 인한 스위칭 손실의 발생 원리를 밝혔다. 이 문제를 해결하기 위한 소프트 스위칭 전력 변환 회로의 유효성을 나타내었다. 또한, 통신용 전원장치에 사용되는 회로 기술로서 PWM 인버터와 PWM 정류기, DC-DC 컨버터, 1단 고주파 절연 PWM 정류기에 대해 기본 회로 방식과 최근의 회로 방식을 종합적으로 체계화하여 서술했다.

# 제 3 장 액티브 보조 공진 DC 링크 스너버를 이용한 교류 무정전 전원장치

## 3.1 회로 구성 및 특징

펄스 변조를 기반으로 한 스위칭 모드 반도체 전력 변환기의 소형 경량화, 저소음화, 고속 응답 및 지령 패턴 추종 제어 성능 향상 및 출력 전압 리플 및 THD 개선을 위해 펄스 변조 캐리어 주파수의 고주파 스위칭 기술이 필수적인 기술이다. 그러나, 종래로부터의 하드 스위칭 PWM 방식에서는 파워 반도체 스위칭 디바이스의 스위칭 손실의 증대나 EMI 노이즈의 발생, 고주파 대지 누설 전류의 증대 등 문제점이 있다.

이러한 문제를 효과적으로 해결하기 위해 반도체 전력변환장치 내의 파워 반도체 스위칭 디바이스를 LC에 의한 부분 공진을 이용하여 영전압 스위칭 (ZVS), 영전류 스위칭(ZCS), 하이브리드 (ZVZCS)의 정류 모드 전이 상태에서 온-오프하는 소프트 스위칭 펄스 정류 PWM 회로 기술이 주목받고 있다. 그래서 본 논문에서는 먼저 액티브 공진 소프트 정류 회로의 부담을 경감하는 액티브 보조 공진 DC 링크 스너버 방식 3상 더블 PWM 컨버터를 제안하였다. 제안한 회로는 정류 회로의 전류를 부하 전류 정도로 함으로써 정류 회로의 손실을 경감하여 고효율을 달성한다. 그러나, 정류 회로 내의 액티브 파워 반도체 스위칭 디바이스의 온-오프 타이밍은 부하 전류에 의해 조정될 필요가 있고, 액티브 공진 소프트 정류 회로의 제어가 복잡해지는 문제점이 있다. 또한, 정류 회로 내에 손실이 있으면, 영전압 턴-온이 되지 않는다는 단점이 있었다.

이러한 문제점들을 해결하는 방법으로 본 논문에서는 보조 공진 DC 링크 스너버 방식으로 공진 정류 회로의 피크 전류가 적고, 부하의 크기에 관계없이 공진 정류 회로의 스위칭 타이밍 제어를 유효하게 적용할 수 있는 3상 소

프트 스위칭 더블 PWM 컨버터 제안하였다. 제안한 일괄 공진 DC 링크 방식 3상 전압형 더블 PWM 컨버터(인버터+정류기)시스템의 10[kW]급 실험장치를 통해 하드 스위칭에 비해 약 1[%]의 변환 효율 향상과 최대 약 20[dB $\mu$ V]의 잡음 단자 전압 저감이 얻어짐을 확인하였다.

그림 3.1은 제안한 3상 소프트 스위칭 더블 PWM 컨버터의 주 회로 구성을 나타낸 것이다. 제안한 3상 소프트 스위칭 더블 PWM 컨버터의 주 회로는 총 역률 1의 정현파 전류를 입력하는 3상 소프트 스위칭 PWM PFC 컨버터와 3상 정현파 소프트 스위칭 PWM 인버터, 그리고 액티브 공진 DC 링크 스너버 회로로 구성된다.

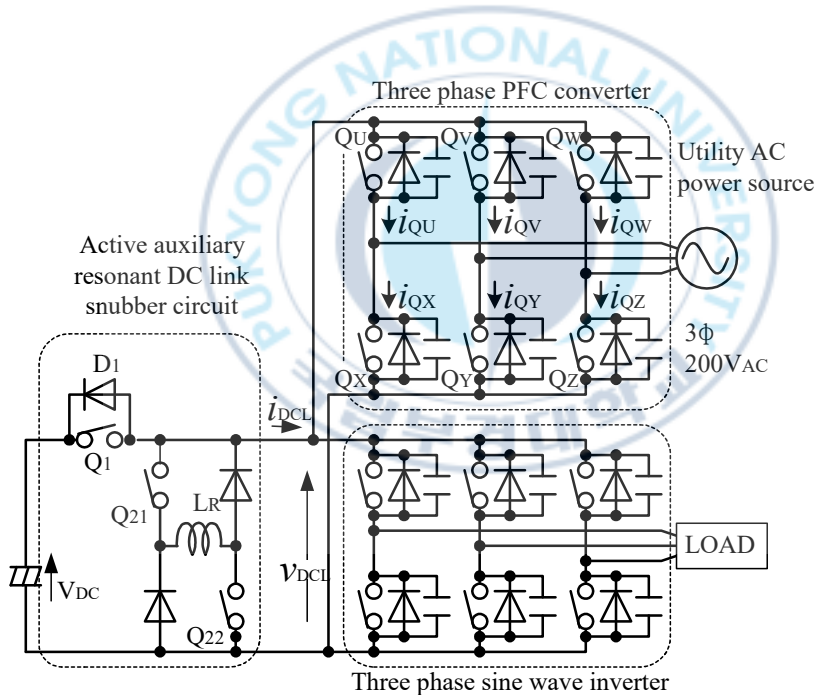


그림 3.1 제안한 보조 공진 DC 링크 스너버를 이용한 3상 AC-DC-AC 소프트 스위칭 더블 컨버터

Fig. 3.1 A three phase AC-DC-AC soft switching double converter using the proposed auxiliary resonant DC link snubber

그리고 PFC 컨버터와 인버터의 각 주 파워 반도체 스위칭 디바이스에는 무손실 스너버 커패시터가 병렬로 접속되고, 턴-오프에서는 커패시터가 스너버로서 작용한다. 또한, 턴-온에서는 액티브 공진 DC 링크 스너버 회로를 동기적으로 작용시켜  $v_{DCL}$ 을 제로로 해 소프트 스위칭하는 구조로 되어있다.

그림 3.2는 제안한 3상 더블 PWM 컨버터에 상승 경사 톱니파와 하강 경사 톱니바퀴를 전환하는 특수 반송파 정현파를 비교한 방식의 PWM 제어 방법으로 각 부의 동작 파형을 나타낸 것이다. 적용한 반송파 비교 방식 PWM 제어는 기준과 반송파와 비교하여 전자가 클 때는 상부 암의 파워 반도체 스위칭 디바이스를 통전 상태로 하고, 그 이외에서는 하부 암의 파워 반도체 스위칭 디바이스를 도통 상태로 한다. 교류 단자에 흐르는 전류의 방향이 양(+)일 때는 상부 암 도통시의 전류는 액티브 파워 반도체 스위칭 디바이스에 흐르고, 하부 암 도통시의 전류는 다이오드에 흐른다. 즉, 기준에 대하여 반송파가 음(-)으로부터 교차할 때는 액티브 파워 반도체 스위칭 디바이스에서 다이오드로의 전환(이하, 턴-오프)이 되고, 기준에 대하여 반송파가 양(+)으로부터 교차할 때는 다이오드로부터 액티브 파워 반도체 스위칭 디바이스로의 전환(이하, 턴-온)이 된다. 턴-오프에서는 액티브 파워 반도체 스위칭 디바이스에 병렬로 접속한 무손실 스너버 컨덴서의 작용에 의해 소프트 스위칭이 달성되기 때문에 턴-온에 대해 공진 회로를 동작시켜 소프트 스위칭을 만든다.

3상 인버터와 3상 PFC 컨버터의 모든 상에 대해 각각 개별적으로 반송파 신호를 주입한다. 각 반송파는 해당 교류 단자에 흐르는 전류의 방향이 양(+)의 경우 상승 톱니 모양으로 하고, 그 이외에는 하강 톱니 모양으로 한다. 여기서, 톱니파가 불연속되는 타이밍을 반송파 리셋이라고 부른다. 각 상의 정현파 기준과 각 상의 반송파 신호를 비교했을 때 전자가 큰 경우에는 1, 그 이외로 0이 되는 PWM 신호를 발생한다. 이 PWM 신호가 1일 때, 애노드 측, 즉 상부 아암의 파워 반도체 스위칭 장치, 그렇지 않으면 음극측, 즉 하부 아암의 파워 반도체 스위칭 디바이스가 각각 도통하는 게이트 신호가 생성된다.

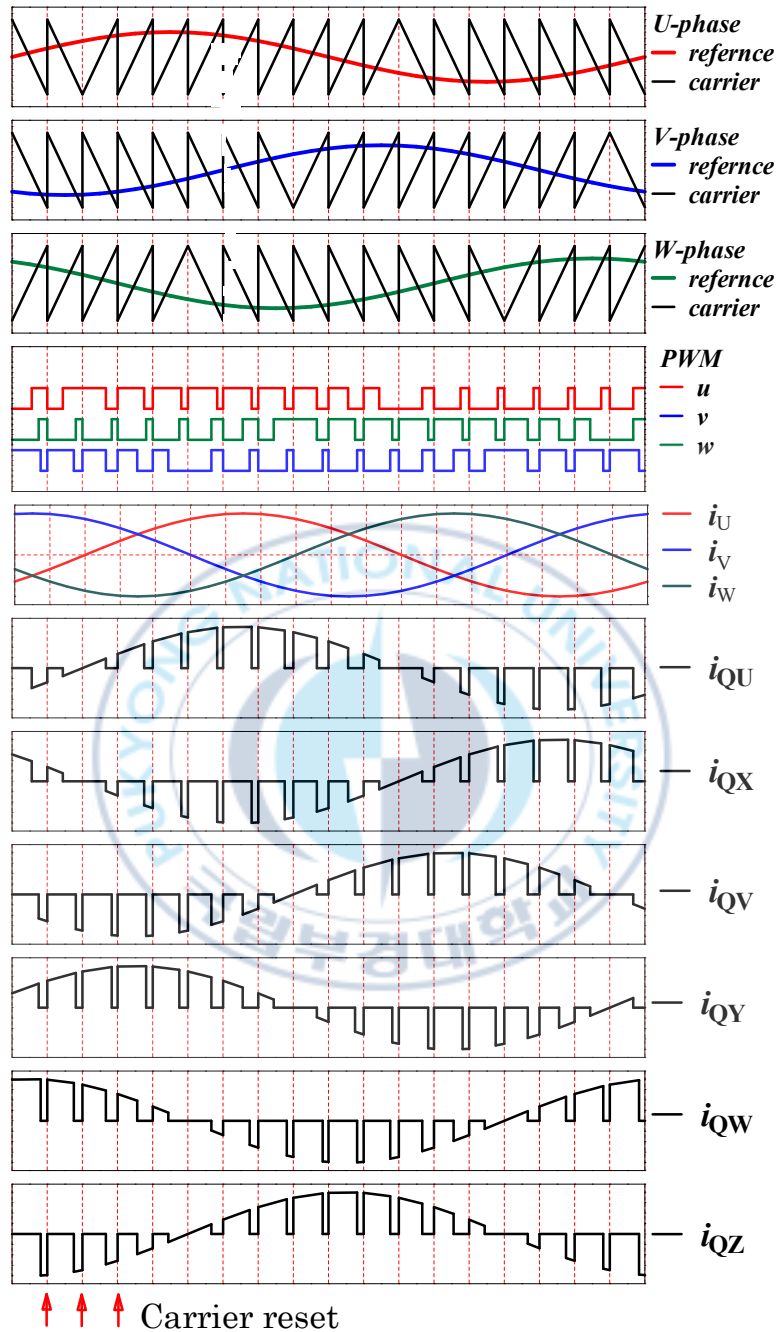
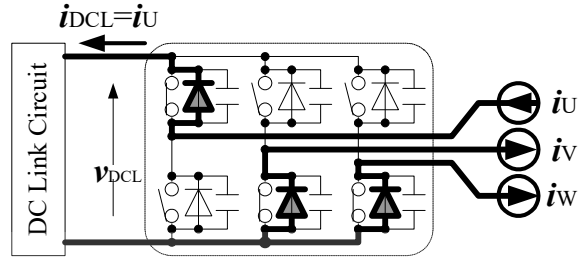
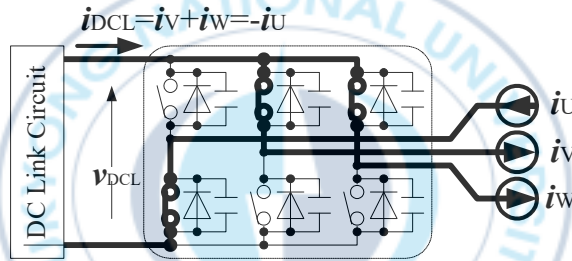


그림 3.2 메인 파워 반도체 스위칭 디바이스의 게이트 생성 방법과 각 부 동작 파형  
 Fig. 3.2 The gate generation method of main power semiconductor switching device and operation waveform of each section

그림 3.3은 캐리어 리셋 전후의 전류 경로를 나타낸 것이다. 그림 3.3(a)에서는 모든 상전류가 다이오드를 흐르고 있지만, 그림 3.3(b)에서는 액티브 파워 반도체 스위칭 디바이스 측으로 흐른다.



(a) Before carrier reset



(b) After carrier reset

그림 3.3 캐리어 리셋 전후의 전류 경로

Fig. 3.3 A current path before and after carrier reset

즉, 그림 3.2와 같이 전류의 방향에 따라 반송파를 전환함으로써, 반송파 리셋시에 모든 상의 턴-온(다이오드로부터 액티브 파워 반도체 스위칭 디바이스로의 전환)을 할 수 있다. 또한, 반송파 리셋 전후에서 교류 단자 전류  $i_U$ ,  $i_V$ ,  $i_W$ 의 변화를 무시할 수 있는 경우,  $i_{DCL}$ 는 그 부호만이 변화한 상태가 된다. 반송파 1주기 내의 펄스 폭은 2종류의 반송파(상승 경사 톱니상, 하강 경사 톱니상)에 관계없이 각상의 전압 기준으로 PWM 제어할 수 있다. 반송파 리셋시 이외의 스위칭은 액티브 파워 반도체 스위칭 디바이스에 순방향 전류

가 흐르고 있는 상태에서부터의 턴-오프가 되기 때문에, 병렬로 접속되어 있는 커패시터가 스너버로서 작용하여 영전압 스위칭(ZVS)에 된다. 반송과 리셋시의 스위칭(그림 3.3(a)에서 (b)로의 전환)은 액티브 공진 DC 링크 스너버 회로를 동작시켜 소프트 스위칭한다.

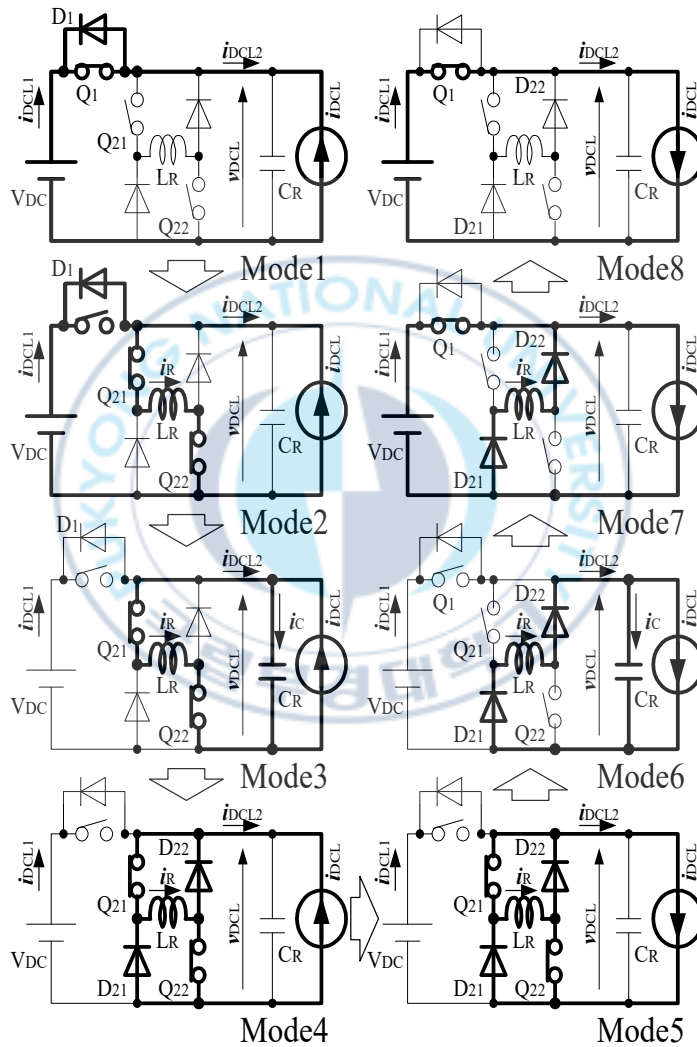


그림 3.4 제안 회로의 동작 천이와 등가 회로

Fig. 3.4 The operational transition and equivalent circuit of the proposed circuit

그림 3.4는 액티브 공진 DC 링크 스너버 회로의 동작 천이와 등가 회로를 나타낸 것이다. 그림 3.5는 각 모드에 대한 동작 파형을 나타낸 것이다. 그림 3.4와 그림 3.5에서 정현파 PWM 인버터 PFC 컨버터는 종합 무손실 스너버 커패시터  $C_R$ 과 DC 링크 전류  $i_{DCL}$ 을 나타내는 전류원 모델로 대체하였다.

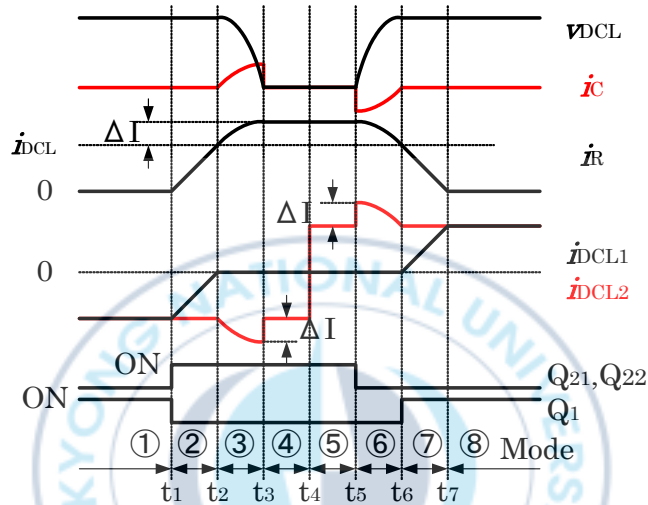


그림 3.5 제안한 회로의 전압과 전류 파형

Fig. 3.5 A voltage and current waveforms of the proposed circuit

종합 무손실 스너버 커패시터  $C_R$ 은 그림 3.1의 전력 반도체 스위칭 장치에 병렬로 연결된 커패시터의 6 개 값이다. Mode 4에서 DC 링크 전압  $v_{DCL}$ 이 0 이 되고, 이 기간에 주 파워 반도체 스위칭 디바이스를 제로 전압으로 턴-온 하여 Mode 5로 이행한다. 파워 반도체 스위칭 디바이스의 상태는 그림 3.3(a)에서도 그림 3.3(b)와 같이 전환된다. 앞에서 언급했듯이 DC 링크 전류  $i_{DCL}$ 은 Mode 4 이전과 Mode 5 이후에서는 부호만 반전한다. 각 모드별 동작 상태를 서술하면 다음과 같다.

(1) Mode 1 :  $t \leq t_1$

DC 링크 전류  $i_{DCL}$ 은 스위치  $Q_1$ 의 역병렬 다이오드  $D_1$ 을 통해 DC 전원  $V_{DC}$ 로 흐른다.

(2) Mode 2 :  $t_1 < t \leq t_2$

$L_R$ 에 전압  $V_{DC}$ 의 단자 전압이 인가되어 전류  $i_R$ 이 흐른다. 보조 스위치  $Q_{21}$ 과  $Q_{22}$ 는 전류의 상승이 리액터  $L_R$ 에 의해 억제되므로 영전류 스위칭이 된다. Mode 2로 변경된 타이밍을  $t_1$ 로 하면,  $i_R$ 은 다음 식으로 나타낼 수 있다.

$$i_R = \frac{V_{DC}}{L_R}(t - t_1) \quad (3.1)$$

여기서,  $V_{DC}$ 는 직류전압[V]이며,  $L_R$ 는 공진 리액터의 자기인덕턴스[H]이다. 식 3.1에서  $i_R$ 의 증가에 따라 스위치  $Q_1$ 의 역병렬 다이오드  $D_1$ 로 흐르고 있던 전류가 감소한다.

(3) Mode 3 :  $t_2 < t \leq t_3$

$i_R$ 이  $i_{DCL}$ 보다 커지면 스위치  $Q_1$ 의 역병렬 다이오드  $D_1$ 이 역회복되어 단자 전압이 상승한다.  $C_R$ 과  $L_R$ 의 공진은  $v_{DCL}$ 을 감소시킨다. Mode 3으로 변경된 타이밍을  $t_2$ 로 하면,  $v_{DCL}$ 은 다음 식으로 나타낼 수 있다.

$$v_{DCL} = V_{DC} \times [1 - \cos\{\omega \times (t - t_2)\}] \quad (3.2)$$

여기서, 공진각주파수( $\omega$ ) =  $\frac{1}{\sqrt{L_R \times C_R}}$ 이며,  $C_R$ 는 무손실 스너버 커패시터의 커패시턴스[F]이다.

스위치  $Q_1$ 의 단자 전압 상승은 공진에 의해 억제되므로 스위치  $Q_1$ 은 영전압

스위칭(ZVS)이 되며,  $v_{DCL}$ 이 0이 되면 Mode 4로 이동합니다. 이때,  $i_R$ 의 최대 값  $I_{RMAX}$ 는 식 (3.3)과 같다.

$$I_{RMAX} = i_{DCL} + \Delta I \quad (3.3)$$

여기서,  $\Delta I = V_{DC} \sqrt{\frac{C_R}{L_R}}$  이다.

#### (4) Mode 4 : $t_3 < t \leq t_4$

$v_{DCL}$ 이 0이 되면  $i_R$ 은  $L_R \rightarrow D_{22} \rightarrow Q_{21}$  또는  $L_R \rightarrow Q_{22} \rightarrow D_{21}$ 을 환류한다. 이 상태의 임의의 타이밍에서 인버터와 PFC 컨버터의 각 파워 반도체 스위칭 디바이스를 턴-온하면 DC 링크 전류  $i_{DCL}$ 의 부호가 반전되어 Mode 5로 이행한다.

#### (5) Mode 5 : $t_4 < t \leq t_5$

메인 파워 반도체 스위칭 디바이스는 턴-온 전에 그 단자 전압이 제로(0)가 되어 있기 때문에 영전압 스위칭(ZVS)이 된다. Mode 4와 비교하여 링크 전류  $i_{DCL}$ 의 부호가 반전되는 것 외에는 Mode 4와 동일하다. 임의의 타이밍에서 보조 스위치  $Q_{21}$ 와  $Q_{22}$ 를 턴-오프하면 Mode 6으로 이동한다.

#### (6) Mode 6 : $t_5 < t \leq t_6$

보조 스위치  $Q_{21}$ 은  $D_{21}$ 과 종합 무손실 스너버 커패시터  $C_R$ 이 스너버로서 작용하여 영전압 스위칭이 된다. 보조 스위치  $Q_{22}$ 도 마찬가지이다. 식 (3.3)의  $\Delta I$ 가 무손실 스너버 커패시터로 흐르고  $v_{DCL}$ 이 상승한다. Mode 6으로 전환된 타이밍을  $t_5$ 로 하면  $v_{DCL}$ 은 다음 식으로 나타낼 수 있다.

$$v_{DCL} = \Delta I \times \left[ \sqrt{\frac{L_R}{C_R}} \times \sin\{\omega \times (t - t_5)\} \right] \quad (3.4)$$

여기서,  $v_{DCL}$ 은  $t_6$ 에서 공진의 1/4주기, 즉  $t_6 + \{\pi \times \sqrt{L_R \times C_R}\} / 2$ 의 시간에

서 최대값을 취하며,  $v_{DCL}$ 이 최대 타이밍에서 스위치  $Q_1$ 을 온한다.

**(7) Mode 7 :  $t_6 < t \leq t_7$**

Mode 3 ~ Mode 6에서 공진 경로에 손실이 없으면  $v_{DCL}$ 은  $V_{DC}$ 로 상승하여 스위치  $Q_1$ 의 단자 전압이 0이 된다. 이 타이밍의 스위치  $Q_1$ 을 턴-온함으로써 영전압 스위칭(ZVS)을 실현한다.  $L_R$ 의 잔류 에너지는 직류 전원  $V_{DC}$ 로 회생된다.

**(8) Mode 8 :  $t_7 < t$**

$L_R$ 의 전류  $i_R$ 이 0이 되면 다이오드  $D_{21}$ 과  $D_{22}$ 가 역회복되어 정류 동작 회로가 완료된다.

위의 내용을 정리하면 제안한 인버터와 PFC 컨버터의 파워 반도체 스위칭 디바이스는 영전압 스위칭(ZVS), 공진 DC 링크 스너버의 보조 스위치는 영전류 스위칭(ZCS)이 된다. 식 (3.3)으로부터 부분 공진 전류  $i_R$ 의 최대값  $I_{RMAX}$ 는 DC 링크 전류, 즉 부하 전류와 계통 전류의 합에 식 (3.3)의  $\Delta I$ 를 더한 값으로 억제된다. Mode 6의 기간은 공진주기의 1/4이다. 즉,  $Q_{21}$ 과  $Q_{22}$ 의 턴-오프로부터  $Q_1$ 의 턴-온까지의 시간은 부하 전류의 크기에 의존하지 않는다. 다른 보조 공진 정류 회로의 동작 타이밍도 부하 전류에 관계 없이 임의로 설정할 수 있기 때문에 그림 3.5의 공진 스위칭 시퀀스는 부하 전류에 관계없이 타이밍을 고정할 수 있다.

동작 모드에서 스위치  $Q_1$ 의 단자 전압이 0이 되는 타이밍은 1점 밖에 없고, 스위치  $Q_1$ 을 턴-온시키는 타이밍의 정밀도가 필요하다. 또한, Mode 3 내지 Mode 6의 기간에 공진 경로에 손실이 발생하면, 공진 리액터 전류  $i_R$ 이 감소한다. 이 경우 Mode 6에서는  $C_R$ 의 충전 전류가 부족하고 Mode 7에서는  $v_{DCL}$ 이  $V_{DC}$ 까지 도달하지 않는다.  $v_{DCL}$ 이  $V_{DC}$ 에 도달하지 않은 상태에서 스위치  $Q_1$ 을 켜면 스위치  $Q_1$ 을 통해  $C_R$ 에 급격한 충전이 발생하여 손실 노이즈의 원

인이 된다. 따라서, 3상 PFC 컨버터를 선간 전압 제어에 의해 2상 스위칭으로 하는 방식을 제안한다. 2상 스위칭 제어는 공진 전류를 승압하는 것과 동일한 효과를 제공하여 손실에 의해 감소된 공진 전류를 보상한다. 역률 1로 제어된 3상 컨버터를 2상 스위칭하면, 스위칭을 휴지하는 상은 다이오드에 전류가 흐른다. 그림 3.6은 PFC 컨버터 2상 스위칭의 반송과 리셋 전후의 통전 경로를 나타낸 것이다. 스위칭에 의해 DC 링크 전류의 부호가 반전되지만, 스위칭 후의 DC 링크 전류  $i_{DCL2}$ 는 스위칭 전의  $i_{DCL1}$ 보다 작을 수 있다.

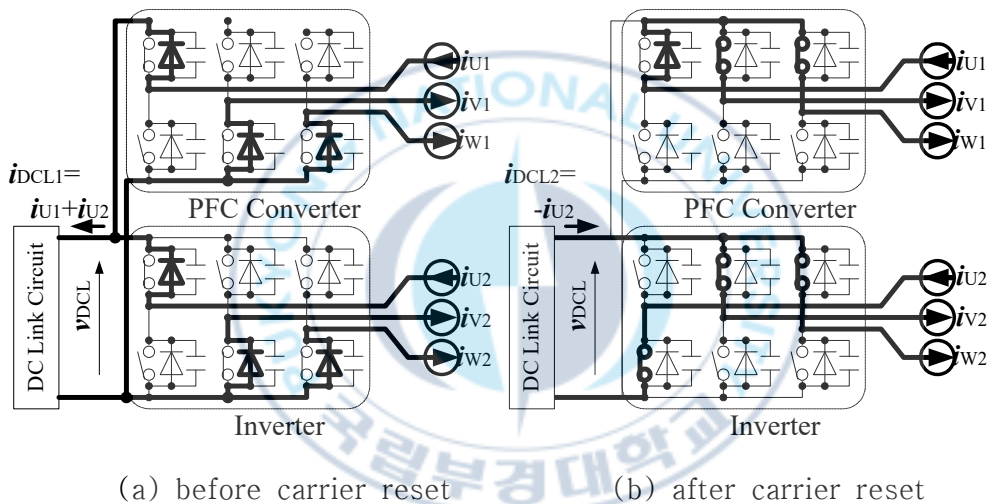


그림 3.6 캐리어 리셋 전후의 전류 경로(2상 스위칭)

Fig. 3.6 A current path before and after carrier reset(two-phase switching)

그림 3.7은 그림 3.6과 같이 반송과 리셋 전후의 DC 링크 전류  $i_{DCL1}$  과  $i_{DCL2}$ 에 차이가 있을 때의 동작 파형을 나타낸 것이다. 그림 3.7에서 알 수 있듯이 DC 링크 전류의 차이가  $C_R$ 을  $V_{DC}$ 로 충전하는 Mode 6 후에, 잔류 전류가 스위치  $Q_1$ 의 역병렬 다이오드로 흐르는 기간 Mode 7-1이 추가된다. 그림 3.7에서는 Mode 7-2에서 스위치  $Q_1$ 을 턴-온시키고 있지만, 다이오드  $D_1$ 이

도통 상태로 되어 있는 Mode 7-1 기간의 임의의 타이밍에서 스위치 Q<sub>1</sub>에 온 신호를 넣어도 스위치 Q<sub>1</sub>이 통전 상태가 되는 것은 Mode 7-2이다. 2상 스위칭 방식은 3상 스위칭 방식과 비교하여 DC 링크 전압 부족이 없고 소프트 스위칭이 가능한 스위치 Q<sub>1</sub>의 턴-온 타이밍 범위를 넓게 할 수 있다.

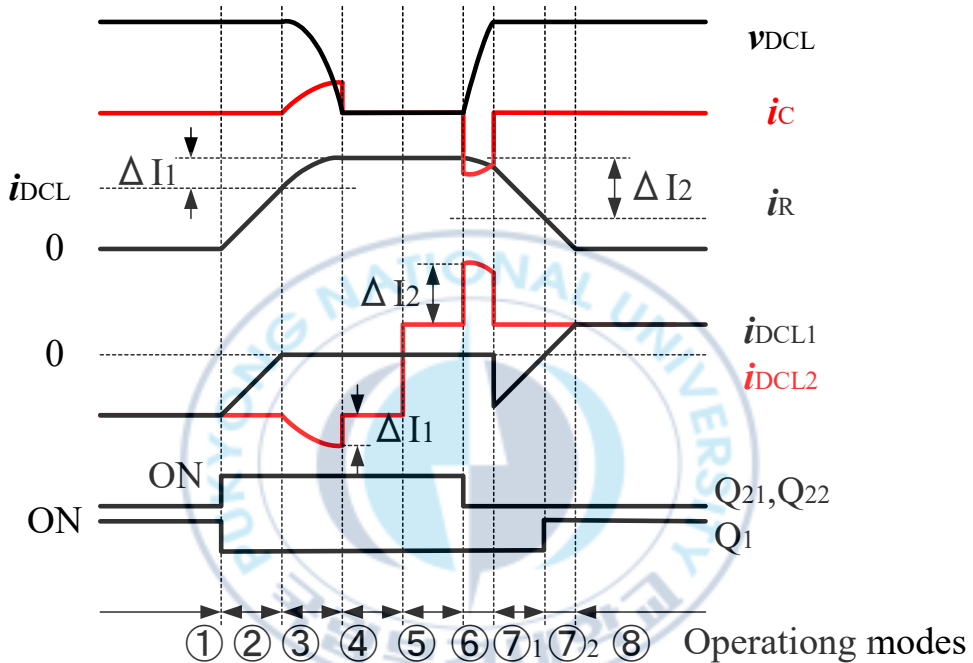


그림 3.7 제안한 공진 회로의 전압과 전류의 파형(2상 스위칭)

Fig. 3.7 A voltage and current waveforms of the proposed circuit  
(two-phase switching)

### 3.2 실험 결과 및 고찰

표 1은 실험 회로의 설계 사양 및 회로 파라미터를 나타낸 것이며, 그림 3.1에 도시된 인버터의 부하는 단순화를 위해 저항 부하로 설정하였다.

표 1 실험에 사용된 주 회로 파라미터 상수

Table. 1 Circuit parameters used in experimental

Item	Symbol	Value
Utility AC source(3 $\phi$ )	$V_{AC}$	200V
Switching frequency	$F_S$	16kHz
Load	$R_0$	10kW
DC link voltage	$V_{DC}$	400V
Input AC filter reactor	$L_R, L_S, L_T$	506 $\mu$ H
Resonant reactor	$L_R$	7 $\mu$ H
Capacitance of lossless snubbing condenser	$C_R$	10nF

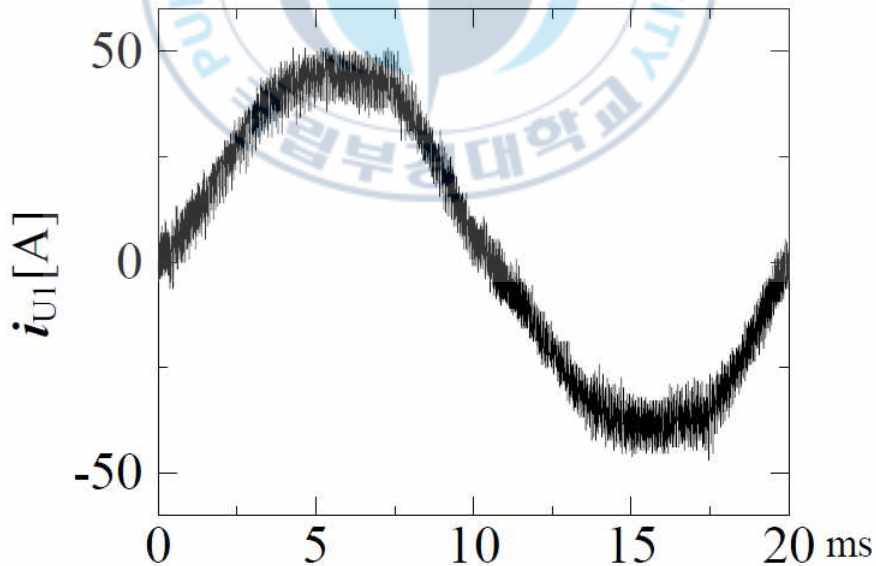


그림 3.8 액티브 필 다기능을 갖는 컨버터의 입력 전류 파형

Fig. 3.8 The input current waveform of converter with active fill multifunction

그림 3.8은 그림 3.1에 도시된 이중 컨버터의 PFC 컨버터의 입력 전류 파형을 나타낸 것이다. 그림 3.8에서 3상 PFC는 2상 스위칭 제어로 하여 양호한 사인파 입력 전류를 얻었다.

그림 3.9와 그림 3.10은 각각 PFC 컨버터의 3상 스위칭 및 2상 스위칭의 액티브 공진 DC 링크 회로 동작 파형을 나타낸 것이다. 그림 3.9와 그림 3.10에서 3상 스위칭의 경우는 공진 전류의 감쇠에 수반하여 DC 링크 전압  $v_{DCL}$ 이 전원 전압  $V_{DC}=400[V]$ 까지 복귀하지 않지만, 2상 스위칭에서는 400[V]까지 복귀한다.

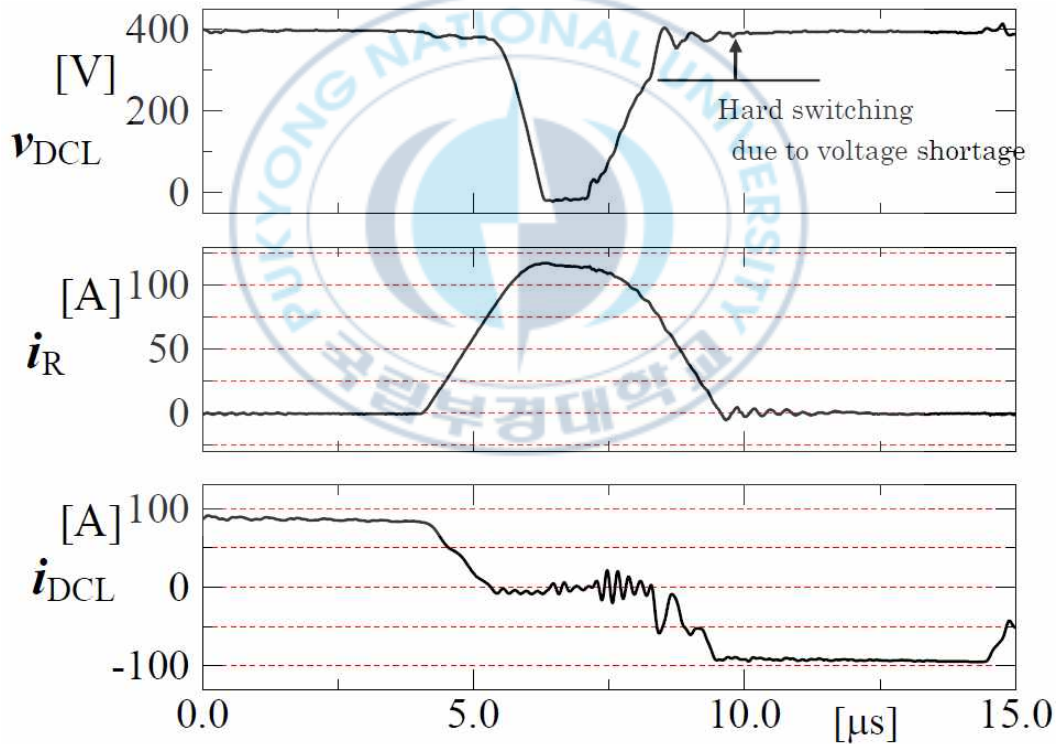


그림 3.9 3상 소프트 스위칭의 파형

Fig. 3.9 Waveform of three phase soft switching

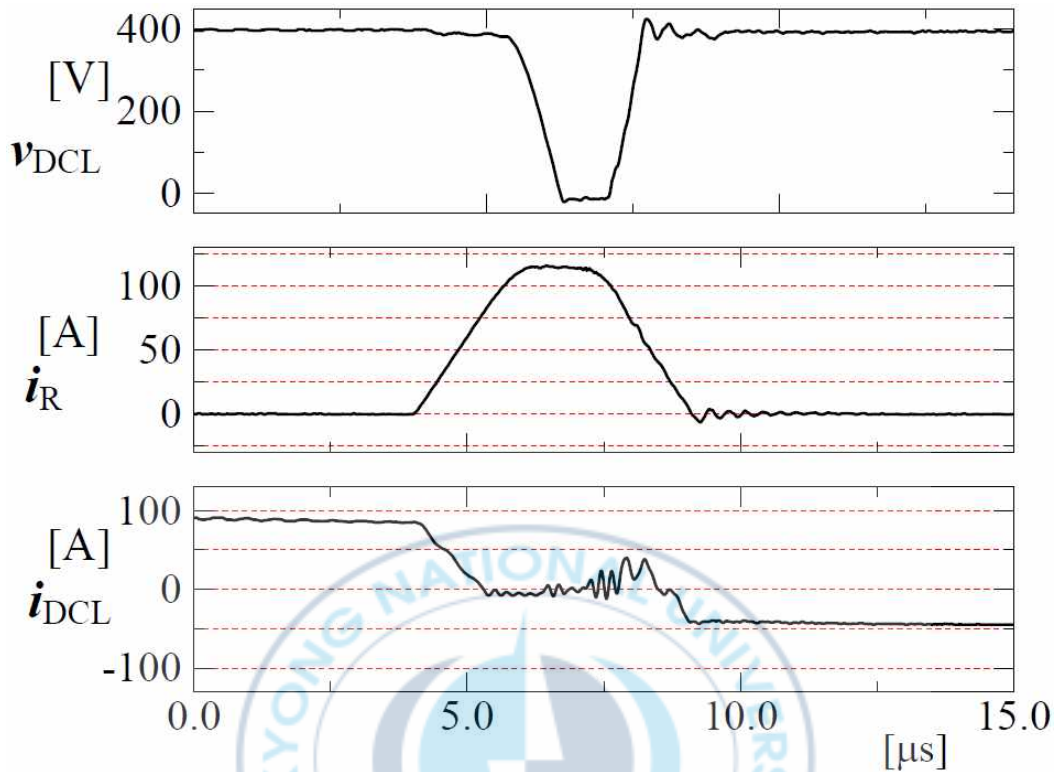


그림 3.10 2상 스위칭시 소프트 스위칭 파형

Fig. 3.10 A soft switching waveform for two phase switching

그림 3.11은 2상 스위칭에서 50[%]부하시와 정격 부하에서 정류 회로의 동작 파형을 나타낸 것이다. 그림 3.11에서 정류 스위치  $Q_{21}$ ,  $Q_{22}$  및  $Q_1$ 의 스위칭 타이밍은 양자 모두 동일하며, 공진 전류는 거의 부하 전류 부근에서 클램프되어 있지만, 이와 같이  $Q_{21}$ ,  $Q_{22}$  및  $Q_1$ 의 스위칭 타이밍을 고정해도 소프트 스위칭이 달성되고 있는 것을 나타내고 있다. 그림 3.12는 제안한 소프트 스위칭 방식과 동일한 16[kHz]에서 스위칭하는 삼각파 비교 하드 스위칭 방식과의 더블 PWM 컨버터로서의 시스템 효율의 비교 결과를 나타낸 것이다. 그림 3.12에서 2상 스위칭 방식은 6[kW]이상으로 하드 스위칭 더블 PWM 컨버터보다 뛰어난 효율을 얻을 수 있으며, 정격 10[kW]에서는 1[%]의 효율 개선이

되고 있다. 그리고 액티브 공진 DC 링크 스너버 방식은 스위치  $Q_1$ 의 전압 강하분, 도통 손실이 커지지만, 도통 손실의 증가분 이상으로 소프트 스위칭에 의한 스위칭 손실의 저감이 얻어졌다.

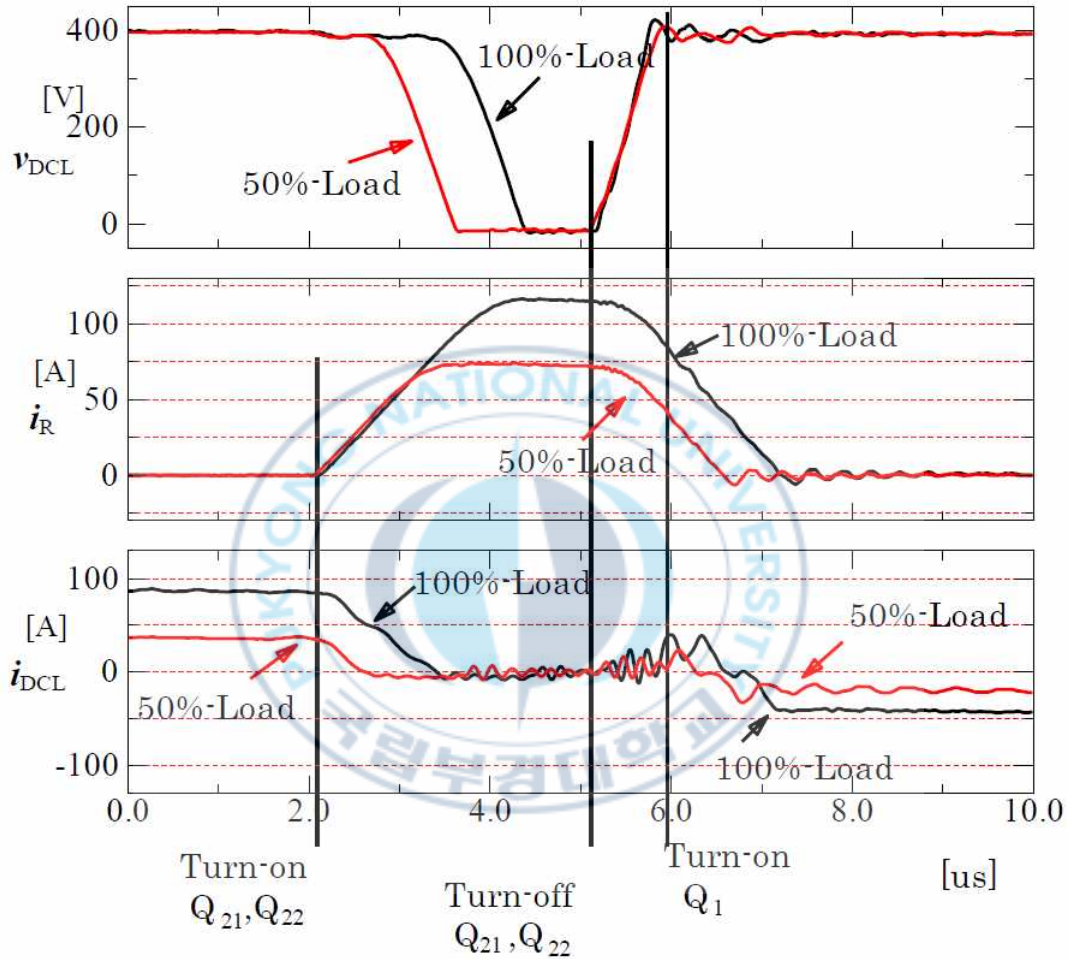


그림 3.11 소프트 스위칭 파형(50[%]부하 및 정격 부하일 때)

Fig. 3.11 A soft Switching waveforms(under 50[%] and 100[%] loads)

경부하 영역에서 효율이 저하되는 요인은 소프트 펄스 정류 회로의 손실이 소프트 스위칭으로 경감할 수 있는 주 IGBT의 스위칭 손실보다 크기 때문이다. 또한, 본 논문에서는 부하 전류의 크기에 관계 없이 액티브 공진 DC 링크

스너버 회로의 스위칭 시퀀스의 동작 타이밍을 반송파에 고정한다. 따라서, 그림 3.11과 같이 경부하에서는 전류 환류 기간이 길어진다. 이 동작 타이밍을 부하 전류의 크기에 의해 조정함으로써, 경부하의 효율의 향상을 노리는 것도 가능하다.

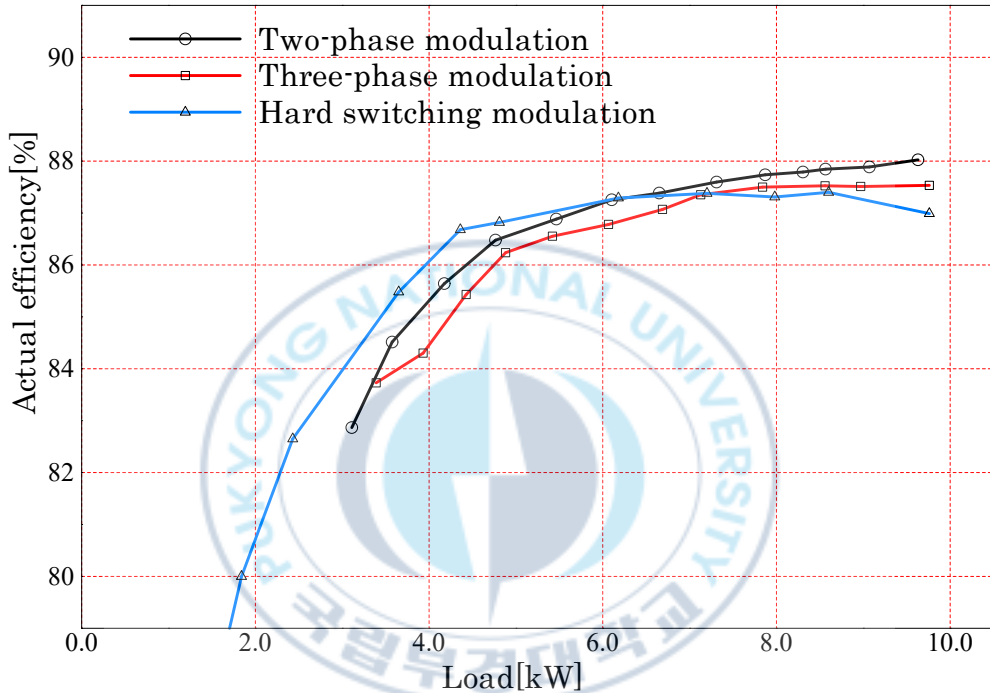


그림 3.12 제안한 보조 공진 DC 링크 스너버를 이용한 3상 AC-AC 컨버터의 실측 효율

Fig. 3.12 Measured efficiency of three phase AC-AC converter using the proposed auxiliary resonant DC link snubber

그림 3.13은 3상 소프트 스위칭 더블 PWM 컨버터의 정격 운전시의 잡음 단자 전압의 측정 결과를 나타낸 것이다. 그림 3.13에서 500[kHz]이상의 주파수 영역에서 저감 효과를 얻을 수 있어 3상 스위칭 및 2상 스위칭 모두 최대 약 20[dB $\mu$ V]의 개선이 달성되고 있다.

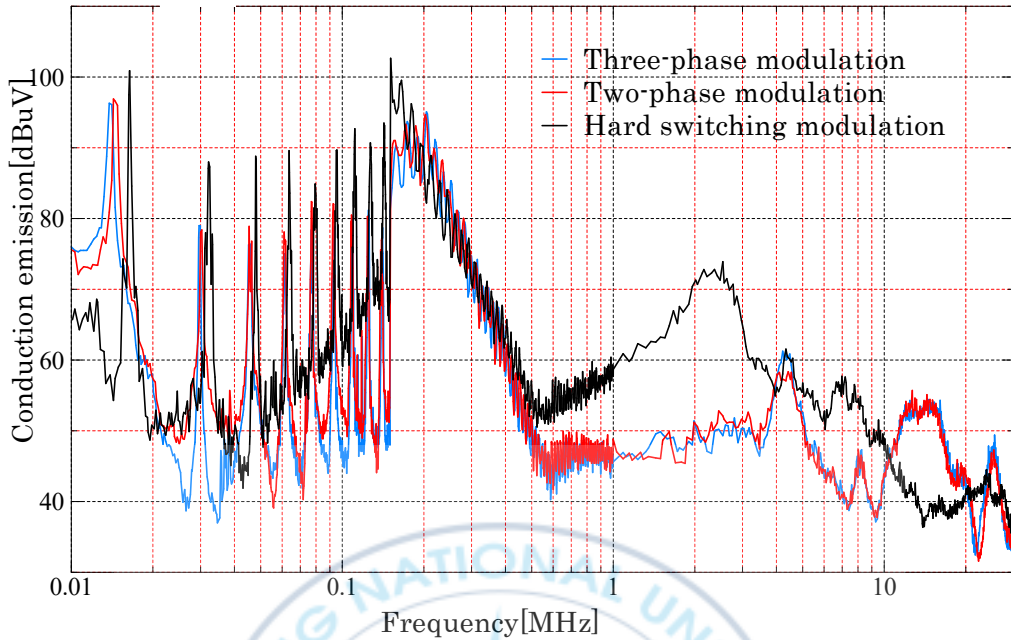


그림 3.13 제안한 전력 변환기의 잡음 단자 전압 특성의 비교

Fig. 3.13 Comparison of noise terminal voltage characteristics of the proposed power converter

이러한 결과에 의해서 본 논문에서 제안한 액티브 보조 공진 DC 링크 스너버 회로는 제어가 용이하고, 종래의 액티브 공진 소프트 정류 회로에 승압 전류를 흘리는 방식에서 정류 회로의 도통 손실이 커지는 단점이 있다. 하지만 승압 전류를 흐르지 않기 때문에 정류 회로의 도통 손실이 적고, 또한 더블 PWM 컨버터 회로의 고역률 PFC 컨버터를 2상 스위칭으로 함으로써, 공진 기간 중에 액티브 공진 DC 링크 스너버 회로에 손실이 있어도 DC 링크 전압을 직류 전원 버스 라인 전압까지 상승시킬 수 있고, 또한, 공진 정류 회로 동작에 있어서의 스위치 타이밍에 여유를 만들 수 있는 것을 실험 결과에 의해 밝혔다. 그리고 소프트 스위칭 더블 PWM 컨버터의 성능을 확인한 것 외에, 정격 부하에 있어서의 전력 변환 효율을 1[%] 향상할 수 있었다. 또한, 잡음 단자 전압 측정에서는 최대 20[dB $\mu$ V]의 저감이 얻어졌다. 이러한 실험 결과를 통하여 제안한 3상 소프트 스위칭 더블 PWM 컨버터의 효능이 밝혀졌다.

## 제4장 제안한 고효율 소프트 스위칭 3상 PWM 정류기

### 4.1 회로구성 및 원리

반도체전력변환장치의 소형화·저소음화에는 스위칭 주파수의 고주파화가 유효하다. 그러나, 종래의 하드 스위칭PWM방식에서는 스위칭주파수를 고주파화할 경우에 스위칭 손실의 증대와 EMI 노이즈발생 등의 문제점이 발생한다. 이러한 문제를 효과적으로 해결하기 위해 반도체전력변환장치내의 파워 반도체 스위칭 디바이스를 LC 공진을 이용하여 영전압 또는 영전류의 상태에서 온·오프 시키는 소프트 스위칭(ZVS, ZCS, ZVZCS)회로 기술이 주목되어오고 있다. 소프트 스위칭을 적용한 3상 전압형 변환기 구성의 대표 예로서, 보조공진 DC 링크(ARDCL : auxiliary resonant DC link)스너버 방식과 보조 공진전류 브리지 레그 링크(ARCBL : auxiliary resonant commutation bridge leg link)스너버 방식이 있다. ARDCL 스너버방식은 회로 구성은 간단하지만, 직렬 DC 링크에 파워 반도체 스위칭 디바이스가 필요로 하기 때문에 이 파워 반도체 스위칭 디바이스에 의해 도통 손실이 생기고, 효율이 낮아진다. 그리고 ARCBL 스너버방식은 도통 손실의 증가는 없지만, 회로 구성이 복잡하게 되는 결점이 있다.

본 연구에서는 ARCBL 스너버방식에서 베이스에 전류(轉流)스위치의 수가 적은 새로운 공진형 컨버터 회로를 제안하고, 회로의 구성과 동작 원리를 나타내하고자 한다. 또한 5[kW] 용량의 정류기를 제작하여 소프트 스위칭의 실현과 98[%]이상의 변환효율을 달성하고자하며, 제안 회로의 파형 생성 방법과 스위칭 특성, 효율, 종합 역률, 과도 특성 등에 대해 논하였다.

ARDCL 스너버방식과 ARCBL 스너버방식의 대표적인 회로를 그림 4.1과 그림 4.2에 각각 나타내었다. ARDCL 스너버방식은 스위칭 기간만 DC 링크 전압  $V_{DCL}$  을 제로까지 내리고, 이 기간에 주 스위치의 스위칭을 한다. 3상 인버터와 3상 컨버터 시스템에 대해 하나의 전류(轉流)회로로 구성할 수 있기 때문에 회

로의 구성이 간단한 특징을 갖는다. 공진회로가 1개이기 때문에 공진회로의 동작 중에 다른 상의 공진 스위칭이 가능하지 않지만, 각상의 공진 스위칭 타이밍을 얻는 방식과 임의의 펄스 폭의 PWM 스위칭을 하는 방식이 제안되어지고 있다. 그러나, 이 방식은 DC 링크에 직렬에 보조 스위치  $Q_A$ 가 삽입되어있기 때문에 전력변환장치내의도통 손실이 증가되어 효율이 저하되는 단점이 있다.

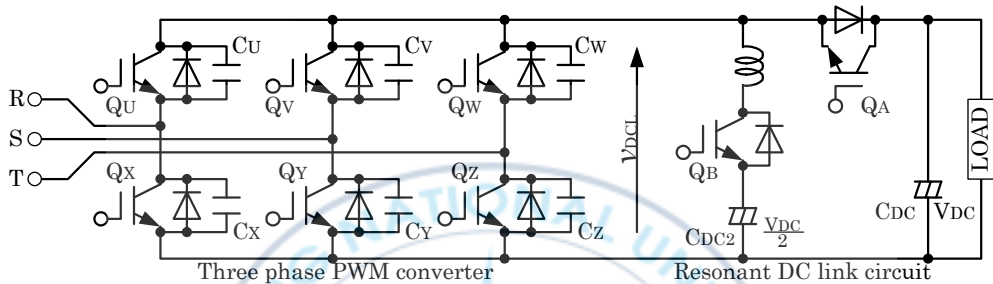


그림 4.1 보조공진 DC 링크 스너버 방식이 첨가된 3상 AC-DC 변환기의 회로구성  
 Fig. 4.1 Circuit configuration of auxiliary resonant DC link snubber assisted three phase AC-DC power converter

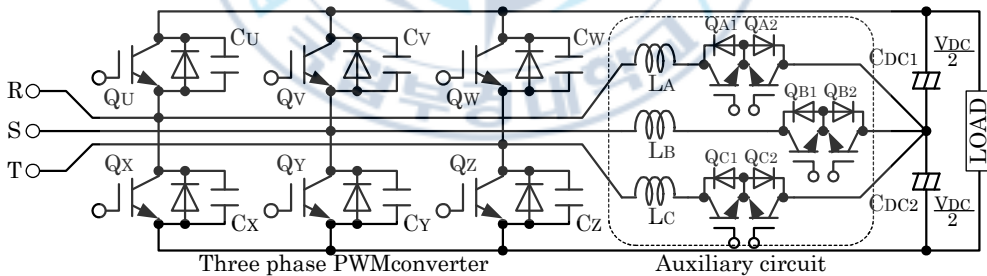


그림 4.2 보조공진 전류 브리지 레그 링크 스너버 방식이 첨가된 AC-DC 변환기의 회로구성

Fig. 4.2 Circuit configuration of auxiliary resonant commutation bridge leg link snubber assisted three phase AC-DC power converter

그림 4.2의 ARCBLL 스너버방식은 각상에 개별의 전류(轉流)회로를 갖는다.

이 회로는 각상의 스위칭에 대응한 전류(轉流)회로의 작용에 의하고, 주 스위치  $Q_U \sim Q_Z$ 의 전류 방향을 얻는 것으로 소프트 스위칭을 실현한다. 그리고, 전류(轉流)회로내의 전류(轉流)스위치  $Q_{A1} \sim Q_{C2}$ 에 관련된 단자 전압이 DC 전압의 반으로 끝나며, DC 링크에 직렬로 스위치를 별도로 설치할 필요가 없으므로 ARDCL 스너버방식보다 비교적 도통 손실이 작은 장점이 있다. 그러나 전류(轉流)스위치의 수가 많아져 각각의 제어와 게이트 구동에 필요한 회로 때문에 장치의 부품의 수가 많아지며, 각 전류(轉流)스위치의 전위가 부(-)이기 때문에 전류(轉流)스위치에 과전압 회로가 부가되어 회로가 복잡해지는 결점이 있다. 이러한 문제점을 해결하기 위해서 본 논문에서는 회로 구성이 간단하면서 DC 링크에 직렬로 스위치를 설치하지 않은 새로운 전력변환장치를 제안하였다.

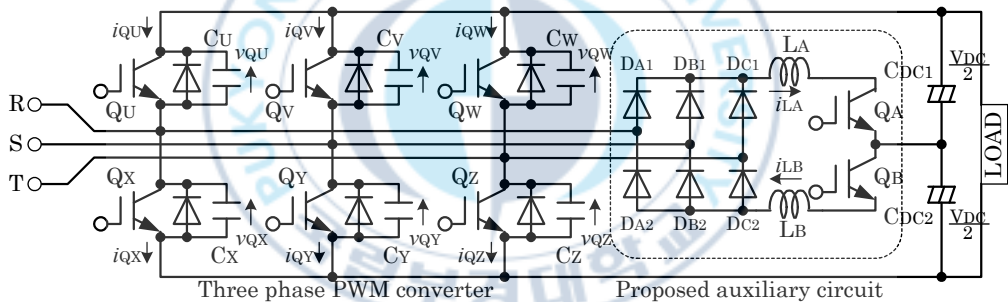


그림 4.3 제안한 새로운 보조공진 스너버 방식에 의한 3상 소프트 스위칭 AC-DC 변환기의 회로구성

Fig. 4.3 Circuit configuration of three-phase soft switching AC-DC power converter with proposed new auxiliary resonant snubber.

그림 4.3은 제안한 3상 소프트 스위칭 정류기의 주 회로를 나타낸 것이다. 그림 4.3에서 주 회로는 3상 정류기의 주 스위치에 병렬로 접속된 무손실 스너버 커패시터  $C_U \sim C_Z$ 와 중성점 전위를 만들기 위한 커패시터  $C_{DC1}$  및  $C_{DC2}$ 사이

에 다이오드  $D_{A1} \sim D_{C2}$ , 전류(轉流)리액터  $L_A, L_B$ , 전류(轉流)스위치  $Q_A, Q_B$ 로 구성된 상하 한 쌍의 전류(轉流)회로를 추가되어 구성하였다. 특히 제안한 회로는 2개의 전류 스위치  $Q_A, Q_B$ 가 교호로 작용하기 때문에 전류(轉流)스위치용의 PWM제어기가 1개만 있으면 되므로 회로가 간단하다. 그리고 보조공진 DC 링크 스너버방식과 비교해 보면 DC 링크에 직렬로 스위치가 없기 때문에 도통 손실이 적다.

그림 4.4는 각상의 전압과 전류의 시뮬레이션 파형을 나타낸 것이다. 그림 4에서  $v_R^*, v_S^*, v_T^*$ 는 정현파 전압기준이며,  $i_R, i_S, i_T$ 는 전력변환기의 교류 전류를 나타낸 것이다. 변환기의 교류 전류( $i_R, i_S, i_T$ )의 방향에 따라 기간(期間)①로부터 기간(期間)⑥으로 정리되며, 각 기간은 식 (4.1)과 같이 나타낼 수 있다.

$$\begin{aligned}
 \text{기간①} &: i_R \geq 0, i_S < 0, i_T \geq 0 \\
 \text{기간②} &: i_R \geq 0, i_S < 0, i_T < 0 \\
 \text{기간③} &: i_R \geq 0, i_S \geq 0, i_T < 0 \\
 \text{기간④} &: i_R < 0, i_S \geq 0, i_T < 0 \\
 \text{기간⑤} &: i_R < 0, i_S \geq 0, i_T \geq 0 \\
 \text{기간⑥} &: i_R < 0, i_S < 0, i_T \geq 0
 \end{aligned} \tag{4.1}$$

각 상의 PWM 전압기준  $v_R^{**}, v_S^{**}, v_T^{**}$ 은 정현파 전압기준  $v_R^*, v_S^*, v_T^*$ 을 입력으로서 기간마다 식 (4.2)과 같이 정의하여 나타낼 수 있다.

$$\left. \begin{aligned}
\text{기간①} &: v_R^{**} = v_R^* - v_S^* - 1, v_S^{**} = -1, v_T^{**} = v_T^* - v_S^* - 1 \\
\text{기간②} &: v_R^{**} = +1, v_S^{**} = v_S^* - v_R^* + 1, v_T^{**} = v_T^* - v_R^* + 1 \\
\text{기간③} &: v_R^{**} = v_R^* - v_T^* - 1, v_S^{**} = v_S^* - v_T^* - 1, v_T^{**} = -1 \\
\text{기간④} &: v_R^{**} = v_R^* - v_S^* + 1, v_S^{**} = +1, v_T^{**} = v_T^* - v_S^* + 1 \\
\text{기간⑤} &: v_R^{**} = -1, v_S^{**} = v_S^* - v_R^* - 1, v_T^{**} = v_T^* - v_R^* - 1 \\
\text{기간⑥} &: v_R^{**} = v_R^* - v_T^* + 1, v_S^{**} = v_S^* - v_T^* + 1, v_T^{**} = +1
\end{aligned} \right\} \quad (4.2)$$

전압기준  $v_R^{**}$ ,  $v_S^{**}$ ,  $v_T^{**}$ 은 보정전의 전압기준  $v_R^*$ ,  $v_S^*$ ,  $v_T^*$ 와 선간 전압이 같다. 주 스위치  $Q_U \sim Q_Z$ 의 스위칭은 각 상의 반송파  $C_R$ ,  $C_S$ ,  $C_T$ 와 전압 기준  $v_R^{**}$ ,  $v_S^{**}$ ,  $v_T^{**}$ 의 비교하여 구할 수 있으며, 그림 4.4에서 나타낸바와 같이 변환기의 교류 전류  $i_R$ ,  $i_S$ ,  $i_T$ 의 방향에 의해서 상측 혹은 하측의 보조 전류(轉流)스위치의 한쪽부분만 스위칭한다. 전류(轉流)스위치는 기간 ①, ③, ⑤에서는 스위치  $Q_A$ 에, 기간 ②, ④, ⑥에서는 스위치  $Q_B$ 에 게이트 펄스 신호를 삽입한다. 이와 같이 생성된 게이트 신호로 구동하면, 주 스위치의 스위칭은 다음과 같은 특징을 가진다.

(I) 삼각파  $C_R$ ,  $C_S$ ,  $C_T$ 의 리셋 타이밍 기간동안 주 스위치가 턴-온되고, 이것 이외의 삼각파  $C_R$ ,  $C_S$ ,  $C_T$ 와 전압 기준  $v_R^{**}$ ,  $v_S^{**}$ ,  $v_T^{**}$ 이 교차한 타이밍은 턴-오프로 된다.

(II) 이때 전류의 방향은 다른 상의 스위칭을 중지한다. 스위칭을 중지하고 있는 상은 다이오드로 전류가 흐르며, 다른 상은 동일한 극의 주 스위치가 동작하게 된다.

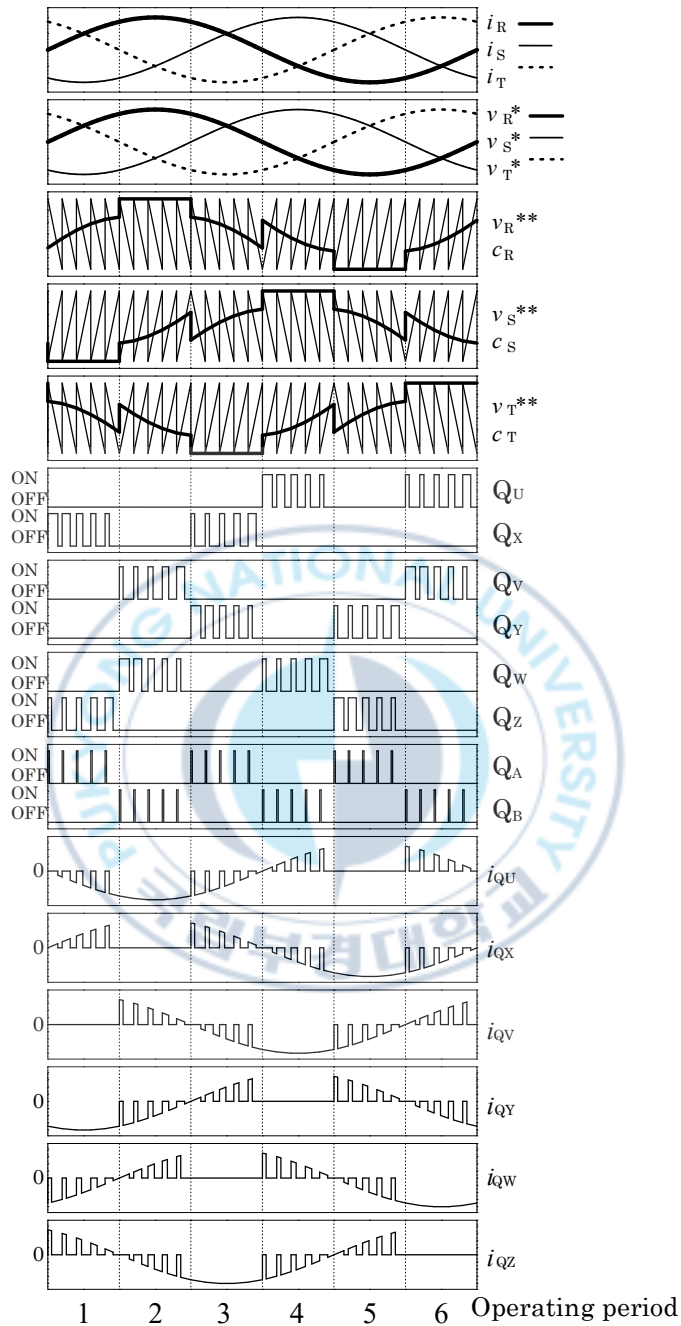


그림 4.4 제안한 3상 AC-DC 변환기의 게이트 펄스 신호 패턴

Fig. 4.4 Gate pulse signal pattern of proposed three phase AC-DC power converter

(Ⅲ) 기간 ①, ③, ⑤로는 하단부측 주 스위치  $Q_X$ ,  $Q_Y$ ,  $Q_Z$ 만으로 게이트 신호가 삽입되고, 기간 ②, ④, ⑥으로는 상단부측 주 스위치  $Q_U$ ,  $Q_V$ ,  $Q_W$ 만으로 게이트 신호가 삽입된다.

주 스위치  $Q_U \sim Q_Z$ 의 턴-오프시 크기는 전압 기준의 크기에 의하며, 임의의 타이밍에서 제어하는 것이 가능하다. 이 때, 병렬로 접속된 커패시터  $C_U \sim C_Z$ 는 스너버로서 작용하며, 커패시터의 충전에 의하여 스위치의 단자 전압의 변화는 제한된다. 즉, 주 스위치  $Q_U \sim Q_Z$ 의 턴-오프시에 영전압 소프트 스위칭 (ZVS)이 실현된다.

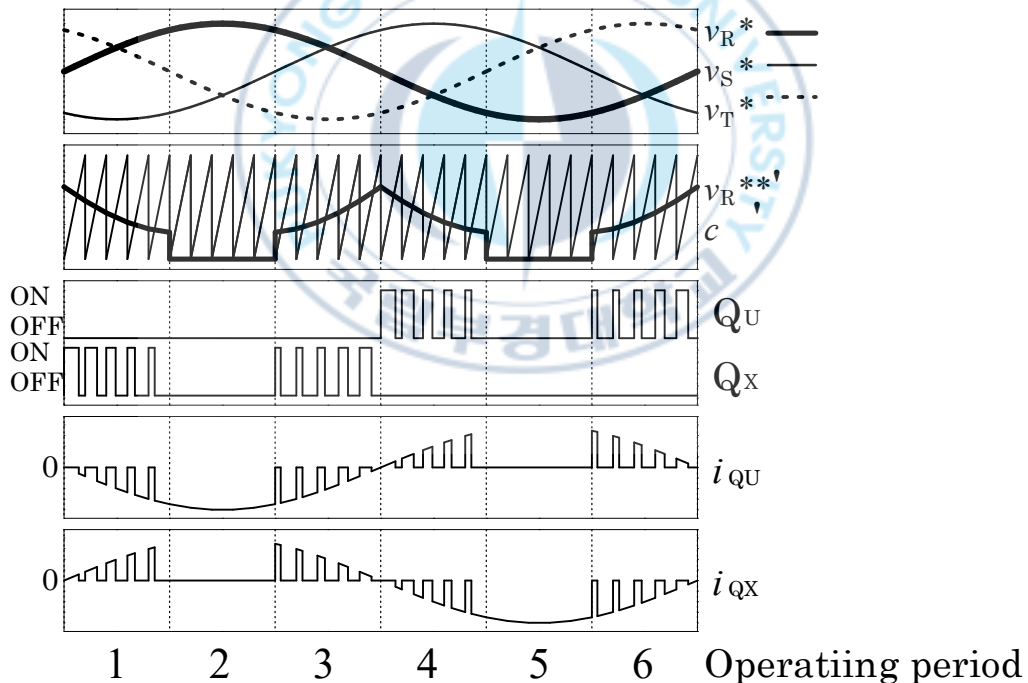


그림 4.5 제안한 3상 AC-DC 변환기의 게이트 펄스 신호 패턴 생성

Fig. 4.5 Gate pulse signal pattern sequence of proposed three phase AC-DC power converter

이에 반하여 스위칭의 턴-온에는 톱니 반송파의 리셋 타이밍만 전류 회로 (轉流 回路)를 작용시킨다. 만일, 반송파를 개별적으로 이용한 방식을 사용할 경우에는 PWM 비교 회로가 어려워 제어 회로가 복잡하기 때문에 실제의 제어에서는 그림 4.5와 같이 반송파를 공통으로 사용하는 패턴의 PWM 제어를 한다. 그림 4.5는 3상의 반송파를 공통으로 하여 전압 기준  $v_R^{**}$ ,  $v_S^{**}$ ,  $v_T^{**}$ 을 변환기 교류 전류  $i_R$ ,  $i_S$ ,  $i_T$ 의 방향에 따라 반전한 것이다. 생성된 각 파워 반도체 스위칭 디바이스의 온-오프 신호는 그림 4.4와 동일하다.

기간 ②에서는  $i_R \geq 0$ ,  $i_S < 0$ ,  $i_T < 0$ 의 조건이므로, Y상, Z상만 게이트가 공급되고, U상의 전류는 다이오드로 흐른다. 그림 4.6은 동작모드를 나타낸 것이며, 그림 4.7은 각 모드에 대한 동작 파형을 나타낸 것이다. 전류(轉流)스위치  $Q_B$ , 주 스위치  $Q_Y$ ,  $Q_Z$ 는 기준  $v_{AUX}$ ,  $v_S^{**}$ ,  $v_T^{**}$ 와 반송파  $c$ 을 비교하여 스위칭한다.

### (1) Mode 1 : 반송파를 리셋하기 전 구간

Mode 1에서는 게이트가 오프 하여 각 암에 있는 다이오드를 통해 전류가 흘러는 모드이다. 이때, 교류 단자(R, S, T)의 전위  $v_R$ ,  $v_S$ ,  $v_T$ 은 각각  $V_{DC}$ , GND, GND로 된다.

### (2) Mode 2 : 전류(轉流)스위치 $Q_B$ 의 턴-온 구간

Mode 2는 중간전위부터 전류(轉流)스위치  $Q_B$ 와 전류(轉流)리액터  $L_B$ 을 통하여 전위가 낮은 교류 단자S, T에는 전류가 흘러는 모드이다. 이때, 전류(轉流)스위치  $Q_B$ 는 전류(轉流)리액터  $L_B$ 에 의해서  $di/dt$ 를 억제하며, 영전류 스위칭이 실현되는 구간이다. 그리고 Mode 2에서 전류(轉流)리액터  $L_B$ 의 전류  $i_{L_B}$ 는 식 (4.3)과 같다.

$$i_{L_B} = \frac{V_{DC}}{2 \times L_B} (t - T_2) \quad (4.3)$$

여기서,  $V_{DC}$ 는 직류 전압[V]이며,  $L_B$ 는 전류(轉流)리액터 용량[H]이다. 그리고  $T_2$ 는 Mode 2로 전환한 타이밍이다.

식 (4.3)에서  $i_{L_B}$ 가 교류 단자 전류  $i_S + i_T (= i_R)$ 보다도 커지면, 다이오드  $D_Y, D_Z$ 가 역회복되어 Mode 3으로 전환된다. Mode 2의 기간  $\Delta T_2$ 는 식 (4.4)과 같이 나타낼 수 있다.

$$\Delta T_2 = \frac{2 \times L_B}{V_{DC}} i_R \quad (4.4)$$

여기서,  $i_R$ 는 R상 전류[A]이다.

### (3) Mode 3 : 공진모드 구간

Mode 3은 스위치  $Q_Y, Q_Z$ 의 단자전압이 전류(轉流)컨덴서  $C_Y, C_Z$ 의 충전 및  $C_V, C_W$ 의 방전에 의해 상승하지 않는 모드이다. 이때, 스위치  $Q_Y, Q_Z$ 는 영전압·영전류 스위칭이 실현되며, 교류 단자S, T의 전위  $v_S, v_T$ 는 식 (4.5)과 같이 나타낼 수 있다.

$$v_S = v_T = V_{DC} \times [1 - \cos \{ \omega (t - T_3) \}] \quad (4.5)$$

여기서,  $\omega = \frac{1}{\sqrt{L_B(4 \times C)}}$ ,  $C$  : 전류(轉流)컨덴서[F]

$T_3$  : Mode 3로 전환한 타이밍

식 (4.5)에서 단자 전위 ( $v_S = v_T$ )가  $V_{DC}$ 된 타이밍에 주 스위치  $Q_V, Q_W$ 을 턴-온한다. Mode 3의 기간  $\Delta T_3$ 은 식 (4.6)과 같이 되며,  $\Delta T_3$ 은 공진의 반주기

에 있으므로, 부하전류의 크기에 따라 결정된다.

$$\Delta T_3 = \pi\sqrt{L_B \times 4C} \quad (4.6)$$

**(4) Mode 4' : 주 스위치  $Q_V$ ,  $Q_W$ 의 턴-온 구간**

이 모드에서는 주 스위치  $Q_V$ ,  $Q_W$ 의 단자전압이 0이 되기 때문에 스위치  $Q_V$ ,  $Q_W$ 는 영전압·영전류 스위칭(ZCS)이 실현되는 모드이다.

**(5) Mode 4 : 리액터  $L_B$ 의 에너지 회생 구간**

Mode 4는 3상의 교류단자R, S, T의 전위가 모두  $V_{DC}$ 이 되는 모드이다. 이때, 리액터  $L_B$ 에  $V_{DC}/2$ 의 전압이 인가되고,  $L_B$ 의 전류  $i_{L_B}$ 가 감소한다. 그리고 리액터  $L_B$ 에 축적된 에너지는 상측의 직류전원으로 회생된다.

**(6) Mode 5 : 턴-온의 완료 구간**

Mode 5는 리액터  $L_B$ 의 전류가 부(-)가 되는 모드이다. 이때, 전류(轉流)다이오드  $D_{AY}$ ,  $D_{AZ}$ 가 역회복하여 전달되는 전류가 영이 되는 타이밍에 전류(轉流)스위치  $Q_B$ 가 영전압 스위칭(ZVS)·영전류 스위칭(ZCS)으로 오프된다.

**(7) Mode 6 : 주 스위치  $Q_V$ 의 턴-오프 구간**

Mode 6에서는 주 스위치  $Q_V$ 가 전류(轉流)커패시터  $C_V$ 를 스너버로서 턴-오프 되는 모드이다. 이때,  $C_V$ 의 충전에 의하여 스위치  $Q_V$ 의 단자전압의 dv/dt가 억제되고, 영전압 스위칭(ZVS)으로 된다. 그리고, Mode 6에서 전류(轉流)커패시터  $C_V$ 는 충전하며,  $C_V$ 는 방전한다.

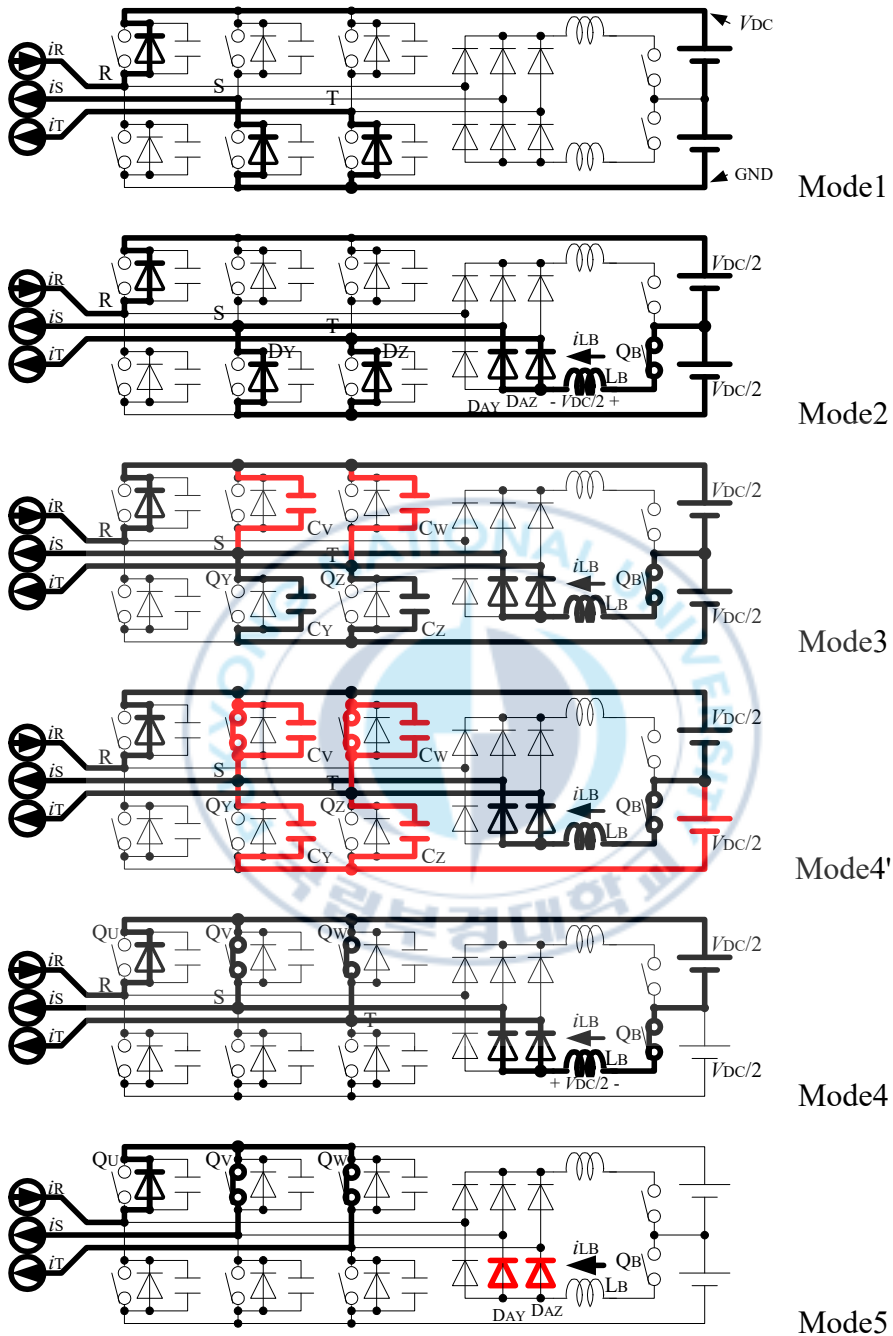


그림 4.6.1 모드 등가회로(1)

Fig. 4.6.1 Mode equivalent circuits( 1)

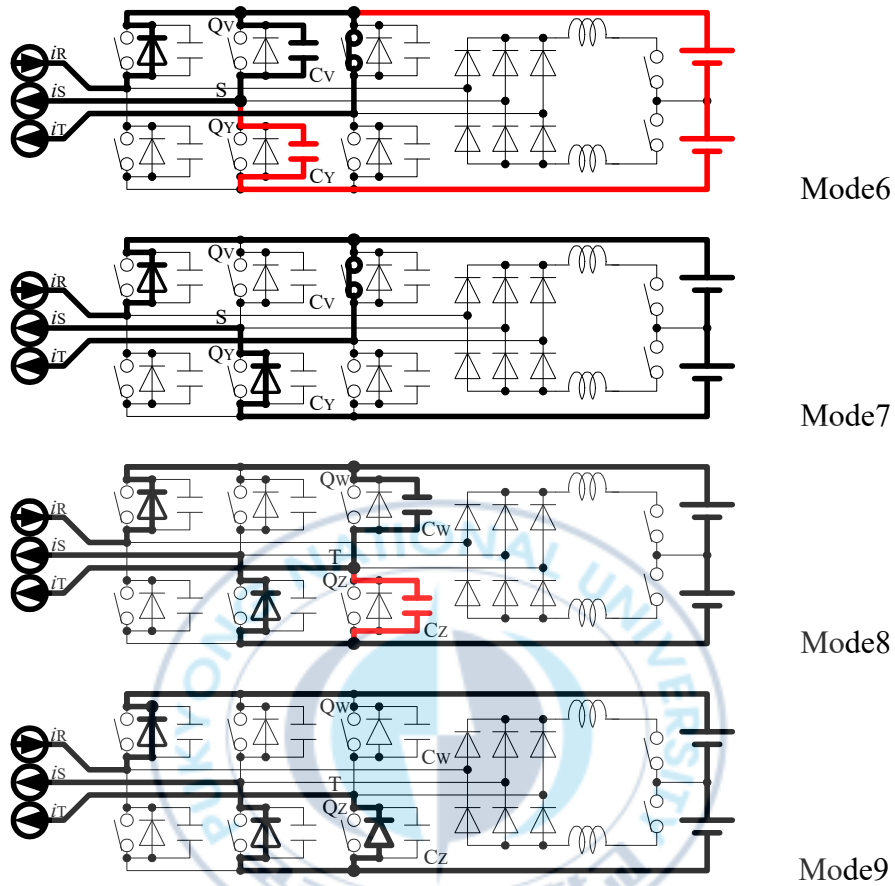


그림 4.6.2 모드 등가회로(II)

Fig. 4.6.2 Mode equivalent circuits(II)

**(8) Mode 7 : 턴-오프의 완료 구간**

Mode 7에서는 전류(轉流)커패시터  $C_Y$ 가 영까지 방전하는 모드이다. 이때, 스위치  $Q_Y$ 의 다이오드에 순방향전압이 더해진 값이 도통된다.

**(9) Mode 8 : 주 스위치  $Q_W$ 의 턴-오프 구간**

Mode 8은 주 스위치  $Q_W$ 가 전류(轉流)커패시터  $C_W$ 를 스너버로서 턴-오프하는

모드이다. 이때, Mode 8은 Mode 6에서와 같이 주 스위치  $Q_H$ 가 영전압 스위칭을 한다.

#### (10) Mode 9 = Mode 1 : 턴-오프의 완료 구간

Mode 9는 전류(轉流)커패시터  $C_Z$ 가 영까지 방전하는 모드이다. 이때, 스위치  $Q_Z$ 의 다이오드에 순방향 전압이 더해진 값이 도통된다. Mode 9의 상태는 Mode 1에서와 같이 동작한다.

전류(轉流)스위치  $Q_B$ 는 반송파 리셋(그림 4.7의 Mode 3에서 Mode 4로 교체)의 타이밍보다  $\Delta T_2 + \Delta T_3$ 전에 턴-온 시킨다. 여기서,  $\Delta T_2$ ,  $\Delta T_3$ 은 식 (4.4) 및 식 (4.5)에 의해서 구할 수 있다.

반송파의 진폭을  $\pm 1$ 이라고 할 경우, 그림 4.7에 나타난 전류(轉流)스위칭 기준  $v_{AUX}$ 는 식 (4.7)와 같이 설정할 수 있으며, 반송파 리셋으로부터  $\Delta T_2 + \Delta T_3$ 전에 전류(轉流)스위치  $Q_B$ 는 턴-오프 된다.

$$v_{AUX} = 1 - \frac{2(\Delta T_2 + \Delta T_3)}{T} = A \cdot I_{MAX} + B \quad (4.7)$$

$$\left( \because A = -\frac{4L_B}{V_{DC}}, B = 1 - \frac{4\pi \cdot \sqrt{L_B \cdot C}}{T} \right)$$

여기서,  $T$  : 반송파 주기[sec],  $I_{MAX} = I_R$ ,  $V_{DC}$  : 직류전압[V]

결과적으로 그림 4.6의 모드 증가회로와 식 (4.4)을 이용하여 기간 2의 동작에 대해서만 설명했지만, 다른 기간에서도 작용한 파워 반도체 스위칭 디바이스 등은 다르지만 기본적인 원리는 마찬가지이므로 그 밖의 기간에서의  $I_{MAX}$ 는 식 (4.8)와 같다.

$$\left. \begin{aligned}
 \text{기간 1 : } I_{MAX} &= -I_S \\
 \text{기간 2 : } I_{MAX} &= +I_R \\
 \text{기간 3 : } I_{MAX} &= -I_T \\
 \text{기간 4 : } I_{MAX} &= +I_S \\
 \text{기간 5 : } I_{MAX} &= -I_R \\
 \text{기간 6 : } I_{MAX} &= +I_T
 \end{aligned} \right\} (4.8)$$

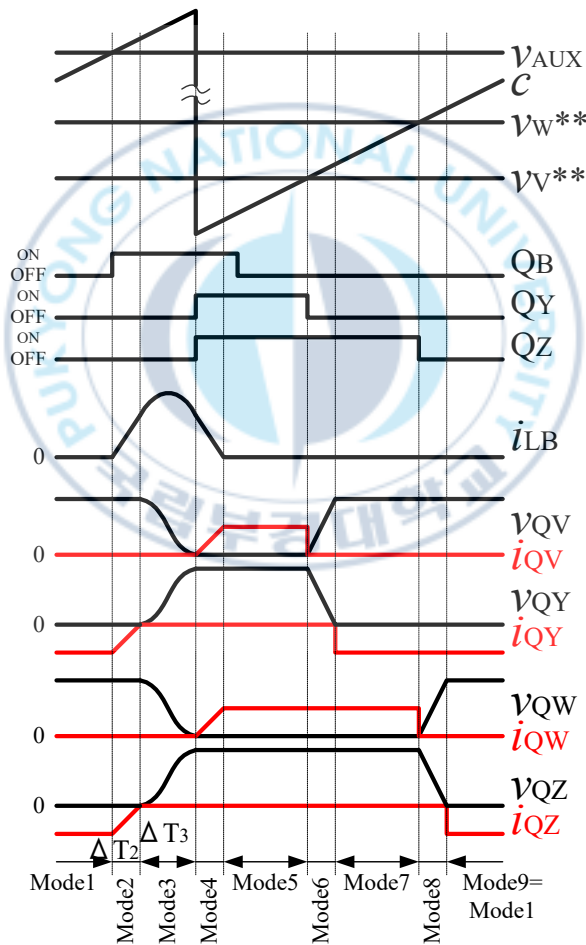


그림 4.7 각 부의 동작 파형

Fig. 4.7 Operation waveforms of each part

## 4.2 소프트 스위칭 제어 가능 범위

제안한 회로는 역률 개선 회로에의 적용으로 하기 때문에 입력 전압의 위상과 교류 전류의 위상이 크게 벗어나지 않는다. 본 연구에서는 주파수의 변동이나 위상의 스킵(Skip)등 통상 없는 동작으로 3상 가운데에서 전류 부호가 다른 상에 관하여 상·하암(arm)스위치의 게이트 신호를 오프에 두면 상전류는 다이오드에 흐르고, 해당 교류 단자의 전위가 결정되기 위해 휴지된 상전류와 전압 기준의 부호를 일치시키며, 다른 2상의 전류 방향을 반대로 한다. 이것을 충족시키기 위하여 전압 기준과 단자 전류의 차이를  $\pi/6$ 이하로 설정한다.

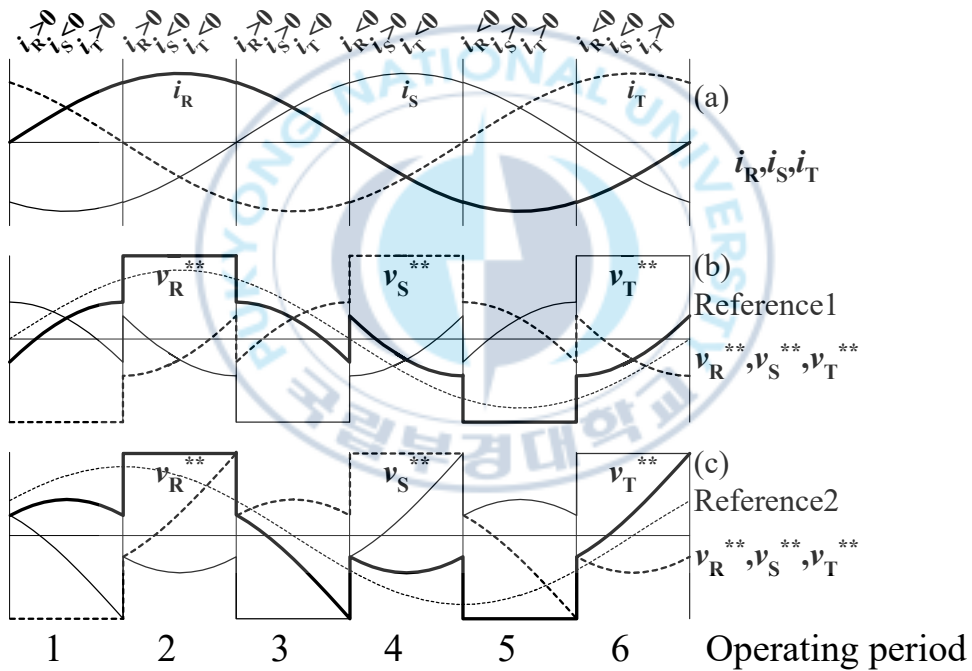


그림 4.8 3상 AC-DC 변환기 교류 상전류와 전압기준의 관계

Fig. 4.8 Relationship voltage reference and three phase AC-DC conversion phase current

그림 4.8은 전압 기준과 단자 전류의 관계를 나타낸 파형이다. 기간 ①~⑥은 그림 4.4와 동일하다. 그림 4.8(b)은 변환기 교류 전류와 변환기 출력 전압

기준의 위상을 일치시켰던 때의 3상 전압 기준  $v_R^{**}$ ,  $v_S^{**}$ ,  $v_T^{**}$ 이다. 그림 4.8(c)은 단자 전류와 전압 기준에  $\pi/6$ 의 위상차가 있을 때의 전압 기준이다. 이 위상차까지 모든 스위칭은 소프트 스위칭이 가능하지만  $\pi/6$ 이상의 위상차가 있을 경우에는 식 (4.2)의 기준 연산으로 전압 기준의 값이  $\pm 1$ 을 초과하는 경우가 발생하여 전압 기준을 작성할 수 없게 된다. 이 경우에는 반송파  $c$ 와 3상 전압 기준  $v_R^{**}$ ,  $v_S^{**}$ ,  $v_T^{**}$ 의 비교가 올바르게 행해지지 않기 때문에 파형이 비뚤어지는 현상이 일어난다. 즉 하드 스위칭이 된다.

### 4.3 실험의 결과 및 고찰

그림 4.9는 실험회로의 구성을 나타낸 것이며, 표 2는 실험회로에 사용된 설계사양과 정수를 나타낸 것이다. 그림 4.9의 스위치는 파워 MOSFET(2SK1522)을 사용하였으며, 전류(轉流)스위치  $Q_A$ ,  $Q_B$ 에 대한 클램프 커패시터는 47[nF], 방전저항100[Ω]을 가진 클램프 스너버회로  $C_{L1}$ ,  $C_{L2}$ 을 추가하여 구성하였다. 그리고 전류(轉流)다이오드  $D_{AU} \sim D_{AW}$ 에 대하여 클램프 다이오드  $D_P$ ,  $D_N$ 을 부가하였다. 이러한 추가 회로는 전류(轉流)다이오드  $D_{AU} \sim D_{AW}$ 의 역회복 과도시에 다이오드의 역회복 전류를 전원으로 회생시키는 작용을 하며, 전류 리액터  $L_A$ ,  $L_B$ 의 양단의 전위를 안정시키고, 전류(轉流)파워 반도체 스위칭 디바이스에 관련된 전압을 링크 전압의 약 반으로 억제하는 것이 가능하다. 만일, 다이오드가 이상이 있는 경우에는 이러한 추가 회로는 작용하지 않는다. 제어 블록의 연산 블록(1)~(8)은 앞에서 서술한 식 (4.1)으로부터 식 (4.8)에 의하며, 검출은 교류 전압  $v_R$ ,  $v_T$ 과 교류 전류  $i_R$ ,  $i_T$  및 PFC 출력 전압  $v_{DC}$ 으로 한다. 그리고, PWM 비교기를 포함한 전 제어는 원칩의 DSP하였다.

표 2 실험회로에 사용된 설계사양과 정수

Table. 2 Design specification and parameters using experimental circuit

Item	Symbol	Value
Switching Frequency	$f$	25kHz
Utility AC voltage	$v_R, v_S, v_T$	3 $\phi$ 200V
Converter capacity	$P_0$	5kW
DC output voltage reference	$V_{DC}$	341V
AC input reactors	$L_R, L_S, L_T$	470uH
Commutated reactors	$L_A, L_B$	10uH
MOSFETs	$Q_U, Q_V, Q_W, Q_X, Q_U, Q_Z$	2SK1522 $\times$ 2
MOSFETs	$Q_A, Q_B$	2SK1522

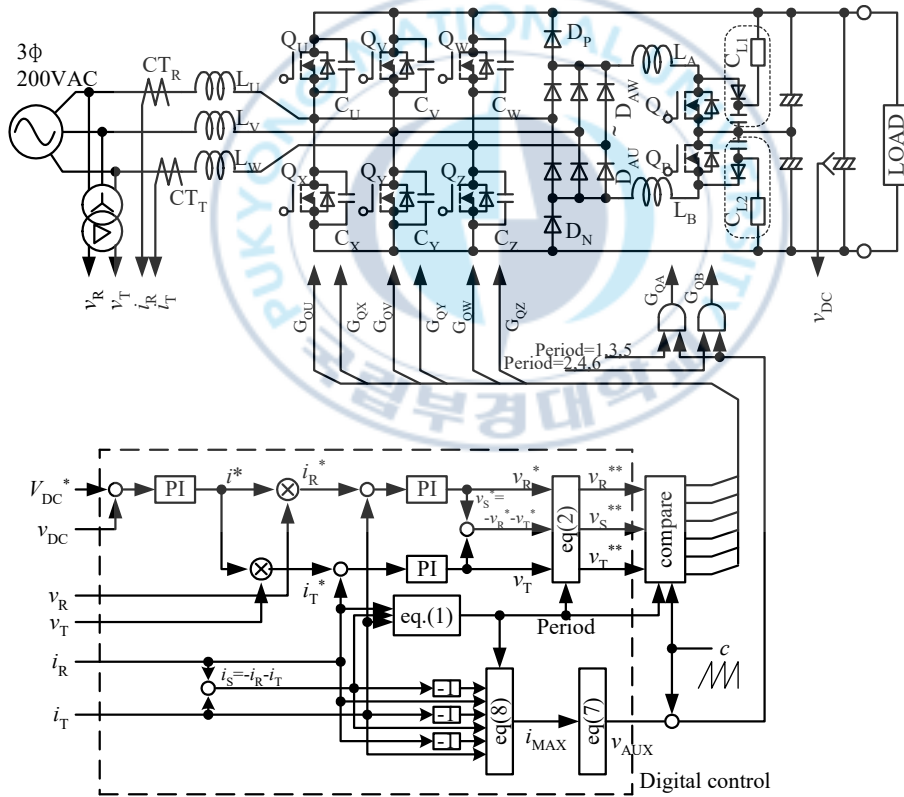


그림 4.9 실험회로구성과 제어블록

Fig. 4.9 The system configuration of experimental setup and control block scheme

그림 4.10은 정격부근에 있어서 각부의 실험 파형을 나타낸 것이다. 그림 4.10에서 교류입력전류는 정현파상에 제어되어지고 있는 것을 알 수 있으며, 역률은 거의 단위 역률을 달성하고 있다. 그림 4.11과 그림 4.12는 정격부하와 무부하에 있어서 스위칭 동작의 실험 파형을 나타낸 것이다. 그림 4.11과 그림 4.12에서 알 수 있듯이 턴-온은 전류(轉流)회로에 의하여 동작되며, 영전압 스위칭(ZVS)과 영전류 스위칭(ZCS)을 하며, 턴-오프는  $dv/dt$ 가 스위치의 차단전류에 의존하기 때문에 정격부하와 무부하에서  $dv/dt$ 의 차이가 생기지만, 모두  $dv/dt$ 가 억제되며, 영전압 스위칭(ZVS)을 한다.

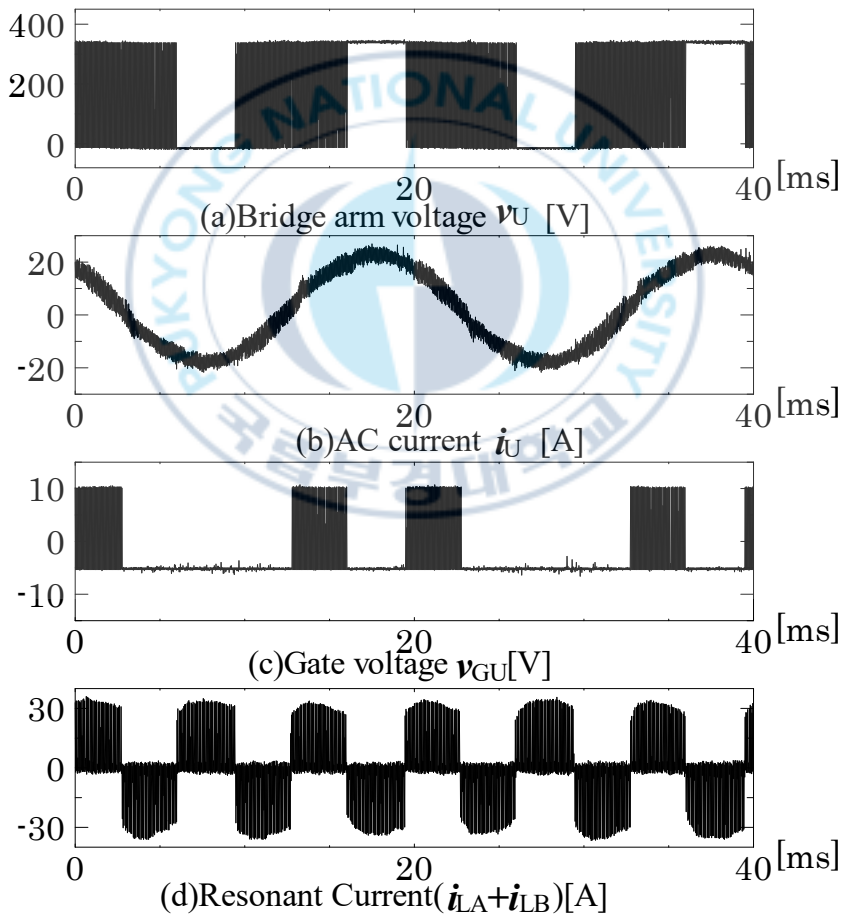
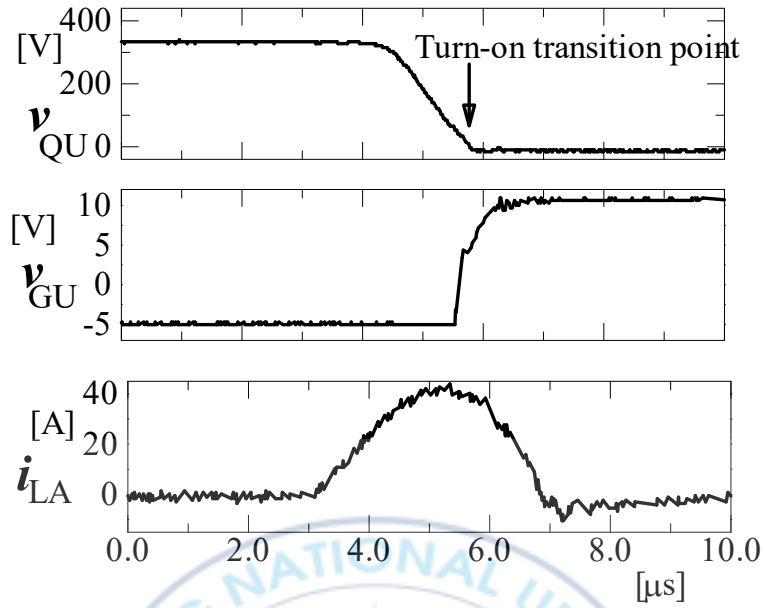
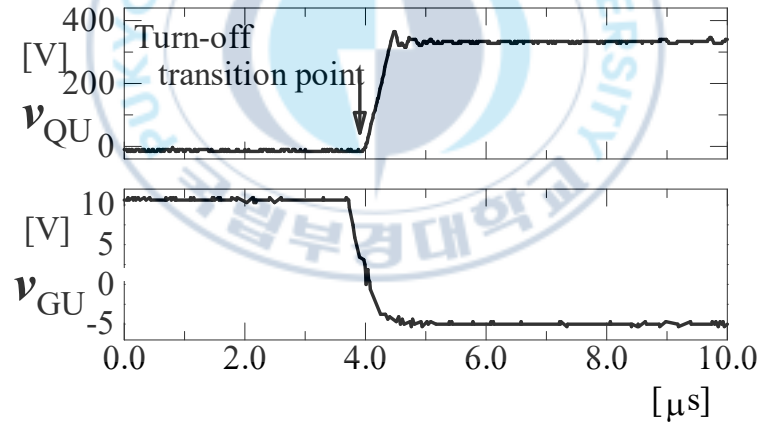


그림 4.10 각 부의 실험 파형

Fig. 4.10 Experimental waveforms of each part



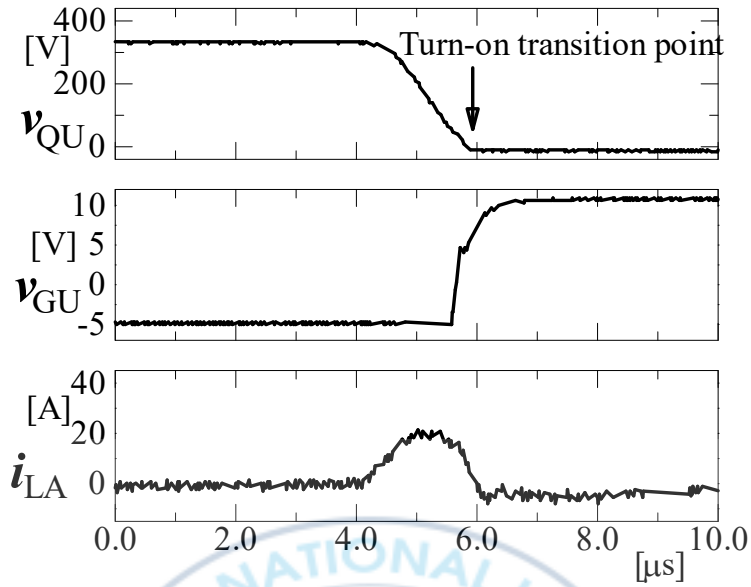
(a) Turn-on mode transition



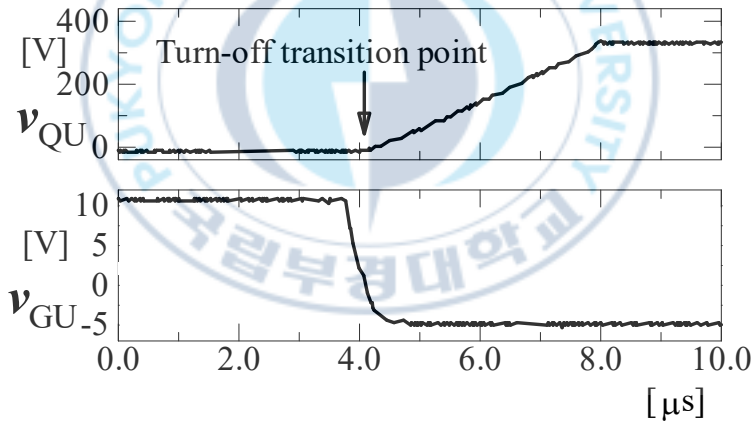
(b) Turn-off mode transition

그림 4.11 스위칭 동작파형(정격부하시)

Fig. 4.11 Switching operating waveforms(full load)



(a) Turn-on mode transition

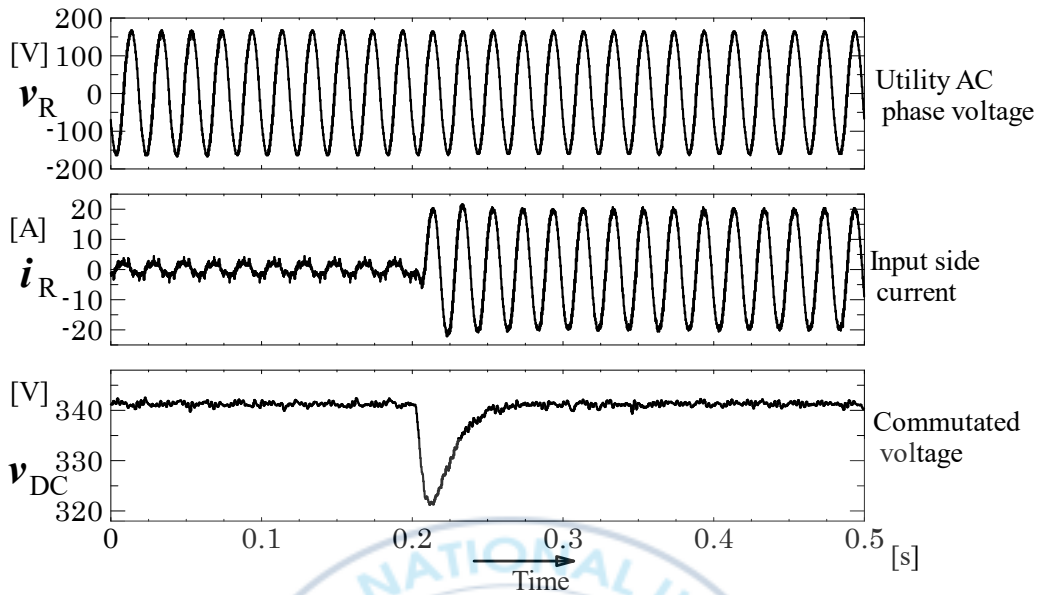


(b) Turn-off mode transition

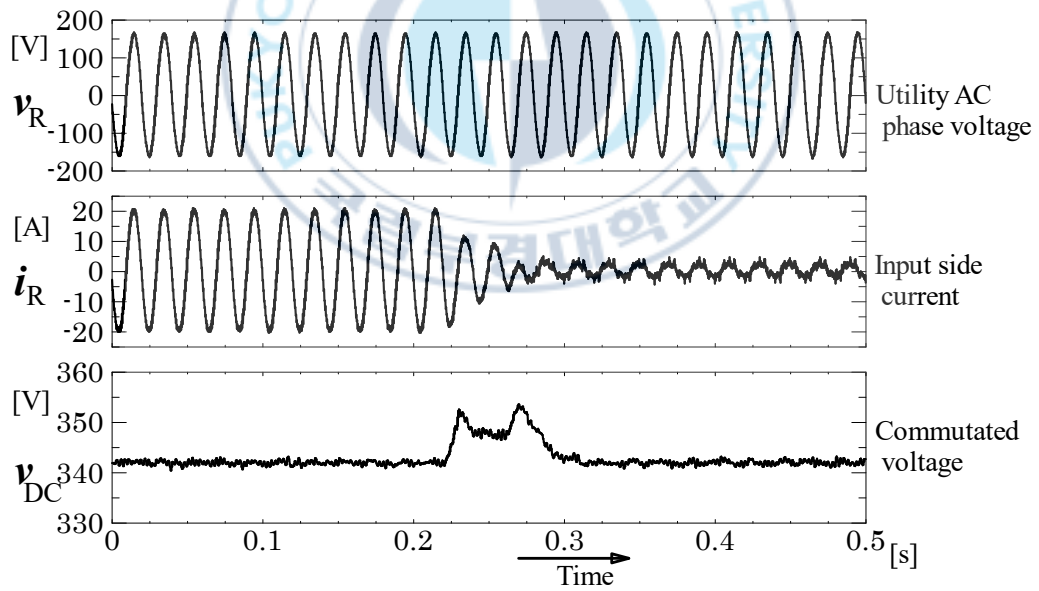
그림 4.12 스위칭 동작파형(무부하시)

Fig. 4.12 Switching operating waveforms(no load)

그림 4.13은 부하 급변시의 과도동작 특성을 나타낸 파형이다. 그림 4.13(a)은 무부하로부터 정격부하로 변화했을 경우이며, 그림 4.13(b)은 정격부하로부터 무부하로 변화했을 경우의 과도응답 특성을 나타낸 것이다.



(a) In case of 0[%] to 100[%] load



(b) In case of 100[%] to 0[%] load

그림 4.13 부하 급변시의 과도 동작특성

Fig. 4.13 Transient operating characteristics for instantaneous changed load

그림 4.13에서 알 수 있듯이 약간의 직류전압변동은 있지만 2주기 정도로 지난 후에는 정상상태로 도달되며, 부하 변동에 상관없이 역률은 1을 유지한다. 그림 4.14는 무부하로 게이트 블록(다이오드 정류)으로부터 시동시킬 때의 응답 특성을 나타낸 파형이다. 그림 4.14에서 알 수 있듯이 제어에 의해서 과전류가 발생되지 않고 일정한 상태로 이행할 수 있다.

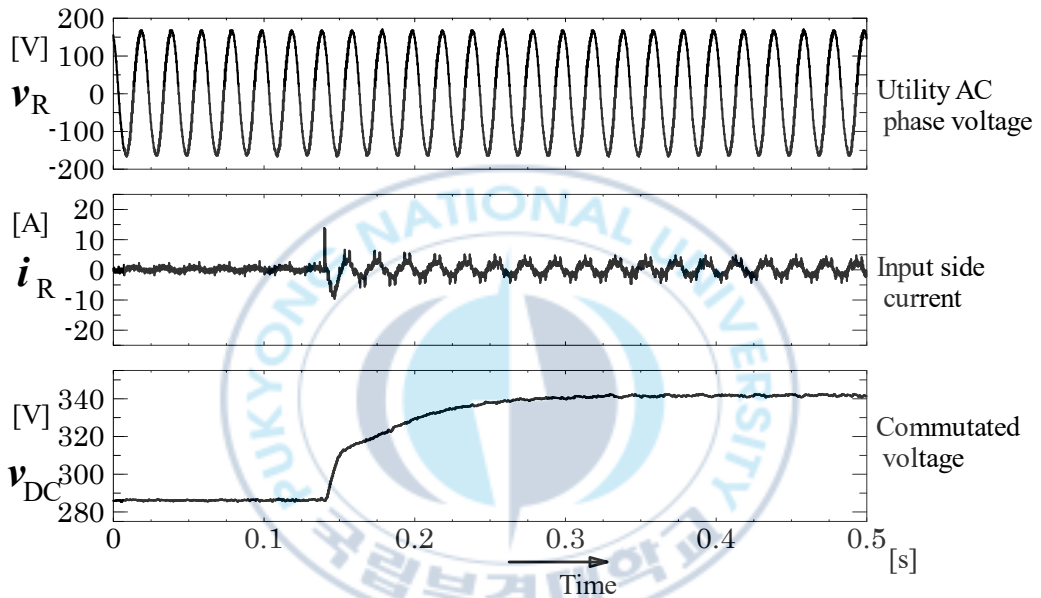


그림 4.14 3상 PFC 컨버터 기동시의 과도 특성

Fig. 4.14 Transient operating characteristics of turning on PFC converter starting

경부하시의 효율의 향상을 도모하기 위해 주 파워 반도체 스위칭 디바이스의 온-오프 신호를 그림 4.15의 방식 2(Scheme 2)로 구동시켰다. 그림 4.15의 방식 1(Scheme 1)은 그림 4.4와 동일한 방법이다. 그림 4.15의 방식 2는 오프 게이트가 들어가고 있는 사이 추가적으로 온 게이트를 준다. 추가된 온 게이트 기간 동안에 주 파워 반도체 스위칭 디바이스에 순방향 전류가 흐른

것이 없지만, 파워 MOSFET와 다이오드의 양쪽에 전류가 흘러 주 파워 반도체 스위칭 디바이스의 전압 강하를 저감할 수 있다.

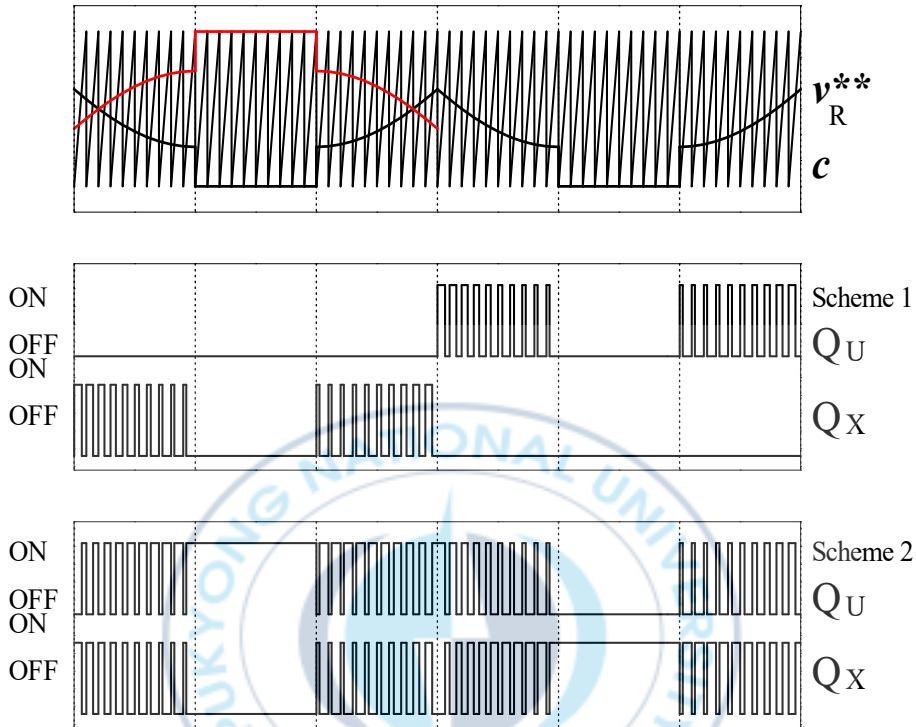


그림 4.15 기동시의 과도특성

Fig. 4.15 Transient operating characteristics of starting

그림 4.16은 실험에 의해서 측정된 효율특성과 역률특성을 나타낸 것이다. 그림 4.16에서 실측효율은 전력변환기만으로 측정하였으며, 제어회로와 게이트 구동 회로의 손실은 고려하지 않았다. 그리고 실측 효율은 2[kW]부근에서 최대 효율 98.8[%]을 갖으며, 1[kW]이상에서 역률 0.9를 초과하고, 2.5[kW]이상에서 역률 0.99이상을 달성하고 있다. 또한 제안한 전력변환 장치의 주 스위치인 파워 MOSFET의 전압 강하의 상승에 의해서 정격부하 부근에서 효율이 저하되는 현상이 생기는데 이것은 파워 MOSFET의 병렬수를 증가시켜 개선하였다.

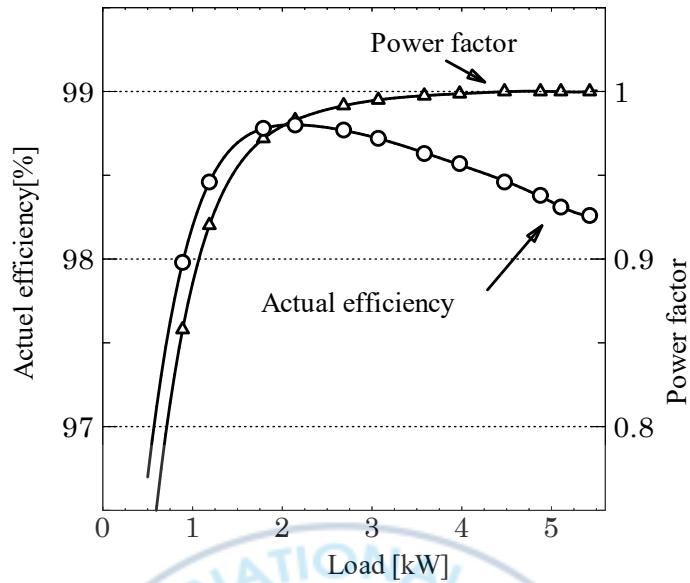


그림 4.16 출력용량에 대한 효율과 역률의 특성

Fig. 4.16 Characteristics of actual efficiency and power factor for output capacity

결과적으로 본 논문에서 제안한 새로운 3상 공진형 PWM정류기는 실험과 시뮬레이션을 통하여 먼저, 소프트 스위칭 동작 및 고역률, 고효율화를 확인하였으며, 부하의 변동이나 기동에 있어서 안정한 제어가 가능하다. 그리고 제안한 회로의 소프트 스위칭 동작은 2상 스위칭으로써 휴지하는 상과 다른 2상의 변환기 교류 전류의 방향을 제한하므로 역행운전에서는 소프트 스위칭이 가능하지 않으므로 고역률 개선으로써는 유효한 회로로써 할 수 있는 것을 확인하였다. 끝으로 제안 회로는 전류(轉流)스위치 2개 또는 기본파 60[°]로 상호 작용한 전류(轉流)스위칭의 PWM 제어가 공용으로 가능하므로 기존의 보조 공진 전류(轉流)브리지 레그 링크(ARCBLL)스너버 방식에 비하여 회로 구성과 제어 구성을 간단하게 하였다.

## 제 5 장 제안한 고주파 절연형 고역률 3상 입력 1단 변환 PWM 정류기

파워 MOSFET, IGBT 등 MOS 게이트 파워 반도체 스위칭 디바이스를 이용한 펄스 변조 스위칭 모드 고주파 절연형 DC-DC 컨버터의 소형·경량화, 고성능화·저소음화하기 위한 스위칭 주파수의 고주파화 기술이 도입되어지고 있다. 그러나, 기존의 하드 스위칭 고주파 PWM 방식 절연형 DC-DC 컨버터는 펄스 변조 캐리어 주파수의 고주파화에 수반하고, 파워 반도체 스위칭 디바이스의 스위칭 손실의 증대나 스위칭 과도현상에 수반한 전압 서지나 전류 서지에 의한 EMI의 노이즈의 발생등의 문제점이 있으며, 스위칭 주파수의 고주파화에도 한계가 나타나고 있다. 이러한 문제를 효과적이면서 동시에 해결하기 위해 스위칭 모드 PWM DC-DC 컨버터내의 파워 반도체 스위칭 디바이스와 고주파 변압기를 포함한 LC공진회로, 스너버 회로등을 이용하여 영전압 스위칭(ZVS) 또는 영전류 스위칭(ZCS)의 상태 천이로 온 시키는 소프트 스위칭 PWM 방식 고주파 절연형 DC-DC 컨버터의 회로 기술에 대한 연구 개발이 활발하게 이루어지고 있다.

일반적으로 공진전류 모드를 도입한 펄스 변조 소프트 스위칭 DC-DC 컨버터는 파워 반도체 스위칭 디바이스의 스위칭에서 LC공진 현상을 한 주기 내에 부분적 또는 전체적으로 이용하여 영전류모드 또는 영 전압모드에 의한 소프트 스위칭 펄스 전류 방식을 이용한다. 연속 공진 전류 전환방식은 고주파 변압기의 기생 회로 파라미터를 이용하여 공진 동작하기 때문에 회로는 간단하나 파형이 정현파 공진 상태이기 때문에 파워 반도체 스위칭 디바이스, 고주파 변압기, 직렬 보상 공진 컨덴서에 관련된 전압 또는 전류의 피크값이 커져 정주파(定周波)PWM 방식을 이용한 출력 제어법은 잘 사용하지 않는다. 하지만 일부 산업체에서 실용화되고 사용하므로 문제점의 개선에 관한 연구가 필요하

다. 이에 반해 부분 공진 전압 방식은 스위칭의 모드 천이 전후에서 공진 회로를 부분적으로 동작시키므로 스위칭 천이 영역 전후 이외에서 파워 반도체 스위치의 단자 전압 파형이 구형파, 즉 에지 공진 파형이 가능하기 때문에 고주파 PWM 방식으로 출력 전압을 제어할 수 있다. 이러한 특성을 이용하여 전원 방식의 고성능, 고효율, 저노이즈 등에 많이 적용되어 연구되고 있다.

그러므로 본 논문에서는 고주파 변압기의 여자 전류를 이용하지 않고, 인덕턴스를 이용한 새로운 부분공진 영전압 스위칭 PWM 제어 고주파 절연형 풀-브리지 DC-DC 컨버터의 회로를 제안하여 그 동작 원리를 기존 방식과 특성을 비교하고자 한다. 또한, 고주파 절연 변압기 2차측에 동기 정류용 파워 MOSFET에 새로운 기능을 부가한 온-오프 제어 방식을 이용하여 넓은 부하 범위에 걸쳐 안정된 영전압 스위칭(ZVS)동작을 실현하고자 한다. 끝으로 제안한 DC-DC 컨버터의 실험장치에 의해서 실측 효율을 97[%]이상 달성하고자 하며, 직류 무정전원의 PWM 정류기의 출력단에 이용되는 새로운 방식을 스위칭 전원으로서 유효성을 증명하고자 한다.

## 5.1 기존의 소프트 스위칭 PWM DC-DC 컨버터의 회로구성 및 원리

그림 5.1은 기존의 무손실 스너버 컨덴서에 의한 고주파 변압기 1차측 부분 전압 공진 ZVS PWM방식 DC-DC 컨버터의 주 회로를 나타낸 것이다. 그림 5.1에서 고주파 절연 변압기의 1차측은 무손실 스너버 컨덴서를 주 스위치와 병렬로 접속한 풀 브리지형태로 구성을 하고 있으며, 고주파 변압기 기생 회로의 파라미터로 인덕턴스  $L_S$ 와 여자 인덕턴스  $L_P$ 를 이용하며, 각각의 주 스위치는 영전압 소프트 스위칭(ZVS)을 실현하고 있다. 즉, 파워 반도체 스위칭 디바이스에 병렬에 접속된 무손실 스너버 컨덴서와  $L_S$  및  $L_P$ 를에 의한 공진 동작모드를 이용하여 ZVS를 실현하고 있다. 일반적으로 인덕턴스  $L_S$ 와 여자 인덕턴스  $L_P$ 를는 고주파 트랜스를 소결합 설계한 것으로 기생 회로 파라미터로

이용이 가능하지만, 외부 별도의 회로 부품을 이용할 수도 있다. 이 중에서 대표적으로  $L_S$ 와 보상 컨덴서를 이용하여 직렬공진 시키는 방식이 있다. 이 방식은 부품의 개수, 공진에 의한 도통손실, 전압과 전류의 피크 스트레스가 증가하기 때문에 본 논문에서는 이용하지 않았다.

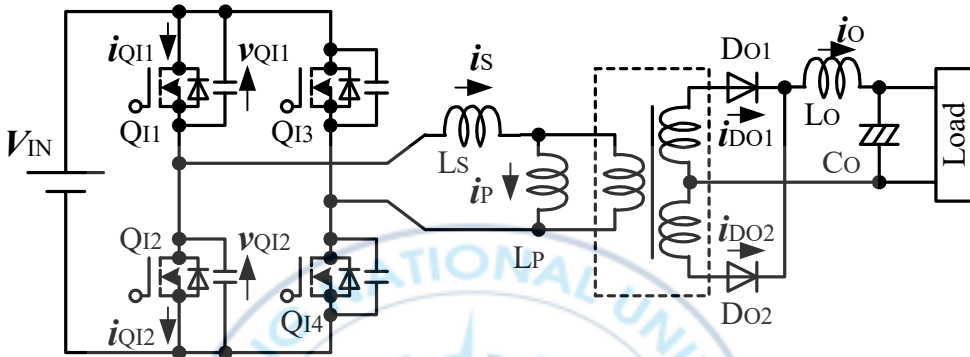


그림 5.1 기존의 부분 공진형 ZVS PWM DC-DC 컨버터

Fig. 5.1 Conventional partial resonant type ZVS PWM DC-DC converter

그림 5.2는 기존 회로 방식의 각 스위치의 온-오프 전압 펄스 신호 순서와 동작 모드를 나타낸 것이다. 그림 5.2에서 삼각파 캐리어와 기준 신호  $\pm D_{REF}$ 을 순시 비교하고, 이것에 데드 타임  $T_d$ 를 부가한 온-오프 신호를 각 파워 MOSFET의 드라이버 회로에 공급한다. 기준  $D_{REF}$ 가 0일 때 그림 5.1의 고주파 절연형 DC-DC 컨버터는 최대 출력을 얻는 구조로 되어 있다.

그림 5.3은 동작 모드 천이와 각 모드의 등가 회로를 나타낸 것이며, 모드 해석은 다음과 같다.

(1) Mode 1 : 전력전달모드( $t \leq t_1$ )

Mode 1은 직류전원  $V_{IN}$ 을 스위치 Q11과 Q14를 통하여 부하측으로 전력을 공급되는 모드이다. 이때, 인덕턴스  $L_S$ 와 여자 인덕턴스  $L_P$ 에 전류가 흐르며, 에너지가 축적된다.

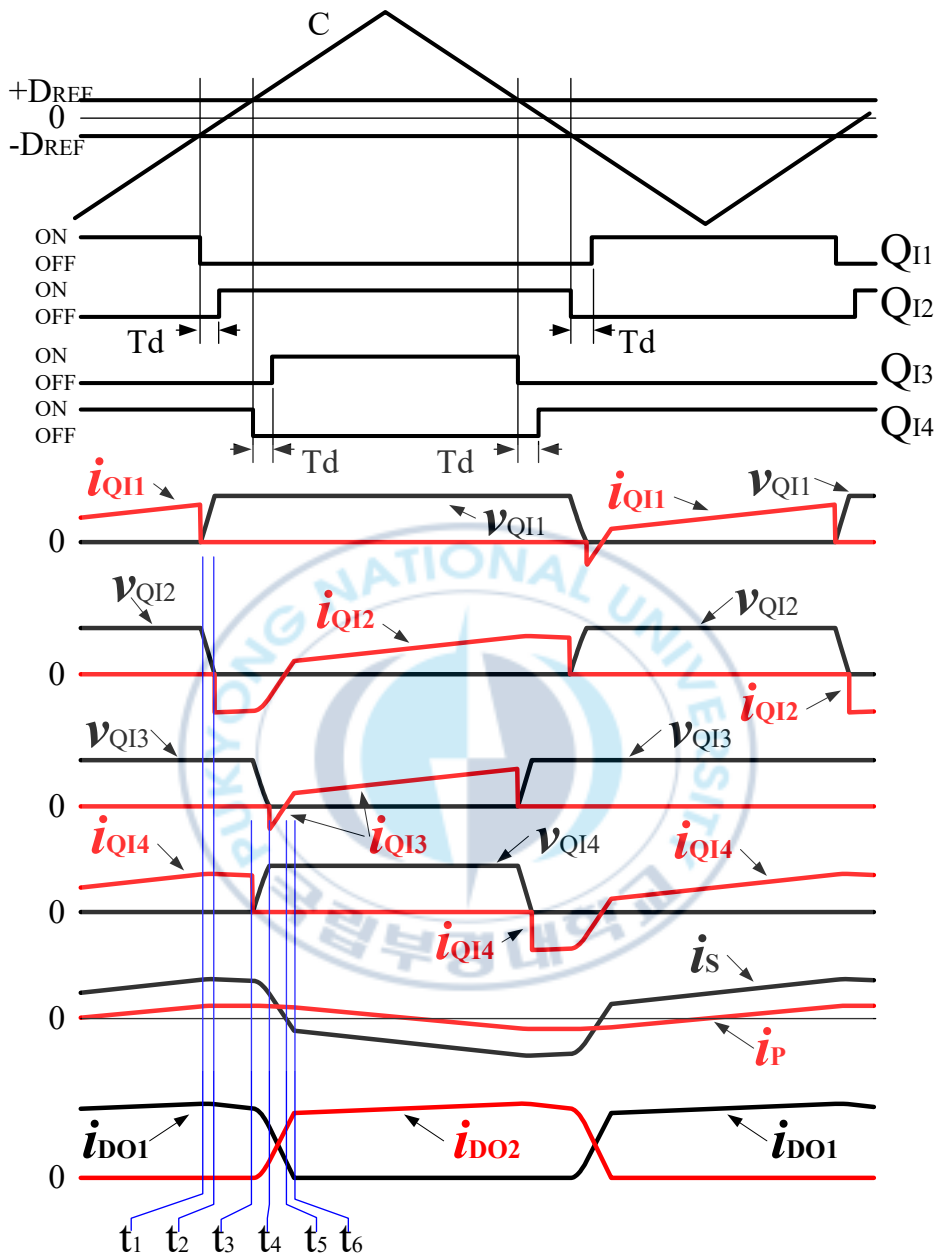


그림 5.2 기존의 소프트 스위칭 PWM 고주파 절연형 PWM DC-DC컨버터 회로의 동작 파형

Fig. 5.2 Operating waveform of conventional soft switching PWM high frequency transformer DC-DC converter circuit

**(2) Mode 2 : 스위치 QI1의 영전압 스위칭 모드( $t_1 < t \leq t_2$ )**

Mode 2는 스위치 QI1에 전류가 남아 있는 상태로 턴-오프하는 모드이다. 이때,  $L_S$ 의 에너지가 스위치 QI1에 병렬로 접속된 커패시터에 충전되며, 스위치 QI1의 단자 전압은 무손실 스너버 커패시터와 턴-오프 전류로 정해지는 경사로써 0로부터 서서히 상승하고, 동시에 스위치 QI2의 단자 전압이 감소한다.

**(3) Mode 3 : 환류 모드( $t_2 < t \leq t_3$ )**

Mode 3은 스위치 QI2의 단자 전압이 0가 되는 모드이다. 이때,  $L_P$ 의 전류는 스위치 QI4와 QI2로 환류(還流)한다. Mode 3에서 스위치 QI2는 영전압 턴-온 한다.

**(4) Mode 4 : 스위치 QI4의 영전압 스위칭 모드( $t_3 < t \leq t_4$ )**

Mode 4는 스위치 QI4를 턴-오프하는 모드이다. 이때,  $L_S$ 의 에너지가 스위치 QI4에 병렬로 접속된 무손실 스너버 커패시터를 충전한다. 그리고 스위치 QI4의 단자 전압은 0로부터 서서히 상승하고, 동시에 스위치 QI3의 단자 전압이 감소한다.

**(5) Mode 5 : 스위치 QI3의 영전압 턴-온 모드( $t_4 < t \leq t_5$ )**

Mode 5는 스위치 QI3의 단자 전압이 0가 되는 모드이다. 이때,  $L_S$ 의 전류는 스위치 QI3에 병렬로 접속된 다이오드에 전류(轉流)한다. 이 기간에 스위치 QI3은 영전압 턴-온 한다.

**(6) Mode 6 : 다이오드의 전류(轉流) 모드( $t_5 < t \leq t_6$ )**

Mode 6은 다이오드 DO1의 전류가 서서히 감소하고, 다이오드 DO2의 전류가 증가하는 모드이다.

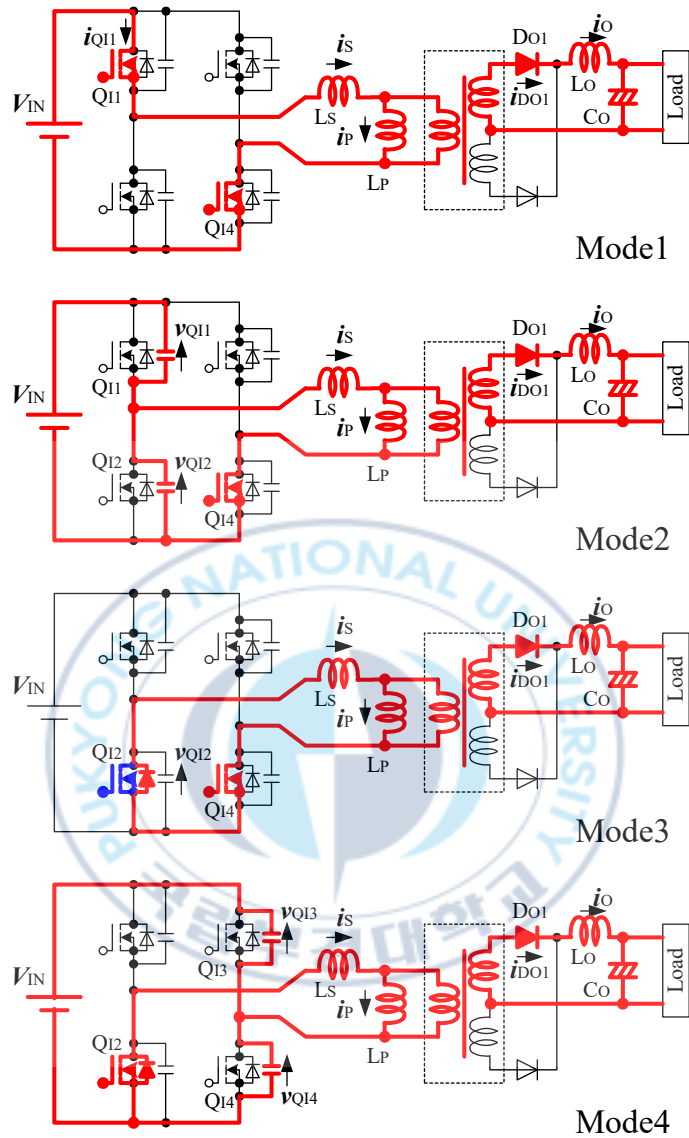


그림 5.3(a) 기존의 소프트 스위칭 DC-DC 컨버터 회로의 동작 모드 천이와 등가회로

Fig. 5.3(a) Operating mode transitions and equivalent circuits of conventional soft switching PWM DC-DC converter

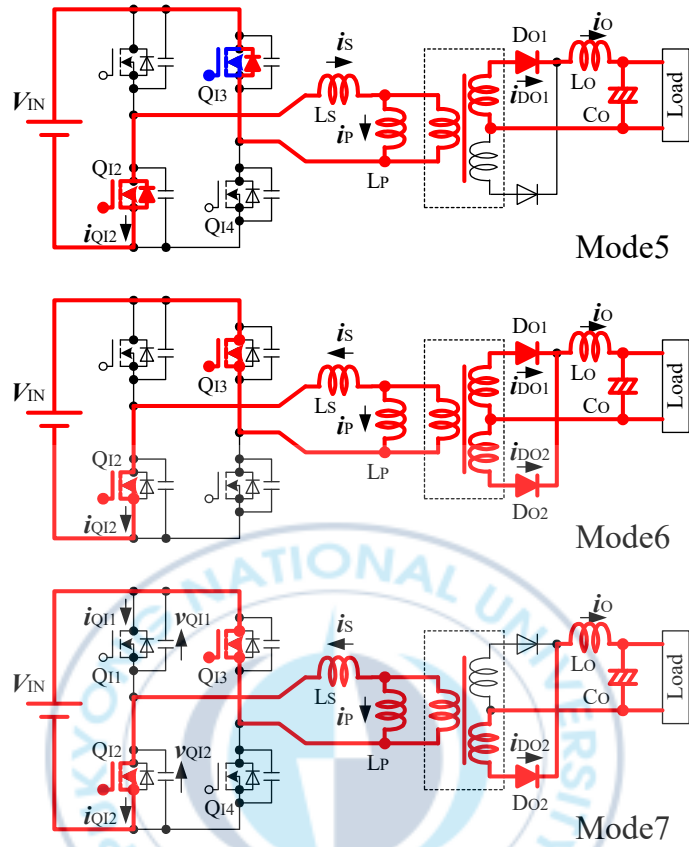


그림 5.3(b) 기존의 소프트 스위칭 DC-DC 컨버터 회로의 동작 모드 천이와 등가 회로

Fig. 5.3(b) Operating mode transitions and equivalent circuits of conventional soft switching DC-DC converter

(7) Mode 7 : 전력전달 모드( $t_6 < t \leq t_7$ )

Mode 7은 스위치 Q12와 Q13을 통하여 부하측으로 전력을 공급하는 모드이다. 이때,  $L_p$ 에 여자 전류가 축적된다.

스위치 Q11과 Q14가 턴-오프될 때에는 파워 반도체 스위칭 디바이스에 인가된  $dv/dt$ 는 각자의 턴-오프 때의  $i_{Q1}$ ,  $i_{Q4}$ 의 값에 의해서 정해진다. 이 전류는

$i_{L_p}$ 와  $i_0$ 의 합이며, 특별히 경부하에서는  $i_0$ 가 불연속이 되기 때문에  $i_{Q1}$ ,  $i_{Q4}$ 가 작아진다. 따라서, 턴-오프일 때의 파워 반도체 스위칭 디바이스에 관련된  $dv/dt$ 는 작아진다. 이 때문에 Mode 2와 Mode 4에서 파워 반도체 스위칭 디바이스의 단자 전압은 상승하며, 끊어지지 않는다. 하지만 Mode 3과 Mode 5에서는 파워 반도체 스위칭 디바이스의 턴-온시 하드 스위칭이 되므로 서지 전류와 스위칭 손실 및 노이즈가 발생한다. 그러므로  $L_p$ 의 인덕턴스 값을 작게 설계하여  $i_{L_p}$ 에 큰 전류를 흐르게 함으로써 턴-오프 전류의 부족을 막아주는 설계 방식을 사용하였다. 그러나, 이  $i_{L_p}$ 는 부하측에 전달되지 않는 무효 순환 전류성분이고, 이 전류에 의하여 경부하뿐만 아니라 중부하영역에 있어서도 회로 손실이 증가되는 문제점이 있다. 이러한 문제점을 해결하기 위해서 본 논문에서는 무정전 전원장치에 적용되는 새로운 고주파 절연형 소프트 스위칭 PWM DC-DC 컨버터를 제안하였다.

## 5.2 제안한 소프트 스위칭 PWM DC-DC 컨버터의 회로구성 및 원리

그림 5.4는 제안한 고주파 절연형 소프트 스위칭 PWM DC-DC 컨버터의 주 회로 구성을 나타낸 것이다. 제안한 회로는 기존의 고주파 절연형 소프트 스위칭 PWM DC-DC 컨버터 회로의 고주파 절연 변압기 2차측에 파워 MOSFET  $Q_{01}$ ,  $Q_{02}$ 을 이용하여 동기 정류시켜으며, 이러한 2차측의 파워 MOSFET를 1차측의 파워 MOSFET의 소프트 스위칭 동작을 실현하기 위해 새로운 온-오프 제어방식을 사용하였다. 또한, 고주파 변압기에 병렬로 접속된 등가 여자 인덕턴스  $L_p$ 를 크게 설계함으로써 무효전류를 적게 하고, 동시에 출력 필터 인덕터  $L_0$ 의 값을 그림 5.1과 비교하여 5분의 1 정도로 줄였다. 기존의 동기 정류 방식은 다이오드  $DO1$ ,  $DO2$ 에 전류가 흐르고 있는 기간에  $DO1$ ,  $DO2$ 에 대응한 파워 MOSFET를 도통시키는 방식인데 반해 제안한 동기 정류 방식은 파워 MOSFET와 이것에 병렬로 접속된 다이오드의 양쪽에 전류를 흐

르게 함으로써 기존의 고속 다이오드 정류 방식으로는 얻을 수 없는 낮은 전압 강하를 얻을 수 있으며, 정류기부의 변환 손실을 저감시킬 수 있다. 또한, 제안한 회로는 2차측의 동기 정류용 파워 MOSFET를 50[%]의 듀티율(d)로 능동적으로 온-오프 시키는 것으로 1차측의 파워 MOSFET의 소프트 스위칭을 도와주으로써 무부하를 포함한 넓은 부하 변화 범위에서 영전압 소프트 스위칭 동작을 실현할 수 있다.

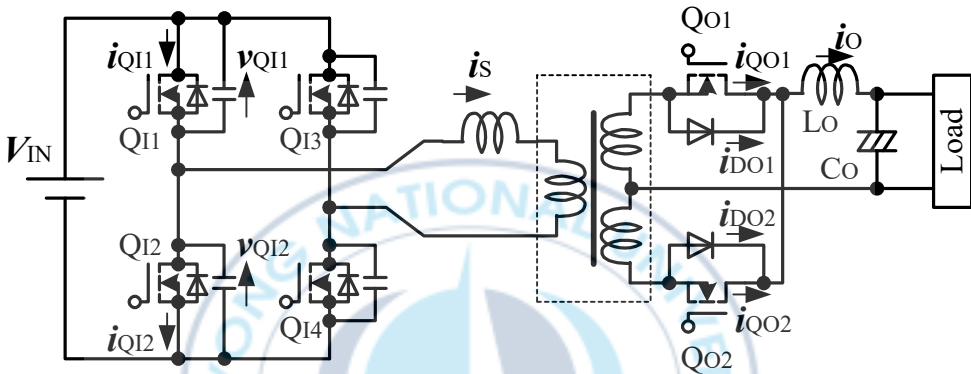
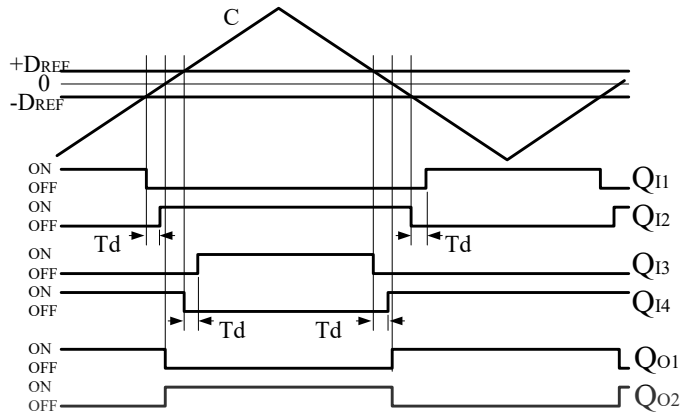


그림 5.4 제안한 고주파 절연형 소프트 스위칭 PWM DC-DC 컨버터

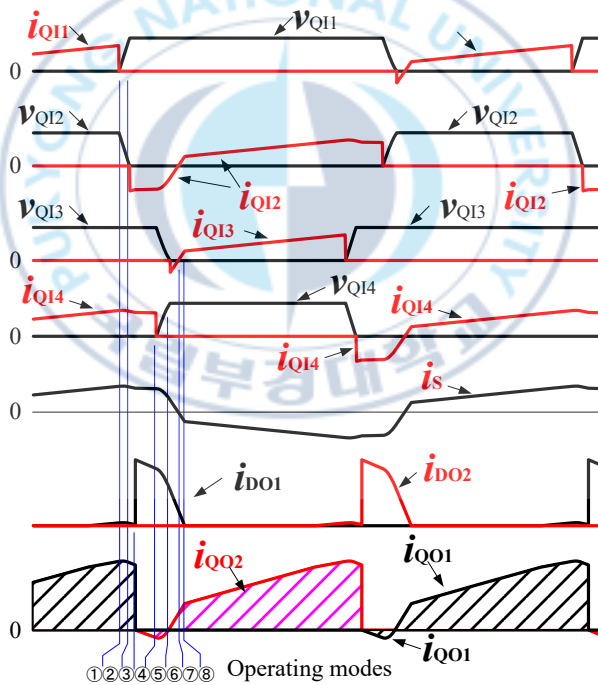
Fig. 5.4 Proposed high frequency transformer soft switching PWM DC-DC converter

그림 5.5는 제안한 회로의 제어 방식에 있어서 온-오프 신호의 생성 및 동작 파형을 나타낸 것이다. 그림 5.5(a)에서 주 스위치 Q1에서 Q4의 온-오프 신호는 그림 5.2와 동일하지만 고주파 절연 변압기 2차측의 파워 MOSFET Q01, Q02에 듀티율 50[%]의 새로운 온-오프 신호를 공급하고 있다. 그림 5.5(b)에서 출력 전류 파형이 해칭된 부분은 파워 MOSFET(Q01 또는 Q02)와 이것에 병렬로 접속된 다이오드의 양쪽에 전류가 흐르고 있는 기간을 나타낸 것이다. 그림 5.5에서 알 수 있듯이 고주파 절연 변압기 2차측 전류가 고속 다이오드와 파워 MOSFET에 병렬로 흐르는 것 외에는 그림 5.2와 거의 동일한 파형을 얻을 수 있다. 그림 5.6은 무부하에 있어서 제안한 DC-DC 컨버터 회

로의 일정 동작 파형을 나타낸 것이다.



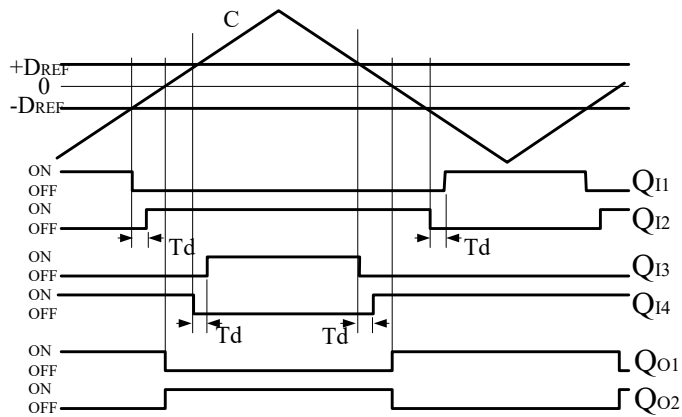
(a) Gate pulse signal processing waveforms



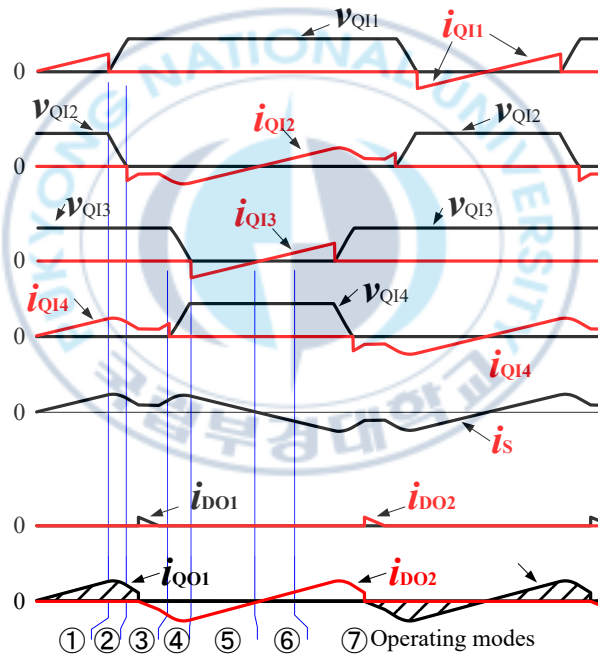
(b) Operating waveforms

그림 5.5 제안한 DC-DC 컨버터의 동작 전압과 전류 파형

Fig. 5.5 Operating voltage and current waveforms of the proposed DC-DC converter



(a) Gate pulse signal processing waveforms



(b) Operating waveforms

그림 5.6 제안한 DC-DC 컨버터의 동작 전압과 전류 파형(경부하시)

Fig. 5.6 Operating voltage and current waveforms of the proposed DC-DC converter(in case of light-load)

그림 5.7은 제안 회로의 무부하에 있어서 동작 모드 천이와 등가 회로를 나타낸 것이며, 동작원리를 설명하면 다음과 같다.

#### (1) Mode 1 : 전력전달모드

Mode 1은 직류 전원전압( $V_{DC}$ )을 스위치 Q1과 Q4를 통하여 부하측으로 전력을 공급하는 모드이다. 이때,  $L_0$ 의 전류는 증가하고,  $L_S$ 에 전류가 축적된다.

#### (2) Mode 2 : 스위치 Q1의 영전압 스위칭 모드

Mode 2는 스위치 Q1을 턴-오프 하는 모드이다. 이때,  $L_S$ 의 에너지가 스위치 Q1에 병렬로 접속된 커패시터를 충전하며, 스위치 Q1의 단자 전압은 0로부터 서서히 상승하며, 동시에 스위치 Q2의 단자 전압이 감소한다.

#### (3) Mode 3 : 환류 모드

Mode 3은 스위치 Q2의 단자 전압이 0이 되는 모드이다. 이때,  $L_S$ 의 전류는 스위치 Q4와 Q2로 환류(還流)한다. 이 기간에 스위치 Q2는 영전압 턴-온한다. 스위치 Q1과 Q4가 도통하고,  $L_S$ 을 포함한 고주파 변압기의 입력 단자 전압이 0가 되기 때문에  $L_0$ 의 전류가 감소한다.

#### (4) Mode 4 : 스위치 Q<sub>01</sub>의 턴-오프 & 스위치 Q<sub>02</sub>의 턴-온하는 모드

Mode 4는 스위치 Q<sub>01</sub>가 영전압 턴-오프하고, 스위치 Q<sub>02</sub>는 영전류 턴-온되는 모드이다. 이때,  $L_0$ 의 전류와  $i_{D_{01}}$ 가 감소하며, 스위치 Q<sub>02</sub>에 전류가 흐르게 된다. 그리고  $L_S$ 의 단자 전압이 0이 되며, 스위치 Q4의 전류는 상승한다.

#### (5) Mode 5 : 다이오드 D01의 역회복 모드

Mode 5는  $i_{D_{01}}$ 가 0가 되어 다이오드 D01이 역회복 되는 모드이다. 이때,  $L_0$

의 전류는 감소하고,  $i_{Q_{02}}$ 는 부(-)로 증가한다. 그리고  $L_S$ 의 전류, 즉 스위치 QI4의 전류는 상승한다.

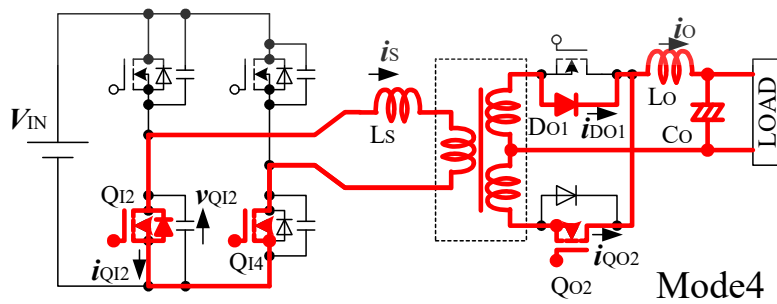
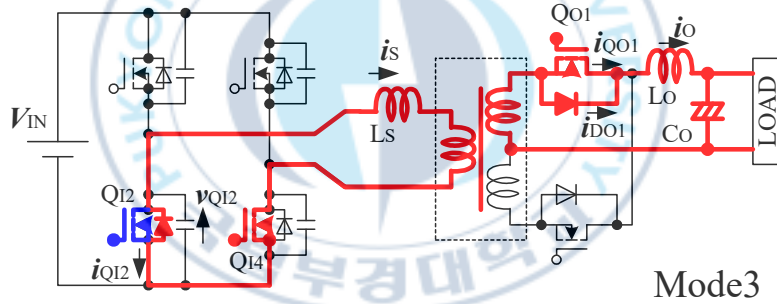
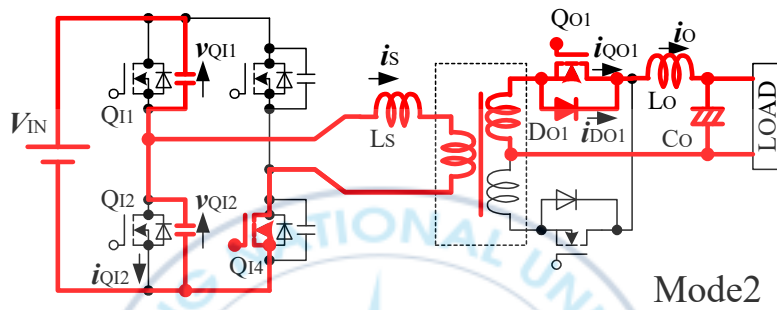
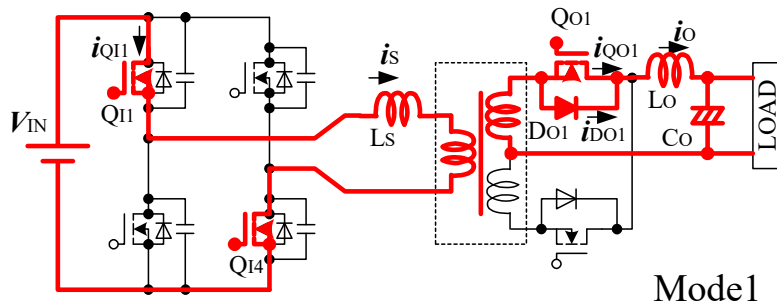
#### (6) Mode 6 : 스위치 QI4의 영전압 스위칭 모드

Mode 6은 스위치 QI4를 턴-오프 하는 모드이다. 이때,  $L_S$ 의 에너지가 스위치 QI4에 병렬로 접속된 커패시터를 충전하고, 스위치 QI4의 단자 전압은 0로부터 서서히 상승한다. 그리고 동시에 스위치 QI3의 단자 전압이 감소한다.

#### (7) Mode 7 : 스위치 QI3의 영전압 턴-온 모드

Mode 7은 스위치 QI3의 단자 전압이 제로가 되는 모드이다. 이때,  $L_S$ 의 전류는 스위치 QI3에 병렬로 접속된 다이오드에 흐른다. 이 기간에 스위치 QI3은 영전압 턴-온 한다. 그리고  $i_{Q_{02}}$ 의 극성이 반전되고, 스위치  $Q_{02}$ 와 다이오드 D02에 병렬로 전류가 흐른다.

앞에서 서술한 것처럼 제안한 고주파 절연형 영전압 소프트 스위칭 PWM DC-DC 컨버터 회로는 온-오프 기능부 동기 정류용 능동 스위치  $Q_{01}$ 과 스위치  $Q_{02}$ 의 스위칭 작용에 의하고, 한계 설계된 출력 필터 인덕터  $L_0$ 에 전류 리플이 생기며, 이 전류에 의해서 스위치 전류  $i_{Q_1} \sim i_{Q_4}$ 는 상승한다. 따라서, 기존의 소프트 스위칭 회로에서 전류의 상승에 필요했었던  $L_p$ 을 생략한 고주파 변압기 설계라고 할 수 있기 때문에, 고주파 변압기, 파워 반도체 스위칭 디바이스의 전류 증대도 대폭적으로 저감할 수 있다.



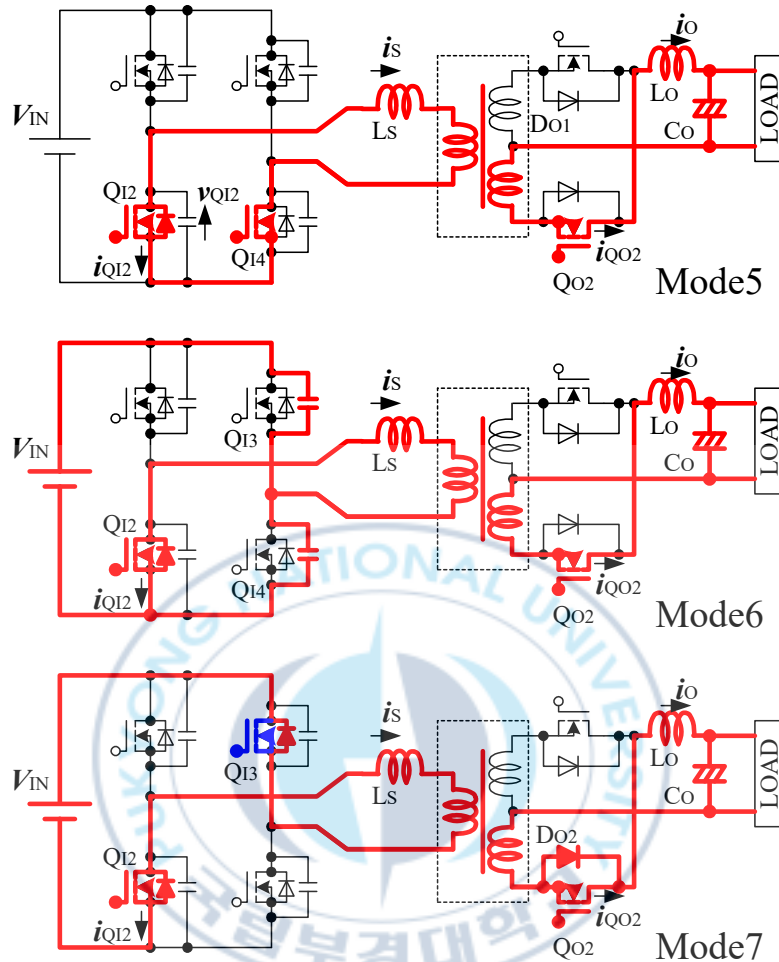


그림 5.7 제안한 PWM DC-DC 컨버터의 동작천이와 등가회로(무부하시)

Fig. 5.7 Mode transitions and equivalent circuits of the proposed PWM DC-DC converter(in case of no load)

### 5.3 실험결과 및 고찰

그림 5.8은 본 논문에서 제안한 DC-DC 컨버터 회로와 제어계를 포함한 실험장치를 나타낸 것이며, 표 3은 그에 따른 회로 정수를 나타낸 것이다. 그림 5.8에서 스위칭 디바이스의 온-오프 신호를 생성하기 위해서 먼저, 출력 전압

값  $v_0$ 을 검출하여 기준 입력 신호  $V_{REF}$ 의 차이를 비례 적분한 것으로 펄스 폭 변조기의 입력 기준  $D_{REF}$ 를 생성한다. 그리고 펄스 폭 변조기의 입력 기준  $D_{REF}$ 와 삼각파 캐리어 신호  $C$ 을 비교하여 각 파워 반도체 스위칭 디바이스의 온-오프 신호를 생성하며, DC-DC 컨버터 회로의 제어 시스템은 원칩 마이크로 컴퓨터로 구성하였다.

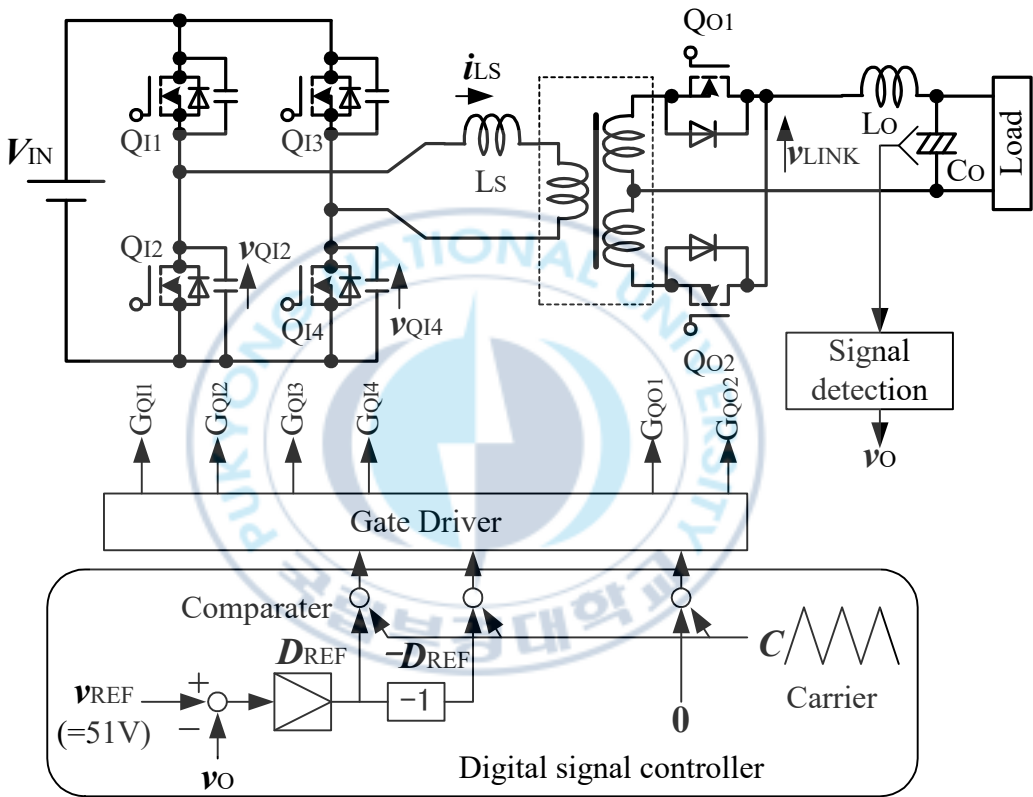


그림 5.8 제안한 DC-DC 컨버터의 실험장치

Fig. 5.8 Experimental devices of proposed DC-DC converter

그림 5.9와 그림 5.10은 50[A]부하시와 무부하에 있어서 실험 파형을 나타낸 것이다. 두 그림에서 알 수 있듯이 스위치 단자 전압  $v_{Q_2}$ 의  $dv/dt$ 가 억제되며, 전압 소프트 스위칭이 달성된다.

표 3 실험에 사용된 회로 정수

Table. 3 Circuit parameters used in experimental

Item	Symbol	Value
Input DC voltage	$V_{IN}$	350V <sub>DC</sub>
Output DC voltage	$V_O$	51V
Switching frequency	$f_s$	32kHz
Primary-side MOSFET	QI1 ~ QI4	2SK1522×3 Parallel
Secondary-side MOSFET	QO1, QO2	2SK3158×6 Parallel
Lossless snubber condenser	CI1 ~ CI4	4.7nF×2Parallel
Resonant reactor	$L_S$	20μH
Smoothing reactor	$L_0$	6μH
Smoothing condenser	$C_0$	1000μF×6 Parallel
High-frequency transformer core		PQ50/50 Ferrite core PC44
Diode		MOSFET body-diode

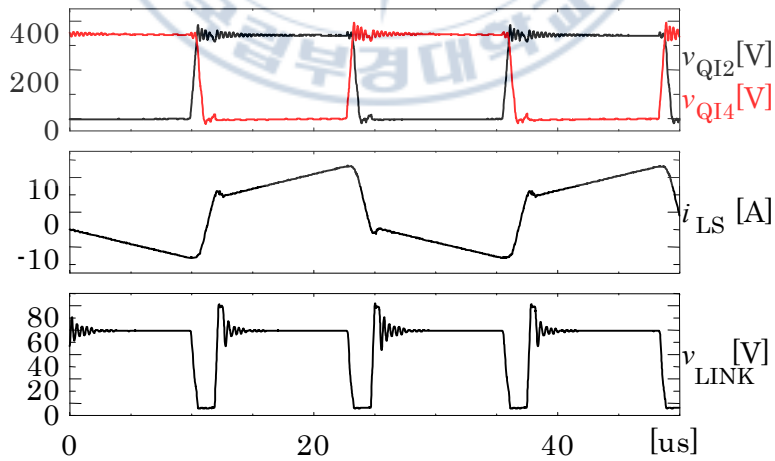


그림 5.9 실험결과 파형(50[A]부하)

Fig. 5.9 Experimental result waveforms(50[A] load)

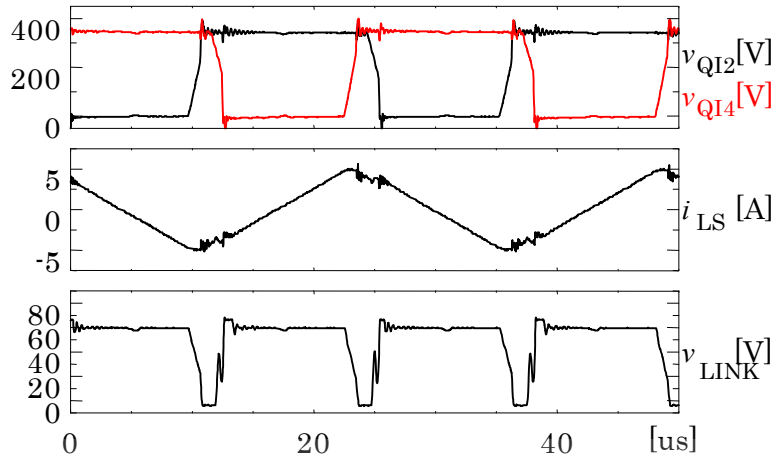


그림 5.10 실험결과 파형(무부하)

Fig. 5.10 Experimental result waveforms(no-load)

그림 5.11은 부하 전류에 대한 실측 변환 효율과 변환 손실의 부하 특성을 나타낸 것이다. 그림 5.11에서 알 수 있듯이 제안한 전력변환의 전 손실은 출력 전력에 대하여 증가되며, DC-DC컨버터의 최대효율은 97.5[%]를 달성하고 있다.

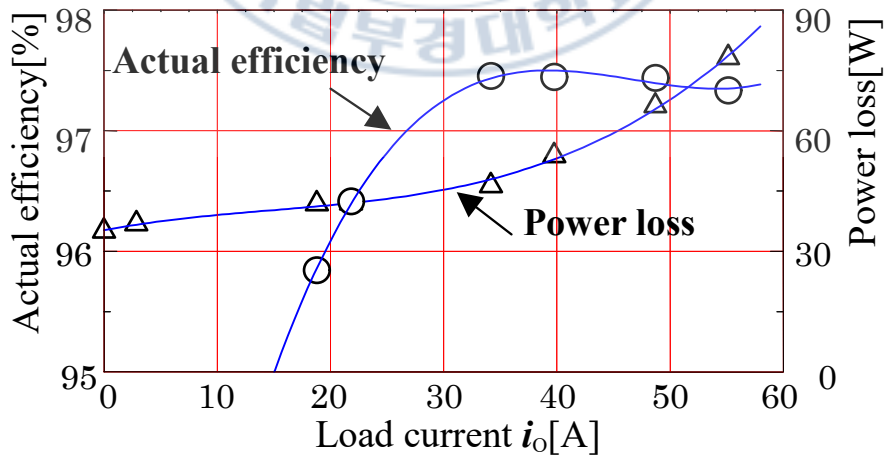


그림 5.11 부하 전류에 따른 효율과 손실

Fig. 5.11 Efficiency and power loss characteristics with load current

결과적으로 제안한 회로는 새로운 직류 무정전전원장치으로서 기존의 동기 정류 방식을 이용한 고주파 절연형 소프트 스위칭 PWM DC-DC 컨버터에 고주파 절연 변압기의 2차측에 동기 정류용 파워 액티브 스위치를 부가한 회로이다. 이 부가된 스위치의 온-오프 작용에 의해서 주 스위치의 턴-오프 전류가 상승하며, 무손실 커패시터의 충·방전 동작을 완전하게 시킬 수 있다. 그리고 제안한 소프트 스위칭 PWM DC-DC 컨버터 회로의 동작 원리와 특징을 기존의 방식 소프트 스위칭 PWM DC-DC 컨버터와 비교한 결과 제안한 소프트 스위칭 PWM DC-DC 컨버터 회로는 무부하로부터 정격 부하에 걸치는 넓은 부하 범위에서 영전압 소프트 스위칭(ZVS)을 실현할 수 있다. 또, 기존의 연속 공진전류 전류(轉流)방식의 영전류 소프트 스위칭 PFM 제어 DC-DC 컨버터 방식에 비해 파워 반도체 스위칭 디바이스나 고주파 변압기 코일의 피크 전류가 적기 때문에 전체적인 도통 손실의 저감 및 온-오프 기능부 동기 정류 효과나 필터 인덕터의 인덕턴스의 저감 효과가 더해진다. 그리고 97.5[%]의 극히 높은 전력 변환 효율을 얻을 수 있다. 이러한 결과에 의해서 제안한 소프트 스위칭 PWM DC-DC 컨버터 회로는 통신 정보 에너지 플랜트뿐만 아니라, 신 에너지 에너지 이용의 전력 인터페이스로서의 분산 전원, 이 밖에 자동차용 42[V] 전원화 시스템이나 항공 우주 시스템의 전력 인터페이스 전원 등으로서 유용한 적용할 수 있는 것으로 사료된다.

## 제 6 장 제안한 고주파 절연형 고역률 3상 입력 1단 변환 PWM 정류기

최근 3상 전원을 이용한 AC-DC 전력변환기는 수 kW 이상의 통신용 전원으로 사용되고 있으며, 3상 입력 전류의 고조파 규제에 만족하는 고주파 절연형 고역률 AC-DC 컨버터에 관한 연구가 활발히 이루어지고 있다. 그 중에서 DC 48[V]출력을 필요로 하는 통신용 전원은 고역률이면서 정현 입력전류의 파형을 가지는 액티브 PWM 정류기를 일반적으로 사용한다. 하지만, 이 액티브 PWM 정류기는 DC 48[V]를 얻기 위해서 DC-DC 컨버터 회로를 필요로 하기 때문에 회로 시스템이 복잡하며, 회로의 부품 수가 증가되어 코스트가 상승하는 단점이 있다. 이를 개선하기 위해서 회로 구성이 간단하면서 절연 기능을 갖는 플라이백형 정류기가 이용되어지고 있다. 그러나, 플라이백형 정류기는 입력 전압의 변화에 따라 스위치의 전압이 상승하는 현상이 발생되며, 스위치의 턴-오프시 전류가 크기 때문에 대용량화나 고효율화에 문제가 되어지고 있다.

이러한 문제점을 해결하기 위해서 본 논문에서는 새로운 포워드형 3상 PWM 정류기를 제안하여 DC 48[V] 통신용 전원시스템을 구성하고자 한다. 제안한 포워드형 3상 PWM 정류기를 이용한 DC 48[V] 통신용 전원시스템은 각 선간에 스위치와 인덕터 그리고 콘덴서가 조합된 전력변환장치로 구성되며, 전력변환장치내의 각 스위치의 턴-온시 제어 주기내의 도통시간을 조정하여 역률 1의 정현파 전류를 얻고자 한다. 그리고 포워드 형태로 구성함으로써 스위치의 온-오프시 발생하는 피크 전류를 작게 하여 변환 효율 92.1[%]을 얻고자 한다. 또한 고조파 입력전류 규제값(IEC61000-3-2 Class-A)을 만족하는 입력 전류를 얻고자 하며, 3상 전원의 왜곡이 중첩되는 상태에서도 출력 전압의 맥동성분을 저감시키고자 한다. 이러한 모든 결과는 시뮬레이션과 실험을 통하여 확인하고자 한다.

## 6.1 회로구성 및 특성

그림 6.1은 앞서 제안한 고주파 절연형 3상 교류 입력 통신용 직류 전원의 구성을 나타낸 것이다. 이 회로는 3상 상용 전원계 VAC로부터 중합 역률 1로 전류를 입력하여 중간 전압을 출력하는 3상 PWM 정류기와 그 중간 전압을 절연하여 DC 48[V]로 변환하는 DC-DC 컨버터, 10개의 스위치 소자, 게이트 펄스 발생회로, 평활용 직류 콘덴서, 전압 검출기로 구성된다

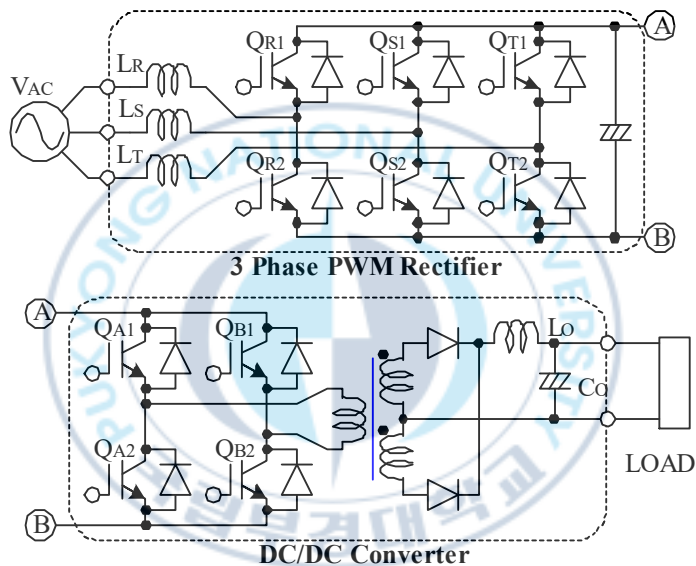


그림 6.1 종래의 3상 입력 통신용 전원의 회로 구성

Fig. 6.1 Circuit configuration of conventional three phase input communication power supply

그림 6.2는 제안한 고주파 절연형 3상 PWM 정류기의 기본 구성을 나타낸 것이다. 고주파 절연 변압기의 2차측은 그림 6.1과 동일한 구성이며, 3상 교류 전원측은 각 선간에 접속된 고주파 절연 변압기와 양방향 파워 반도체 스위칭 디바이스의 직렬 회로로 구성된다. 그리고 고주파 절연 변압기의 1차 권선은

모두 전자기 결합되어 있으며, 각 권선의 단자 전압은 동일하다. 또한, 양방향 파워 반도체 스위칭 디바이스의 온-오프 상태에 의해서 고주파 절연 변압기의 단자 전압과 고주파 절연 변압기에 흐르는 전류를 제어하고, 각 상의 전류  $i_R$ ,  $i_S$ ,  $i_T$ 는 교류 전압에 대하여 역률 1이 되도록 제어한다. 제안 회로는 종래 회로보다 스위치의 개수가 적으며, AC-DC와 DC-AC의 전력변환을 위한 평활 컨덴서와 전압검출기가 필요로 하지 않으므로 시스템 구성이 간단하다.

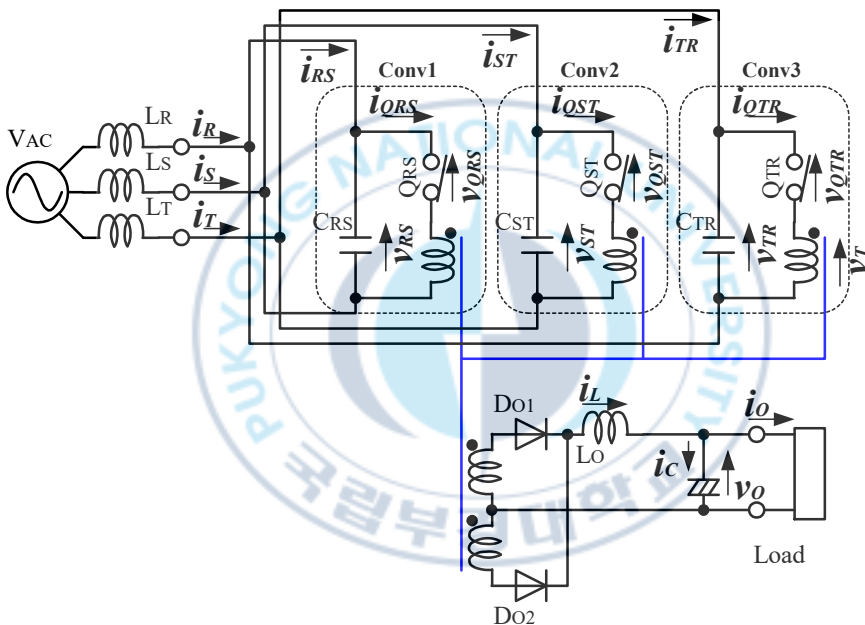


그림 6.2 제안한 3상 입력 직류용 전원 회로 구성

Fig. 6.2 Proposed three phase input DC power circuit configuration

그림 6.2에서, 각 위상 컨버터의 권선은 공통 코어에 연결되기 때문에, 3개의 고주파 절연 변압기 1차측 권선 단자 전압은 동일하다. 이 고주파 절연 변압기의 단자 전압  $v_T$ 는 스위치  $Q_{RS}$ ,  $Q_{ST}$ ,  $Q_{TR}$ 가 도통하고 있는 때 전압  $v_{RS}$ ,  $v_{ST}$ ,  $v_{TR}$ 이며,  $i_L$ 는 스위치  $Q_{RS}$ ,  $Q_{ST}$ ,  $Q_{TR}$ 가 오프된 상태에서 2개의 고주파 절연 변

압기의 2차 코일에 흐르는 전류이다. 그리고, 다이오드  $D_{01}$ 과  $D_{02}$ 가 도통되면 고주파 절연 변압기의 단자 전압  $v_T$ 는 제로가 된다.

제안한 3상 전력변환기를 Conv1~Conv3으로 독립한 전력변환기로 하였으며, 직류 평활리액터  $L_0$ 의 전류  $i_L$ 의 전류 리플와 고주파 절연 변압기의 여자 전류, 커패시터  $C_{RS}$ ,  $C_{ST}$ ,  $C_{TR}$  등에 흐르는 무효전류는 작으므로 아래의 식에서는 생략하였다.

스위치  $Q_{RS}$ 가 도통하고 있는 상태에서 스위치  $Q_{RS}$ 에 흐르는 전류  $i_{Q_{RS}}$ 는 식 (6.1)과 같이 된다.

$$i_{Q_{RS}} = \frac{N_1}{N_2} i_L \quad (6.1)$$

여기서,  $N_1$ ,  $N_2$ 는 고주파 절연 변압기의 1차, 2차의 권수이다.

$i_{Q_{RS}}$ 의 고주파 성분은  $C_{RS}$ 로 흐르고  $i_{RS}$ 에는  $i_{Q_{RS}}$ 의 고주파 성분을 제거한 저주파 성분이 흐르며, 시비율  $d_{RS}$ 을 가지는 스위치  $Q_{RS}$ 가 턴-온될 때 스위치에 흐르는 전류  $i_{RS}$ 는 식 (6.2)과 같이 된다.

$$i_{RS} = \frac{N_1}{N_2} \text{sign}(v_{RS}) \cdot d_{RS} \cdot i_L \quad (6.2)$$

식 (6.2)에서  $\text{sign}(v_{RS})$ 는  $v_{RS}$ 의 부호인  $+1(v_{RS} > 0)$  혹은  $-1(v_{RS} < 0)$ 의 어떠한 값을 가지며, 식 (6.2)에서 시비율  $d_{RS}$ 로 정리하여 표현하면 식 (6.3)과 같다.

$$d_{RS} = \frac{N_1}{N_2} \frac{|i_{RS}|}{i_L} \quad (6.3)$$

여기서,  $|i_{RS}|$ 는  $i_{RS}$ 의 절대값이며,  $i_L$ 의 리플은 충분히 작고 무시할 수 있다고 가정하면  $d_{RS}$ 는  $|i_{RS}|$ 와 비례 관계가 된다. 스위치  $Q_{ST}$ 와  $Q_{TR}$ 에 대해서도 마찬가지이다.

그림 6.2에서  $i_R$ ,  $i_S$ ,  $i_T$ 와  $i_{RS}$ ,  $i_{ST}$ ,  $i_{TR}$ 의 관계를 식으로 나타내면 식 (6.4)과 식 (6.5)이다.

$$\left. \begin{aligned} i_R &= i_{RS} - i_{TR} \\ i_S &= i_{ST} - i_{RS} \\ i_T &= i_{TR} - i_{ST} \end{aligned} \right\} \quad (6.4)$$

$$\left. \begin{aligned} i_{RS} &= K \cdot (v_{RS} + \Delta) \\ i_{ST} &= K \cdot (v_{ST} + \Delta) \\ i_{TR} &= K \cdot (v_{TR} + \Delta) \end{aligned} \right\} \quad (6.5)$$

식 (6.5)에서  $K$ 는 비례상수이며, PWM 정류기의 입·출력상태에 따라 조정하는 값이다.  $i_{RS}$ ,  $i_{ST}$ ,  $i_{TR}$ 는 공통의 보정량  $\Delta$ 를 나타낸 것이다. 제어 주기내의 고주파 절연 변압기의 평균 단자 전압  $v_{TA}$ 을 제로로 하기 위해서 보정량  $\Delta$ 를 이용하였으며, 식으로 나타내면 식 (6.6)과 같다.

$$v_{TA} = v_{RS} \cdot d_{RS} + v_{ST} \cdot d_{ST} + v_{TR} \cdot d_{TR} \quad (6.6)$$

식 (6.6)에서  $d_{RS}$ ,  $d_{ST}$ ,  $d_{TR}$ 는 식 (6.3)과 식 (6.5)에 의해서 구해지며, 이것을 식 (6.6)에 대입하면 식 (6.7)과 같이 된다.

$$v_{TA} = \frac{N_1}{N_2} \frac{K}{i_L} \{v_{RS} \cdot (|v_{RS} + \Delta|) + v_{ST} \cdot (|v_{ST} + \Delta|) + v_{TR} \cdot (|v_{TR} + \Delta|)\} \quad (6.7)$$

식 (6.7)을 0으로 놓고  $\Delta$ 에 대해 풀면 식 (6.8)이 된다.

$$\Delta = \text{peak}(v_{RS}, v_{ST}, v_{TR}) \left\{ 1 - \frac{v_{RS}^2 + v_{ST}^2 + v_{TR}^2}{2\text{peak}(v_{RS}, v_{ST}, v_{TR})^2} \right\} \quad (6.8)$$

단,  $\text{peak}(v_{RS}, v_{ST}, v_{TR})$ 는 괄호 안의 요소에서 절대값이 가장 큰 요소를 가리킨다.

식 (6.8), 식 (6.5), 식 (6.3)으로부터, 각 파워 반도체 스위칭 디바이스의 온 시비율  $d_{RS}$ ,  $d_{ST}$ ,  $d_{TR}$ 을 유도한다.

그림 6.3과 그림 6.4는  $v_{RS}$ ,  $v_{ST}$ ,  $v_{TR}$ 의 진폭을 1로 하고,  $K=0.577$ ,  $1/i_L \cdot N_1/N_2(n=0.6)$ 의 조건에서 일반적인 회로와 제안한 회로의 온의 시비율  $d_{RS}$ ,  $d_{ST}$ ,  $d_{TR}$ 과 고주파 절연 변압기의 평균 단자 전압  $v_{TA}$ 의 파형을 나타낸 것이다. 그림 6.3과 그림 6.4에서 각 상의 전류  $i_R$ ,  $i_S$ ,  $i_T$ 는 역률 1의 정현파 전류를 얻을 수 있으며, 그림 6.3에서는 제어 주기내의 고주파 절연 변압기의 평균 단자 전압( $v_{TA}$ )에 전원 주파수의 3배의 저주파신호가 중첩되어지는데 반하여 그림 6.4에서는 제어 주기내의 고주파 절연 변압기의 평균 단자 전압( $v_{TA}$ )이 제로가 되어 고주파 절연 변압기에 저주파의 전압이 중첩되지 않는 것을 확인할 수 있다. 즉, 그림 6.4와 같이 식 (6.8)의  $\Delta$ 에 의한 보정을 가함으로써 고주파 절연 변압기를 사용할 수 있다.

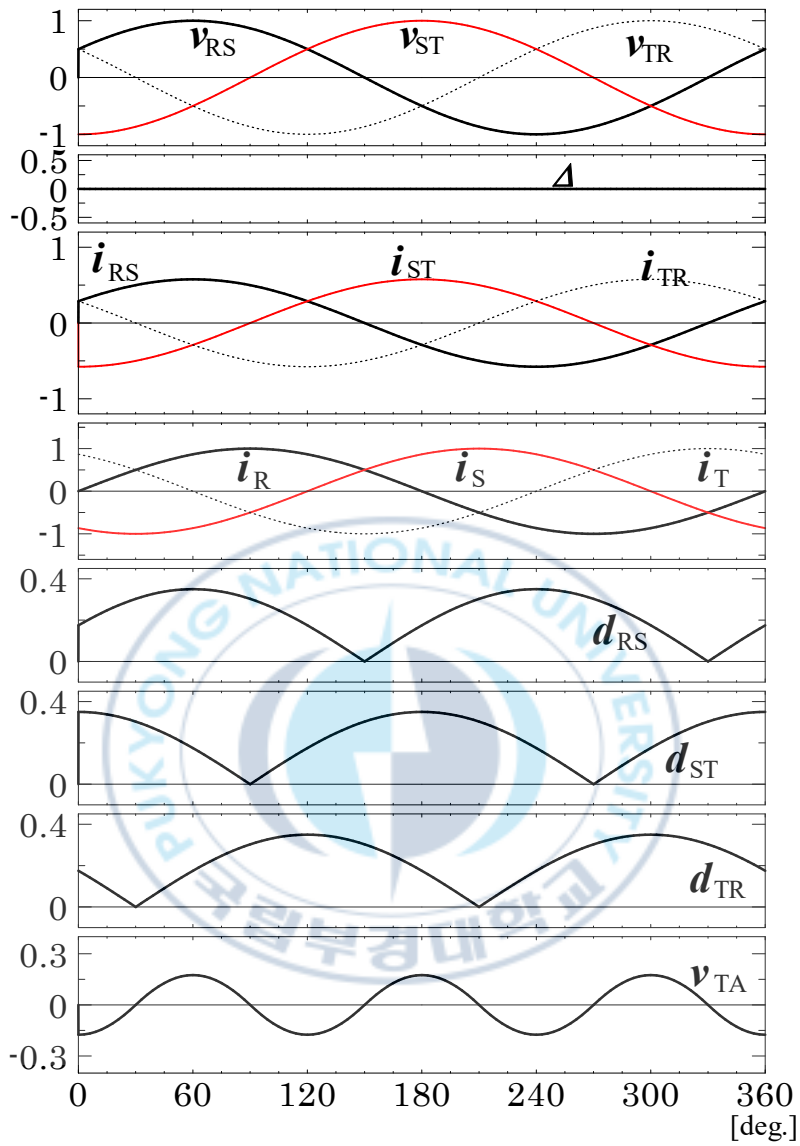


그림 6.3 교류 전압과 시비율의 관계( $\Delta=0$ )

Fig. 6.3 Relation between line voltage and on duty factor( $\Delta=0$ )

앞에서 구한 온시의 시비율  $d_{RS}$ ,  $d_{ST}$ ,  $d_{TR}$ 로부터 타이밍 신호  $a_{RS}$ ,  $a_{ST}$ ,  $a_{TR}$ 을 식으로 나타내면 식 (6.9)~식 (6.11)과 같이 된다. 식 (6.9)~식 (6.11)에서  $a_{RSH}$ ,

$a_{STH}$ ,  $a_{TRH}$ 는  $a_{RS}$ ,  $a_{ST}$ ,  $a_{TR}$ 의 상한값이며,  $a_{RSL}$ ,  $a_{STL}$ ,  $a_{TRL}$ 는  $a_{RS}$ ,  $a_{ST}$ ,  $a_{TR}$ 의 하한값을 나타낸 것이다.

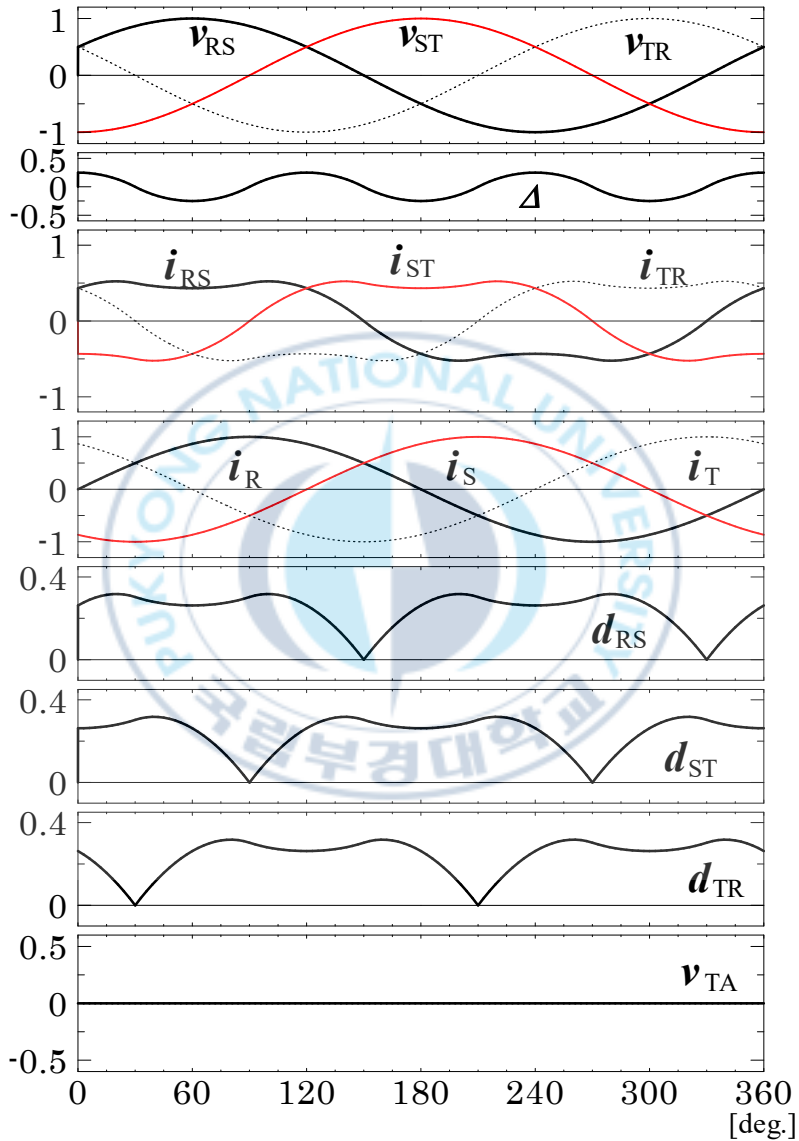


그림 6.4 교류 전압과 시 비율의 관계(식 6.8의  $\Delta$ 를 적용했을 때)

Fig. 6.4 Relation between line voltage and on duty factor

(When  $\Delta$  in Eq. 6.8 is applied)

(1)  $v_{RS}$ 와  $v_{ST}$ 가 동일 부호일 때(Mode=1)

$$\left. \begin{aligned}
 a_{RSL} &= d \\
 a_{RSH} &= a_{RSL} + d_{RS} \\
 a_{TRL} &= a_{RSH} + d \\
 a_{TRH} &= a_{TRL} + d_{TR} \\
 a_{STL} &= a_{TRH} + d \\
 a_{STH} &= a_{STL} + d_{ST}
 \end{aligned} \right\} \quad (6.9)$$

(2)  $v_{TR}$ 와  $v_{RS}$ 가 동일 부호일 때(Mode=2)

$$\left. \begin{aligned}
 a_{TRL} &= d \\
 a_{TRH} &= a_{TRL} + d_{TR} \\
 a_{STL} &= a_{TRH} + d \\
 a_{STH} &= a_{STL} + d_{ST} \\
 a_{RSL} &= a_{STH} + d \\
 a_{RSH} &= a_{RSL} + d_{RS}
 \end{aligned} \right\} \quad (6.10)$$

(3)  $v_{ST}$ 와  $v_{TR}$ 가 동일 부호일 때(Mode=3)

$$\left. \begin{aligned}
 a_{STL} &= d \\
 a_{STH} &= a_{STL} + d_{ST} \\
 a_{RSL} &= a_{STH} + d \\
 a_{RSH} &= a_{RSL} + d_{RS} \\
 a_{TRL} &= a_{RSH} + d \\
 a_{TRH} &= a_{TRL} + d_{TR}
 \end{aligned} \right\} \quad (6.11)$$

여기서,  $d$ 는 반송파 주파수내의 데드 타임시 비율이다.

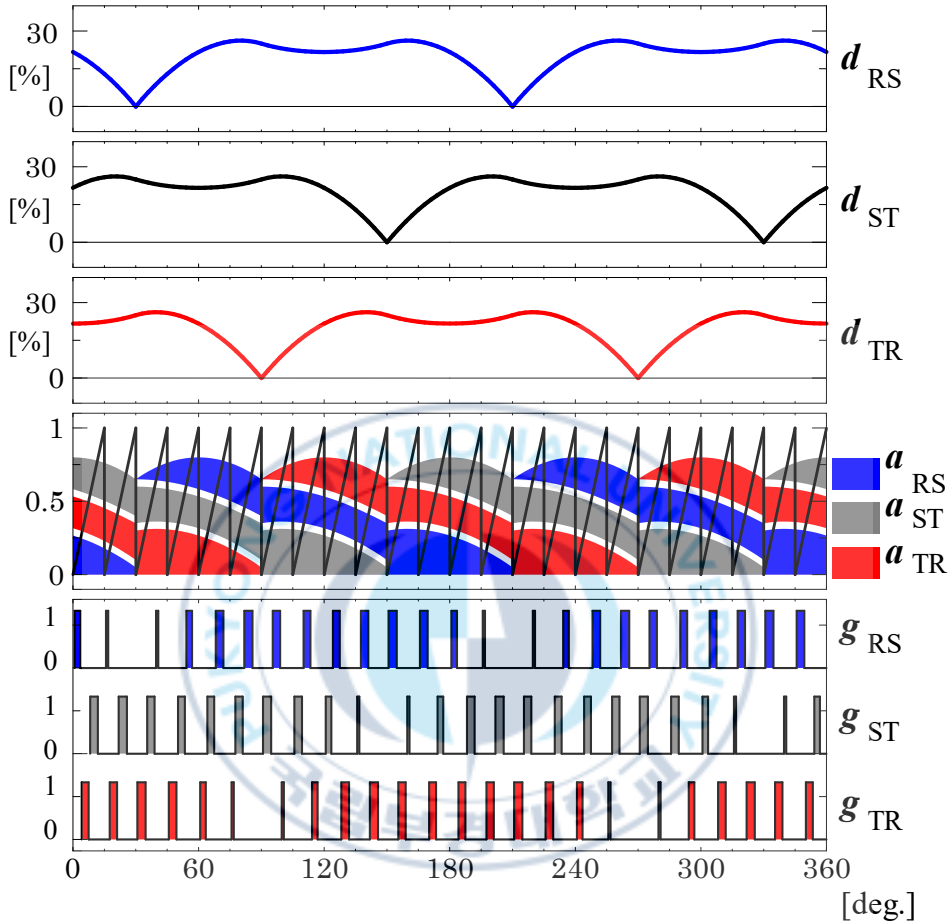


그림 6.5 온-오프 신호 생성 방법

Fig. 6.5 Signal generation process of on-off signal.

그림 6.5는 제안한 회로의 스위치  $Q_{RS}$ ,  $Q_{ST}$ ,  $Q_{TR}$ 의 온-오프 신호  $g_{RS}$ ,  $g_{ST}$ ,  $g_{TR}$ 를 나타낸 시뮬레이션 파형이다. 그림 6.5에서  $g_{RS}$ ,  $g_{ST}$ ,  $g_{TR}$ 는 식 (6.9)~식 (6.11)에 의해서 다음과 같은 조건에서 동작되어진다.

$$\textcircled{1} a_{RST} < c < a_{RSH} : g_{RS} = 1, g_{ST} = 0, g_{TR} = 0$$

$$\textcircled{2} a_{STL} < c < a_{STH} : g_{RS} = 0, g_{ST} = 1, g_{TR} = 0$$

$$\textcircled{3} a_{TRL} < c < a_{TRH} : g_{RS} = 0, g_{ST} = 0, g_{TR} = 1$$

$$\textcircled{4} \text{ 그외 경우} : g_{RS} = 0, g_{ST} = 0, g_{TR} = 0$$

단,  $g_{RS}$ 는 그림 6.2에서 스위치  $Q_{RS}$ 의 온-오프 신호이며, 1일 때 스위치  $Q_{RS}$ 를 온으로 하고, 그 이외로 오프로 한다.  $g_{ST}$ ,  $g_{TR}$ 도 스위치  $Q_{ST}$ ,  $Q_{TR}$ 에 대해 동일하게 동작되어지며, 그때의 파형은 그림 6.5와 같다.

그림 6.6은 제어 블록을 나타낸 것이다. 그림 6.6에서  $\textcircled{4}$  비교과 작성부는 mode 신호가 2( $v_{TR}$ 과  $v_{RS}$ 가 동일 부호)인 경우를 나타내고 있다.

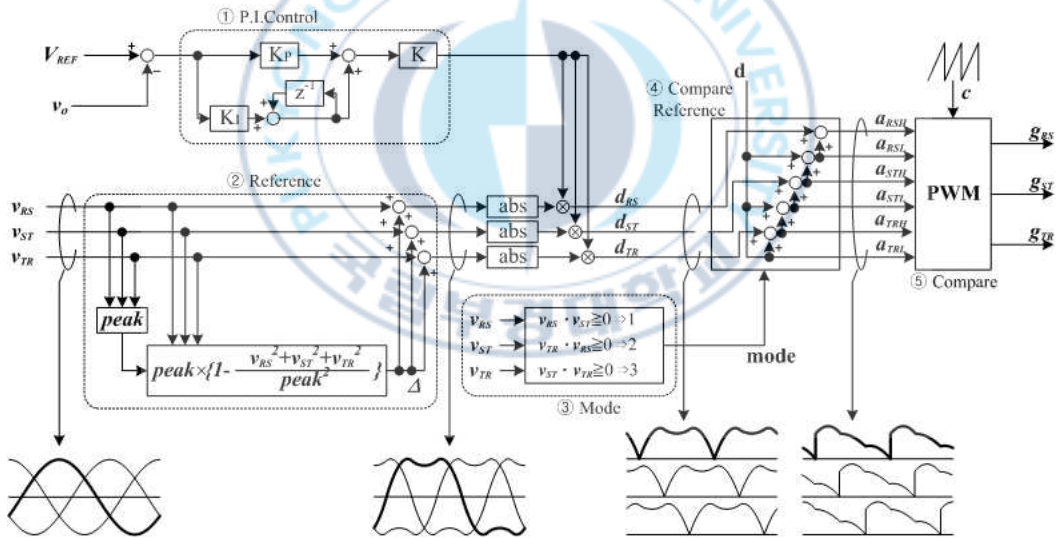


그림 6.6 제어 시스템 블록도

Fig. 6.6 Control system block diagram

제안한 회로(그림 6.2 참조)는 순방향(강압)이므로 출력 전압에 상한이 있어 정상 상태에서 제어 주기내의 평균전압  $v_{LINK}$ 과 출력전압  $v_o$ 는 같아진다. 그

리고 스위치  $Q_{RS}$ 가 도통하고 있는 상태에서는 고주파 절연 변압기의 단자 전압  $v_T$ 에 도통전압  $v_{RS}$ 가 인가되며, 제어 주기내의 평균전압  $v_{LINK}$ 에는  $N_2/N_1 \cdot |v_{RS}|$ 의 전압이 걸린다. 스위치  $Q_{ST}$ 와  $Q_{TR}$ 에 대해서도 마찬가지이다. 그리고 스위치  $Q_{RS}$ ,  $Q_{ST}$ ,  $Q_{TR}$ 의 제어 주기내의 온 타임일 때 시비율은 각각  $d_{RS}$ ,  $d_{ST}$ ,  $d_{TR}$  있기 때문에 출력전압  $v_0$ 는 식 (6.12)와 같이 된다.

$$v_0 = \frac{N_2}{N_1} (d_{RS} \cdot |v_{RS}| + d_{ST} \cdot |v_{ST}| + d_{TR} \cdot |v_{TR}|) \quad (6.12)$$

또한, 스위치  $Q_{RS}$ ,  $Q_{ST}$ ,  $Q_{TR}$ 을 동시에 2개 이상 도통시키는 것이 불가능하며, 데드 타임의 시간 비율  $d$ 는 식 (6.13)으로 성립된다.

$$d_{RS} + d_{ST} + d_{TR} + 3d \leq 1 \quad (6.13)$$

식 (6.12)에 식 (6.13)을 대입하여 출력 전압  $v_0$ 을 나타내면 식 (6.14)와 같다.

$$v_0 \leq \frac{2}{3} \frac{N_2}{N_1} (1 - 3d) \cdot V_{AC} \quad (6.14)$$

여기서,  $V_{AC}$ 는 교류 선간 전압의 최대값이며, 다이오드, IGBT 등의 전압 강하는 고려하지 않고, 상용 교류 전압은 왜곡이 없는 3상 평형 정현파 전압이다.

예를 들면, 스위칭 주파수 24[kHz](제어 주기 41.7[us]), 데드 타임 1[us]의 조건하( $d=0.024$ )로, 입력 전압 200[V]( $V_{AC}=282.8[V]$ ), 고주파 절연 변압기의 권수비  $N_1/N_2$ 를 3으로 설정한다면 약 58[V]가 최대 출력 전압이 된다.

## 6.2 실험 결과 및 고찰

표 4는 실험에 사용된 회로 정수를 나타낸 것이다. 고주파 절연 변압기내의 누설 인덕턴스에서 발생하는 서지 전압을 억제하기 위해서 변압기 1차측 코일 3쌍의 단자에 병렬로 컨덴서 1.5[nF]와 저항 25[Ω]을 직렬로 접속하여 구성된 RC 스너버를 접속하였다.

표 4 실험에 사용된 회로 정수

Table. 4 Circuit parameters using experimental

Item	Symbol	Value
Switching Frequency	$f$	24kHz
Utility AC voltage	$v_R, v_S, v_T$	3 $\phi$ 200V
Output power(voltage/current)	$P_0$	1.4kW(56V-25A)
Condensers	$C_{RS}, C_{ST}, C_{TR}$	3.3uF
Turn ratio of transformer	$N_1 : N_2$	29 : 12
Smoothing reactor	$L_0$	100uH
Smoothing condenser	$C_0$	680uF
Dead time	$d$	1.0us

그림 6.7은 교류 계통 전압과 입력전류의 실험 파형을 나타낸 것이며, 그림 6.8은 그림 6.7의 입력 전류의 파형을 주파수 분석한 결과를 나타낸 것이다. 그림 6.7에서 입력 전류는 정현파상태로 제어되고 있을 것을 알 수 있으며, 그림 6.8에서는 제안한 회로의 2~40차 고조파 전류의 성분이 고조파 입력전류 규제값(IEC61000-3-2 Class-A)을 만족하는 것을 알 수 있다.

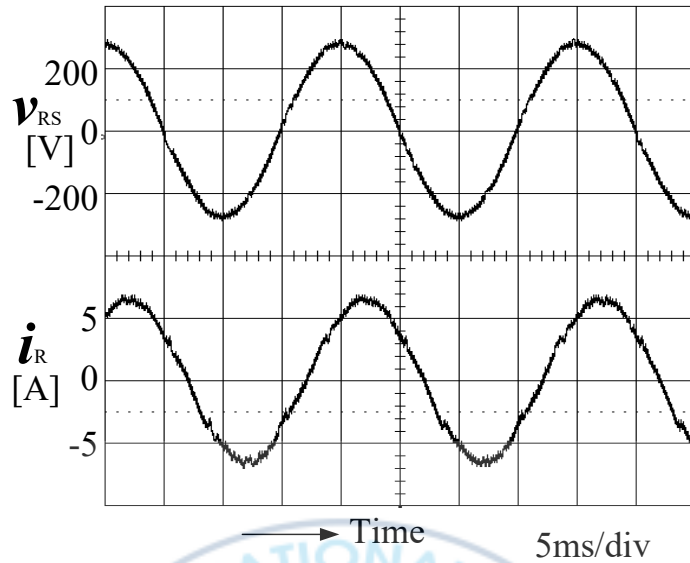


그림 6.7 계통 전압과 입력 전류의 실험 파형

Fig. 6.7 Experimental waveforms of grid voltage and input current

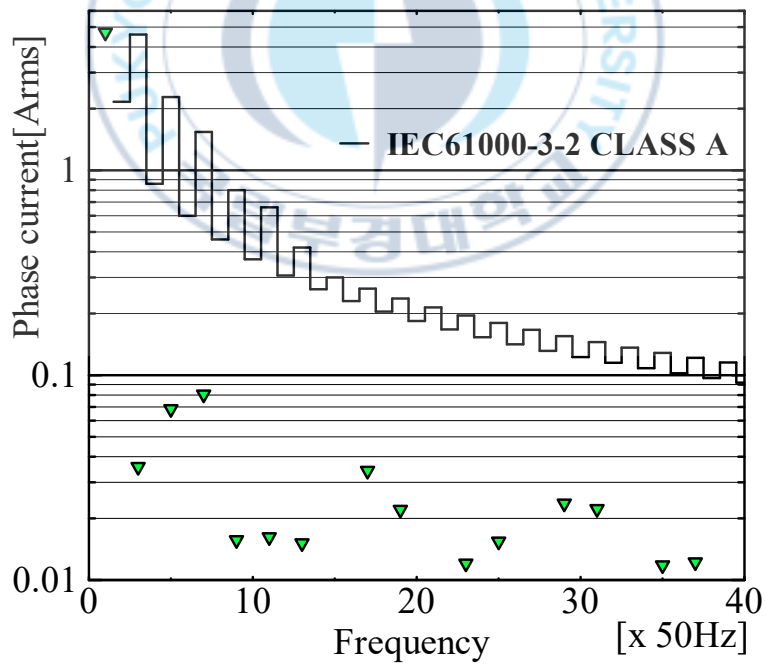


그림 6.8  $i_R$ 의 고조파 성분 해석

Fig. 6.8 Analysis of the harmonic component of  $i_R$

그림 6.9는 IGBT의 전압 및 전류 실험 파형을 나타낸 것이다. 그림 6.9에서 알 수 있듯이 2차측에 접속된 직류 리액터의 작용에 의해 통류 기간에 있어서의  $i_{QRS}$ 는 피크가 억제된다.

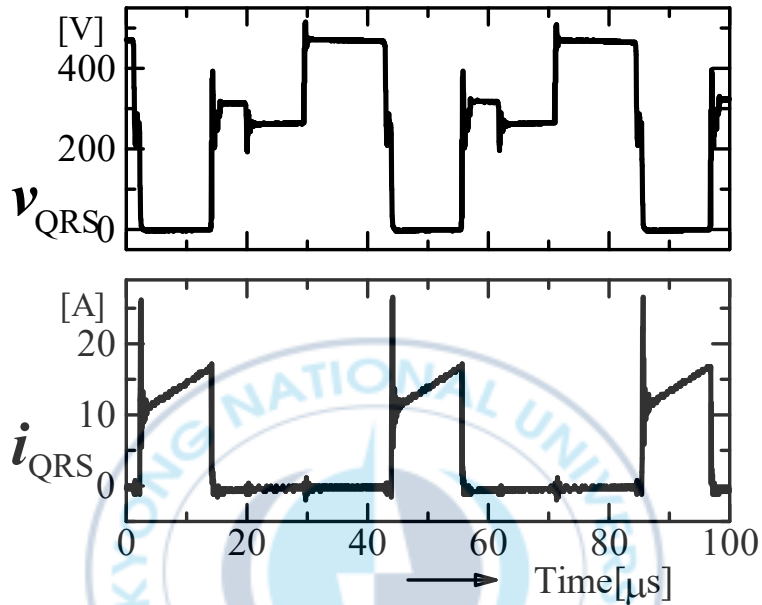


그림 6.9 IGBT의 단자 전압과 전류 실험 파형

Fig. 6.9 IGBT terminal voltage and current experimental waveform

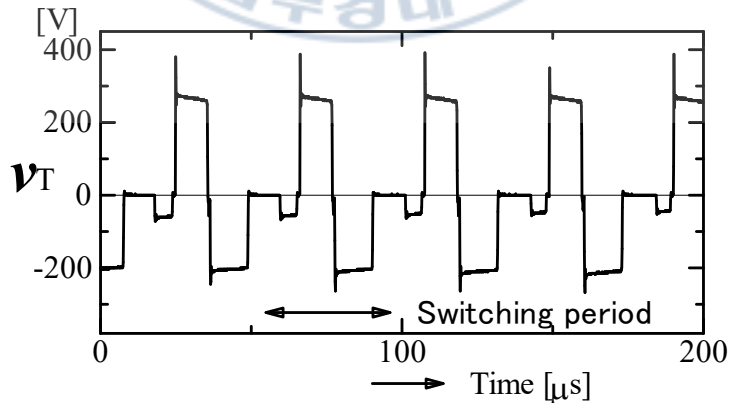


그림 6.10 변압기의 단자 전압 실험 파형

Fig. 6.10 Transformer terminal voltage experiment waveform

이 때문에 전류가 제로로부터 상승하는 플라이백 방식에 비해, 피크 전류 및 차단 전류가 작아진다. 그림 6.10은 변압기의 2차측 단자 전압의 실험 파형을 나타낸 것이다. 그림 6.10에서 단자 전압은 제어주기 내에서 평균이 0이 되도록 제어되어 변압기의 포화를 방지하는 것을 알 수 있다.

그림 6.11은 부하변화에 따른 효율과 역률의 특성을 나타낸 것이다. 그림 6.11에서 부하 전류가 15[A] 이상일 때 입력 역률은 99[%] 이상, 최대 변환 효율은 92.1[%]가 얻어지는 것을 확인할 수 있다. 그리고 제안한 회로의 정격 부하 부근의 손실은 112[W]를 가지는데 이것은 제어 회로에서 10[W], 스위치 소자(IGBT)의 스위칭 손실과 도통 손실이 각각 22[W], 18[W], 2차측 다이오드의 손실 25[W], 변압기의 손실 30[W], 스너버 손실 3[W], 그 밖의 실장 배선 등이 4[W]에서 발생된다.

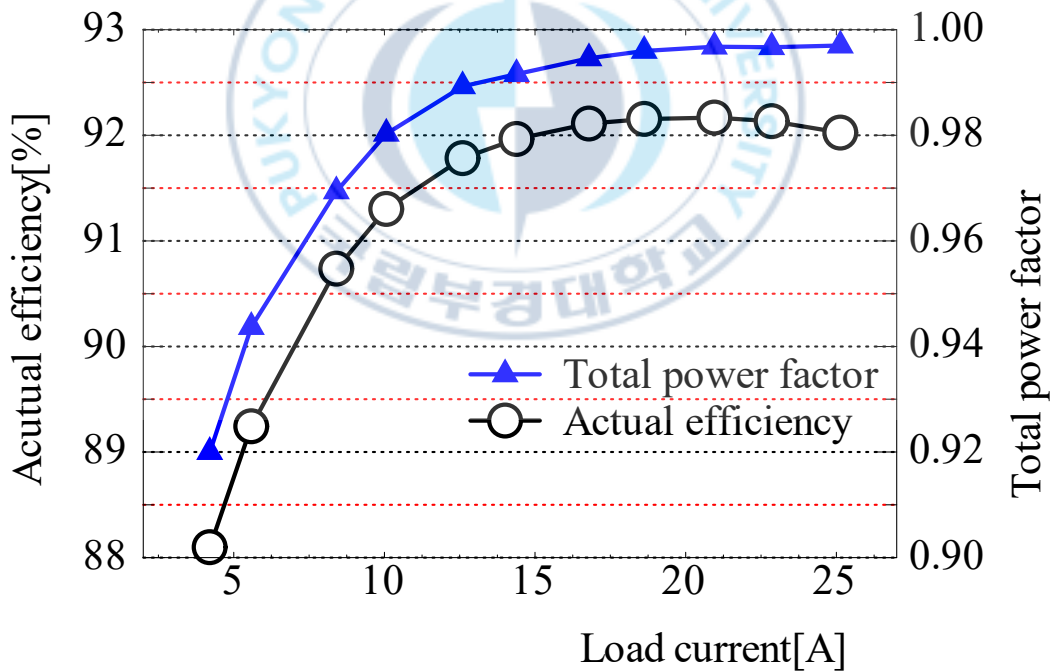


그림 6.11 부하변화에 따른 효율과 역률의 특성

Fig. 6.11 Characteristics of Actual efficiency and power factor with load current

그림 6.12과 그림 6.13은 부하변동에 따른 출력전압과 전류의 응답특성을 나타낸 실험 파형이다.

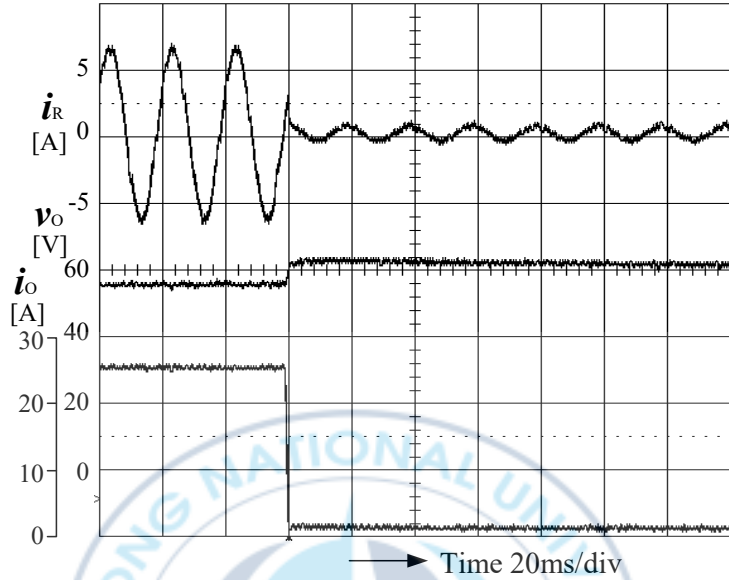


그림 6.12 부하변동시의 응답 파형(부하전류 26[A]⇒0[A])

Fig. 6.12 Transient waveforms of charge load(load current 26[A] to 0[A])

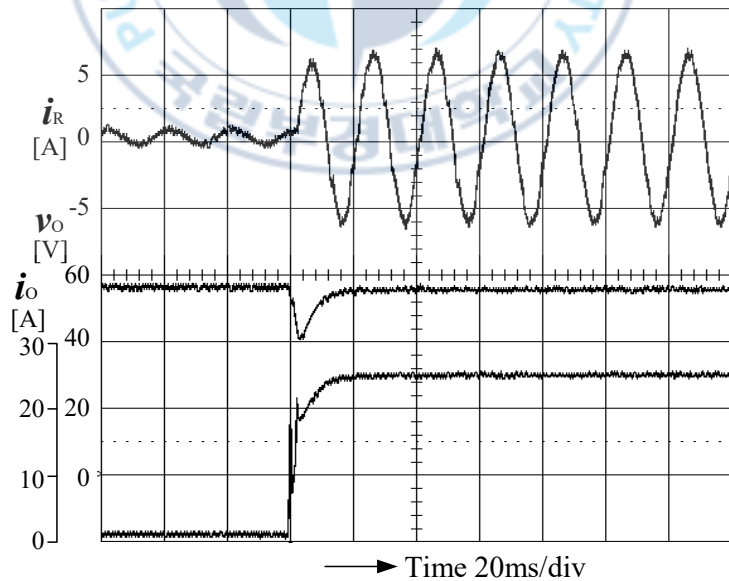


그림 6.13 부하변동시의 응답 파형(부하전류 0[A]⇒26[A])

Fig. 6.13 Transient waveforms of charge load(load current 0[A] to 26[A])

그림 6.12와 그림 6.13에서 알 수 있듯이 제안한 시스템은 부하 변동시에서도 입력 전류( $i_R$ )는 정현파의 형태로 제어되며, 과도시에 있어도 변압기가 포화되지 않아도 동작할 수 있는 것을 확인할 수 있다.

중래의 2단 변환 방식에서는 PWM 정류기와 고주파 절연형 DC-DC 컨버터 사이에 연결된 컨덴서가 에너지를 저장한다. 3상 교류 입력의 왜곡에 수반하는 입력 전력의 맥동을 이 컨덴서가 흡수할 수 있기 때문에 직류 출력에 입력의 맥동의 영향이 나기 어렵다. 그러나, 1단 변환 방식에서는 회로내에 에너지를 축적하는 수단이 없기 때문에 입력 전력의 맥동이 출력 맥동에 나오기 쉽다.

그림 6.14는 3상 AC 입력 전압에 대해 2[%]의 전압 왜곡을 중첩할 때 출력 전압의 맥동을 나타내는 파형이다.

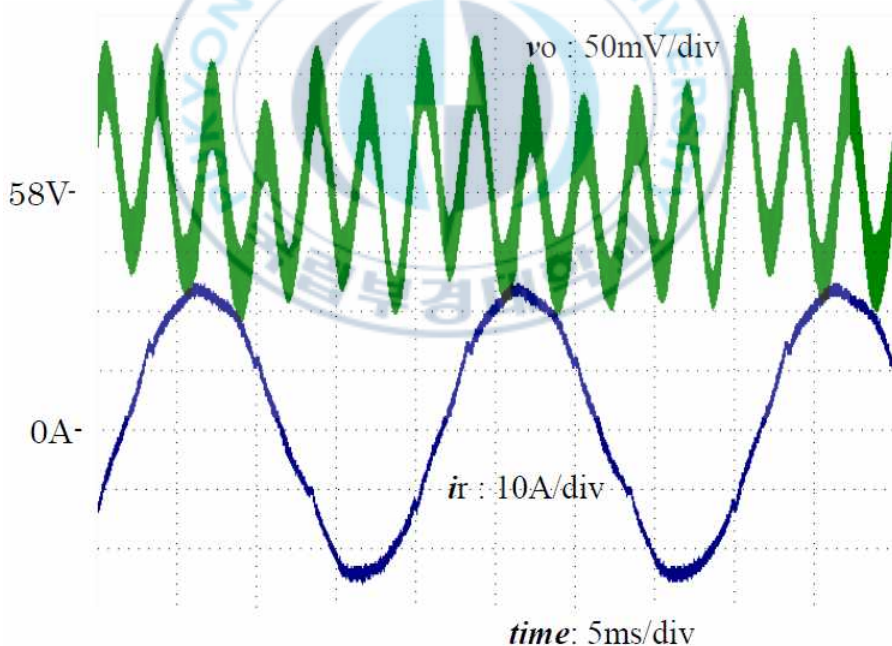


그림 6.14 출력 전압의 맥동(교류 입력 전압에 대해 2[%]의 5차 고조파를 중첩)

Fig. 6.14 Pulsation waveform of output voltage

(2[%] 5th-order harmonics for AC power source voltage)



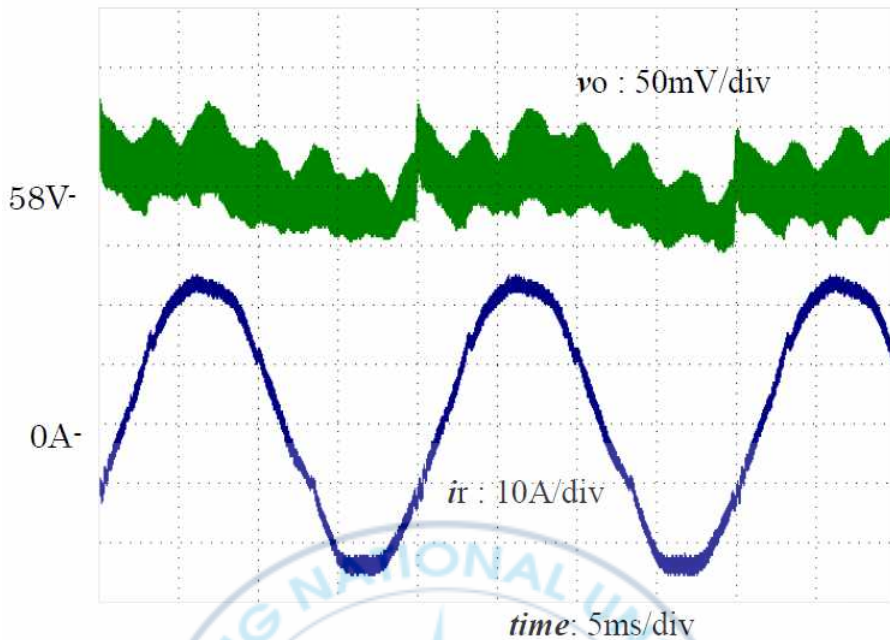


그림 6.16 반복 학습 제어를 통합했을 때의 출력 전압의 맥동 파형  
(교류 입력 전압에 대하여 2[%]의 5차 고조파를 중첩)

Fig. 6.16 Pulsation waveform of the output voltage when the iterative learning control is integrated  
(2% 5th-order harmonics for AC power source voltage)

그림 6.17은 일반적으로 사용되어지는 정류기(위)와 제안한 정격 48[V]/100[A]의 고주파 링크 고역률 3상 입력 1단 변환 PWM 정류기(아래)의 실제 제작된 외관을 비교한 것이다. 그림 6.17에서 알 수 있듯이 제안한 3상 PWM 정류기를 이용한 전원시스템이 일반적인 3상 PWM 정류기를 이용한 전원시스템보다 폭은 160[mm]에서 130[mm]로, 중량은 14[kg]에서 11[kg]으로 전체적인 크기가 약 20[%]정도 소형, 경량화 되었다.



그림 6.17 새로운 제안한 정류기 유닛(아래)과 기존 모델 (위)의 외관 비교  
 Fig. 6.17 Appearance comparison of the new proposed rectifier unit  
 (top side) and the old model (lower side)

본 논문에서는 새로운 고조파 절연형 3상 교류 입력 통신용 직류 전원 시스템에 관하여 회로 구성과 제어 방법을 제안하였다. 실험을 통하여 제안한 회로는 고조파 전류의 규제치(IEC61000-3-2 Class A)를 만족하며, 고역률의 정현파 전류를 얻을 수 있는 것을 확인하였다. 그리고 절연 변압기 1개와 3개의 쌍방향 파워 반도체 스위칭 디바이스로 구성할 수 있기 때문에 회로 구성이 기존 회로보다 20[%]정도 소형, 경량화가 가능하였다. 또한 제어 주기를 조절하여 변압기의 여자 전류의 증가를 억제하였으며, 변압기가 소형화가 가능하였으며, 기존의 정류기 회로보다 절연한 직류 전력을 얻을 수 있는 특성을 가졌다. 이상으로부터, 본 논문에서 제안한 회로는 장치의 대용량화 및 소형화에 유효한 것으로 판단된다.

## 제 7 장 결 론

본 논문에서는 통신용 전원의 고성능화로서 교류 전력을 출력하는 교류 무정전 전원 장치와 직류 전력을 출력하는 직류 무정전 전원 각각에 대하여 용도에 적합한 새로운 회로 방식을 몇 가지 제안하고 특징을 나타내었다. 또한, 각 제안 회로 시스템에 대해 실험을 통하여 그 유효성과 실용성을 확인하였다. 본 논문에서 연구한 결과를 요약해서 서술하면 다음과 같다.

먼저 제1장에서는 교류 무정전 전원장치와 직류 무정전 전원장치의 기술 배경을 전개하고, 고도 정보화 사회에서의 고성능, 저잡음의 교류 무정전 전원장치나 직류 무정전 전원장치의 필요성과 문제점을 설명하고, 연구의 의의와 목적을 서술하였다.

제2장에서는 통신용 전원으로서 교류 무정전 전원장치와 직류 무정전 전원장치를 나타내고, 통신기기나 정보기기용 전원장치의 제어성 향상, 소형 경량화, 고신뢰화 등의 고성능화에는 펄스폭 변조 캐리어 주파수의 스위칭 주파수의 상승으로 인한 손실의 증가, 전력변환기의 단순화 등의 문제점이 발생하며, 이를 개선하기 위해서 전력변환장치의 소프트 스위칭 방식 적용과 무정전 전원장치를 구성하는 PWM 정류기+고주파 링크 DC-DC 컨버터+PWM 인버터의 2단 방식과 1단 방식의 변환 고주파 링크 PWM 정류기 회로의 실례를 서술하였다.

제3장에서는 고효율 무정전 전원 장치에 적용할 수 있는 전력 변환기로서 직류 보조 공진 DC 링크 PWM 변환기를 새롭게 제안하여 그 동작 원리를 서술하였다. 종래의 액티브 공진 소프트 정류 회로에 승압 전류를 흘리는 회로 방식은 승압 전류에 의한 소프트 정류 회로 손실의 증가나 소프트 정류 회로를 구성하는 액티브 스위치의 온-오프 제어의 정밀도가 필요했다. 이에 대해, 제안하는 방식은 소프트 정류 회로의 액티브 스위치의 온-오프 주기를 일정하

게 할 수 있음과 동시에 보조 공진 스너버 정류 회로 전류의 피크값이 자동적으로 제한된다는 특징으로부터 종래부터 실용상의 문제를 해결할 수 있음을 확인하였다. 또한, 액티브 스위칭 PWM 정류기의 스위칭 패턴에 2상 스위칭을 적용하여, 소프트 정류 회로의 손실에 의한 전류 부족이 있어도 이것을 보충할 수 있는 것도 실험 결과에 의해 증명하였다. 또한, 10[kW]의 실험 장치를 통해 소프트 스위칭 더블 PWM 컨버터의 성능을 확인한 것 외에 잡음 단자 전압 측정에서는 최대 20[dB $\mu$ V]의 저감을 확인할 수 있었다. 이러한 실험적 관점에서 본 논문에서 제안한 3상 소프트 스위칭 더블 PWM 컨버터의 효능을 확인하였다. 본 장에서는 교류 무정전 전원 장치에의 응용에 대해서 설명했지만, 마이크로 터빈 방식이나 엔진 방식의 제너레이터 출력을 상용 교류 전원으로 회생하는 계통 연계 인버터 등에도 적용할 수 있을 것으로 판단된다.

제4장에서는 통신용 직류 전원의 구성 요소의 하나인 3상 PWM 정류기에 대해 새로운 회로와 이 회로에 적합한 제어 방법을 제안하여 그 동작 원리를 서술하였다. 제안한 회로는 교류측에 소프트 스위칭 공진 정류 회로를 갖는 방식이지만, 소프트 스위칭 공진 정류 회로를 구성하는 스위치의 수가 적고, 소프트 스위칭 공진 정류 회로의 제어도 용이하다. 또한 5[kW] 용량의 실험 장치로 실험한 결과 0.99이상의 입력 역률을 확인하였으며, 정격 부하에서 무부하까지 전 영역에서 소프트 스위칭이 가능하여 최대 98.3[%]의 매우 높은 전력변환 효율을 달성할 수 있었음을 확인하였다.

제5장에서는 통신용 직류 전원의 구성 요소의 하나인 고주파 절연형 DC-DC 컨버터에 대해서 새로운 회로 방식을 제안하였다. 제안한 회로 방식은 2차 측 동기 정류 스위치용 파워 MOSFET의 액티브 제어에 의해 1차 측 소프트 스위칭 동작을 어시스트하여 무손실 스너버 커패시터의 충·방전을 이용한 고주파 절연형 DC-DC 컨버터 회로이다. 그리고 제안한 회로는 무부하에서 정격 부하에 이르는 넓은 부하 범위에서 영전압 소프트 스위칭(ZVS)을 실현할 수 있다. 또한, 파워 반도체 스위칭 디바이스나 고주파 변압기 권선의 피크 전류

를 적게 할 수 있기 때문에, 도통 손실의 저감, 및 온-오프 기능부 동기 정류 효과나 필터 인덕터의 인덕턴스 저감 효과도 더해져 97.5[%]의 매우 높은 전력 변환 효율을 얻을 수 있었다. 그리고 제안한 고주파 절연형 DC-DC 컨버터 회로 방식과 제4장에서 설명한 3상 소프트 스위칭 PWM 정류기를 조합함으로써 고효율의 직류 무정전 전원장치를 구성할 수 있으며, 제안한 고주파 절연형 DC-DC 컨버터 회로는 직류 무정전 전원 장치에 한하지 않고, 신에너지 이용의 전력 인터페이스로서의 분산 전원, 이 외 최근 토픽이 되고 있는 자동차용 42[V]전원화 시스템 등의 전력 인터페이스 전원 등으로서 유효하게 적용할 수 있다는 것을 판단된다.

제6장에서는 직류 무정전 전원 장치를 1단의 전력 변환기로 구성하는 새로운 PWM 정류기의 회로 토폴로지와 PWM 제어 방법을 제안하였다. 제안한 회로는 회로 구성이 간단해짐에 따라, 종래의 PWM 정류기와 DC-DC 컨버터의 2단의 변환기로 구성하고 있던 방식과 비교하여 장치의 크기와 중량을 80[%]로 저감할 수 있었다. 또한, 입력 종합 역률, 입력 전류 고조파 특성, 부하 변동 특성 및 기동 특성 등의 평가를 행하여, 충분한 성능이 얻어지는 것을 실험을 통하여 밝혔다. 또한, 1단 변환 방식의 단점이었던 교류 입력 전원 왜곡이 출력 리플에 미치는 영향을 제안한 반복 학습 제어를 통합함으로써 개선할 수 있음을 실험을 통해 확인하였다.

본 논문에서는 교류 무정전 전원장치나 직류 무정전 전원장치의 고효율·소형 경량에 유효한 것을 실증하였다. 본 논문에서 얻은 성과가 앞으로의 파워 일렉트로닉스의 발전에 도움이 되고, 고도 정보화 사회를 지지하는 통신 정보용 전원 회로 시스템의 신뢰성의 향상이나 고역률화, 저노이즈화, 고파워 밀도화에 도움이 될 것으로 판단된다. 또한, 제안한 회로 방식은 통신용 전원에 한정되지 않고, 신에너지 이용의 전력 인터페이스나 자동차용 전력 인터페이스에도 응용할 수 있을 것으로 기대된다.

## 참 고 문 헌

- [1] L. A. Ramos and M. Mezaroba, "Bidirectional isolated AC-DC converter for electric vehicles multifunctional chargers," 2018 IEEE International Conference on Industrial Technology (ICIT), Lyon, pp.1789-1794, 2018
- [2] H. Valderrama-Blavi, J. M. Bosque, F. Guinjoan, L. Marroyo and L. Martinez-Salamero, "Power Adaptor Device for Domestic DC Microgrids Based on Commercial MPPT Inverters," in IEEE Transactions on Industrial Electronics, vol.60, no.3, pp.1191-1203, March 2013
- [3] N. A. Dung, H. Chiu, J. Lin, Y. Hsieh, H. Chen and B. Zeng, "Novel Modulation of Isolated Bidirectional DC-DC Converter for Energy Storage Systems," in IEEE Transactions on Power Electronics, vol.34, no.2, pp.1266-1275, Feb. 2019
- [4] L. Schrittwieser, M. Leibl and J. W. Kolar, "99% Efficient Isolated Three-Phase Matrix-Type DAB Buck-Boost PFC Rectifier," in IEEE Transactions on Power Electronics, vol.35, no.1, pp.138-157, Jan. 2020
- [5] L. Chen, A. Amirahmadi, Q. Zhang, N. Kutkut and I. Batarseh, "Design and Implementation of Three-Phase Two-Stage Grid-Connected Module Integrated Converter," in IEEE Transactions on Power Electronics, vol. 29, no.8, pp.3881-3892, Aug. 2014
- [6] Z. Yan, M. Jia, C. Zhang and W. Wu, "An Integration SPWM Strategy for High-Frequency Link Matrix Converter with Adaptive Commutation in One Step Based on De-Re-Coupling Idea," in IEEE Transactions on Industrial Electronics, vol.59, no.1, pp.116-128, Jan. 2012
- [7] M. A. Sayed, K. Suzuki, T. Takeshita and W. Kitagawa, "Soft-Switching

- PWM Technique for Grid-Tie Isolated Bidirectional DC-AC Converter with SiC Device," in IEEE Transactions on Industry Applications, vol.53, no.6, pp.5602-5614, Nov.-Dec. 2017
- [8] L. Schrittwieser, M. Leibl and J. W. Kolar, "99% Efficient Isolated Three-Phase Matrix-Type DAB Buck-Boost PFC Rectifier," in IEEE Transactions on Power Electronics, vol.35, no.1, pp.138-157, Jan. 2020
- [9] F. Wu, X. Li, G. Yang, H. Liu and T. Meng, "Variable Switching Periods Based Space Vector Phase-Shifted Modulation for DAB Based Three-Phase Single-Stage Isolated AC-DC Converter," in IEEE Transactions on Power Electronics, vol.35, no.12, pp.13725-13734, Dec. 2020
- [10] H. Belkamel, H. Kim and S. Choi, "Interleaved Totem-Pole ZVS Converter Operating in CCM for Single-Stage Bidirectional AC-DC Conversion with High-Frequency Isolation," in IEEE Transactions on Power Electronics, vol.36, no.3, pp.3486-3495, March 2021
- [11] B. R. de Almeida, J. W. M. de Araújo, P. P. Praça and D. de S. Oliveira, "A Single-Stage Three-Phase Bidirectional AC/DC Converter with High-Frequency Isolation and PFC," in IEEE Transactions on Power Electronics, vol.33, no.10, pp.8298-8307, Oct. 2018
- [12] A. M. Haddadi, S. Farhangi and F. Blaabjerg, "An Isolated Bidirectional Single-Stage Inverter Without Electrolytic Capacitor for Energy Storage Systems," in IEEE Journal of Emerging and Selected Topics in Power Electronics, vol.7, no.3, pp.2070-2080, Sept. 2019
- [13] R. Baranwal, K. V. Iyer, K. Basu, G. F. Castelino and N. Mohan, "A Reduced Switch Count Single-Stage Three-Phase Bidirectional Rectifier with High-Frequency Isolation," in IEEE Transactions on Power Electronics, vol.33, no.11, pp.9520-9541, Nov. 2018

- [14] F. Krismer, E. Hatipoglu and J. W. Kolar, "Novel Isolated Bidirectional Integrated Dual Three-Phase Active Bridge (D3AB) PFC Rectifier," 2018 International Power Electronics Conference (IPEC-Niigata 2018-ECCE Asia), Niigata, 2018, pp.3805-3812, 2018
- [15] T. -T. Le, C. Suk, S. Kim and S. Choi, "A Four-Phase Current-Fed DC-DC Converter for Wide Voltage Range Applications," 2020 IEEE 9th International Power Electronics and Motion Control Conference (IPEMC2020-ECCE Asia), 2020
- [16] T. -T. Le, R. M. Hakim, J. Park and S. Choi, "A Single-stage Four-Phase Totem-Pole AC-DC Converter with Wide Voltage Range and Compact Integrated Magnetic Component," 2021 IEEE Energy Conversion Congress and Exposition (ECCE), 2021
- [17] H. Belkamel, H. Kim and S. Choi, "Interleaved Totem-Pole ZVS Converter Operating in CCM for Single-Stage Bidirectional AC-DC Conversion With High-Frequency Isolation," IEEE Trans. Power Electron., vol.36, no.3, pp.3486-3495, March 2021
- [18] F. Jauch and J. Biela, "Combined phase-shift and frequency modulation of a dual-active-bridge AC-DC converter with PFC," IEEE Trans. Power Electron., vol.31, no.12, pp.8387-8397, Dec. 2016
- [19] L. Schrittwieser, M. Leibl and J. W. Kolar, "99% Efficient Isolated Three-Phase Matrix-Type DAB Buck-Boost PFC Rectifier," in IEEE Transactions on Power Electronics, vol.35, no.1, pp.138-157, Jan. 2020
- [20] D. S. Oliveira and B. R. de Almeida, "A Bidirectional Single-Stage Three-Phase AC / DC Converter with High-Frequency Isolation and PFC," in Proc. Int. Power Electron. Conf. (PCIM Europe), Nuremberg, Germany, 19-21 May 2015

- [21] F. Jauch and J. Biela, "Combined phase-shift and frequency modulation of a dual-active-bridge AC/DC converter with PFC," *IEEE Trans. Power Electron.*, vol.31, no.12, pp.8387-8397, Dec. 2016
- [22] J. Everts, F. Krismer, J. V. den Keybus, J. Driesen, and J. W. Kolar, "Optimal ZVS modulation of single-phase single-stage bidirectional DAB AC-DC converters," *IEEE Trans. Power Electron.*, vol.29, no.8, pp.3954-3970, Aug. 2014
- [23] M. J. Kwon, W. C. Lee, "A Study on the Analysis and Control of No-Load Characteristics of LLC Resonants Converter for Plasma Process," 2018 International Power Electronics Conference, pp. 114-117, 2018
- [24] M. J. Kwon, T. H. Kim, W. C. Lee, "Analysis of the Gain Characteristic in LLC Resonant Converter for Plasma Power Supply," *The Transactions of the Korean Institute of Electrical Engineers*, vol. 65, no.12, pp.1992-1999, 2016
- [25] H. Choi, "Design and Analysis of an Interleaved Boundary Conduction Mode(BCM) Buck PFC Converter," *Journal of Power Electronics*, vol. 14, no.4, pp.641-648, 2014
- [26] J. H. Park, J. K. Choi, "A Development of a Absolute Position Compensatiuon Intelligent Algorithm for Driving of the Home Appliance Multi-pole BLDC Motor," *Journal of Korean Institute of Intelligent Systems*, vol.28, no.6, pp.576-581, 2018
- [27] E.S. Kim, K.Y. Joe, M.H. Kye, Y.H. Kim, and B.D. Yoon, "An improved soft switching PWM FB DC/DC converter for reducing conduction losses", *IEEE Trans. PE*, Vol.14, No.2, pp.258-263, 1999
- [28] Hyun-Lark Do, "Zero Voltage Switching Boost Converter Using a Coupled Inductor", *JOURNAL OF POWER ELECTRONICS* 11(1), pp.16-20, 2011

- [29] M.G Han and S.Y. Chun, "Growing Behavior of Nanocrystalline TiN Films by Asymmetric Pulsed DC Reactive Magnetron Sputtering," *Journal of the Korean Ceramic Society*, Vol.48, No.5, pp. 342–347, 2011
- [30] B. Han, C.-K. Bae, J. S. Lai, and M. Kim, "Memory space adjustable repetitive controller design for isolated Cuk inverter," in *Proc. IEEE Appl. Power Electron. Conf. Expo.*, Mar. 2019, pp. 896–902
- [31] Gitanjali Anand, "Design of single stage integrated bridgeless–boost PFC converter", *IEEE Conferences MedCom* pp, 458~463, 2014
- [32] H. Choi, "Design and Analysis of an Interleaved Boundary Conduction Mode(BCM) Buck PFC Converter," *Journal of Power Electronics*, vol.14, no.4, pp.641–648, 2014
- [33] H. S. Jung, J. A. Seo, S. K. Choi, "Wearable Atmospheric Pressure Plasma Fabrics Produced by Knitting Flexible wire Electrodes for the Decontamination of Chemical Warfare Agents," *Scientific Reports*, pp.1–9, 2017
- [34] J. H. Park, J. K. Choi, "A Development of a Absolute Position Compensatiou Intelligent Algorithm for Driving of the Home Appliance Multi–pole BLDC Motor," *Journal of Korean Institute of Intelligent Systems*, vol.28, no.6, pp.576–581, 2018
- [35] M. J. Kwon, T, H, Kim, W. C. Lee, "Analysus of the Gain Characteristic in LLCC Resonant Converter for Plasma Power Supply," *The Transactions of the Korean Institute of Electrical Engineers*, vol.65, no. 12, pp.1992–1999, 2016
- [36] S. Kolluri, N. B. Y. Gorla, R. Sapkota, and S. K. Panda, "A new control architecture with spatial comb filter and spatial repetitive controller for circulating current harmonics elimination in a droop–regulated

- modular multilevel converter for wind farm application,” IEEE Trans. Power Electron., vol.34, no.11, pp.10509–10523, Nov. 2019
- [37] UN department of economic and social affairs, “The sustainable development goals report 2019”, 2019
- [38] KEPCO, Electricity generation by source, [http://www.index.go.kr /potal /main/EachDtlPageDetail.do?idx\\_cd=1339](http://www.index.go.kr/potal/main/EachDtlPageDetail.do?idx_cd=1339) (accessed Oct. 2, 2020)
- [39] KEPCO, “Interconnection of distributed generations into distribution network”, 2020
- [40] IEEE Standard for Interconnection and Interoperability of Distributed Energy Resources with Associated Electric Power Systems Interfaces, IEEE Standard 1547–2018, Apr. 2018
- [41] M. Mohseni, S. M. Islam, and M. A. S. Masoum, “Enhanced hysteresis–based current regulators in vector control of DFIG wind turbines,” IEEE Trans. Power Electron., vol.26, no.1, pp.223–234, Jan. 2011
- [42] K. Nishida, T. Ahmed, and M. Nakaoka, “Cost–effective deadbeat current control for wind–energy inverter application with LCL filter,” IEEE Trans. Ind. Appl., vol.50, no.2, pp.1185–1197, Mar./Apr. 2014.
- [43] X. Wang, P. C. Loh, and F. Blaabjerg, “Stability analysis and controller synthesis for single–loop voltage–controlled VSIs,” IEEE Trans. Power Electron., vol.32, no.9, pp.7394–7404, Sep. 2017
- [44] B. Zhang, K. Zhou, and D. Wang, “Multirate repetitive control for PWM DC/AC converters,” IEEE Trans. Ind. Electron., vol.61, no.6, pp.2883–2890, Jun. 2014
- [45] M. A. Herran, J. R. Fischer, S. A. Gonzalez, M. G. Judewicz, I. Carugati, and D. O. Carrica, “Repetitive control with adaptive sampling frequency for wind power generation systems,” IEEE J. Emerg. Sel. Topics Power

- Electron., vol.2, no.1, pp.58–69, Mar. 2014
- [46] C. Xie, X. Zhao, M. Savaghebi, L. Meng, J. M. Guerrero, and J. C. Vasquez, “Multirate fractional–order repetitive control of shunt active power filter suitable for microgrid applications,” *IEEE J. Emerg. Sel. Topics Power Electron.*, vol.5, no.2, pp.809–819, Jun. 2017
- [47] Z. Liu, B. Zhang, K. Zhou, Y. Yang, and J. Wang, “Virtual variable sampling repetitive control of single–phase DC/AC PWM converters,” *IEEE J. Emerg. Sel. Topics Power Electron.*, vol.7, no.3, pp.1837–1845, Sep. 2019.
- [48] N. Schechter and A. Kuperman, “Zero–sequence manipulation to maintain correct operation of NPC–PFC rectifier upon neutral line disconnection and reconnection,” *IEEE Trans. Ind. Electron.*, vol.64, no.1, pp.866–872, Jan. 2017
- [49] S. Golestan, J. M. Guerrero, J. Vasquez, A. M. Abusorrah, and Y. A. Al–Turki, “All–pass–filter–based PLL systems: Linear modeling, analysis, and comparative evaluation,” *IEEE Trans. Power Electron.*, vol.35, no.4, pp.3558–3572, Apr. 2020.
- [50] S. Baek, Y. Cho, and T.–G. Koo, “Average current sharing control strategy for parallel operation of UPS with low bandwidth communication,” in *Proc. IEEE Appl. Power Electron. Conf. Expo.*, Mar. 2019, pp.2445–2451.

## 부 록(1) PWM 제어 ZVS DC-DC 컨버터의 전력손실 분석

### 가. 전력손실 계산 방법

Fig. 1의 PWM 제어 ZVS DC-DC 컨버터에서 가능한 전력손실은 다음과 같다.

- (1) 풀 브리지 인버터를 구성하는 IGBT 스위치 및 역병렬 다이오드를 통해 흐르는 전류로 인해 발생하는 도통 손실
- (2) 풀-브리지 인버터를 구성하는 IGBT 스위치가 스위칭 동작을 할 때 발생하는 손실
- (3) 공진 보조 인덕터  $L_a$ 가 갖는 실효 저항 분에 인버터 출력 전류가 흐르는 것에 의해 발생하는 도통 손실
- (4) 고주파 변압기가 가지는 철손 및 동손
- (5) 정류 다이오드에 부하 전류가 흐르면 발생하는 도통 손실
- (6) 정류 다이오드 턴-오프시의 회복 전류에 의해 발생하는 회복 손실
- (7) 출력 인덕터의 실효 저항분에 부하 전류가 흐르는 것에 의해 발생하는 도통 손실

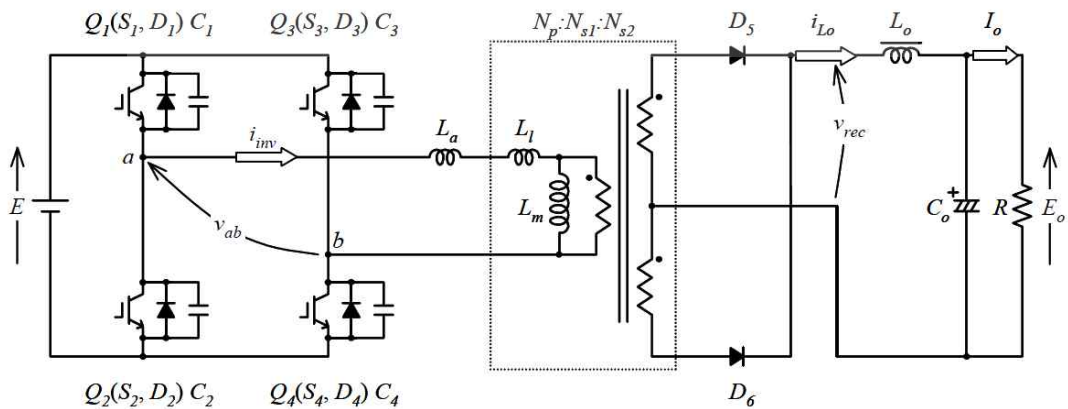


Fig. 1 PWM Controlled ZVS DC-DC Converters

여기서, 무손실 스너버 커패시터(Cs)의 유전체 손실 및 단자 리드 손실, 출력 커패시터(Co)의 ESR(Equivalent Series Resistance: 등가 직렬 저항) 및 단자 리드 손실에서 발생하는 손실은 매우 미미하다고 생각해 본 분석에서는 고려하지 않는다.

따라서, 위의 전력손실 분석을 행함에 있어서 개개의 실측 손실을 구하고, 데이터 베이스화한 전력손실 테이블을 이용하여 연산을 행하는 시뮬레이터를 구축하였다. 기본 회로 동작 분석 시뮬레이터는 DC-DC 컨버터의 각 부분에 인가되는 순간 전압 및 순간 전류를 계산할 수 있다. 따라서, 손실 중 (1)과 (5)에 관해서는 IGBT, 역병렬 다이오드 및 정류 다이오드의 전압-전류 특성 데이터 테이블을 회로 동작 해석 시뮬레이터에 내장하고, 각 IGBT/역병렬 다이오드 및 정류 다이오드의 순시 전류값에 따라 도통 전압을 계산하여 산출하고, 전압과 전류의 순시적을 적분함으로써 도통 손실을 산출하였다. (2) 각 반도체 스위칭 소자의 스위칭 손실은 IGBT/역병렬 다이오드의 스위칭 손실-전류 특성을 데이터 테이블로써 시뮬레이터에 내장하고, 각 반도체 스위칭 소자가 스위칭하는 순간의 전류값으로부터 스위칭 손실을 계산하여 산출하였다. 마찬가지로 정류 다이오드 복구 손실은 정류 다이오드 사이의 정류가 시작된 순간의 다이오드 순방향 전류-복구 손실 특성을 데이터베이스화하고 정류 개시시 순간 순방향 전류값에서 복구 손실을 계산하여 산출하였다. (4) 고주파 변압기 전력손실에 관해서는 단락 시험 및 개방 시험에 의해 철손 저항과 동손 저항을 구하고, 전류의 제곱값과의 순시적으로 적분함으로써 산출하였다. 또한 (3)과 (7)에 대해서는 각 인덕터의 실효 저항분을 구하고, 전류의 제곱값과의 순시적으로 적분함으로써 산출하였다.

## 나. 전력손실 분석용 데이터 테이블

### 1) 반도체 소자 도통 손실

각종 IGBT/역병렬 다이오드 및 정류 다이오드(Table. 1 참조)에 대하여 직

류 전류가 흐를 때 단자간 전압의 계측하면 Fig. 2~Fig. 4에 나타내는 바와 같은 결과를 얻을 수 있다.

Table. 1 List of devices to be measured

Semiconductor Device	Maker Name	Type	Model	Voltage Rating	Current Rating
IGBTs and anti-parallel diodes	Mitsubishi Electric Corporation	Planer Gate	CM50DY-12H	600V	50A
		Trench Gate	CM75DU-12F	600V	75A
Rectifier Diode	Origin Electricity Japan Interchange	Soft Recovery Fast Recovery	USR120PP6A KCF60A60E	600V 600V	60A 60A

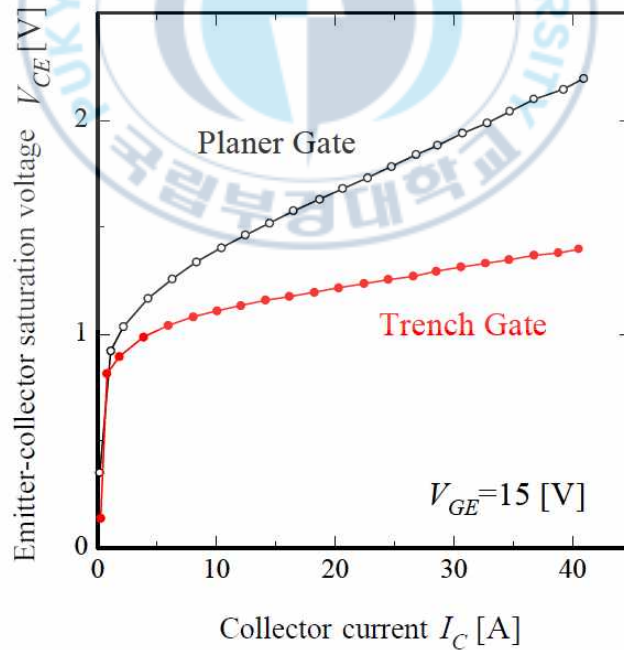


Fig. 2 IGBT conduction loss characteristics

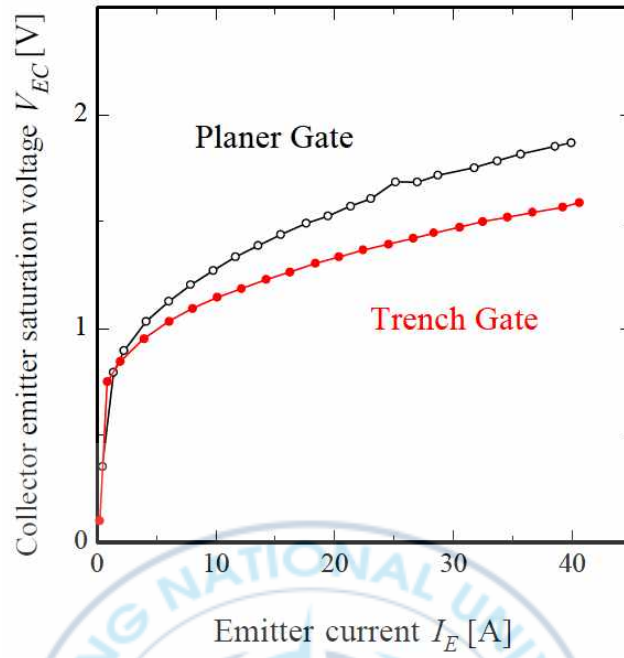


Fig. 3 Anti-parallel diode conduction loss characteristics

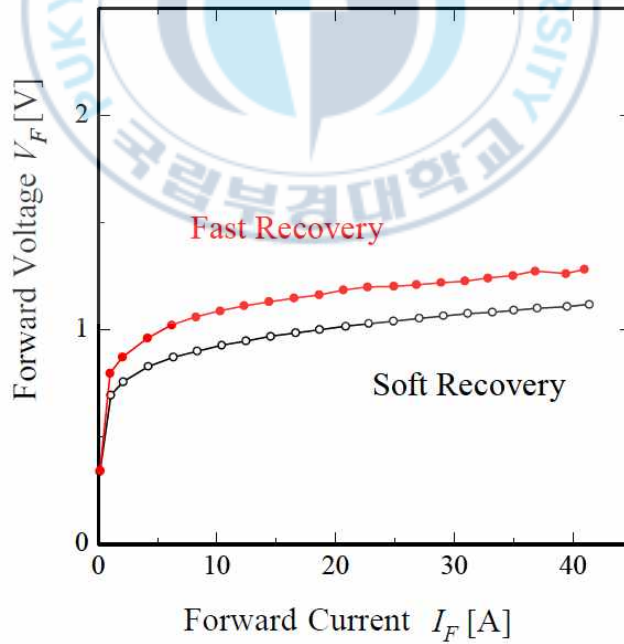


Fig. 4 Rectifier diode conduction loss characteristics

## 2) IGBT 스위칭 손실

ZVS 동작을 수행하는 스위치는 이론상 턴-온 & 턴-오프 스위칭시의 손실은 0이다. 그러나 실제로는 반도체 스위칭 소자의 구조 및 물리적 문제보다는 Fig. 5와 같이 전류가 완전히 0이 되기까지 시간이 걸린다. 즉 ZVS 턴-오프 시에는 약간의 스위칭 손실이 존재한다. 여기에서는 동작시 실측 파형을 수치 데이터로서 처리하고, 턴-오프시 콜렉터 전류-스위칭 손실을 데이터 베이스화하였다.

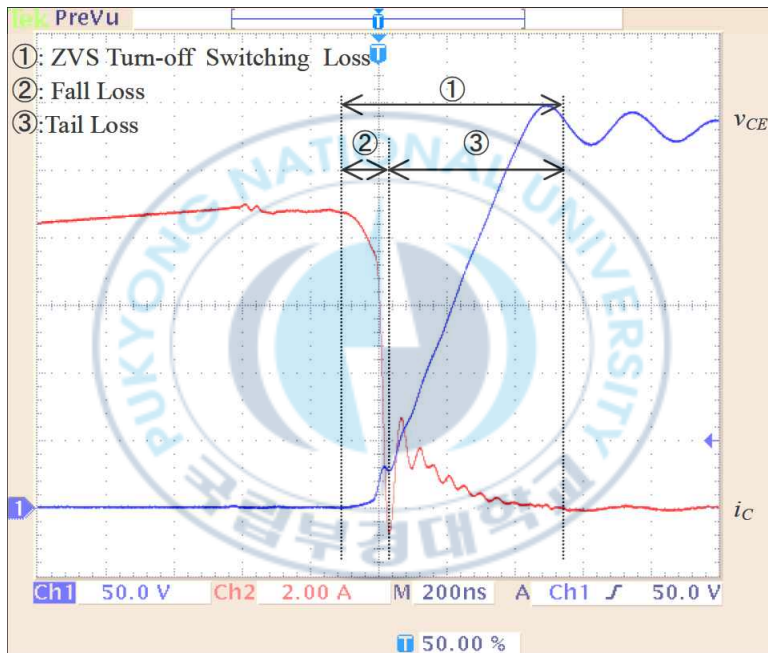


Fig. 5 ZVS Turn-off waveform(CM75DU-12F)

Fig. 6와 Fig. 7의 측정 조건은 다음과 같다.

- ① 게이트-에미터간 전압  $V_{GE}$ 는 +15[V]/-10[V]로 한다.
- ② 각  $C_s$ - $L_r$ 의 소프트 스위칭 영역은 동일하다.
- ③ 게이트 저항  $R_G$ 는 반도체 스위칭 소자의 입력 용량 충·방전 시간을 동일하게 하기 위해 Planer Gate : 18[Ω]/Trench Gate : 9[Ω]로 한다.

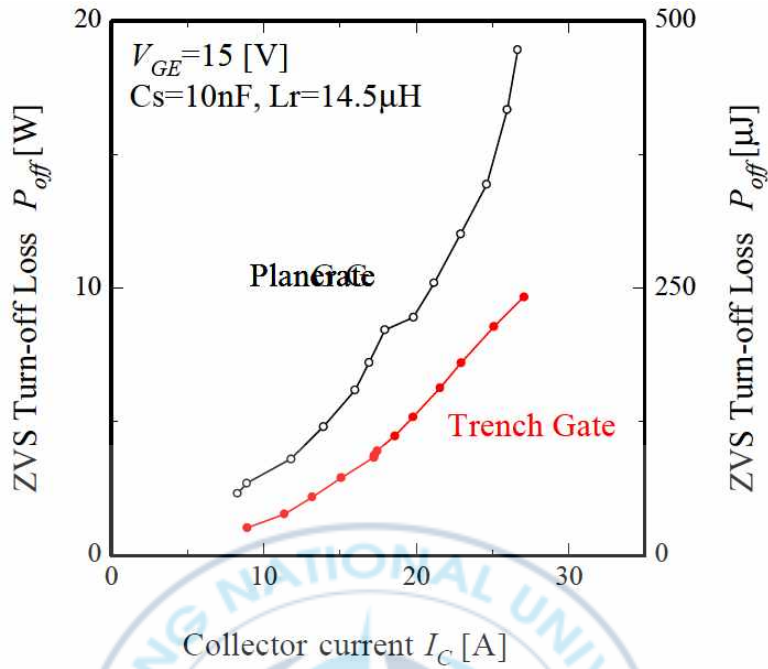


Fig. 6 ZVS Turn-off loss characteristics(Part I )

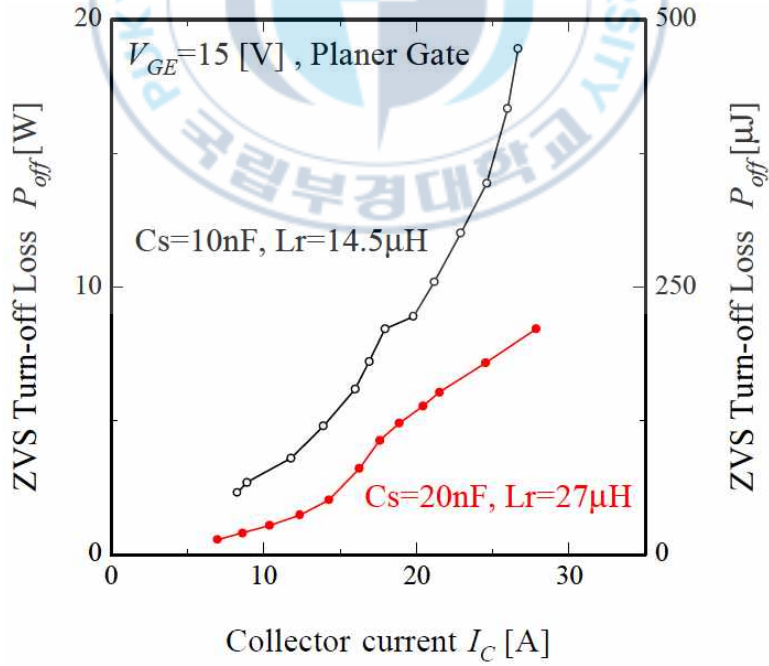


Fig. 7 ZVS Turn-off loss characteristics(Part II )

Fig. 6은 무손실 스너버 커패시터를 변경한 경우의 스위칭 손실 특성이며, 각 데이터는 동일한 Planer Gate IGBT를 사용하였으며, 무손실 스너버 커패시터를 크게 함으로써 스위칭 손실이 저감되는 것을 알 수 있다. Fig. 7은 IGBT 소자의 구조에 대한 스위칭 손실 특성이며, 각 데이터는 동일한 무손실 스너버 커패시터( $C_s=10[nF]$ )를 사용하였으며, Fig. 7에서 최신 구조인 Trench Gate IGBT의 스위칭 손실은 Planer Gate IGBT에 비해 낮음을 알 수 있다.

### 3) 정류 다이오드 복구 손실

일반적인 다이오드는 pn접합으로 구성되기 때문에 순방향 전류가 제로 크로스 한 후 Fig. 8과 같이 역전류가 흐른다. 이 전류에 의한 손실을 복구 손실이라고 부른다. Fig. 9에서 두 유형 모두 복구 손실의 차이가 없음을 알 수 있다. Fig. 4의 정류 다이오드 도통 손실 특성과 함께 생각하면, 도통 손실이 낮은 Soft Recovery 정류 다이오드가 유효하다고 생각된다. 또한 정류 다이오드에 의한 링잉 대책에서도 Soft Recovery 정류 다이오드가 유효할 수 있다.

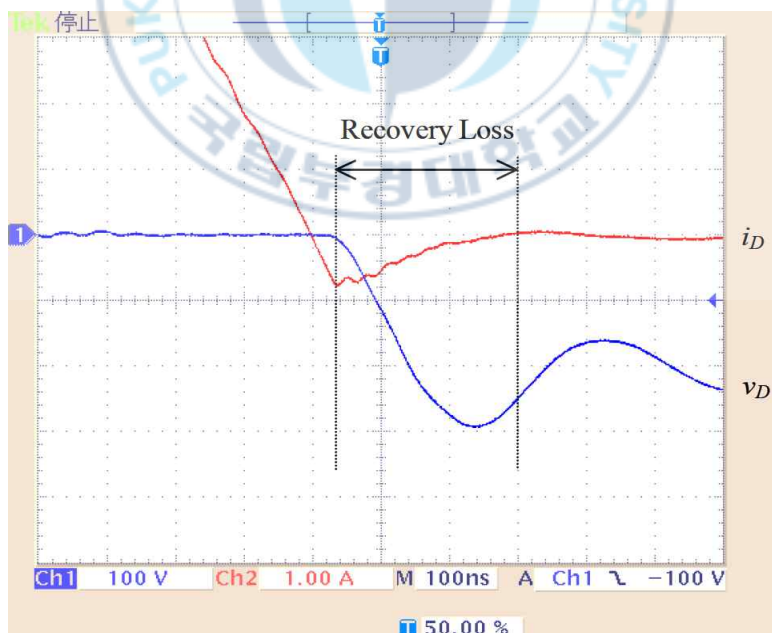


Fig. 8 Rectifier diode recovery characteristic waveform(KCF60A60E)

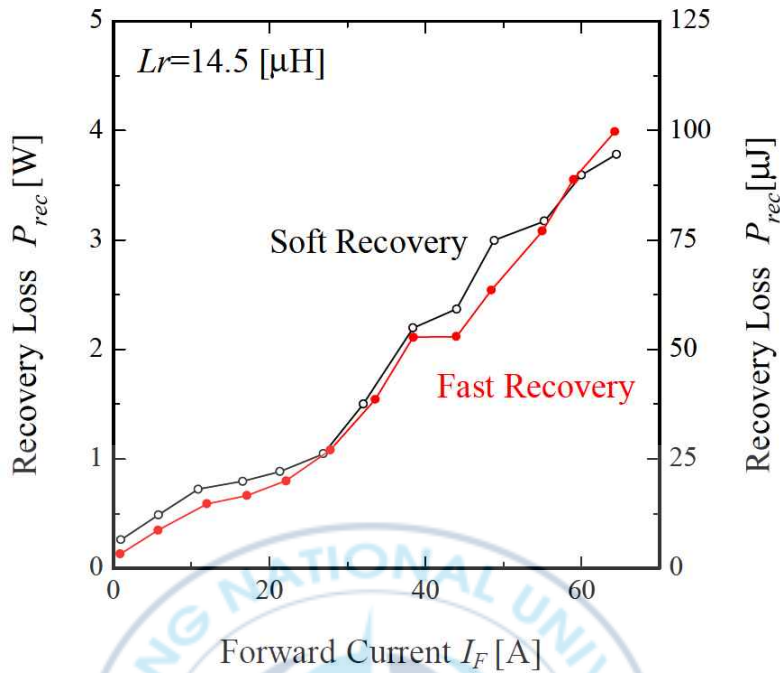


Fig. 9 Rectifier diode recovery loss characteristics

#### 4) 고주파 변압기 손실

고주파 변압기의 손실에는 크게 나누어 동손과 철손이 있다. 이들 측정법은 단락시험 및 개방시험에 의해 행하였다. 또한 철손은 주파수에 의존하기 때문에 본 시험에서는 컨버터의 인버터부를 변압기에의 입력 전원으로 하고, 실제의 스위칭 주파수와 동일한 교류를 이용하여 각 시험을 행하였다.

#### 5) 인덕터 도통 손실

인덕터가 사용되는 곳에서 전류의 주파수에 따라 LCR 미터(HIOKI; 3523 LCR HiTESTER)에 의해 저항값을 구하였다.

#### 다. 전력손실 분석 시뮬레이터와 실측 효율

“나”절의 시험에 의해 구한 각 부의 전력 손실을 시뮬레이터에 내장하고 전력변환 효율을 계산한 결과와 실측값을 Fig. 10에 나타낸다. 이 결과로부터 손실을 고려한 시뮬레이션이 계산한 전력변환 효율과 실측 효율은 매우 잘 일치하고, 본 손실 분석 시뮬레이터가 신뢰할 수 있는 것을 알 수 있다. 이를 고려하여 각 부하 전류값에서의 전력손실의 내역을 Fig. 11에 나타낸다. Fig. 11보다 높은 효율을 위해 DC-DC 컨버터의 각 부분에서 다음과 같은 개선이 필요하다.

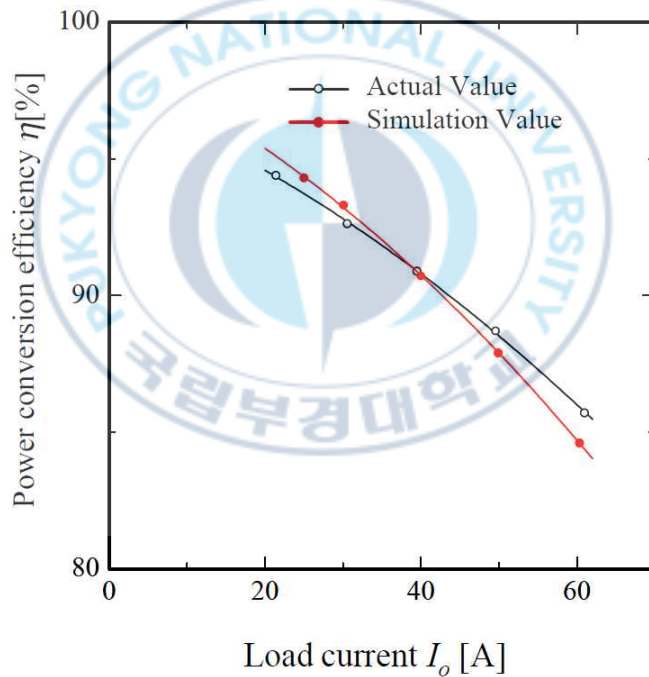


Fig. 10 Power conversion efficiency

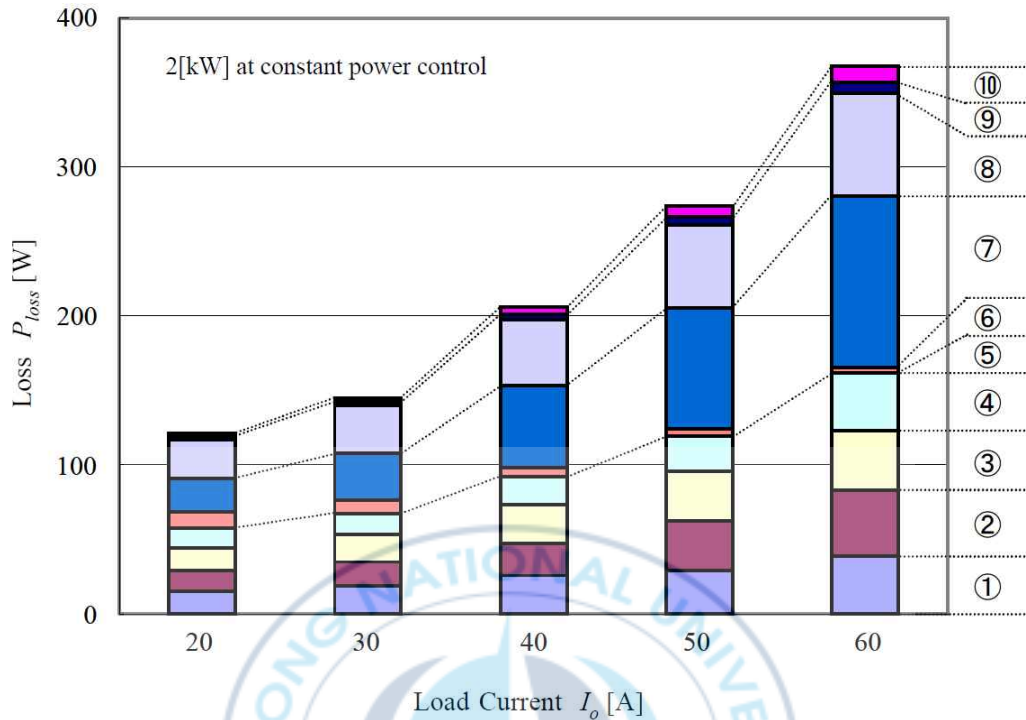


Fig. 11 Breakdown of power loss

### 1) 인버터부

전도 손실을 개선하기 위해 온 전압이 낮은 트렌치 게이트 IGBT를 사용하였으며, 스위칭 손실의 저감으로서는 무손실 스너버 커패시터의 용량을 크게 하였다. 단, 무손실 스너버 커패시터 용량의 증대에 있어서는 출력 전압의 저하를 초래해 변압기의 권수비를 변경해야 한다.

### 2) 변압기부

고주파 변압기에서 발생하는 손실의 대부분은 동손(권선의 도통 손실)에 의한 것이다. 따라서, 전력손실 저감법으로서는 변압기를 구성하는 재료 등의 외형적인 구성과 회로 방식에 따라 결정된다. 본 연구에서는 회로 방식에 대한 2개의 방향성을 서술하였다.

(a) 회로방식 (I)는 전력 공급 기간 이외에 변압기에 전류가 흐르지 않도록 한다. 이를 위해서는 회로 특성을 PWM 제어 하드 스위칭 DC-DC 컨버터에 가깝게 하려고 한다. Fig. 1의 PWM 제어 ZVS DC-DC 컨버터에서는 부하 전류의 1차측 환산 값과 여자 전류의 합에 의해 소프트 스위칭에 필요한 공진 현상이 이루어지고 있다. 이 때문에 회로방식 (I)을 채용하는 경우, 공진에 필요한 전류를 어떠한 형태로 별도 확보해야 한다.

(b) 회로방식 (II)는 전력 공급 기간 이외에도 전류는 흐르지만, 그 실효 전류값을 작게 한다. 이를 위해서는 정류 회로를 고안함으로써, 변압기 2차측 권선에 흐르는 전류값을 반감시키는 회로 방식 채택해야 한다. 이 경우, 부하 전류의 1차측 환산값에는 그다지 영향을 주지 않기 때문에, 인버터부의 소프트 스위칭 조건에 대한 재고를 거의 필요로 하지 않는다.

### 3) 정류부

정류부에서의 손실은 다이오드의 도통 손실과 복구 손실로 분류된다. 이들에 관해서는 Fig. 4 및 Fig. 9에 나타낸 바와 같이, 개선 방법으로서 순전압이 낮은 소자를 사용함으로써 도통 손실을 저감하는 것이 바람직하다.

### 4) 출력 필터부

본 논문에서는 전해 컨덴서의 ESR의 영향이 작다고 논하고 있기 때문에 출력 인덕터의 도통 손실 저감이 문제이다. 이 점에 관해서는 앞의 변압기와 같이 제작회사 사이트의 노력에 의한 점이 크지만, 정류 회로를 고안함으로써 출력 인덕터에 흐르는 전류 실효치를 반감할 수 있다는 회로 방식에서의 고안도 중요하다.

이상을 고려하여 회로 소자에 의한 전력 손실 개선을 진행해야 한다.

Table. 2 Breakdown of power loss

Breakdown of losses			Load Current $I_0$ [A]				
			20	30	40	50	60
①	Inverter Section	Leading Leg Conduction Loss	15.3W	18.8W	25.7W	28.9W	38.6W
②		Leading Leg Switching Loss	14.1W	16.0W	22.0W	33.8W	44.3W
③		Lagging Legs Conduction Loss	15.1W	18.8W	25.8W	33.2W	40.1W
④		Lagging Legs Switching Loss	12.9W	13.8W	18.5W	23.1W	38.4W
⑤	Resonant auxiliary inductor conduction loss		0.05W	0.68W	0.11W	0.15W	0.21W
⑥	High Frequency Transformer Section	Iron Loss	11.0W	8.89W	6.28W	4.77W	3.78W
⑦		Copper Loss	22.3W	31.3W	54.7W	81.3W	115W
⑧	Rectifier Diode Section	Conduction Loss	26.1W	31.8W	44.0W	55.9W	68.7W
⑨		Recovery Loss	2.44W	2.58W	4.13W	5.51W	7.30W
⑩	Output Filter Section	Output Inductor Conduction Loss	1.87W	2.66W	4.82W	7.38W	10.8W
Total Loss			121W	145W	206W	274W	368W

## 라. 전력손실 개선 방법

인버터부의 전력 손실 개선에 대해서는 스위칭 소자의 최적화와 스위칭 손실의 저감을 들 수 있다. 우선, 스위칭 소자의 최적화에 대해서는 반도체 제조 회사에 의해 온 전압의 저감을 도모하고 있다. Fig. 12에서는 플레너 게이트 IGBT와 트렌치 게이트 IGBT를 사용한 경우의 실측 전력변환 효율 비교한 결과를 나타낸 것이다.

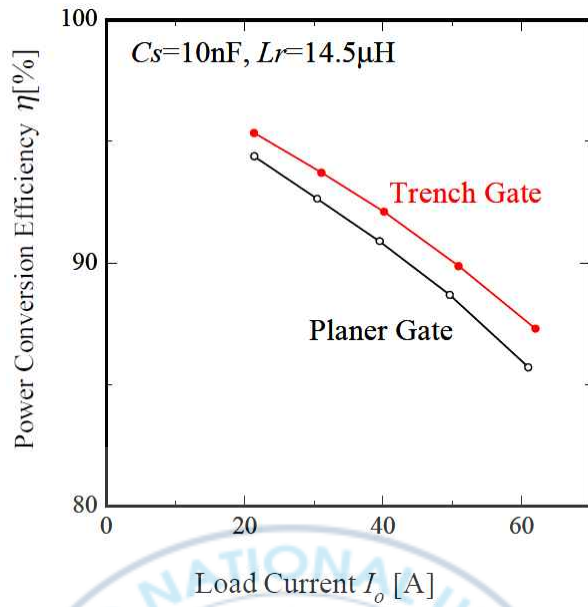


Fig. 12 Comparison of power conversion efficiency(Part I)

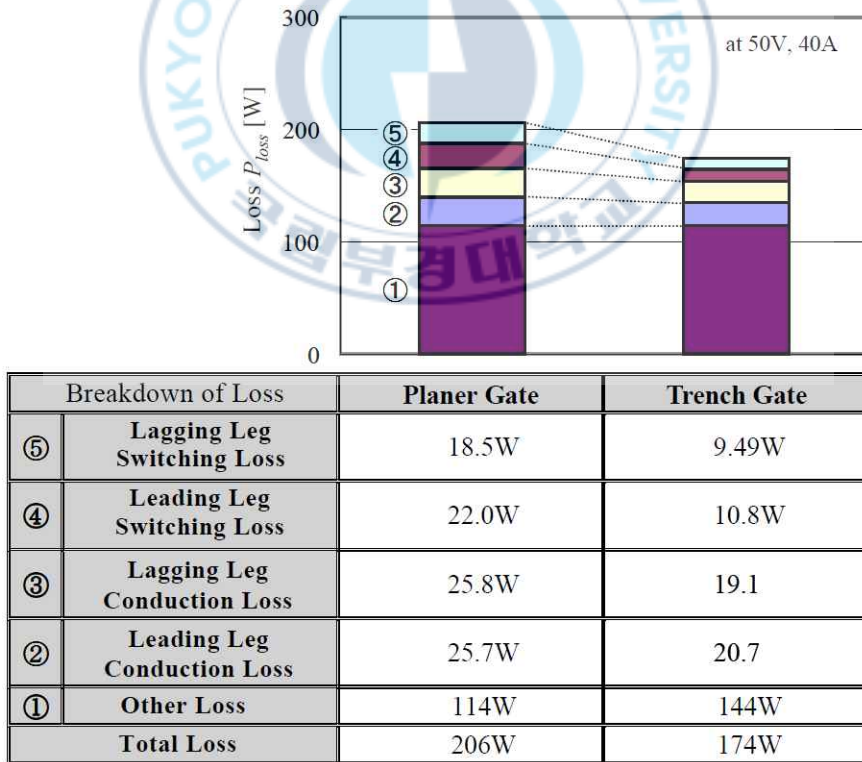


Fig. 13 Comparison of power loss(Part I)

Fig. 13은 50[V], 40[A] 출력에서 인버터 부분의 전력 손실 분석을 비교한 결과를 나타낸 것이다. Fig. 12와 Fig. 13에서 먼저 트렌치 게이트 IGBT는 플레너 게이트 IGBT에 비해 그 구조상 온 전압이 낮아 도통 손실이 저감되어 있는 것을 알 수 있다. 또한 IGBT 모듈에 내장된 역병렬 다이오드의 순전압에서도 트렌치 게이트 IGBT에 내장되어있는 것이 온 전압이 낮다. 게다가, 트렌치 게이트 IGBT는 플레너 게이트 IGBT에 비해 전류 턴-오프를 더 빨리 수행할 수 있다. 따라서, 동일한 무손실 스너버 커패시터 용량이라도 Fig. 13에 나타내는 바와 같이 스위칭 손실이 대략 반감하고 있다.

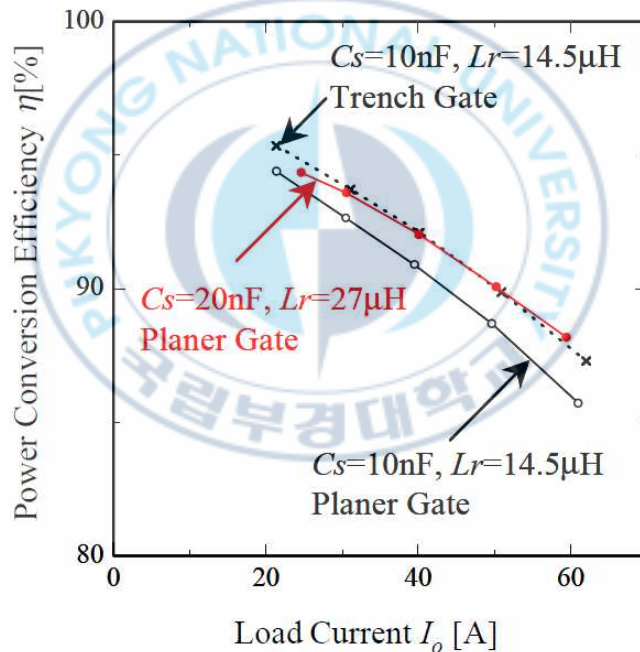


Fig. 14 Comparison of power conversion efficiency(Part II)

스위칭 손실의 저감으로서 변압기 권수비를 일정하게 유지하면서 무손실 스너버 커패시터 용량을 크게 한 경우의 실측 전력 변환 효율을 Fig. 14에 나타내었다. Fig. 14에서 무손실 스너버 커패시터 용량에 20[nF]를 사용한 경우,

무손실 스너버 커패시터의 용량 10[nF]를 사용한 트렌치 게이트 IGBT와 동등한 효율 개선을 얻을 수 있는 것을 알 수 있다. 이 원인 중 하나는 스위칭 손실의 감소이지만 다른 요인으로 인한 것도 크다. 즉, 변압기 권수비가 일정하다면 소프트 스위칭 영역을  $C_s=10[\text{nF}]$ ,  $L_r=14.5[\mu\text{H}]$ 인 경우와 동일하게 하기 위해  $C_s=20[\text{nF}]$ ,  $L_r=27[\mu\text{H}]$ 의 조합을 채택해야 한다. 따라서 공진 보조 인덕터가 관련된 모든 과형에  $L_r$ 값 변경의 영향과 전력손실이 변경된다. 또한  $C_s$ ,  $L_r$ 의 변경으로 인해 Duty Cycle Loss가 증가하기 때문에 최대 출력 전압이 떨어진다. 이것을 개선하기 위해서는 변압기 권수비의 변경이 필요하지만, 변압기 동손도 변화된다. 따라서 커패시턴스의 증가는 스위칭 손실을 줄이는데 효과적이지만 DC-DC 컨버터 시스템으로서 총 전력손실을 줄이는 것은 일반적으로 말할 수 없다.

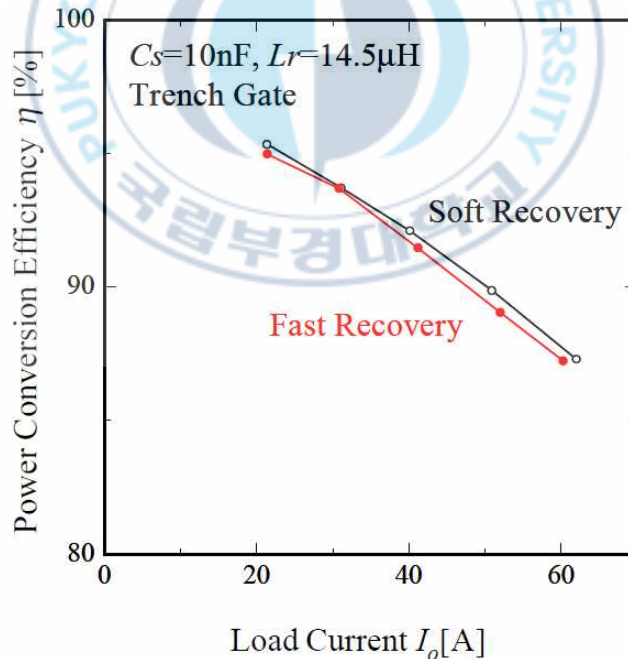


Fig. 15 Comparison of power conversion efficiency(Part III)

정류부의 전력 손실 저감책으로서 순방향 전압이 낮은 소자를 선택하는 것이 유효하다. Fig. 15는 소프트 복구 다이오드와 고속 복구 다이오드를 이용한 실제 전력 변환 효율 특성을 나타낸 것이다. Fig. 16은 정류기의 전력손실 비교를 나타낸 것이다. Fig. 4과 Fig. 15와 같이 순방향 전압 강하가 작은 소프트 복구 다이오드를 사용하는 것이 전력 변환 효율을 향상시킬 수 있음을 알 수 있다.

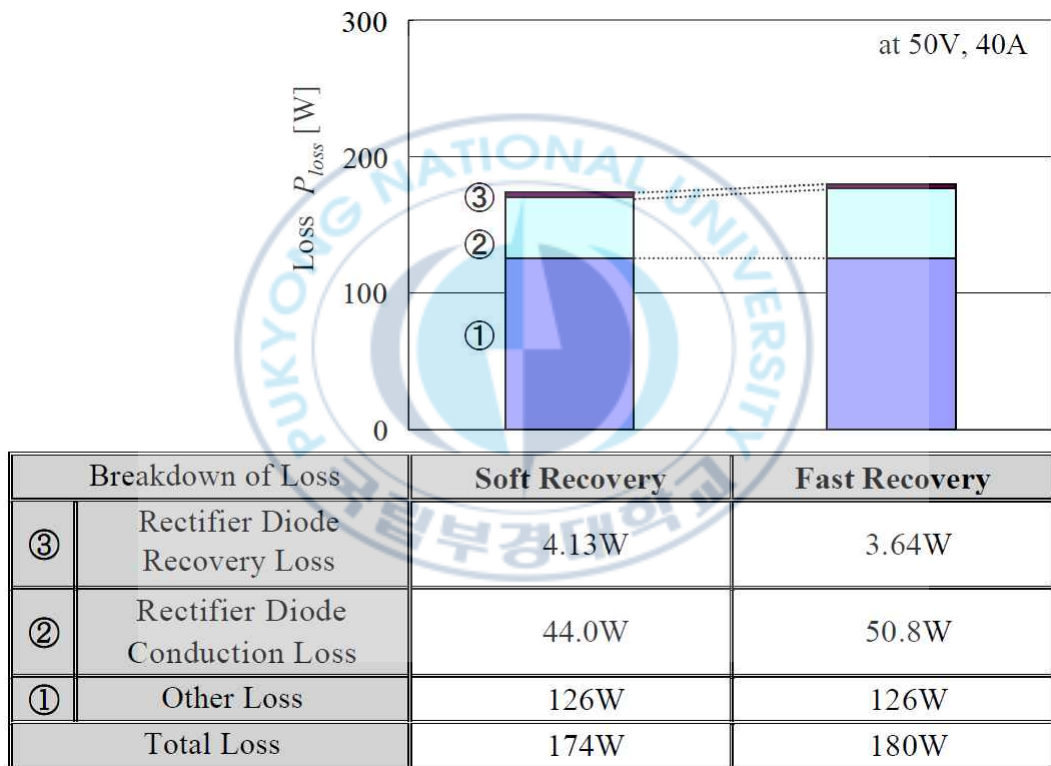


Fig. 16 Comparison of power loss(Part II)

## 부 록(2) 변압기의 등가회로와 소프트 스위칭 경계영역의 산정

### 가. 소프트 스위칭 경계영역의 산정에 관한 자료

일반적으로 DC-DC 컨버터의 출력 인덕터에 흐르는 전류에는 교류(리플) 성분이 첨가되어 있다(Fig. 17참조). 이 전류의 최대값( $i_{0(\max)}$ ), 최소값( $i_{0(\min)}$ ), Lagging Leg Switch turn-off시의 값( $i_{0(\text{mid})}$ ), 출력전류의 평균값( $I_0$ )을 각각 구하면 다음과 같다.

$$I_0 = \frac{i_{0(\max)} + i_{0(\min)}}{2} \rightarrow i_{0(\min)} = 2I_0 - i_{0(\max)} \quad (1)$$

$$i_{0(\min)} = i_{0(\max)} - AE_0 \left( \frac{T}{2} - t_\theta + t_D \right)$$

식 (1)에 의해

$$2I_0 - i_{0(\max)} = i_{0(\max)} - AE_0 \left( \frac{T}{2} - t_\theta + t_D \right)$$

$$2i_{0(\max)} = 2I_0 + AE_0 \left( \frac{T}{2} - t_\theta + t_D \right)$$

$$i_{0(\max)} = I_0 + \frac{AE_0}{2} \left( \frac{T}{2} - t_\theta + t_D \right) \quad (2)$$

$$i_{0(\text{mid})} = i_{0(\max)} - AE_0 \left( \frac{T}{2} - t_\theta \right)$$

식 (2)에 의해

$$= \left[ I_0 + \frac{AE_0}{2} \left( \frac{T}{2} - t_\theta + t_D \right) \right] - AE_0 \left( \frac{T}{2} - t_\theta \right)$$

$$= I_0 + \frac{AE_0}{2} \left[ \left( \frac{T}{2} - t_\theta + t_D \right) - (T - 2t_\theta) \right]$$

$$= I_0 + \frac{AE_0}{2} \left( -\frac{T}{2} + t_\theta + t_D \right) \quad (3)$$

여기서, 정수  $A$ 는 아래와 같이 나타내며, 출력 전압을 나타낸 것에 의해  $i_0$ 가 감소할 경우  $di/dt$ 로 나타낸다.

$$A = \frac{1}{L_0 + a_T^2 \frac{L_1 \times L_m}{L_1 + L_m}}$$

단, 권수비  $a_T$ 는  $N_2/N_1$ (1차측 권수  $N_1$ , 2차측 권수  $N_2$ )로 정의한다.

또한, 식 (3)에서  $t_D = \frac{2nL_i}{E_i} i_{0(mid)}$ ,  $t_\theta + t_0 = (t_\theta - t_D) + 2t_D$  을 고려하여 다시 정리하면

$$\begin{aligned} i_{0(mid)} &= I_0 + \frac{AE_0}{2} \left( -\frac{T}{2} t_\theta + t_D \right) \\ &= I_0 + \frac{AE_0}{2} \left[ -\frac{T}{2} + (t_\theta - t_D) + 2t_D \right] \\ &= I_0 + \frac{AE_0}{2} \left[ -\frac{T}{2} + (t_\theta + t_D) + \frac{4a_T L_l}{E_i} i_{0(mid)} \right] \\ i_{0(mid)} \left( 1 - \frac{AE_0}{2} \frac{4nL_l}{E_i} \right) &= I_0 + \frac{AE_0}{2} \left[ -\frac{T}{2} + (t_\theta - t_0) \right] \\ i_{0(mid)} &= \frac{I_0 + \frac{AE_0}{2} \left[ -\frac{T}{2} + (t_\theta - t_D) \right]}{\left( 1 - \frac{AE_0}{2} \times \frac{4a_T L_l}{E_i} \right)} \end{aligned} \quad (4)$$

Lagging Leg Switch가 turn-off하면 고주파 변압기의 1차측에 흐르는 전류는 식 (5)와 같다.

$$i_{L_1} = i_{mp} + a_T i_{0(mid)} \quad (5)$$

식 (5)가 Soft Switching을 달성하기 위해서는 다음의 조건을 만족해야 한다.

$$\begin{aligned} i_{mp} &= \frac{E_i}{2L_m}(t_\theta - t_D) \\ i_{L_1} &= \frac{E_i}{2L_m}(t_\theta - t_D) + a_T i_{0(mid)} \\ &= \frac{E_i}{2L_m}(t_\theta - t_D) + n \frac{I_0 + \frac{AE_0}{2} \left[ -\frac{T}{2} + (t_\theta - t_D) \right]}{\left( 1 - \frac{AE_0}{2} \times \frac{4a_T L_1}{E_i} \right)} \geq \sqrt{\frac{2C_s}{L_1}} E_i \end{aligned} \quad (6)$$

여기서,

$$E_0 = \frac{2a_T E_i}{T}(t_\theta - t_D) - t_\theta - t_D = \frac{TE_0}{2a_T E_i} \quad (7)$$

식 (7)을 식 (6)에 대입하면

$$\begin{aligned} \frac{E_i}{2L_m}(t_\theta - t_D) + a_T \frac{I_0 + \frac{AE_0}{2} \left[ -\frac{T}{2} + (t_\theta - t_D) \right]}{\left( 1 - \frac{AE_0}{2} \frac{4a_T L_1}{E_i} \right)} &\geq \sqrt{\frac{2C_s}{L_1}} E_i \\ \frac{E_i}{2L_m} \frac{E_0 T}{2a_T E_i} + a_T \frac{I_0 + \frac{AE_0}{2} \left( -\frac{T}{2} + \frac{E_0 T}{2a_T E_i} \right)}{\left( 1 - \frac{AE_0}{2} \frac{4a_T L_1}{E_i} \right)} &\geq \sqrt{\frac{2C_s}{L_1}} E_i \\ \frac{T}{4a_T L_m} E_0 + \frac{a_T I_0}{\left( 1 - \frac{AE_0}{2} \frac{4a_T L_1}{E_i} \right)} + \frac{\frac{a_T AE_0}{2} \left( -\frac{T}{2} + \frac{E_0 a_T T}{2E_i} \right)}{\left( 1 - \frac{AE_0}{2} \frac{4a_T L_1}{E_i} \right)} &\geq \sqrt{\frac{2C_s}{L_1}} E_i \end{aligned}$$

$$\frac{a_T I_0}{\left(1 - \frac{AE_0}{2} \frac{4L_l}{a_T E_i}\right)} \geq -\frac{\frac{a_T AE_0}{2} \left(-\frac{T}{2} + \frac{E_0 a_T T}{2E_i}\right)}{\left(1 - \frac{AE_0}{2} \frac{4a_T L_l}{E_i}\right)} - \frac{T}{4a_T L_m} E_0 + \sqrt{\frac{2C_s}{L_l}} E_i$$

$$I_0 \geq -\frac{AE_0}{2} \left(-\frac{T}{2} + \frac{E_0 T}{2a_T E_i}\right) - \frac{T}{4a_T^2 L_m} E_0 \left(1 - \frac{AE_0}{2} \frac{4a_T L_l}{E_i}\right) + \frac{E_i}{a_T} \sqrt{\frac{2C_s}{L_l}} \left(1 - \frac{AE_0}{2} \frac{4a_T L_l}{E_i}\right)$$

$$I_0 \geq \left(-\frac{AT}{4a_T E_i} + \frac{ATL_l}{2a_T E_i L_m}\right) E_0^2 - \left(-\frac{AT}{4} + \frac{T}{4a_T^2 L_m} + 2L_l A \sqrt{\frac{2C_s}{L_l}}\right) E_0 + \frac{E_i}{a_T} \sqrt{\frac{2C_s}{L_l}}$$
(8)

여기서, 출력 인덕턴스가 충분히 올 경우  $A \rightarrow 0$  로 되며

$$I_0 \geq -\frac{T}{4a_T^2 L_m} E_0 + \frac{E_i}{a_T} \sqrt{\frac{2C_s}{L_l}}$$
(9)

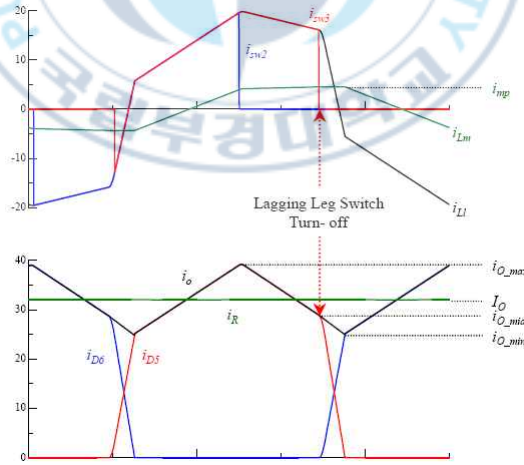


Fig. 17 부하전류  $I_0$ 와 변압기 1차측 전류  $I_{L_1}$ 의 관계

Fig. 18은 컨버터의 출력 특성과 SSA 경계영역의 산정식을 계산한 결과를

정리하면 아래와 같다.

㉠ 전력 2[kW]를 일정하게 제어할 경우 :

출력전력  $P_0$ 은 부하변동에 따라 이동한다.

㉡ 60[A], 듀티 50[%]일 경우 :

최대출력전압의 범위에 의해 소프트 스위칭이 가능하다.

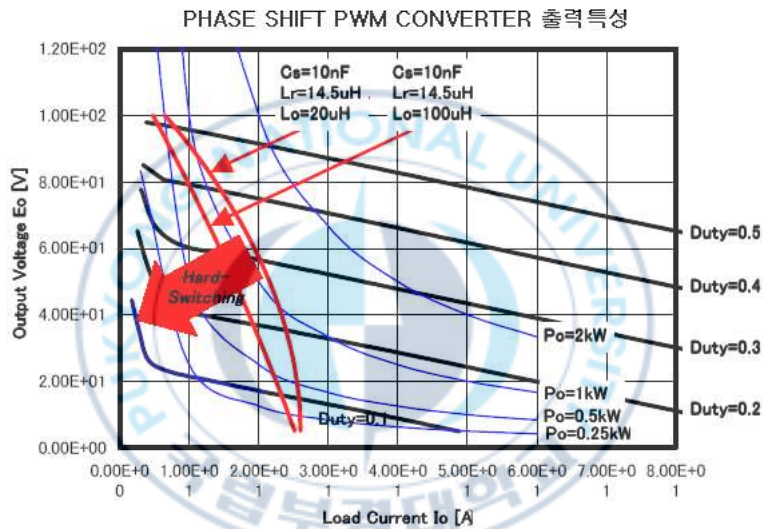
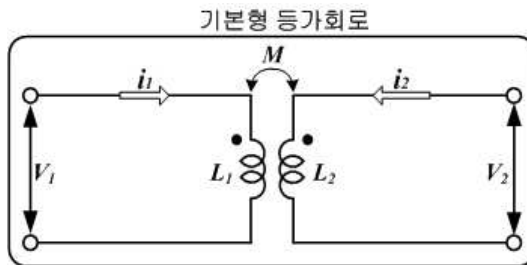
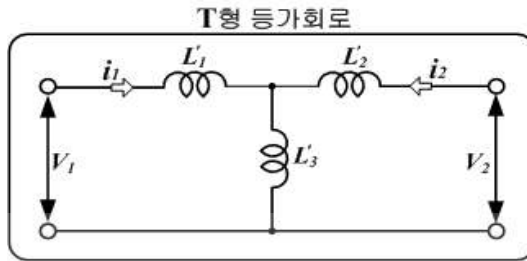


Fig. 18 SSA 경계영역의 산정 결과

### 나. 변압기의 타입별 등가회로 해석



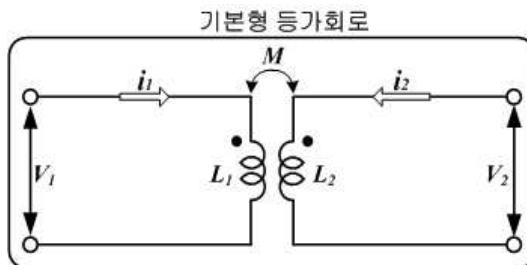
$$\left. \begin{aligned} v_1 &= L_1 \frac{di_1}{dt} + M \frac{di_2}{dt} \\ v_2 &= M \frac{di_1}{dt} + L_2 \frac{di_2}{dt} \end{aligned} \right\} \quad (10)$$



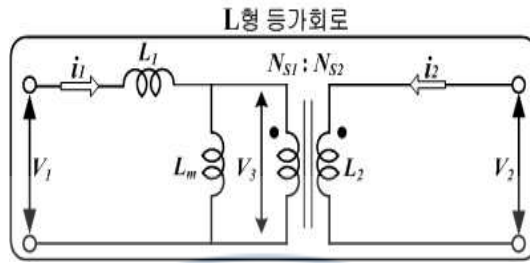
$$\left. \begin{aligned} v_1 &= L_1' \frac{di_1}{dt} + L_3' \frac{d}{dt}(i_1 + i_2) = (L_1' + L_3') \frac{di_1}{dt} + L_3' \frac{di_2}{dt} \\ v_2 &= L_2' \frac{di_2}{dt} + L_3' \frac{d}{dt}(i_1 + i_2) = L_3' \frac{di_1}{dt} + (L_2' + L_3') \frac{di_2}{dt} \end{aligned} \right\} \quad (11)$$

식 (10)과 식 (11)에 의해서 식 (12)을 구할 수 있다.

$$\left. \begin{aligned} L_1' &= L_1 - M \\ L_2' &= L_2 - M \\ L_3 &= M \end{aligned} \right\} \quad (12)$$



$$\left. \begin{aligned} v_1 &= L_1 \frac{di_1}{dt} + M \frac{di_2}{dt} \\ v_2 &= M \frac{di_1}{dt} + L_2 \frac{di_2}{dt} \end{aligned} \right\} \quad (13)$$



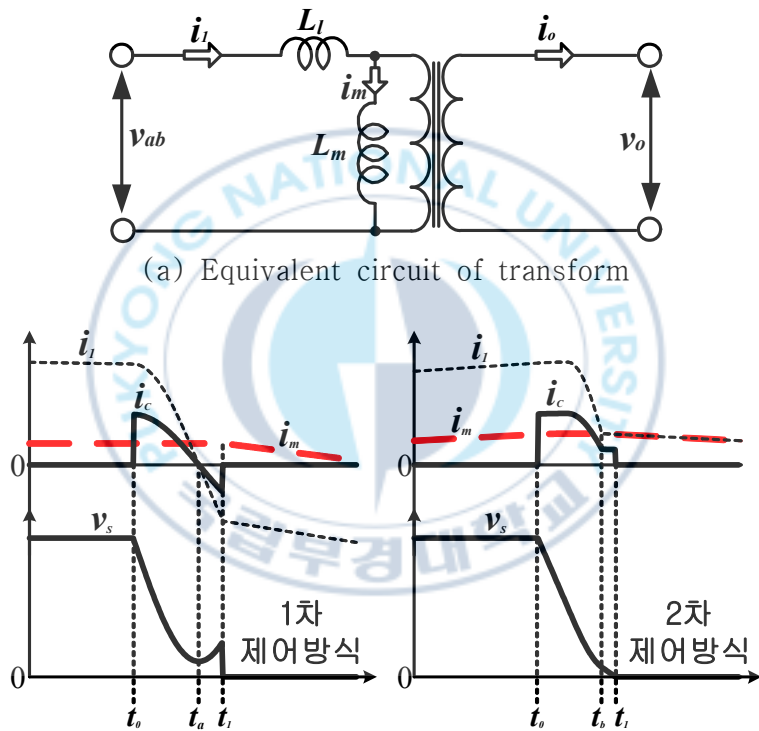
$$\left. \begin{aligned} v_1 &= L_1 \frac{di_1}{dt} + L_m \frac{d}{dt}(i_1 + a_T i_2) = (L_1 + L_m) \frac{di_1}{dt} + a_T L_m \frac{di_2}{dt} \\ v_2 &= a_T v_3 = a_T L_m \frac{d}{dt}(i_1 + a_T i_2) = a_T L_m \frac{di_1}{dt} + a_T^2 L_m \frac{di_2}{dt} \end{aligned} \right\} \quad (14)$$

식 (13)과 식 (14)에 의해서 식 (15)을 구할 수 있다.

$$\left. \begin{aligned} L_l &= L_1 - \frac{M^2}{L_2} \\ L_m &= \frac{M^2}{L_2} \\ a_T &= \frac{L_2}{M} = \frac{N_2}{N_1} \end{aligned} \right\} \quad (15)$$

### 부 록(3) 소프트 스위칭 조건과 변압기 여자 전류 특성

Fig. 19는 1차측 제어 방식의 하드 스위칭 때에 있어서 스위치 전압과 전류 그리고 2차측 제어 방식의 1차측 스위치 전압과 전류의 스위칭시 확대 파형을 나타낸 것이다. Fig. 19에서  $i_1$ 은 변압기 1차측 전류를 나타낸 것이고,  $i_c$ 는 로스레스 커패시터에 흐르는 전류, 그리고  $v_s$ 는 스위치 전압을 나타낸 것이다.



(b) primary-side & secondary-side control method

Fig. 19 ZVS shifted condition of primary-side switch

Fig. 19에서 알 수 있듯이 1차측 제어 방식의 경우, 위상차가 큰 때에 위암(arm)측 스위치에 대한 전환(轉流)전류  $i_c$ 가 작아진다. Fig. 19에 나타냈던 것처럼 로스레스 커패시터의 충·방전이 완료되기 전에  $i_c$ 가 제로 크로스 되므

로 소프트 스위칭이 실현할 수 없다. 스위치 소자와 병렬로 접속된 로스레스 커패시터의 전하를 완전히 방전하기 위한 부하 전류의 조건은 다음과 같은 식으로 나타낼 수 있다.

$$i_0 \geq n \left( E \sqrt{\frac{2C_s}{L_l}} - i_{mp} \right) \quad (16)$$

식 (16)에서  $i_{mp}$ 는 여자 전류의 피크값이며, 출력의 인덕턴스는 충분히 큰 것으로 한다.

만일, 위의 조건을 충족되어도 데드 타임이 너무 길어지면  $C_s$ 와 직렬 인덕터  $L_l$ 의 공진에 의해서  $C_s$ 는 다시 한번 충전되기 시작한다. 이 재충·방전현상을 방지한 최적의 데드 타임  $t_d$ 는 공진 주파수  $f_r$ 에 의해서 결정되어지며, 다음과 같다.

$$t_d \geq \frac{1}{4f_r} = \pi \sqrt{\frac{2C_s \times L_l}{2}} \quad (17)$$

식 (16)에서 1차측 제어 방식은 누설 인덕턴스를 크게 설계하고 충분한 전환(轉流)전류를 확보하거나 로스레스 커패시터의 용량  $C_s$ 를 작게 설계하여 소프트 스위칭 영역을 폭넓게 할 수 있는 것이 알 수 있다. 하지만, 누설 인덕턴스를 크게 하면 전력이 부하에 공급되지 않는 기간이 동작 주기에 차지한 비율(duty cycle loss)이 증가하기 때문에 정격 출력 전압을 저하시킨다. 또한,  $C_s$ 를 작게 하면 스위치 소자에 관련된  $dv/dt$  스트레스를 증대시키기 때문에 설계상 용이하지 않다. 이에 반해, 2차측 제어 회로는 1차측 스위치에 대한 전환(轉流)전류의 제로 크로스를 2차측 스위치가 저지하기 때문에 부하 전류에 관계없이 확실하게 소프트 스위칭이 실현되어진다. 2차측 제어 회로에

있어서 1차측 스위치의 데드 타임 $t_d$ 는 무부하시에 ZVS가 실현될 수 있도록 설계하면 좋기 때문에 다음과 같이 나타낼 수 있다.

$$t_d \geq \frac{2C_s \times E}{i_{mp}} \quad (18)$$

Fig. 20은 위상차를 변화시킬 때의 변압기 여자 전류의 피크값 특성을 나타낸 것이다. Fig. 20에서 1차측 제어 회로의 위상차를 크게 하면 인버터 출력 전압의 듀티율(duty cycle)이 감소되기 때문에 여자 전류의 피크값도 감소된다. 따라서 여자 인덕턴스에 의한 소프트 스위칭 영역의 확대효과에는 그다지 기대할 수 없다. 이에 비해 2차측 제어 회로의 경우에는 인버터 출력 전압의 듀티율은 위상차에 관계되지 않고 언제나 50[%]으로 일정하기 되기 때문에 Fig. 20에 나타냈던 것처럼 여자 전류의 피크값도 거의 일정으로 된다. 이것은 제안한 회로가 소프트 스위칭 동작의 실현이 곤란한 저 출력 전류에 있어도 가능한 것을 나타내고 있다.

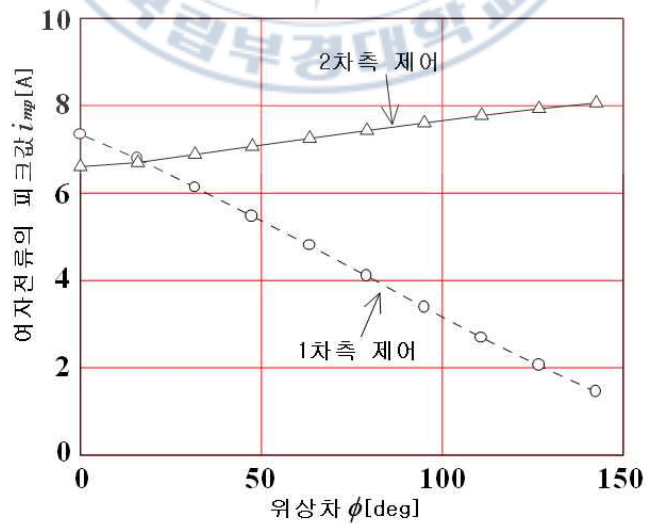


Fig. 20 Peak-value characteristic of excitation current for phase difference

# A Study on the Application of Three Phase AC High Frequency Switching Power Supply and High Performance UPS System

Byung-Young Chun

*Department of Electrical Engineering Graduate School  
Pukyong National University*

## Abstract

In this paper, this paper summarizes the research by proposing a new circuit topology that realizes high-performance power conversion and a control technology that utilizes it. The necessity and problems of high-performance, low-noise AC uninterruptible power supply or DC uninterruptible power supply in the advanced information society are explained, the significance and purpose of the study are presented, and the contents of each chapter are described. Chapter 2 explains the current status and problems of power conversion circuit technology for AC uninterruptible power supply and DC uninterruptible power supply, and describes the purpose of this study. Chapter 3 describes a power conversion circuit to which soft switching technology is applied as a means of improving power conversion efficiency that can be applied to AC uninterruptible power supply devices, and its soft switching control method and operating principle. And the proposed method has a simple circuit for realizing soft switching, easy control for achieving soft switching, and can realize soft switching without raising the resonance current, so the soft switching circuit has little loss. And, as a result of experimenting with the proposed method at a capacity of 10 [kW], it was confirmed that the improvement of the power conversion efficiency and the reduction

of the switching noise were achieved compared to the conventional hard switching method. Chapters 4 and 5 describe the soft switching PWM rectifier and the soft switching high frequency isolated DC-DC converter that constitute the DC uninterruptible power supply, respectively. In particular, in Chapter 4, a new circuit configuration suitable for a high power factor 3-phase PWM rectifier, a control method, and an operating principle were described and the characteristics were described. The proposed circuit shows that the circuit configuration is simplified compared to the three-phase soft switching inverter circuit by specializing the use of the three-phase PWM rectifier. In addition, as a result of the experiment at 5 [kW] capacity, it was confirmed that power conversion efficiency of 98 [%] or more could be achieved.

Chapter 5 proposes a new high-frequency isolated DC-DC converter and control method, and describes the operation transition and characteristics. The proposed circuit supports the soft switching of the primary-side main switching device by using the secondary-side switching of the high-frequency isolation transformer, and reduces the circuit loss by the action of synchronous rectification. In addition, it was theoretically suggested and verified through experiments that soft switching is possible in a wide range from no-load to rated load. In Chapter 6, as a DC uninterruptible power supply with a simple circuit configuration, the circuit technology of a DC power supply for 3-phase AC input 1-stage conversion high-frequency insulated communication is proposed and the control method is described. And compared with the conventional DC uninterruptible power supply consisting of two stages, the proposed circuit has a single stage configuration and can be easily controlled. In addition, the usefulness of the proposed circuit was proved by applying the control method that does not magnetically saturate the high-frequency isolation transformer to the 6 [kW] capacity experimental device, and the size and weight were reduced by 80 [%] compared to the conventional DC uninterruptible power supply device. confirmed that it could be done. In addition, the pulsation of the output voltage due to the distortion of the commercial AC

input voltage was reduced by applying the newly proposed iterative learning control.

In the conclusion of Chapter 7, the main achievements of this study are summarized and described. First, in an uninterruptible power supply device for supplying stable power to communication devices, it has been shown that switching loss can be reduced by introducing soft switching. It was found that this result facilitates increasing the switching frequency and enables further performance enhancement. Second, in the development of a new DC uninterruptible power supply device that uses the conventional two-stage conversion as one stage, it has been revealed that the converter can be reduced in size and weight. These achievements are expected to be helpful for further advancement of power electronics and the development of new applications in the future.

