



저작자표시-비영리-변경금지 2.0 대한민국

이용자는 아래의 조건을 따르는 경우에 한하여 자유롭게

- 이 저작물을 복제, 배포, 전송, 전시, 공연 및 방송할 수 있습니다.

다음과 같은 조건을 따라야 합니다:



저작자표시, 귀하는 원저작자를 표시하여야 합니다.



비영리, 귀하는 이 저작물을 영리 목적으로 이용할 수 없습니다.



변경금지, 귀하는 이 저작물을 개작, 변형 또는 가공할 수 없습니다.

- 귀하는, 이 저작물의 재이용이나 배포의 경우, 이 저작물에 적용된 이용허락조건을 명확하게 나타내어야 합니다.
- 저작권자로부터 별도의 허가를 받으면 이러한 조건들은 적용되지 않습니다.

저작권법에 따른 이용자의 권리는 위의 내용에 의하여 영향을 받지 않습니다.

이것은 [이용허락규약\(Legal Code\)](#)을 이해하기 쉽게 요약한 것입니다.

[Disclaimer](#)

工學碩士 學位論文

PSoC를 이용한 중성점저항접지
모니터에 관한 연구



2008年 2月

釜慶大學校大學院

制御計測工學科

廉在煥

工學碩士 學位論文

PSoC를 이용한 중성점저항접지 모니터에 관한 연구

指導教授 李 炯 基

이 論文을 工學碩士 學位論文으로 提出함



2008年 2月

釜慶大學校大學院

制御計測工學科

廉在煥

廉在煥의 工學碩士 學位論文을 認准함

2007年 12月



主 審 工學博士 金 南 虎 (印)

委 員 工學博士 李 炯 基 (印)

委 員 工學博士 崔 然 旭 (印)

목 차

목차	i
Abstract	ii
제1장 서 론	1
제2장 중성점접지 방식	2
2.1 중성점접지 방식의 종류	3
2.1.1 비접지 방식	3
2.1.2 직접접지 방식	4
2.1.3 저항접지 방식	5
제3장 지락전류 계산	7
3.1. 1선지락 사고의 지락전류	7
3.2 지락 전류의 검출 방법	13
제4장 PSoC를 이용한 중성점 접지저항 모니터의 설계	15
4.1. 시스템의 구성 및 설계요구조건	15
4.2. PSoC를 이용한 지락전류 및 중성점 전압 신호처리회로	16
제5장 실험 및 결과	19
5.1 시뮬레이션 결과	19
5.1.1 3상 평형부하일 경우의 지락전류	19
5.1.2 3상 불평형부하일 경우의 지락전류 검출	21
5.2 PSoC를 이용한 중성점 접지저항 모니터 시스템의 구현	21
5.3 모의 선로의 실험 결과	23
제 6 장 결론	26
참고문헌	27
감사의 글	28

A Study on Neutral Grounding Resistor Monitor using PSoC

Je - Whane Yum

*Department of Control & Instrument Engineering Graduate School
of Pukyong National University*

Abstract

The independent and neutral resistance ground system can be applied to the industrial plant that are consuming high voltage electric power from using through electric supply transformer.

Ground fault accident menaces the stability of the electric power system and brings the damage and shock to the associated machine. The strong points of the neutral resistance ground connection method is the restriction to be able to reduce the system shock. Also it can suppress the over voltage occurrence and guarantee the detection of the ground fault current and the operation of the protection relay when ground fault accident occur. A Neural Grounding Resistor(NGR) limits ground fault currents in local distribution systems. This application packs a PSoC with functions to protect against an unhealthy NGR and too high fault currents. Simulation and experiment results proved the excellence of the proposed method in this paper.

제1장 서론

現代 産業의 發展과 文化生活의 근간은 良質의 電力을 장기간에 걸쳐서 安全하게 經濟的으로 利用할수 있기 때문이라 생각된다. 이러한 電力 供給에 관련된 送電 및 配電은 重要 施設으로써 우리들 日常生活이나 産業界와 밀접한 關係가 있다. 전력계통에는 과부하 및 지락사고에 의한 사고가 발생되며, 특히 장거리 송전선로 및 배전선로에 있어서 사고의 대부분은 지락사고이다. 地絡事故는 火災, 感電 등 여러 가지 災害要因이 될 뿐만 아니라 건전한 상의 大地 電位上昇으로 다른 사고로 진전되어 대형의 사고로까지 전개되어 최종적으로는 수급 균형마저 무너져 전력설비 전체의 사고로 파급되는 현상을 초래하게 된다. 또한 대전력 송배전은 안정한 전력공급을 위해 전원의 중성점을 接地하는 것이 一般的이다. 지락사고가 발생할 경우에는 중성점을 경유하여 사고전류가 흐르고, 이러한 사고전류에 의해 인근의 通信線에 誘導 障害를 주어 나쁜 影響을 미치는데, 이것은 中性點 接地 方式에 따라 많은 영향을 받는다. 그러므로 지락사고가 발생할 경우 이를 신속히 檢出하여 최소한의 전력공급 차단으로 사고가 확대되지 않도록 적절한 保護對策을 취하지 않으면 안 된다. 이를 위해서는 사고 구간의 위치를 올바르게 판단하는 기법이 요구되며, 또한 사고전류를 가능한 작게 하더라도 충분히 검출될 수 있도록 해야 한다.¹⁻²⁾

본 논문은 중성점접지저항을 이용한 모니터 시스템을 PSoC를 이용하여 구현하였다.¹⁰⁻¹¹⁾ PSoC를 이용하여 중성점접지저항(NGR)양단의 전압과 중성점에 흐르는 전류를 검출하여 접지지락 과 저항지락에 대한 판단을 하고 릴레이를 구동시켜 전력시스템을 보호하는 한 방법을 제안하였다.³⁻⁹⁾ 본 논문은 다음과 같은 내용으로 구성된다. 2장에서는 현재 적용되고 있는 여러 가지 중성점 접지방식에 대하여 검토하고, 3장에서는 중성점 저항접지 방식의 1선 지락전류 검출 방법에 대하여 기술한다. 4장에서는 PSoC를 이용한 중성점접지 모니터 시스템의 설계에 대하여 기술하고 5장에서는 시뮬레이션 및 실험결과를 제시하며, 6장에서는 결론을 맺는다.

제2장 중성점접지 방식

접지를 유럽권에서는 “Earthing”, 미국에서는 “Grounding” 이라고 표현한다. 초기의 접지는 낙뢰와 정전기 등으로부터 인명과 장치를 보호하는 역할에 주력하였으나 오늘날의 접지는 낙뢰는 물론 원하지 않는 과전류 및 과전압 유입, 전기적 잡음으로부터 전원, 통신 제어시스템 등의 복잡한 전기, 전자적 시스템을 안정적으로 동작하게 하는 기능용 접지에 이르기 까지 많은 분야에 사용되고 있다.

고전압 단거리 송전선에서는 중성점을 비접지로 해도 별지장이 없지만 고전압 장거리 송전선에서는 여러 장애가 생기므로 중성점을 접지한다. 중성점접지의 목적은 다음과 같다.

- (1) 대지전압의 상승을 억제하여 전선로 및 기기절연 레벨의 경감.
- (2) 뇌, 아크, 지락 등에 의한 이상 전압의 경감 및 발생 방지.
- (3) 접지 사고에 대해서 보호계전기의 동작을 확실하게 시킨다.

그림 2.1은 중성점접지 방식의 구성을 나타내고 있다. 중성점접지 방식은 중성점과 대지 간을 연결하는 접지 임피던스 Z_n 의 크기에 따라 다음과 같이 분류된다.

- (1) 非접지 방식 ($Z_n = \infty$)
- (2) 直接접지 방식 ($Z_n \approx 0$)
- (3) 抵抗접지 방식 ($Z_n = R$)
- (4) 리액터접지 방식 ($Z_n \approx R$)

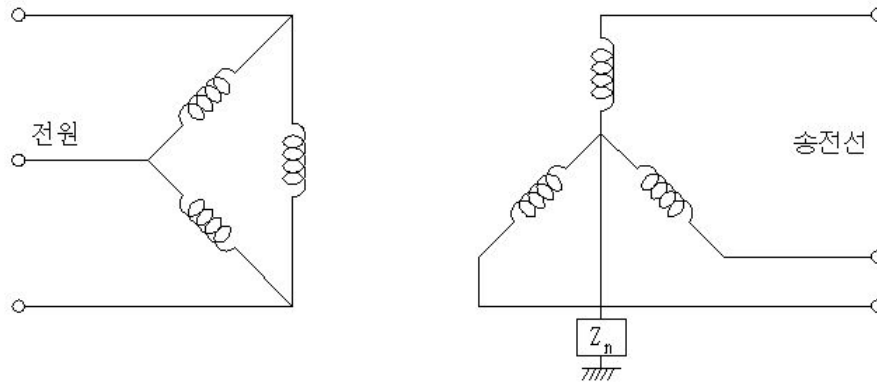


그림 2.1 중성점접지 방식

중성점접지 방식은 지락사고 발생 시 가장 큰 영향을 미치며, 송전계통의 안정도, 통신선 유도장해, 차단기 차단 용량, 보호계전기의 동작, 기기 및 선로의 절연, 송전 계통의 연계 등에 관계가 있으므로 설계 시 대단히 중요하다.

위의 여러 방식에는 각각의 특징이 있지만 일반적으로 이상전압 경감, 계통 절연 레벨의 저감, 피뢰기 책무의 신뢰도 및 계전기 동작의 정확성 등의 견지에서는 低 임피던스로 접지하여 지락 사고 시 중성점 전류가 큰 것이 좋다. 그러나 과도 안정도의 향상, 통신선 유도장해의 억제, 차단기 대전류 차단, 헛수의 감소, 고장점 피해의 低減 등의 견지에서는 高임피던스로 접지해서 지락 고장 시 중성점 전류가 적은 것이 좋다.

2.1 중성점접지 방식의 종류

2.1.1 非접지 방식

어느 변압기의 중성점도 접지하지 않는 접지방식으로 송전전압이 낮고 선로 길이가 짧은 경우 채택된다. 이 방식은 중성점을 만들 필요가 없기 때문에 主 변압기 결선을 Δ 결선으로 할 수 있어, 변압기 고장 등의 경우에 2대로 V 결선으로 바꾸어 송전을 할 수 있는 특징이 있지만 고전압 장거리 송전선로에서는 1선 지락 시 충전 전류에 의한 간헐 아크지락 (intermittent arcing ground)을 일으켜 고주파 진동전압을 수반한 이상전압 발생이 우려된다. 그래서 우리나라에서는 66 [KV] 계통의 일부와 22 [KV] 계통은 非접지 방식을 하고 있다.

2.1.2 直接접지 방식

변압기 중성점을 직접 도선으로 접지 전극에 접속하는 방식으로 우리나라에서는 154 [KV] 및 345 [KV] 계통은 직접접지 방식에 의하고 있으며 특고압 송배전 계통에 이용되고 있다. 그림 2.2는 중성점 직접접지 방식을 나타내고 있다.

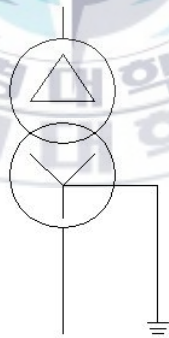


그림 2.2 중성점 직접접지 방식

중성점 직접접지 방식의 장점으로는

(1) 1선 지락 고장 시, 건전상의 대지 전압이 거의 상승하지 않고, 아크 지락이 되어도 이상전압의 우려가 없으며, 선로 차단시의 개폐 이상 전압도 적어 절연을 경제적으로 처리할 수 있다. 즉 선로의 애자개수와 절연레벨을 줄일 수 있

으며 피뢰기의 책무를 경감시켜 피뢰기 효과를 증가 시킨다.

(2) 1선 지락 사고 시, 지락전류가 크므로 계전기 동작이 확실하게 되는데 이것은 선간단락의 경우와 마찬가지로 고장의 고속도 선택 차단이 쉽게 이루어진다. 단점으로는

(1) 지락전류가 低역률, 大전류 이므로 계통의 과도 안정도가 나빠진다.

(2) 지락고장이 생기면 병행통신선에 큰 전자유도전압이 유기되어 장애를 주며 평상시에는 송전선의 불평형 전류나 변압기의 제3고조파 전압 및 전류에 의해 유도장애를 줄 위험성이 있다.

(3) 지락전류의 기기에 대한 기계적 충격이 커서 손상을 주기 쉽다. 또 고장점에서 애자의 파손, 전선 용단 등이 우려된다.

(4) 송전선 사고의 대부분이 1선 지락 고장 이므로, 차단기가 큰 고장 전류를 자주 차단한다. 통신선에 대한 유도장애가 가장 큰 결점인데, 통신선에 고성능 피뢰기와 차폐선을 가설함으로써 어느 정도 경감시킬 수 있다.

2.1.3 抵抗접지 방식

저항 접지방식에는 직접 접지방식의 특성에 가까운 低저항접지 방식과 非접지 방식에 유사한 高저항접지 방식이 있다. 그림 2.3은 중성점 저항접지 방식을 나타낸다.

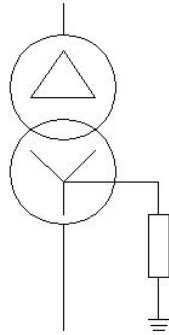


그림 2.3 중성점 저항접지 방식

(1) 低저항접지 방식

低저항접지 방식은 계통에 접속된 변압기의 중성점을 낮은 저항으로 접지하는 방식이다. 직접접지 방식은 1선 지락시의 고장전류가 크고, 低역률, 大電流이기 때문에 과도 안정도가 나빠 빠르게 고장점을 제거하지 않으면 발전기의 탈조를 초래하여 계통이 동요상태로 될 우려가 있다. 따라서 중성점을 지락전류의 값이 200A 이상인 低저항으로 접지하여 지락전류를 제한하고 동시에 高역률인 전류로 변함에 따라 발전기 부하의 급변을 피하고 과도안정도를 향상시킨다.

(2) 高저항접지 방식

高저항접지 방식은 계통에 접속된 중성점을 高저항으로 접지하는 방식이다. 접지 저항값이 너무 적으면 통신선에의 유도장해가 커지게 되고, 반대로 지나치게 커지면 지락계전기의 동작이 어려워지며 건전상의 대지 전압의 상승을 가져오게 되므로 이런 점을 감안하여 지락고장 시의 지락전류가 정격 선전류 전후의 100~300[A]정도가 되도록 하고, 154[kV]에서는 400~900[A], 66[kV] 계통에서는 200~400[A]정도로 선정하고 있다.

제3장 지락전류 계산

송배전선로에 발생하는 지락사고는 대부분 1선 지락사고이며, 중성점 저항접지 방식에 대하여 나타낸다.

3.1. 1선 지락사고의 지락전류

그림 3.1은 중성점 저항접지 방식에 있어서 1선 지락사고 발생 시의 계통회로를 나타낸다.

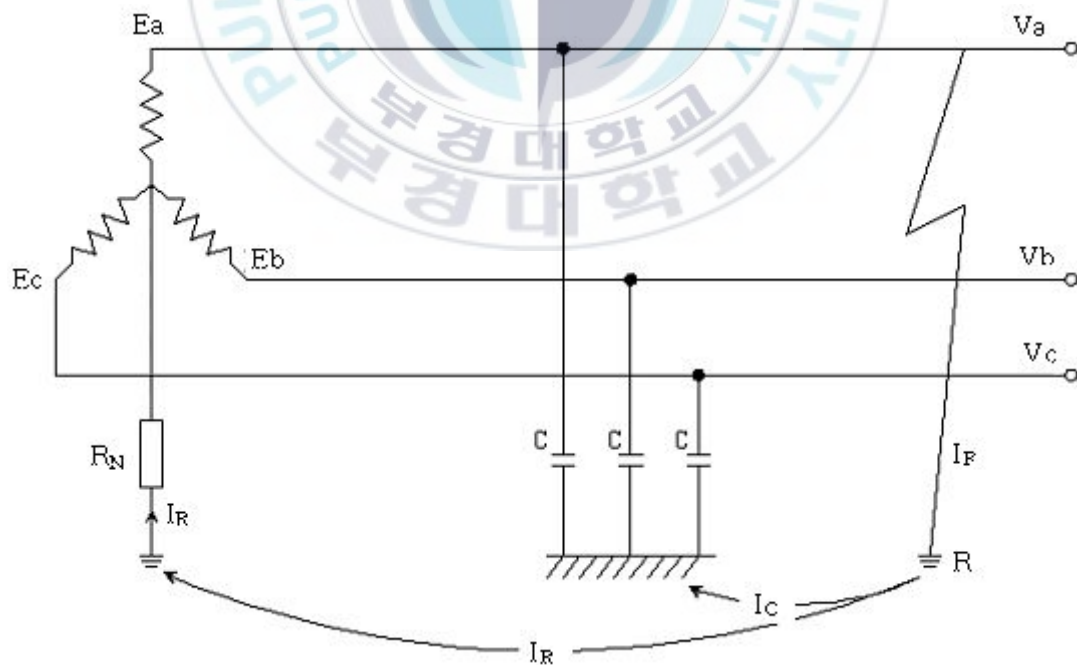


그림 3.1 중성점 저항접지 방식의 1선 지락사고 발생 시 계통회로

중성점접지 계통의 지락전류는 중성점에 흐르는 접지 유효전류와 대지충전전류의 합으로 이루어진다. 이것은 계통의 영상임피던스 Z_0 가 중성점 저항 R_N 과 전선과 대지간의 정전용량에 의한 용량리액턴스 X_c 와의 합이며, 병렬합성 임피던스회로를 구성한다.

지락전류 I_F 는

$$Z_0 = \frac{1}{\frac{1}{3R_N} + j\omega C} \quad (3.1)$$

$$\begin{aligned} I_F &= \frac{3E_a}{Z_0} = \frac{3E_a}{\frac{1}{\frac{1}{3R_N} + j\omega C}} \\ &= 3E_a \left(\frac{1}{3R_N} + j\omega C \right) = \frac{E_a}{R_N} + 3j\omega CE_a \end{aligned} \quad (3.2)$$

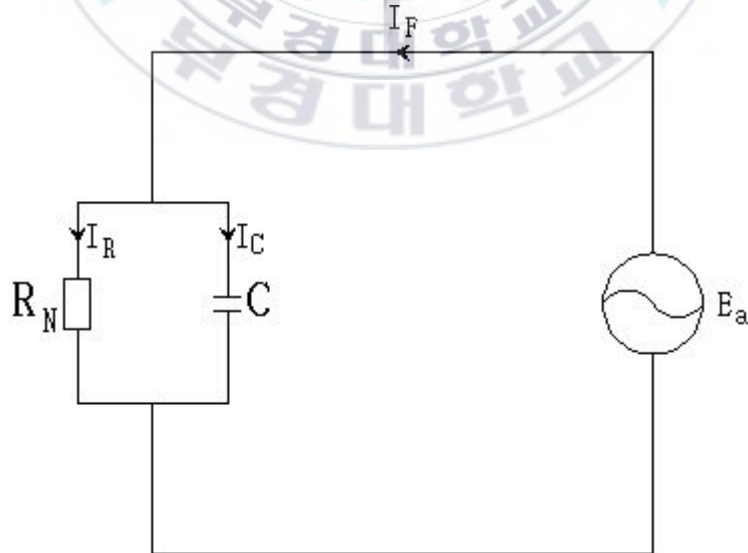


그림 3.2 1선 지락사고 발생 시 등가회로

식 3.2에서, $\frac{E_a}{R_N} = I_R$, $3j\omega CE_a = I_C$ 로 두면, 지락전류는 $\dot{I}_F = \dot{I}_R + \dot{I}_C$ 가 된다.

그림 3.2는 1선 지락 선로의 등가회로를 나타낸 것이다. 중성점 저항접지 계통에서 a상 지락사고 시 지락전류 I_F 의 지락전류 벡터는 그림 3.3과 같다.

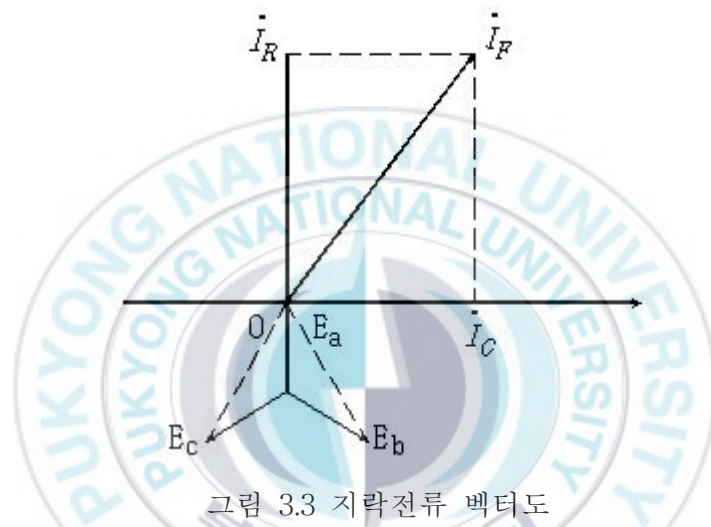


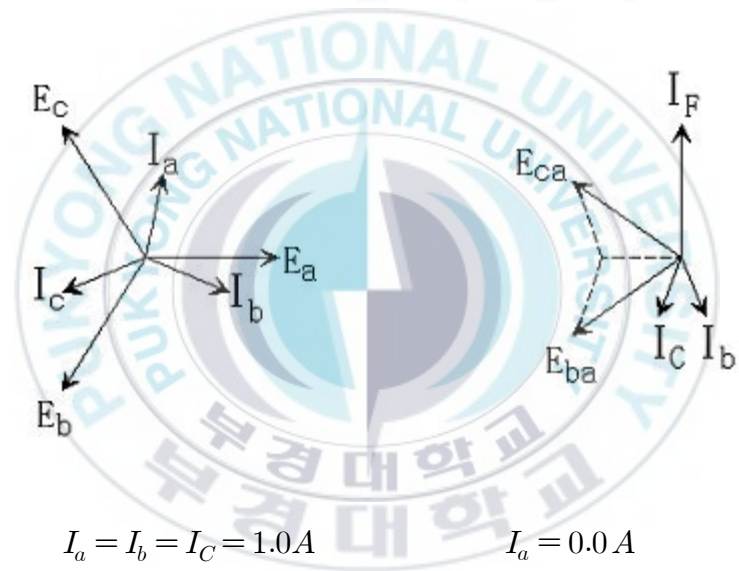
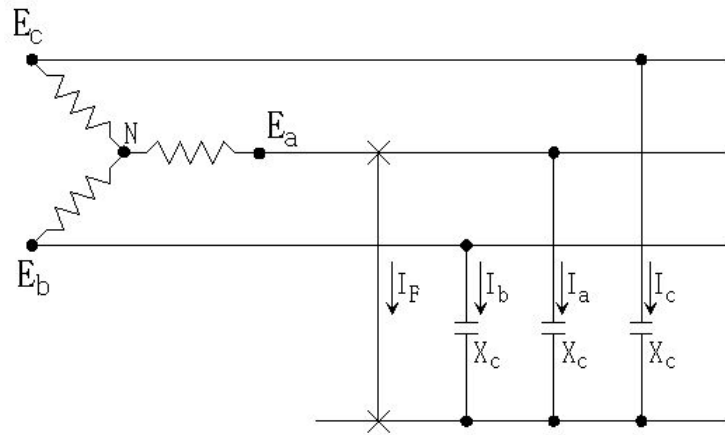
그림 3.3 지락전류 벡터도

중성점접지 저항값을 결정하는 것은 사용전압과 부하설비의 특성을 고려하여 가장 효율적인 접지저항 값을 결정하여야 한다. 접지저항 값은 선간전압과 접지 제한전류 값에 의하여 결정되며, 식(3.3)을 적용하여 결정한다.

$$R_N = \frac{E_a}{\sqrt{3} I_R} \quad (3.3)$$

E_a 는 계통의 선간전압, I_R 은 지락 제한전류, R_N 은 중성점접지 저항 값이다.

非접지방식의 시스템에서 그림 3.4와 같이 a상이 접지에 지락이 되었을 경우의 지락전류 I_F 를 나타낸 것이다.



$$I_a = I_b = I_c = 1.0 A$$

$$I_a = 0.0 A$$

$$I_b = I_c = 1.73 A$$

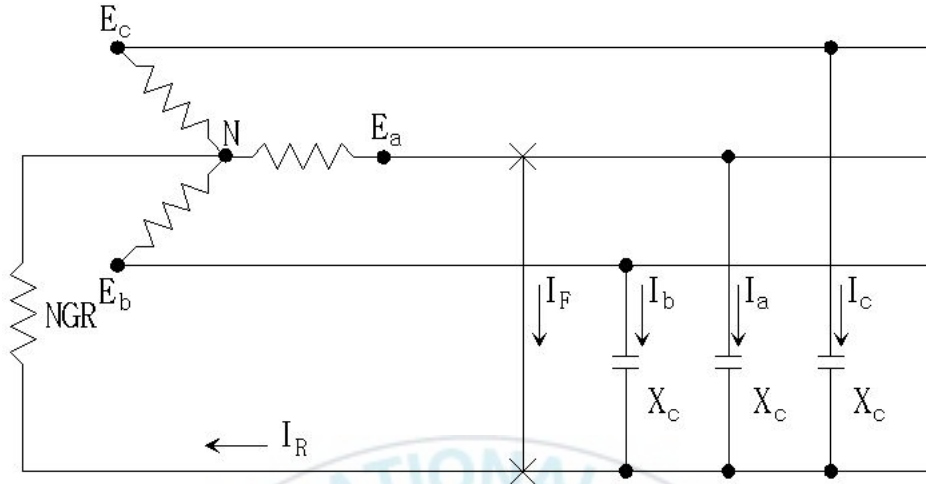
$$I_c = (I_R + I_c) = 3.0 A$$

a) 지락이 없을 경우

b) 지락이 발생했을 경우

그림 3.4 非접지 방식의 지락전류 벡터도

그림 3.5는 중성점저항 접지시스템의 경우 a상이 접지에 지락이 되었을 경우의 지락전류 I_F 를 나타낸 것이다.



$$I_a = I_b = I_c = 1.0 A$$

$$I_a = 0.0 A, \quad I_R = 5.0 A$$

$$I_b = I_c = 1.73 A$$

$$I_F = I_R - (I_b + I_c) = \sqrt{25 + 9} = 5.8 A$$

a) 지락이 없을 경우

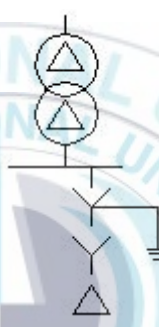
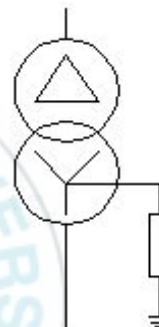
b) a상 지락이 발생했을 경우

그림 3.5 중성점 저항접지 방식의 지락전류 벡터도

그림 3.5에서 전류 I_F 는 지락전류를 나타낸 것이며 전류 I_R 는 중성점 저항접지선으로 흐르는 전류를 나타낸 것이다. 따라서 지락을 검출하기 위하여 전류 I_R 를 검

출하여 접지지락(Ground-Fault)와 식 3.3에서 $R_N \times I_R = \frac{E_a}{\sqrt{3}}$ 을 계산하여 저항지락(Resistor-Fault)을 검출하도록 한다. 표 3.1은 3가지의 중성점 접지방식을 비교한 것이다.

표 3.1 중성점접지 방식 비교

구 분	직접(다중)접지	비 접 지	저항접지
결선도			
중성점 저항	$Z \approx 0$	$Z \approx \infty$	$Z = R$
지락전류	수백~수천 A	수A이하	임의 조정 (5~200A정도)
1선 지락시 건전상 전위상승	$1.3 E$	$\sqrt{3} E$	$\sqrt{3} E$
유도장해	대	소	중
전원 공급 (Service)	Trip at the first fault	No trip at the first fault	Trip at the first fault or alarm
장 점	+보통의 절연강도 +단순한 보호방식 +과도전압 감소	+중단 없는 전원공급 +적은 고장전류	+적은 고장전류 +지락보호 용이 +중간 수준의 절연강도 +과도 과전압 감소
단 점	+전원공급 중단 +큰 고장전류 +높은 접촉전압	+과도 과전압 상승 +높은 절연강도 요구 +지락보호 난이 (GPT, ZCT, SGR)	+전원공급 중단 +열적 스트레스 발생

3.2 지락전류의 검출 방법

접지지락검출회로(Ground-Fault circuit)에서 지락전류 I_R 검출을 하여 판단하고, 저항지락검출회로(Resistor-Fault circuit)는 NGR(Neutral Ground resistor)의 양단전압을 측정하여 저항지락을 판단한다. 그림 3.6은 접지지락과 저항지락을 검출하기 위한 NGR-Monitor의 구성도를 나타낸 것이다.

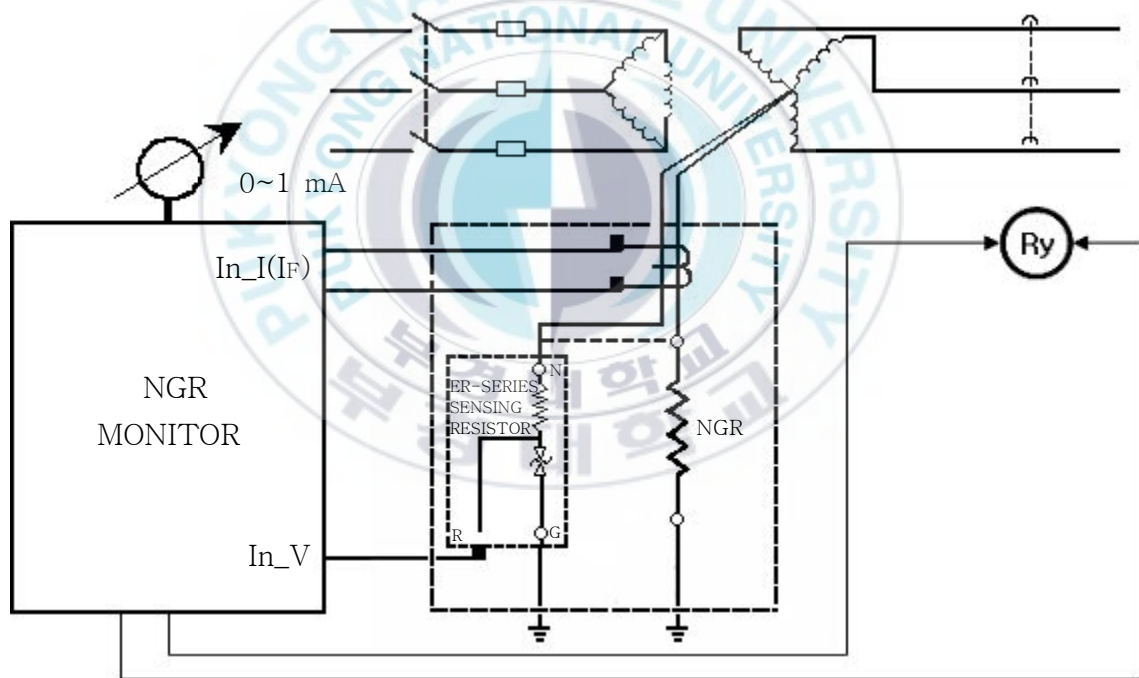


그림 3.6 NGR-Monitor의 구성도

그림 3.6에서 중성점과 접지와의 사이에 NGR를 연결하고 CT(변류기)를 이용하여 전류를 측정하도록 하고 중성점의 전압을 측정하기 위하여 센싱 저항(Sensing Resistor)과 제너다이오드를 직렬로 연결하여 접지선과 연결하도록 한다. 이것은 중

성점의 전압은 매우 높기 때문에 안정저항(센싱 저항)과 제너다이오드를 연결하여 검출회로의 입력전압을 제한하여 동작전압이 되도록 회로를 구성하였다. 지락전류는 CT(변류기)를 이용하여 검출 한다. 검출한 지락전류와 설정 트립 레벨(Trip Level)및 설정 트립 시간(Trip Time)에 따라 접지지락을 판단하고 릴레이를 구동시키도록 한다. 또한 중성점과 접지간의 설정 트립 전압(Neutral-To-Ground Trip Voltage)과 트립 시간(Trip Time)을 통하여 저항지락을 판단하도록 하였다. 표 3.2에 “Startco Engineering Ltd.”의 SE-325의 NGR-Monitor에 설정되어진 NGR 및 Sensing Resistor 및 트립 레벨의 표를 나타낸 것이다.

표 3.2 시스템의 NGR, 센싱 저항 및 트립 레벨의 설정

시스템전압(V)	NGR		센싱 저항(Ω)	전류트립레벨(A)	전압트립레벨(V)
	전류(A)	저항(Ω)			
480	5	55	20k Ω	0.5	30
600	5	69	20k Ω	0.5	40
2,400	5	277	20k Ω	0.5	140
4,160	5	480	20k Ω	0.5	240

제4장 PSoC를 이용한 중성점접지저항 모니터의 설계

중성점접지저항 모니터(Neutral-Grounding-Resistor Monitor) 시스템은 3장에서 열거한 변류기(CT), NGR, 센싱 저항 및 제너다이오드, 전류 및 전압 검출회로로 구성된다. 본 연구에서는 부품의 수를 줄이고 시스템을 간단하게 구성하기 위하여 Cypress사의 PSoC 마이크로컨트롤러를 이용하여 시스템을 구현하였다.

4.1. 시스템의 구성 및 설계조건

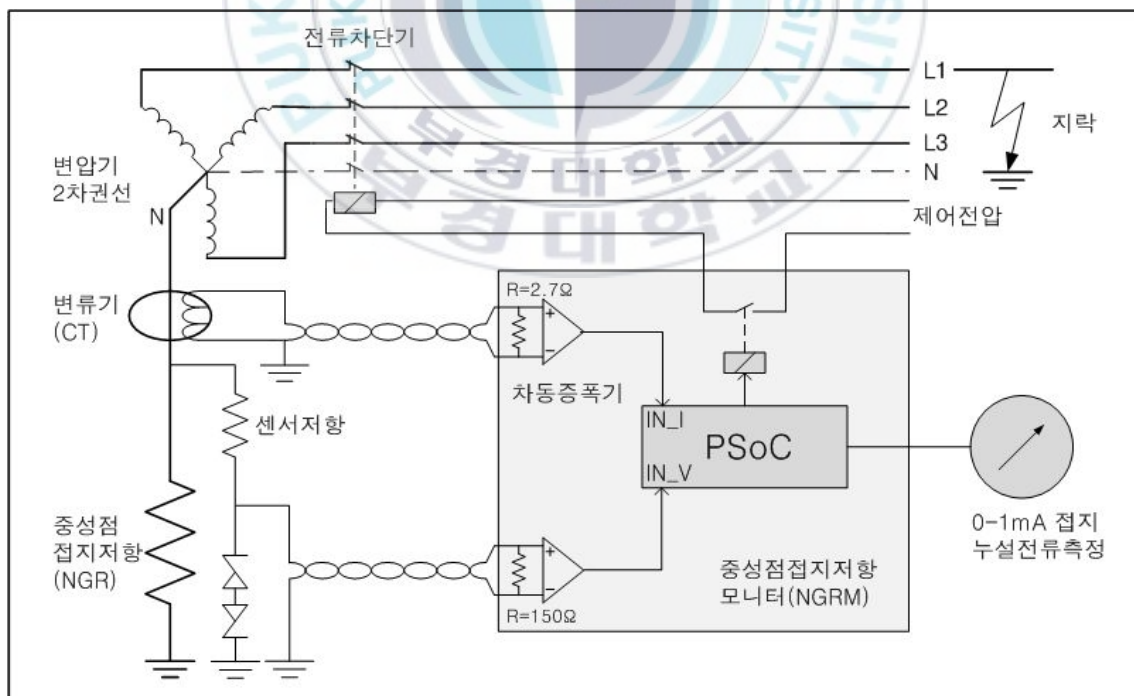


그림 4.1 PSoC를 이용한 중성점접지저항 모니터의 구성도

그림 4.1의 구성도에서 설계요구 조건은 다음과 같다.

1. 시스템 전압 E_a 는 표준값이며, $R_N \times I_R$ 의 전압값은 센서저항과 역 직렬로 연결된 제너다이오드를 통하여 분압을 시켜 전압을 측정한다.
2. 중성점 접지저항에 흐르는 전류 I_R 의 범위는 5~400A이며, 1000:1의 변류비를 가지는 CT를 이용하여 검출한다.
3. 검출전류의 1%를 I_R 의 전체 스케일로 나타내고, $\frac{E_a}{\sqrt{3}}$ 의 1%의 전압을 전체 스케일로 나타낸다.
4. Ground-Fault에서 전류지락전류 I_R 의 지락 트립 레벨은 5~50%, 트립 지연시간은 60ms~2s로 설정한다.
5. Resistor-Fault에서 지락 트립 레벨은 50%근처, 트립 지연시간은 1.5s로 설정한다
6. 지락누설전류의 실제 값은 0~1mA DC전류출력으로 표현된다.
7. 설정된 트립 레벨을 초과하는 지락전류에 대하여 릴레이를 통하여 시스템을 차단시킨다.

이상과 같은 설계요구조건을 가지고 PSoC마이크로컨트롤러를 이용하여 시스템을 설계한다.

4.2. PSoC를 이용한 지락전류 및 중성점 전압 신호처리회로

설계에서 고려해야 할 내용은 다음과 같다.

CT의 부하저항은 전체 범위에서 약 $3[\Omega]$ 정도이면 좋은 선형성을 얻는다. 따라서 매우 낮은 입력전압 즉 $5[A]$ 의 1%에 해당 하는 전압은 $2.7[\Omega]$ 양단에서 $0.14[mV]$ 이다. 이 신호들은 많은 잡음을 포함하고 있기 때문에 높은 이득과 좋은 필터를 사용해야 하며 PSoC에서 높은 이득을 얻기 위하여 입력 증폭기(PGA)와 필터를 결합시키며 $50\sim 60(Hz)$ 주파수영역을 얻기 위하여 대역통과 필터를 사용한다. 그래서 PSoC를 이용하여 대역폭을 설계한다.

한편 전류와 전압을 계측하기 위하여 DUALADC모듈을 이용하며 전류와 전압의 기준전압회로에서 트립 설정치를 조절할 수 있도록 설계 하여야 한다.

그림 4.2은 PSoC를 이용한 전류의 신호처리 구성도이며, 그림 4.3은 전압 과 전류에 대한 신호처리 구성도를 나타낸 것이다.

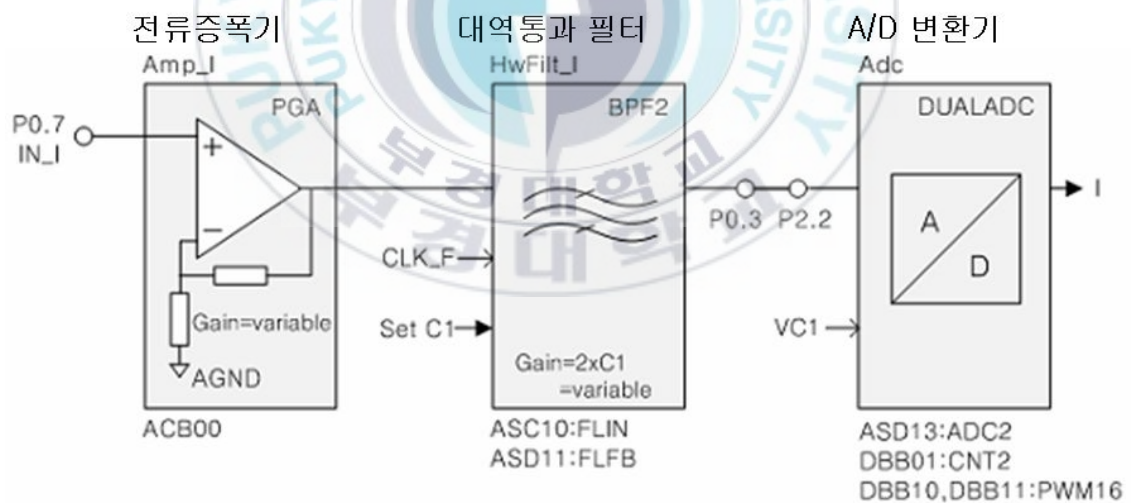


그림 4.2 PSoC를 이용한 신호처리 구성도

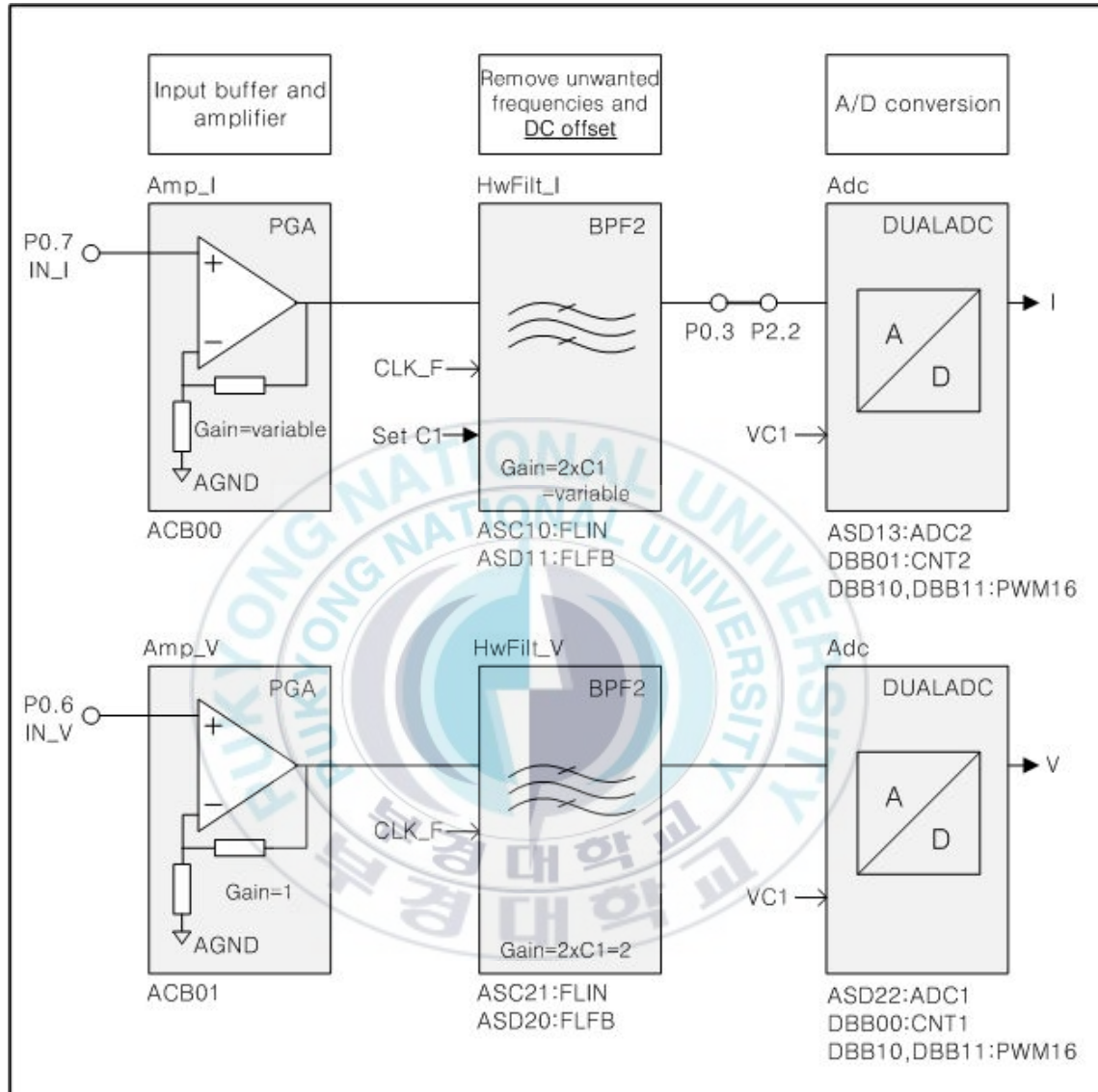


그림 4.3 전압 과 전류에 대한 신호처리 구성도

제5장 실험 및 결과

5.1 시뮬레이션 결과

지락전류 검출과 관련하여 모의 송전선로를 구성하고, OrCAD PSpice를 이용하여 시뮬레이션을 수행하였다.

5.1.1 3상 평형부하일 경우의 지락전류

그림 5.1은 3상 평형부하일 경우의 시뮬레이션 회로 및 결과를 나타낸다. 중성점 접지 저항값은 각각 100, 200, 500[Ω]일 경우에 대해 행하였으며, 지락발생 시의 지락 저항값은 1[Ω]으로 설정하였다.

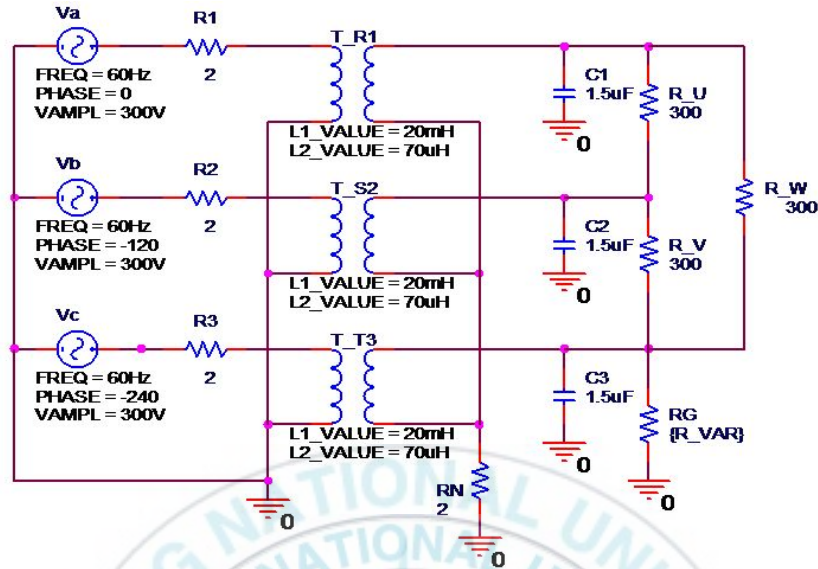


그림 5.1 지락전류 검출을 위한 시뮬레이션 회로

그림 5.2는 시뮬레이션 결과이다. 각 중성점의 저항크기에 따라 전류의 크기가 최대값으로 400, 200, 75[mA]를 나타내고 있으며, 중성점 저항접지 방식에서 접지저항의 변화에 의해 지락전류의 변화를 가져오며, 건전상 전압에 대하여는 위상의 변화가 없음이 확인된다.

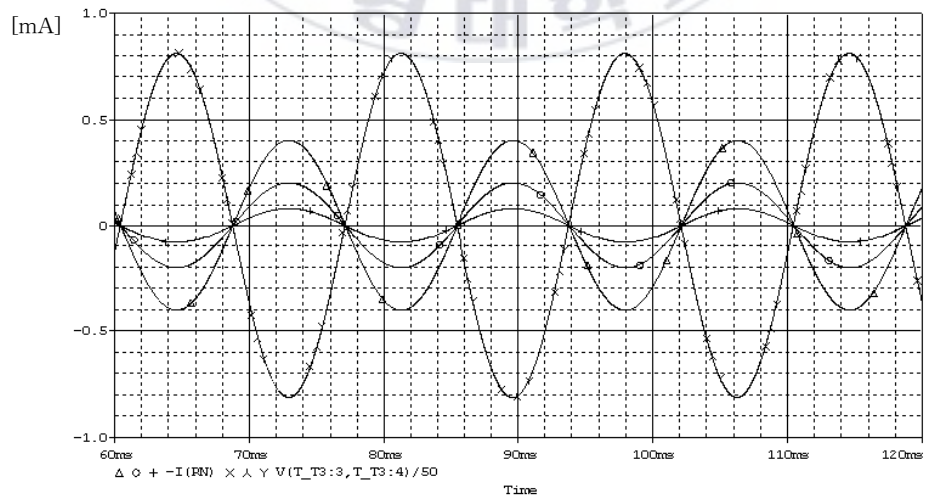


그림 5.2 평형부하 시의 지락전류 검출

5.1.2 3상 불평형부하일 경우의 지락전류 검출

그림 5.3은 불평형부하일 경우의 지락전류 검출에 대한 결과이다. 그림 5.2의 평형인 경우와 비교할 경우 차이가 없음이 확인된다.

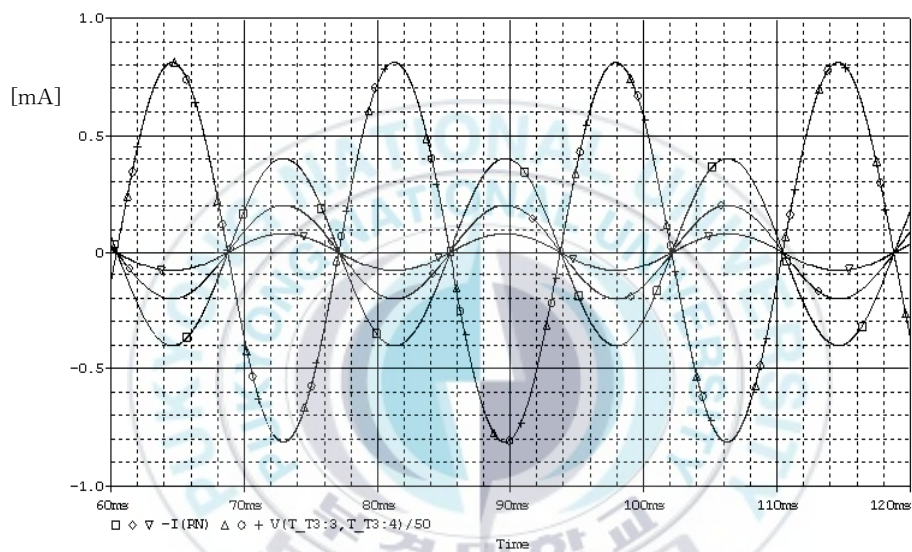


그림 5.3 불평형부하일 경우의 지락전류 검출

5.2 PSoC를 이용한 중성점접지저항 모니터 시스템의 구현

그림 5.4는 PSoC를 이용한 NGRM(Neutral Grounding Resistor Monitor)의 회로도를 나타낸 것이다.

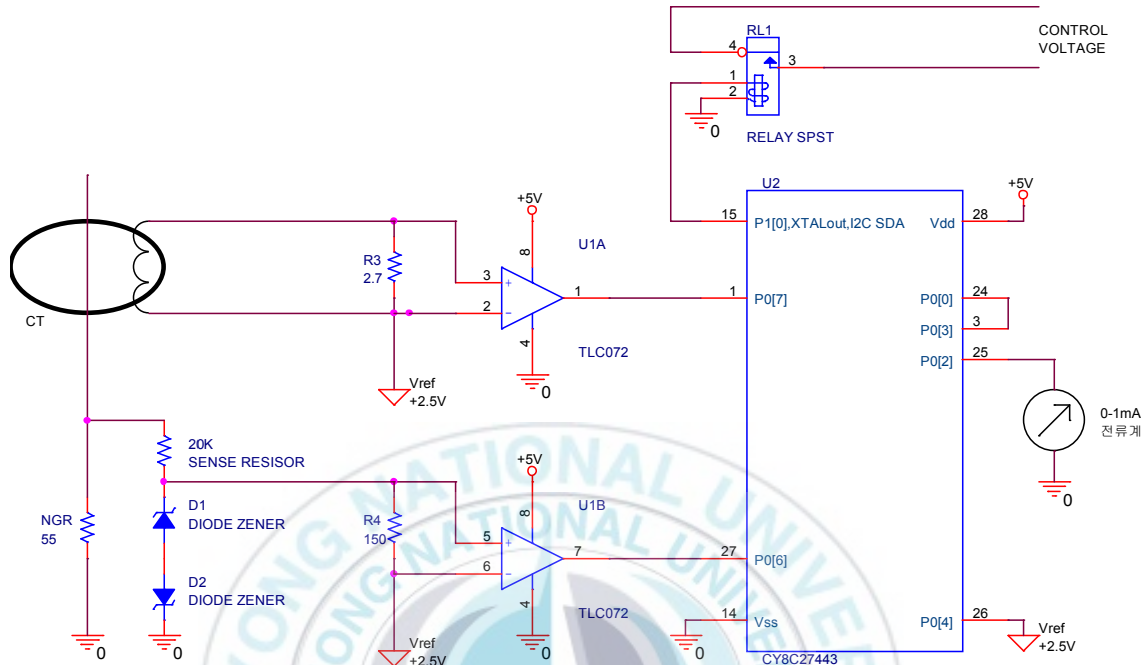


그림 5.4 PSoc를 이용한 NGRM의 회로도

그림 5.4에서 CT의 2차 부하저항은 $2.7[\Omega]$ 을 사용하였고, 저항양단에 걸리는 전압은 매우 적기 때문에 TLC072 연산증폭기를 이용하여 증폭시킨 후 PSoc의 PGA에 연결된다. 또한 NGR(460V의 시스템에서는 55Ω)의 양단전압은 매우 높기 때문에 $20[K\Omega]$ 의 센서저항과 역직렬로 연결된 제너다이오드를 사용하여 높은 전압을 클램프 하였다. 이 전압은 부하저항 $150[\Omega]$ 양단에 연결되며 TLC072 연산증폭기를 이용하여 증폭시킨 후 PSoc의 PGA에 연결된다. 이 두 신호를 이용하여 지락접지와 저항접지의 2가지의 지락상태를 검출한다. 지락 누설전류는 0-1mA의 전류계를 이용하여 표시하며, PSoc의 내부에서 6비트 DAC6모듈을 이용하여 출력된다. 그림 5.5는 PSoc의 Interconnect화면을 나타낸 것이다. 그림의 윗부분은 BPF(대역필터)를 구성할 때 필요한 클럭과 ADC에 필요한 카운터회로를 구현하기위한 디지털 블록이다. 아래쪽은 PGA, BPF, DUALADC 및 DAC6을 구현하는 아날로그 블록이다.

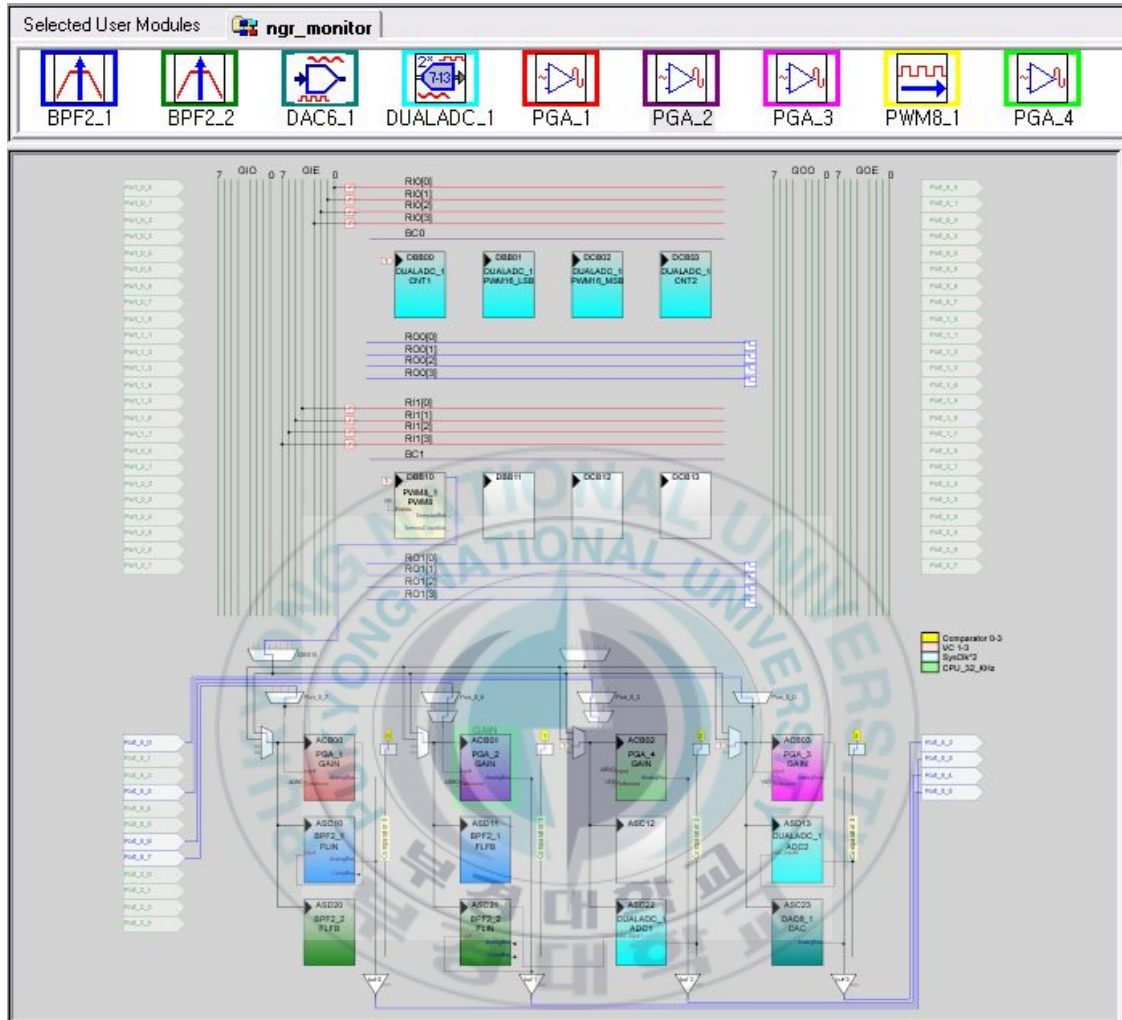


그림 5.5는 구현한 NGRM의 PSoC Interconnect화면

5.3 모의 선로의 실험 결과

실제의 송전회로에 실험하는 것이 당연하지만, 안전성 문제를 고려하여 낮은 전압의 모의회로를 구성하고 이로부터 측정된 결과이다. 그림 5.6는 실험장치의 구성이다.

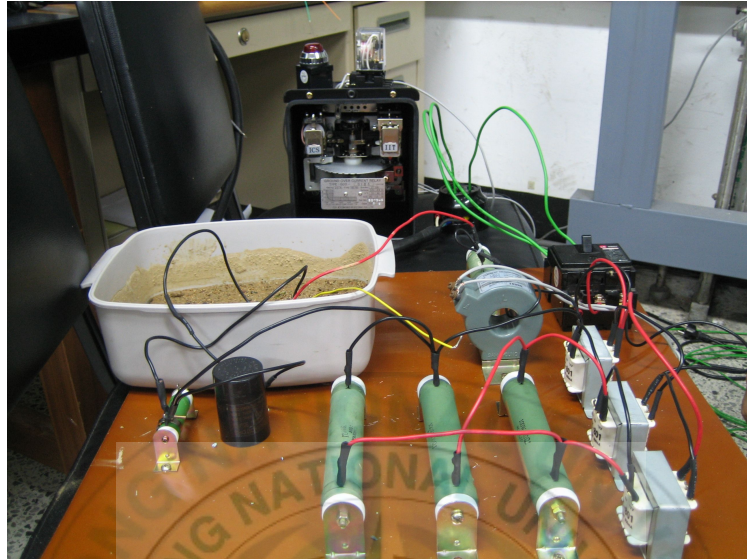
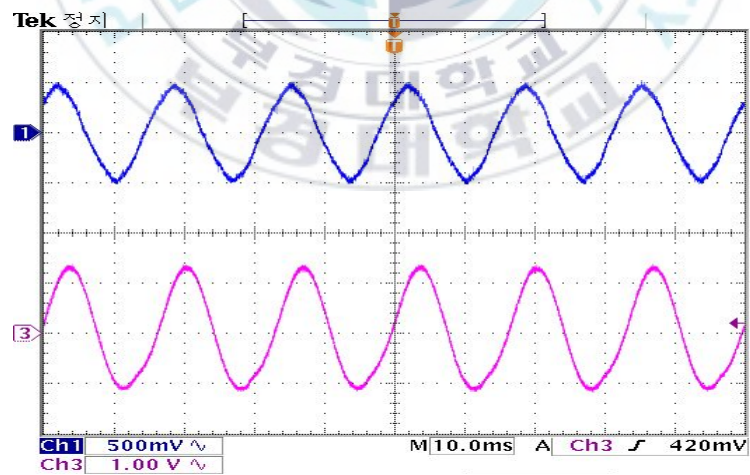
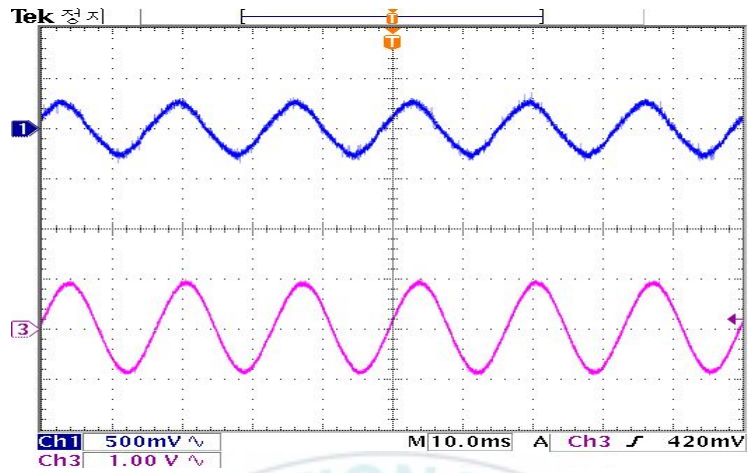


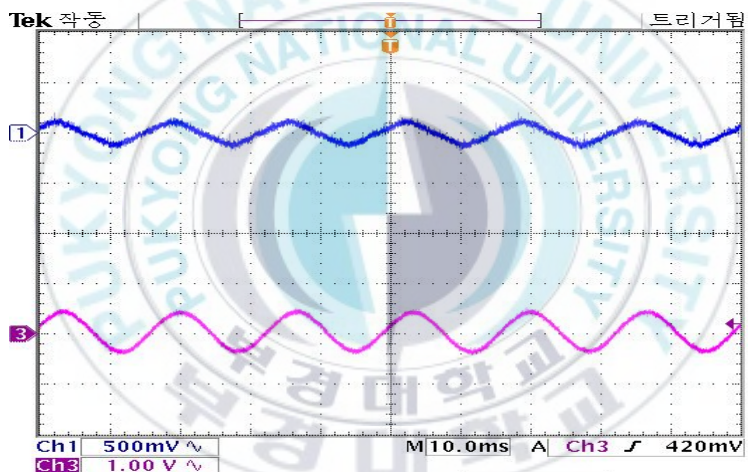
그림 5.6 실험 plant의 구성



(a) 접지저항 100[Ω]



(b) 접지저항 200[Ω]



(c) 접지저항 500[Ω]

그림 5.7 중성점 지락전류 파형

그림 5.7은 실험 장치로 부터 측정된 중성점에 흐르는 전류파형이다. 접지저항을 100[Ω], 200[Ω], 500[Ω] 일 때 중성점에 흐르는 지락전류를 측정된 것이다. 중성점 전류는 2[Ω] (실제 시스템에서는 55[Ω]임)의 저항 양단에 나타나는 전압을 PGA의 입력전압이며, 이 전압을 대역통과 필터로 신호 처리하고 A/D 변환하여 Trip 전압과 비교한 후 릴레이를 구동시킨다. 즉 이 지락은 저항접지(Resistor Fault)를 검출한 것이다.

제6장 결 론

본 연구에서는 중성점접지저항 모니터링 시스템을 PSoC를 이용하여 구현 하였다. 실험을 통하여 지락이 발생하였을 경우 지락전류를 신호 처리하여 설정 전류치 와 비교하여 Trip 릴레이를 구동할 수 있었다. 따라서 다음과 같은 결론을 얻었다.

PSoC 를 이용하여 모니터링 시스템의 부품의 수를 줄일 수 있으며 이것은 PSoC 칩 내부에 BPF(Band Pass Filter)의 유저 모듈과 PGA(비 반전 증폭기), 비교기 DUALADC-13비트의 유저모듈이 있기 때문에 부품의 수를 줄일 수 있다.

중성점접지저항 모니터링 시스템은 지락(Ground Fault) 및 저항지락(Resistor Fault)의 2가지의 지락상태를 검출할 수 있고 또한 중성점접지저항 모니터링 시스템은 중 전압 선로의 시스템에 적용이 가능하며 변압기의 2차 Y-결선의 중성점을 이용하여 지락 검출에 적용이 가능하므로 실험을 통하여 구현한 회로를 실제에 적용시켜 그 신뢰성을 검증할 필요가 있다.

그러나 시뮬레이션과 모의실험을 통하여 실험을 하였기 때문에 실제의 사항과 많은 차이가 있으리라 사료된다.

이상과 같은 결론을 통하여 실제의 선로에 적용시켜 동작에 대한 신뢰성에 대한 내용이 검증되면 현장에도 적용이 가능하리라 사료된다.

【참고문헌】

- [1] 이창석, “산업용 전력수용가 고압배전계통의 중성점 저항접지 보호방법에 관한 연구” 연세대학교, pp.1-21, 1995.
- [2] 유선중, “직접접지 계통의 합리적인 중성점 접지결정에 관한 연구” 숭전대학교, 석사논문. 1979.
- [3] Garry E.Paulson. “Monitoring Neutral-Grounding Resistors-An Update”,
- [4] M. Savostianik. “Lowering the Limits for Earth -Fault Detection”, EIT
- [5] G.E Paulson, P. Eng & J.J. Dudiak, P.Eng. “Ground-Fault Protection and Ground-Conductor Monitoring for Portable Mine-Power Cables”
- [6] STARTCO. “Ground-Fault Ground-Continuity Detector” Canada, 2002
- [7] SIEMENS. “Low Voltage High Resistance Grounding System” 2000,9
- [8] K,S. Instruments Pvt Ltd. “NEUTRAL GROUNDING RESISTOR”, INDIA,
- [9] Cypress, “A Neural Grounding Resistor Monitor”, Application note
ANxxx,2004.7.21,
- [10] Robert Ashby, “Designer’s Guide to the Cypress PSoC”, ELSEVIER
- [11] Cypress, “PSoC Designer V4.4 User Guide

감사의 글

대학원과의 인연을 맺은 지 얼마 되지 않았다고 생각했는데 어느새 졸업이라니 세월이 참 빠른 것 같고 아쉬움이 많이 남는 학교생활 이었던 것 같습니다. 대학원 생활동안 많은 고마움을 주신 여러분께 지면으로 인사를 드리게 되어 송구할 따름입니다.

공학인 의 정도를 걸어오시며 뜨거운 열정과 제자 사랑으로 30여년 세월이 지난 오늘 까지 이끌어주신 부경대학교 제어계측공학과 이형기 교수님께 진심으로 깊은 감사를 드립니다. 또한 학교 생활 동안 많은 격려와 가르침을 주시고 지도 편달을 하여 주신 최연욱 교수님, 변기식 교수님, 김남호 교수님, 황용연 교수님, 안영주 교수님, 김만고 교수님, 이경창 교수님께도 깊은 감사를 드립니다.

대학원 학우 여러분과 실험을 도와준 Lab실의 후배 류나이 에게 고마운 마음을 전합니다. 그리고 만학의 길을 걷는 동안 학업을 위해 많은 배려와 격려를 해주신 직장의 선후배 동료 여러분께도 감사의 마음을 전합니다.

끝으로 오늘이 있기까지 저의 건강과 학업을 위해 걱정 해주신 어머니 고 신기순 여사님, 그리고 대학 공부를 함께하며 만학의 꿈을 이룰 수 있도록 뒷바라지 해준 사랑하는 아내 안경애 씨, 군복무 중에도 열심히 응원해준 아들 주호 그리고 형제 여러분에게 감사드리며 부족하나마 그간의 힘든 여정의 결실로 대신하고자 합니다.

2008. 2

염 재 환 올림